



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2025년01월22일  
(11) 등록번호 10-2758674  
(24) 등록일자 2025년01월17일

(51) 국제특허분류(Int. Cl.)  
H02H 7/122 (2006.01) H02M 7/5387 (2007.01)  
(52) CPC특허분류  
H02H 7/1222 (2013.01)  
H02M 7/5387 (2013.01)  
(21) 출원번호 10-2022-0154854  
(22) 출원일자 2022년11월17일  
심사청구일자 2022년11월17일  
(65) 공개번호 10-2024-0072820  
(43) 공개일자 2024년05월24일  
(56) 선행기술조사문헌  
KR1020210092826 A\*  
(뒷면에 계속)

(73) 특허권자  
국립목포대학교산학협력단  
전라남도 무안군 청계면 영산로 1666  
(72) 발명자  
이수형  
경기도 시흥시 목감중앙로 65, 1202동 605호(조남동, 그레미움)  
황현석  
광주광역시 광산구 월계로 117-32, 110동 201호(월계동, 첨단산업기지 라인1차아파트)  
(74) 대리인  
오위환, 나성곤, 박진기, 정기택

전체 청구항 수 : 총 3 항

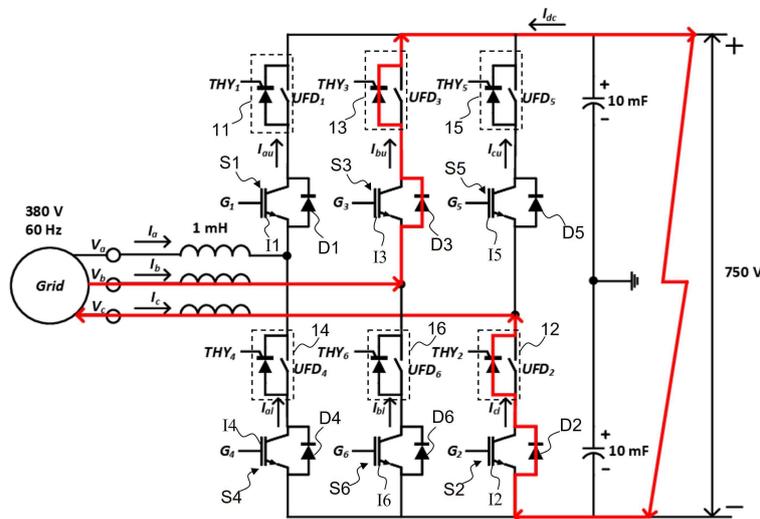
심사관 : 전정환

(54) 발명의 명칭 직류 링크 고장 전류 차단이 가능한 인버터

(57) 요약

복수의 스위치; 및 상기 복수의 스위치와 각각 직렬 연결되며, 서로 병렬 연결된 사이리스터 및 초고속 차단기를 포함하는 복수의 고장 전류 차단부를 포함하며, 고장 전류 발생이 감지되면, 상기 사이리스터는 사전 설정된 시간 동안 개방 상태에서 단락 상태로 전환 되고, 상기 사이리스터가 단락 상태인 동안 상기 초고속 차단기가 단락 상태에서 개방 상태로 전환되는 것을 특징으로 하는 직류 링크 고장 전류 차단이 가능한 인버터가 개시된다.

대표도



(56) 선행기술조사문헌

KR1020220147835 A\*

KR102176029 B1\*

KR1020160035845 A

KR1020220072648 A

JP10336878 A

\*는 심사관에 의하여 인용된 문헌

이 발명을 지원한 국가연구개발사업

과제고유번호	1415180037
과제번호	20192010107050
부처명	산업통상자원부
과제관리(전문)기관명	한국에너지기술평가원
연구사업명	에너지수요관리핵심기술개발(에특)
연구과제명	공공 커뮤니티내 블록체인 기반 EV-신재생 연계 DC 전력 거래 플랫폼 시스템 개발
기여율	1/2
과제수행기관명	조선대학교 산학협력단
연구기간	2022.01.01 ~ 2022.12.31

이 발명을 지원한 국가연구개발사업

과제고유번호	1711155126
과제번호	2022R1A2C2006688
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	개인기초연구(과기정통부)
연구과제명	멀티 인버터 슬랙 기반 탄소중립 마이크로그리드 구현
기여율	1/2
과제수행기관명	목포대학교
연구기간	2022.03.01 ~ 2023.02.28

공지예외적용 : 있음

## 명세서

### 청구범위

#### 청구항 1

복수의 스위치; 및

상기 복수의 스위치와 각각 직렬 연결되며, 서로 병렬 연결된 사이리스터 및 초고속 차단기를 포함하는 복수의 고장 전류 차단부를 포함하며,

고장 전류 발생이 감지되면, 상기 사이리스터는 사전 설정된 시간 동안 개방 상태에서 단락 상태로 전환 되고, 상기 사이리스터가 단락 상태인 동안 상기 초고속 차단기가 단락 상태에서 개방 상태로 전환되며,

상기 복수의 스위치 각각은, 반도체 스위칭 소자 및 상기 반도체 스위칭 소자의 양단에 연결된 역병렬 다이오드를 포함하고,

상기 고장 전류 발생이 감지되면, 상기 사이리스터가 단락 상태로 전환되기 이전에 상기 복수의 스위치에 포함된 상기 반도체 스위칭 소자가 모두 개방 상태를 유지하도록 제어되는 것을 특징으로 하는 직류 링크 고장 전류 차단이 가능한 인버터.

#### 청구항 2

삭제

#### 청구항 3

삭제

#### 청구항 4

청구항 1에 있어서,

상기 사전 설정된 시간은, 상기 초고속 차단기가 단락 상태에서 개방 상태로 전환되는데 소요되는 정격 시간에 대응되는 것을 특징으로 하는 직류 링크 고장 전류 차단이 가능한 인버터.

#### 청구항 5

청구항 1에 있어서,

상기 초고속 차단기는, 전기 신호를 이용하여 단락 상태에서 개방 상태로 전환되는 기계 스위치인 것을 특징으로 하는 직류 링크 고장 전류 차단이 가능한 인버터.

### 발명의 설명

#### 기술 분야

[0001] 본 발명은 직류 링크 고장 전류 차단이 가능한 인버터에 관한 것으로, 더욱 상세하게는 별도의 연산 과정 없이 신속하게 직류 링크 고장 전류 차단이 가능한 인버터에 관한 것이다.

#### 배경 기술

[0003] 온난화로 유발된 기후 위기에 대응하기 위해, 탄소를 배출하는 기존 발전 설비는 청정에너지 기반의 발전으로 개편되고 있으며, 이는 전 세계 신규 전력 투자의 65%에 이른다.

[0004] 전 세계적인 에너지 대 전환에 발맞추어, 대한민국 정부는 2025년까지 재생에너지 발전 설비 용량 목표를 29.9GW에서 42.7GW까지 상향 조정하였다. 이러한 재생에너지 비중의 증가는, 필연적으로 전력 계통에 투입된 인버터의 총용량 증가로 이어진다.

[0005] 일반적으로, 인버터는 교류 전력 계통에서 발생한 고장에는 신속하게 전력공급을 차단하여 대응할 수 있으나,

직류 링크(DC-Link)에서 발생한 고장으로 인한 고장 전류에는 대응이 불가능 한 문제가 있다. 인버터의 전력전자 스위치는 정격을 초과하는 전류에 매우 취약하여, 5 ms 이내의 매우 짧은 시간 안에 고장 전류가 차단되어야 한다. 그러나 교류 계통에 연계된 기존 기계적 차단기는 100 ms 이상의 차단 시간이 소요되어 인버터 보호에 적합하지 않다.

[0006] 이러한 문제의 해결을 위해 초고속 차단기(Ultra Fast Disconnecter: UFD)와 다수의 전력전자 스위치를 이용한 하이브리드 직류 차단기가 개발되었다. 하이브리드 직류 차단기는 대용량의 고장 전류를 신속히 차단할 수 있으나, 다수의 전력전자 스위치 비용이 매우 고가이므로, 개별 인버터에 설치하기에는 적합하지 않다.

[0007] 한편, 본 발명의 발명자와 동일한 발명자에 의해 발명되고 출원된 한국특허출원 제10-2019-0065937호(등록번호 제10-2176029호, 명칭: DC 고장 전류의 초고속 차단을 위한 장치 및 이의 제어 방법)에는, 인버터의 모든 암에 연결된 초고속 차단기를 이용한 고장 전류 차단 방법으로서, 모든 초고속 차단기에 흐르는 고장 전류가 영이 아닌 값이 될 때까지의 남은 시간을 산출하여 산출된 시간을 기반으로 초고속 차단기의 개방 및 개방 보류를 제어하는 기법이 제안되었다. 그러나 상기 선행출원에 기재된 기술에서는, 초고속 차단기에 흐르는 고장 전류가 영이 아닌 값이 될 때까지의 남은 시간을 산출하기 위한 별도의 연산이 필요하며, 계통의 상황이 수시로 변하는 등 부정확한 조건에서 연산 수행 시에는 불필요하게 늦은 차단 혹은 잘못된 조기 개방으로 인한 초고속 차단기 손상 및 차단 실패를 유발하는 문제가 있다.

**선행기술문헌**

**특허문헌**

[0009] (특허문헌 0001) 한국등록특허 제10-2176029호(2020.11.02.)

**비특허문헌**

[0010] (비특허문헌 0001) R. Derakhshanfar, T. U. Jonsson, U. Steiger, and M. Habert, "HVDC breaker - Technology and applications in point-to-point connections and DC grids," in proc. of CIGRE 2014, pp. 1-11, Aug. 2014.

**발명의 내용**

**해결하려는 과제**

[0011] 따라서, 본 발명은, 병렬로 연계된 초고속 차단기와 사이리스터를 인버터의 스위치에 직렬 연결하여 별도의 연산 없이 계통 연계 인버터의 직류 링크 고장 전류를 신속하게 차단할 수 있는 인버터를 제공하는 것을 해결하고자 하는 기술적 과제로 한다.

[0013] 본 발명이 해결하고자 하는 과제는 이상에서 언급한 목적으로 제한되지 않으며, 언급되지 않은 본 발명의 다른 목적 및 장점들은 하기의 설명에 의해서 이해될 수 있으며, 본 발명의 실시예에 의해 보다 분명하게 알게 될 것이다. 또한, 본 발명의 목적 및 장점들은 청구범위에 나타난 수단 및 그 조합에 의해 실현될 수 있음을 쉽게 알 수 있을 것이다.

**과제의 해결 수단**

[0015] 상기 기술적 과제를 해결하기 위한 수단으로서 본 발명은,

[0016] 복수의 스위치; 및

[0017] 상기 복수의 스위치와 각각 직렬 연결되며, 서로 병렬 연결된 사이리스터 및 초고속 차단기를 포함하는 복수의 고장 전류 차단부를 포함하며,

[0018] 고장 전류 발생이 감지되면, 상기 사이리스터는 사전 설정된 시간 동안 개방 상태에서 단락 상태로 전환 되고, 상기 사이리스터가 단락 상태인 동안 상기 초고속 차단기가 단락 상태에서 개방 상태로 전환되는 것을 특징으로 하는 직류 링크 고장 전류 차단이 가능한 인버터를 제공한다.

- [0019] 본 발명의 일 실시예에서, 상기 복수의 스위치 각각은, 반도체 스위칭 소자 및 상기 반도체 스위칭 소자의 양단에 연결된 역병렬 다이오드를 포함할 수 있다.
- [0020] 본 발명의 일 실시예에서, 상기 고장 전류 발생이 감지되면, 상기 사이리스터가 단락 상태로 전환되기 이전에 상기 복수의 스위치에 포함된 상기 반도체 스위칭 소자가 모두 개방 상태를 유지하도록 제어될 수 있다.
- [0021] 본 발명의 일 실시예에서, 상기 사전 설정된 시간은, 상기 초고속 차단기가 단락 상태에서 개방 상태로 전환되는데 소요되는 정격 시간에 대응될 수 있다.
- [0022] 본 발명의 일 실시예에서, 상기 초고속 차단기는, 전기 신호를 이용하여 단락 상태에서 개방 상태로 전환되는 기계 스위치일 수 있다.

**발명의 효과**

- [0024] 상기 직류 링크 고장 전류 차단이 가능한 인버터에 따르면, 초고속 차단기와 병렬로 연결된 사이리스터를 인버터의 각 스위치에 직렬로 연결하여 제어함으로써, 초고속 차단기의 개방 상태 전환에 필요한 시간의 확보 여부를 별도의 연산 과정 없이 안전하게 초고속 차단기를 개방시켜 한 주기 이내에 직류 링크 고장 전류를 완벽하게 차단할 수 있다.
- [0025] 이에 따라, 상기 직류 링크 고장 전류 차단이 가능한 인버터는, 적은 비용으로 인버터의 직류 링크 고장 전류를 차단할 수 있으므로, 계통 연계형 인버터가 적용되는 재생 에너지, 직류 전력 계통 등 다양한 관련 분야에 활용 가능할 것으로 기대된다.

**도면의 간단한 설명**

- [0027] 본 명세서에서 첨부되는 다음의 도면들은 본 발명의 바람직한 실시 예를 예시하는 것이며, 후술하는 발명의 상세한 설명과 함께 본 발명의 기술사상을 더욱 이해시키는 역할을 하는 것이므로, 본 발명은 그러한 도면에 기재된 사항에만 한정되어 해석되어서는 아니 된다.
- 도 1은 통상의 싱글레벨 3상 인버터의 직류 링크 고장 전류 발생 경로의 일례를 도시한 회로도이다.
- 도 2는 본 발명의 일 실시예에 따른 직류 링크 고장 전류 차단이 가능한 인버터를 도시한 회로도이다.
- 도 3은 본 발명의 일 실시예에 따른 직류 링크 고장 전류 차단이 가능한 인버터의 동작을 설명하는 흐름도이다.
- 도 4는 본 발명의 일 실시형태에 따른 직류 링크 고장 전류 차단이 가능한 인버터에 대한 모의시험 결과를 도시한 그래프이다.

**발명을 실시하기 위한 구체적인 내용**

- [0028] 이하에서 설명되는 실시예들에 대한 특정한 구조적 또는 기능적 설명들은 단지 예시를 위한 목적으로 개시된 것으로서, 다양한 형태로 변경되어 실시될 수 있다. 따라서, 실시예들은 특정한 개시형태로 한정되는 것이 아니며, 본 명세서의 범위는 기술적 사상에 포함되는 변경, 균등물, 또는 대체물을 포함한다.
- [0029] 제1 또는 제2 등의 용어를 다양한 구성요소들을 설명하는데 사용될 수 있지만, 이런 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 해석되어야 한다. 예를 들어, 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소는 제1 구성요소로도 명명될 수 있다.
- [0030] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다.
- [0031] 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 명세서에서, "포함하다" 또는 "가지다" 등의 용어는 설명된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함으로써 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0032] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 해당 기술분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가진다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 의미를 갖는 것으로 해석되어야 하며, 본 명세서에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지

않는다.

- [0033] 이하, 첨부된 도면을 참조하여 본 발명의 다양한 실시예를 상세하게 설명한다.
- [0034] 도 1은 통상의 싱글레벨 3상 인버터의 직류 링크 고장 전류 발생 경로의 일례를 도시한 회로도이다.
- [0035] 일반적으로, 도 1에 도시된 것과 같이, 계통연계 인버터는 IGBT(Insulated Gate Bipolar Transistor)와 같은 반도체 스위칭 소자(I1 내지 I6)에 역병렬 다이오드(D1 내지 D6)를 연결하여 스위치(S1 내지 S6)를 구현한다. 역병렬 다이오드(D1 내지 D6)는 반도체 스위칭 소자(I1 내지 I6)의 역방향 개방 전압을 대부분 제거하여, 취약한 역방향 전압 내력을 보완하기 위해 마련된다. 그러나 직류 링크 고장 발생 시에 역병렬 다이오드(D1 내지 D6)는, 반도체 스위칭 소자(I1 내지 I6)의 동작과 관계없이 고장 전류가 흐를 수 있는 경로를 형성하게 된다(도 1의 적색 화살표). 커패시터 방전에 의해서도 직류 링크 고장 전류가 흐르나, 이는 커패시터에 저장된 에너지로 제한되고 스위치를 통과하지 않으므로, 계통에서 유입되는 고장 전류가 주된 차단 대상이 된다.
- [0036] 직류 링크 고장 전류는 인버터의 필터 인덕터(L1 내지 L3)에 점차 충전되며, 이는 차단기 동작 시 높은 전압을 유발한다. 즉, 차단기의 재점화로 인한 차단 실패 확률이 높아지므로, 고장 전류가 크게 충전되기 전에 신속하게 차단할 수 있는 초고속 기계적 차단기가 요구된다. 그러나, 초고속 차단기는 차단 전류 용량이 크지 않기 때문에 통전 중인 고장 전류를 직접 차단하기에는 어려움이 존재한다. 따라서, 초고속 차단기의 개방 과정에서 전류가 흐르지 않도록 하는 것이 매우 중요하다.
- [0037] 따라서, 본 발명의 여러 실시예는, 직류 링크 고장 전류가 발생하는 경우 차단 전류 용량이 크지 않은 초고속 차단기가 고장 전류 차단을 위해 단락 상태에서 개방 상태로 전환되는 동안 초고속 차단기에 흐르는 전류를 최소화할 수 있는 인버터를 제공한다.
- [0038] 도 2는 본 발명의 일 실시예에 따른 직류 링크 고장 전류 차단이 가능한 인버터를 도시한 회로도이다.
- [0039] 도 2를 참조하면, 본 발명의 일 실시예에 따른 직류 링크 고장 전류 차단이 가능한 인버터는, 복수의 스위칭(S1 내지 S6)과 복수의 스위치(S1 내지 S6) 각각에 직렬 연결되는 복수의 고장 전류 차단부(11 내지 16)를 포함하여 구성될 수 있다.
- [0040] 복수의 스위치(S1 내지 S6) 각각은 IGBT(Insulated Gate Bipolar Transistor)와 같은 반도체 스위칭 소자(I1 내지 I6)와 반도체 스위칭 소자(I1 내지 I6) 각각에 연결된 역병렬 다이오드(D1 내지 D6)로 구성될 수 있다.
- [0041] 복수의 스위치(S1 내지 S6)는 통상의 인버터 회로를 구성하는데 적용된 브리지 회로의 연결 관계를 가질 수 있다. 즉, 두 개의 스위치(S1-S4, S3-S6, S5-S2)가 서로 직렬 관계로 연결되어 하나의 레그를 형성하고, 각 레그가 직류 링크단에 병렬로 연결되며, 각 레그 내의 스위치(S1-S4, S3-S6, S5-S2)가 서로 연결되는 노드가 교류계통과 연결될 수 있다.
- [0042] 복수의 스위치(S1 내지 S6)는 사전 설정된 공지의 펄스폭 변조 기법을 적용하여 단락/개방 상태가 제어됨으로써 인버터 동작을 수행할 수 있다. 인버터 동작에서 이루어지는 복수의 스위치(S1 내지 S6)의 펄스폭 변조 제어 기법은 당 기술분야에 공지의 기술이며 본 발명의 중요 기술 사상과 관련이 없으므로 그에 대한 설명은 생략하기로 한다.
- [0043] 복수의 고장 전류 차단부(11 내지 16) 각각은 스위치(S1 내지 S6)에 직렬 연결될 수 있다. 하나의 고장 전류 차단부(11 내지 16)는 서로 병렬 연결된 하나의 사이리스터(THY<sub>1</sub> 내지 THY<sub>6</sub>)와 초고속 차단기(UFD<sub>1</sub> 내지 UFD<sub>6</sub>)로 구성될 수 있다.
- [0044] 사이리스터(THY<sub>1</sub> 내지 THY<sub>6</sub>)는, 통상 P-N-P-N 접합의 4층 구조 반도체 소자를 총칭하여 지칭하는 것으로, 게이트 핀에 전압을 인가하는 방식으로 전류가 흐르는 경로를 단락/개방시킬 수 있는 소자이다.
- [0045] 초고속 차단기(UFD<sub>1</sub> 내지 UFD<sub>6</sub>)는 전기 신호를 이용하여 빠른 응답성을 갖는 기계 스위치로서, 예를 들어, 콘덴서에 저장되어있던 전하를 차단 순간에 코일에 흘려주어 코일간의 전자기적 반발력에 의해 동작하는 기계적 스위치일 수 있다. 전술한 바와 같이, 직류 링크 고장 전류는 인버터의 필터 인덕터에 충전되므로 통전 중인 상태에서 초고속 차단기에 높은 전압을 유발할 수 있다. 통상적으로 초고속 차단기(UFD<sub>1</sub> 내지 UFD<sub>6</sub>)는 차단 전류용량이 크지 않기 때문에 통전 중인 고장 전류를 직접 차단하기에는 어려움이 존재하며, 적어도 초고속 차단기(UFD<sub>1</sub> 내지 UFD<sub>6</sub>)가 단락 상태에서 개방 상태로 전환하는 동안 초고속 차단기(UFD<sub>1</sub> 내지 UFD<sub>6</sub>)에 전류가 흐르지 않도록

해줄 필요가 있다.

- [0046] 본 발명의 여러 실시예에서는, 직류 링크 고장 전류가 감지되면, 사이리스터(THY<sub>1</sub> 내지 THY<sub>6</sub>)를 먼저 개방 상태에서 단락 상태로 전환되게 하여, 사이리스터(THY<sub>1</sub> 내지 THY<sub>6</sub>)에 병렬로 연결된 초고속 차단기(UFD<sub>1</sub> 내지 UFD<sub>6</sub>)를 바이패스 시키고, 사이리스터(THY<sub>1</sub> 내지 THY<sub>6</sub>)가 단락 상태인 동안 초고속 차단기(UFD<sub>1</sub> 내지 UFD<sub>6</sub>)를 단락 상태에서 개방 상태로 전환되게 함으로써, 초고속 차단기(UFD<sub>1</sub> 내지 UFD<sub>6</sub>)에 전류가 실질적으로 흐르지 않는 상태에서 초고속 차단기(UFD<sub>1</sub> 내지 UFD<sub>6</sub>)의 개방 동작이 수행되게 할 수 있다.
- [0047] 도 3은 본 발명의 일 실시예에 따른 직류 링크 고장 전류 차단이 가능한 인버터의 동작을 설명하는 흐름도이다. 도 3에 도시된 인버터의 동작은 도면 상에 도시되지 않은 제어기에 의해 수행될 수 있다. 제어기는 통상의 인버터의 변환 동작을 위해 사전 설정된 펄스폭 변조 방식 등을 적용하여 스위치(S1 내지 S6)의 단락/개방 상태를 제어하는 신호를 생성함은 물론, 본 발명의 일 실시예에 의해 수행되는 링크 고장 전류 차단을 위해 고장 전류 차단부(11 내지 16) 내의 사이리스터(THY<sub>1</sub> 내지 THY<sub>6</sub>) 및 초고속 차단기(UFD<sub>1</sub> 내지 UFD<sub>6</sub>)를 제어하기 위한 신호를 생성할 수 있다. 제어기는 사전 프로그래밍된 제어 알고리즘을 저장하는 메모리와 외부에서 입력되는 신호(예를 들어, 고장 전류 발생 감지 신호 등)에 기반하여 메모리에 저장된 제어 알고리즘을 실행하여 스위치(S1 내지 S6), 사이리스터(THY<sub>1</sub> 내지 THY<sub>6</sub>) 및 초고속 차단기(UFD<sub>1</sub> 내지 UFD<sub>6</sub>)를 제어하기 위한 제어 신호를 생성하는 프로세서를 포함할 수 있다. 본 명세서에서, 별도의 설명이 이루어지지 않더라도 스위치(S1 내지 S6), 사이리스터(THY<sub>1</sub> 내지 THY<sub>6</sub>) 및 초고속 차단기(UFD<sub>1</sub> 내지 UFD<sub>6</sub>) 등의 동작은 제어기에 의해 제어되는 것으로 이해되어야 할 것이다.
- [0048] 도 3을 참조하면, 직류 링크 고장 전류가 감지되면(S11), 인버터의 스위치(S1 내지 S6) 내의 반도체 스위칭 소자(I1 내지 I6) 전체는 개방 상태를 유지하도록 제어될 수 있다(S12).
- [0049] 단계(S11)의 직류 링크 고장 전류의 감지는, 인버터 내에 설치된 전류계 등과 같이 전류의 크기를 검출할 수 있는 수단에 의해 이루어질 수 있으며, 감지 전류는 제어기에 제공되어 제어기가 감지 전류의 크기 등에 기반하여 직류 링크 고장 전류가 발생하였는지의 여부를 판단함으로써 달성될 수 있다.
- [0050] 또한, 단계(S12)의 제어를 통해 스위치(S1 내지 S6) 내의 스위칭 소자(I1 내지 I6)가 모두 개방 상태가 되므로 전류는 역병렬 다이오드(D1 내지 D6)를 통해 흐르게 된다.
- [0051] 이어, 고장 전류 차단부(11 내지 16) 내의 사이리스터(THY<sub>1</sub> 내지 THY<sub>6</sub>)의 게이트 핀으로 사이리스터(THY<sub>1</sub> 내지 THY<sub>6</sub>)를 개방 상태에서 단락 상태로 전환하기 위한 신호가 입력되어 사이리스터(THY<sub>1</sub> 내지 THY<sub>6</sub>)가 단락 상태가 될 수 있다(S13). 사이리스터(THY<sub>1</sub> 내지 THY<sub>6</sub>)가 단락 상태가 되면, 직류 링크 고장 전류는 대부분 역병렬 다이오드(D1 내지 D6)와 사이리스터(THY<sub>1</sub> 내지 THY<sub>6</sub>)를 통해 흐르게 되므로, 초고속 차단기(UFD<sub>1</sub> 내지 UFD<sub>6</sub>)로 흐르는 고장 전류는 실질적으로 0에 근접하게 된다.
- [0052] 따라서, 단계(S13)에서 사이리스터(THY<sub>1</sub> 내지 THY<sub>6</sub>)를 단락 상태로 전환한 직후 초고속 차단기(UFD<sub>1</sub> 내지 UFD<sub>6</sub>)가 단락 상태에서 개방 상태로 전환되면, 초고속 차단기(UFD<sub>1</sub> 내지 UFD<sub>6</sub>) 개방 시 고장 전류로 인한 스트레스가 매우 작게 작용하게 되어 기 때문에 초고속 차단기(UFD<sub>1</sub> 내지 UFD<sub>6</sub>)의 접점은 손상이나 재점호 없이 즉시 개방되며 접점 간의 저항은 기하급수적으로 증가하게 된다.
- [0053] 초고속 차단기(UFD<sub>1</sub> 내지 UFD<sub>6</sub>)가 개방되는 정격 시간(예를 들어, 2ms)이 경과한 후에는 전체 모든 초고속 차단기(UFD<sub>1</sub> 내지 UFD<sub>6</sub>)의 접점이 완벽히 개방되므로, 사이리스터(THY<sub>1</sub> 내지 THY<sub>6</sub>)의 게이트 핀에 입력되는 단락 상태 전환을 위한 신호가 중단될 수 있다. 사이리스터(THY<sub>1</sub> 내지 THY<sub>6</sub>)에 흐르는 전류가 영점에 교차할 때 해당 사이리스터(THY<sub>1</sub> 내지 THY<sub>6</sub>)는 개방되며, 모든 사이리스터(THY<sub>1</sub> 내지 THY<sub>6</sub>)가 개방된 시점에 직류 링크 고장 전류 차단이 완료될 수 있다(S14).
- [0054] 도 4는 본 발명의 일 실시형태에 따른 직류 링크 고장 전류 차단이 가능한 인버터에 대한 모의시험 결과를 도시한 그래프이다.
- [0055] 도 4에 도시된 모의시험에서, 초고속 차단기 개방 순간의 전류 대부분이 사이리스터로 흐르는 것을 고려하여,

초고속 차단기 개방에 따른 접점 간의 저항 증가를 선형적으로 단순화하였다. 고장 전에는 가장 일반적인 형태의 전력 제어 싱글레벨 3상 인버터를 정격전압 0.38kV, 정격주파수 60Hz, 역률 1로 하여 무한모션에 연계하여 모의시험을 수행하였다. 직류 링크 고장 전류 발생 시점은 1초로 설정하였으며, 가장 가혹한 직류 링크 고장 전류의 모의를 위해, 고장 즉시 직류 전원을 제거하여 모든 직류 링크 고장 전류가 인버터를 통해 유입되게 하였다. 또한, 고장 저항은 0.1Ω로 매우 작은 값을 설정하였다. 인버터는 용량 100kW, 스위칭 주파수 10kHz, 필터 인덕턴스 1mH, 직류 링크 커패시턴스 10mF, 및 내부 저항 1mΩ의 0.75kV 직류 전원으로 구성하였다.

[0056] 모의시험 결과, 도 4의 (a)에 나타난 바와 같이 고장 전에는 반도체 스위칭 소자(IGBT)의 동작에 의한 많은 스위칭 성분이 포함된 정상상태 전류가 초고속 차단기에 흐르고, 이는 고장 발생 즉시 개방된 초고속 차단기로 인해 0이 되는 것을 확인할 수 있다.

[0057] 또한, 도 4의 (b)에 나타난 바와 같이, 고장 전에는 사이리스터 개방 및 초고속 차단기 단락 상태이므로 사이리스터로 전류가 흐르지 않는다. 그러나, 고장 발생 즉시 모든 사이리스터가 단락되고 초고속 차단기가 개방을 시작하므로, 스위칭 성분이 포함되지 않은 고장 전류가 사이리스터로 흐르며, 이는 필터 인덕터에 충전된 전류가 방전되는 동안 (약 11 ms) 지속된다.

[0058] 도 4의 (c)에 나타난 바와 같이, 고장 발생으로부터 2 ms(초고속 차단기의 개방 전환에 소요되는 정격 시간) 후에 모든 초고속 차단기는 물리적으로 완전 개방 상태이며, 사이리스터 단락 신호는 정지된다. 결과적으로, 한 주기(약 16.7 ms) 이내에 직류 링크 고장 전류는 완전하게 제거됨을 확인할 수 있다.

[0059] 이상에서 설명한 바와 같이, 본 발명의 여러 실시예에 따른 인버터는, 초고속 차단기와 병렬로 연결된 사이리스터를 인버터의 스위치에 직렬로 연결하여, 초고속 차단기의 개방 상태 전환에 필요한 시간의 확보 여부를 별도의 연산 과정 없이 한 주기 이내에 직류 링크 고장 전류를 차단할 수 있다.

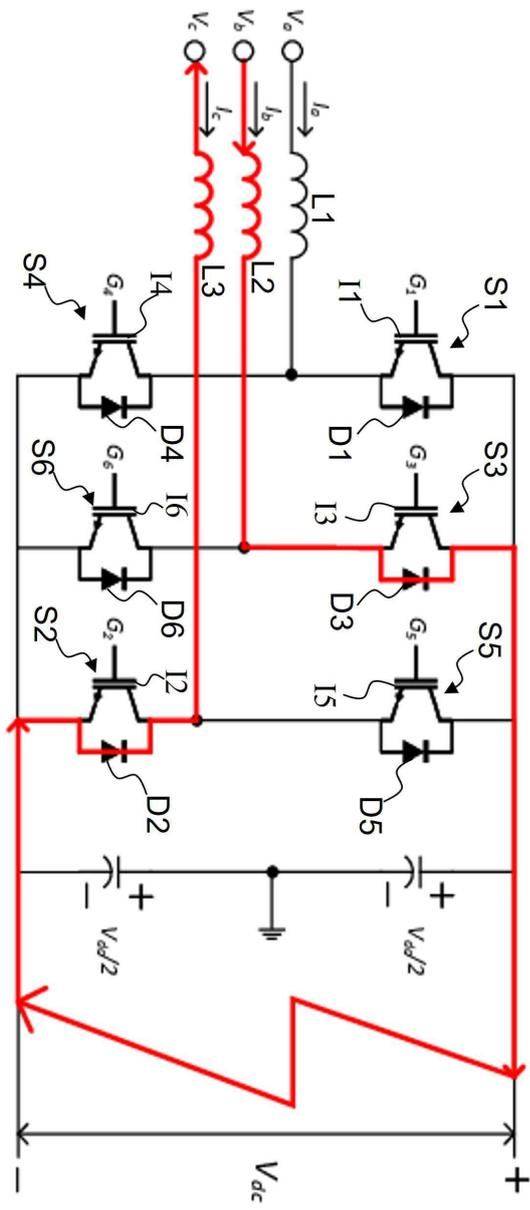
[0060] 즉, 본 발명의 여러 실시예에 따른 인버터는, 적은 비용으로 인버터의 직류 링크 고장 전류를 차단할 수 있으므로, 계통 연계형 인버터가 적용되는 재생 에너지, 직류 전력 계통 등 다양한 관련 분야에 활용 가능할 것으로 기대된다.

**부호의 설명**

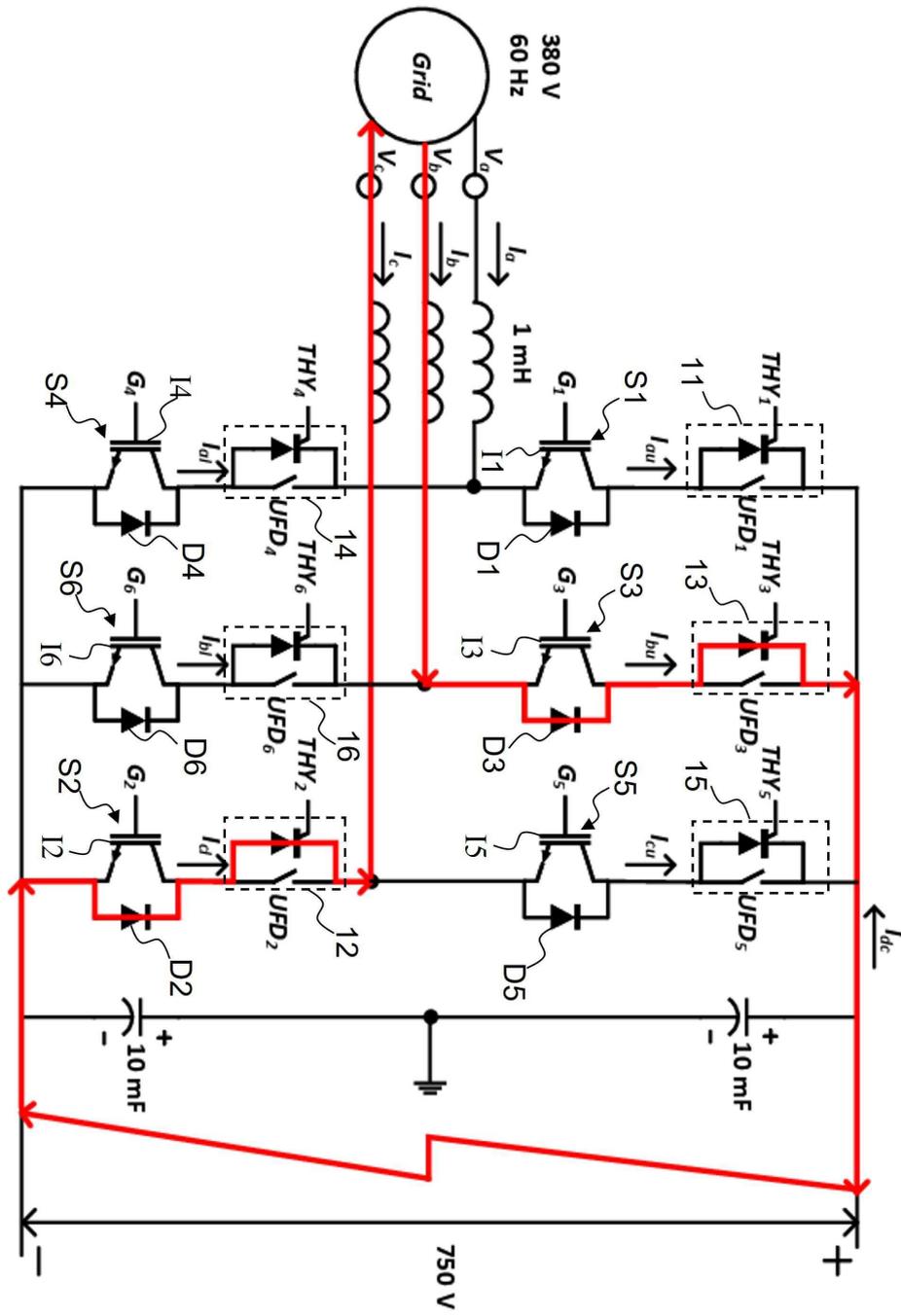
- [0062] 11-16: 고장 전류 차단부
- S1-S6: 스위치
- I1-I6: 반도체 스위칭 소자
- D1-D6: 역병렬 다이오드
- UFD<sub>1</sub> 내지 UFD<sub>6</sub>: 초고속 차단기
- THY<sub>1</sub> 내지 THY<sub>6</sub>: 사이리스터

도면

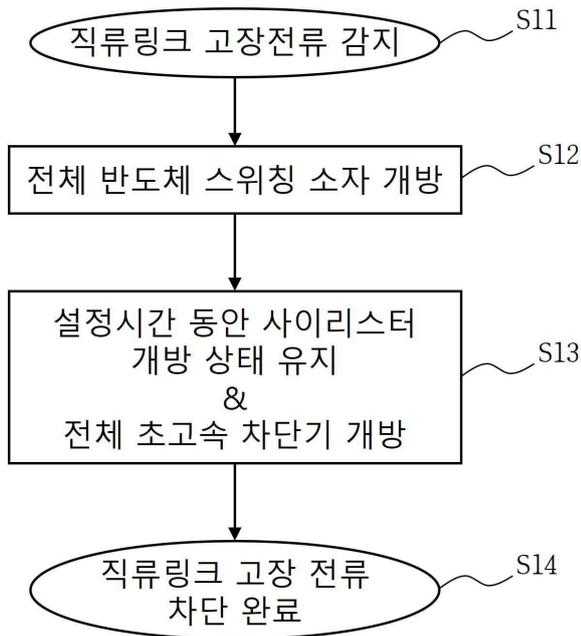
도면1



도면2



도면3



도면4

