

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2024년 1월 25일 (25.01.2024)



(10) 국제공개번호
WO 2024/019571 A1

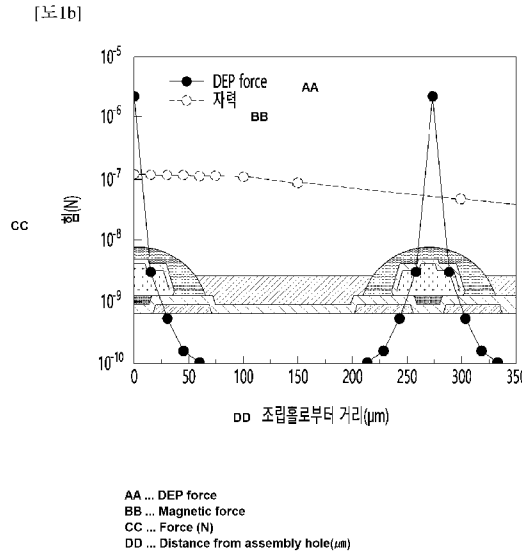
- (51) 국제특허분류:
H01L 23/00 (2006.01) H01L 33/06 (2010.01)
H01L 33/32 (2010.01) H01L 33/36 (2010.01)
H01L 33/00 (2010.01) H01L 27/15 (2006.01)
- (21) 국제출원번호: PCT/KR2023/010530
- (22) 국제출원일: 2023년 7월 20일 (20.07.2023)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2022-0090286 2022년 7월 21일 (21.07.2022) KR
10-2023-0008185 2023년 1월 19일 (19.01.2023) KR
- (71) 출원인: 엘지전자 주식회사 (LG ELECTRONICS INC.) [KR/KR]; 07336 서울특별시 영등포구 여의대로 128, Seoul (KR).
- (72) 발명자: 김명수 (KIM, Myoungsoo); 06772 서울특별시 서초구 양재대로11길 19 LG전자 특허센터, Seoul

(KR). 전기성 (JEON, Kiseong); 06772 서울특별시 서초구 양재대로11길 19 LG전자 특허센터, Seoul (KR). 김수현 (KIM, Soohyun); 06772 서울특별시 서초구 양재대로11길 19 LG전자 특허센터, Seoul (KR). 김건호 (KIM, Gunho); 06772 서울특별시 서초구 양재대로11길 19 LG전자 특허센터, Seoul (KR). 장원재 (CHANG, Wonjae); 06772 서울특별시 서초구 양재대로11길 19 LG전자 특허센터, Seoul (KR). 이민우 (LEE, Minwoo); 06772 서울특별시 서초구 양재대로11길 19 LG전자 특허센터, Seoul (KR). 김정섭 (KIM, Jungsub); 06772 서울특별시 서초구 양재대로11길 19 LG전자 특허센터, Seoul (KR).

- (74) 대리인: 허용록 (HAW, Yong Noke); 06252 서울특별시 강남구 역삼로 114 현죽빌딩 6층, Seoul (KR).
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,

(54) Title: DISPLAY DEVICE COMPRISING SEMICONDUCTOR LIGHT-EMITTING ELEMENT

(54) 발명의 명칭: 반도체 발광소자를 포함하는 디스플레이 장치



(57) Abstract: An embodiment relates to a display device comprising a semiconductor light-emitting element. The display device comprising a semiconductor light-emitting element according to the embodiment may comprise: a first assembled electrode and a second assembled electrode spaced apart from each other; a dielectric layer disposed on the first and second assembled electrodes; an insulating layer which is disposed on the dielectric layer and has a predetermined assembly hole; and the semiconductor light-emitting element which is disposed on the assembly hole. The height of the assembly hole may be 4.0 μm or more.

[다음 쪽 계속]

WO 2024/019571 A1



HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제21조(3))

(57) 요약서: 실시예는 반도체 발광소자를 포함하는 디스플레이 장치에 관한 것이다. 실시예에 따른 반도체 발광소자를 포함하는 디스플레이 장치는, 서로 이격된 제1 조립 전극과 제2 조립 전극과, 상기 제1, 제2 조립 전극 상에 배치된 유전체층과, 소정의 조립 홀을 구비하여 상기 유전체층 상에 배치되는 절연층과, 상기 조립 홀 상에 배치되는 반도체 발광소자를 포함할 수 있다. 상기 조립 홀의 높이는 4.0 μm 이상일 수 있다.

명세서

발명의 명칭: 반도체 발광소자를 포함하는 디스플레이 장치 기술분야

- [1] 실시예는 디스플레이 화소용 반도체 발광소자 및 이를 포함하는 디스플레이 장치에 관한 것이다.
- [2] 구체적으로 실시예는 차세대 디스플레이를 위한 RGB Micro-LED의 동시 자가 조립 기술, 및 이에 적용되는 디스플레이 화소용 반도체 발광소자와 이를 포함하는 디스플레이 장치에 관한 것이다.

배경기술

- [3] 마이크로LED 디스플레이(micro-LED Display)는 유기발광다이오드(OLED) 디스플레이에 비해 장수명, 고휘도 등 다양한 장점으로 인해 차세대 디스플레이로 각광받고 있다. 그 결과 마이크로 LED 기술은 디지털 사이니지와 같은 대화면 디스플레이용으로 상용화되고 있으며, 증강현실, 플렉서블 디스플레이, 생체영상 등 다른 응용 분야에 대해서도 활발한 연구개발이 진행되고 있다.
- [4] 그러나 micro-LED의 전사 기술관점에서, 높은 처리량, 높은 수율, 10세대 이상($2940 \times 3370\text{mm}^2$) 유리 크기까지의 생산 확장성과 같은 주요 장애물이 있다. micro-LED가 주류 제품 시장에 진입하고 LCD 및 OLED와 경쟁하려면 이러한 장애물이 극복되어야 한다.
- [5]
- [6] 관련기술에서 스탬프 방법 및 유체 자기 조립(FSA)과 같은 전사 기술에서 발전이 이루어졌지만, 이러한 관련기술은 대량 시장을 해결할 가시적인 솔루션이 없는 소량 시장에만 적합하다.
- [7] 예를 들어, 관련기술의 스탬프 방법은 적색, 청색 및 녹색 발광 다이오드(RGB) LED를 개별 RGB 하위 픽셀로 전사하는 것을 시연했다. 그러나 불량한 반복성 및 제한된 스탬프 크기와 같은 제한 사항은 높은 전사 처리량을 방해한다.
- [8] 또한 배치 정확도는 또 다른 문제이며, 전기적 연결을 위한 마이크로 LED의 양극과 음극 사이의 전기 패드 및 간격의 면적은 배치 정확도를 고려하여 설계되었으며, 배치 정확도가 좋지 않으면 micro-LED의 크기가 제한된다.
- [9]
- [10] 반대로 관련기술의 FSA(Fluidic Self-Assembly)는 마이크로 크기의 소자를 유체로 운반하고 마이크로 크기의 소자는 용융된 솔더에 부착되며 액상 솔더의 표면 자유 에너지를 최소화하여 조립 홀에서 자체 정렬된다.
- [11] 그러나 LED를 조립 홀로 이동시키는 가장 좋은 방법은 확인되지 않았다.
- [12] 예를 들어 초소형 소자를 이송하기 위한 텀블링 운동, 중력, 흔들림 운동 등이 보고되었으나 모두 상용화를 위한 이송 수율이 높지 않다는 공통적인 단점을 가지고 있다.

- [13] 또한 FSA 상용화에 대한 해결되지 않은 장애물이 가장 큰 과제로 남아 있다.
- [14] 첫째, TV와 같은 대용량 소비자 시장을 다루기 위해서는 높은 처리량 전사가 필요하다. micro-LED 제품이 대부분의 소비자 응용 제품과 비용 호환성을 갖기 위해서는 시간당 5천만~1억 개의 LED 전사 속도가 목표 수준으로 제안되었다.
- [15] 지금까지 보고된 가장 빠른 FSA 프로세스는 45초당 62,500개의 칩이며, 이는 시간당 약 5백만 개의 칩에 해당될 뿐이다. 이 속도를 기준으로 2,500만 개의 LED로 구성된 단일 4K 해상도 micro-LED 디스플레이를 조립하는 데 최대 5시간이 걸린다.
- [16] 둘째, 마이크로 LED를 생산 규모의 기관으로 옮기기 위한 확장 가능한 기술이 필요하다.
- [17] 셋째, RGB micro-LED의 선택적 FSA를 위한 기술 솔루션을 확보해야 한다. 지금까지 micro-LED FSA에 대한 대부분의 연구는 단색 LED만을 사용하여 수행되었습니다. 모양 일치 FSA 기술은 RGB LED 조립을 위한 잠재적 솔루션으로 제안되었지만 100 μ m보다 큰 크기의 Si 요소를 사용하여 실현 가능성이 입증되었을 뿐이다.
- [18]
- [19] 한편, 유체 어셈블리를 이용하는 기술에서 LED 칩의 n-contact 과 p-contact 영역과 점등배선과의 올바른 연결을 위해 칩의 조립 방향 구별은 매우 중요한 기술이다.
- [20] 그러나 관련 기술에서 마이크로 LED의 조립방향을 90% 이상으로 구현 가능한 기술을 제시하지 못하는 실정이다.
- [21]
- [22] 한편, 내부 기술에서 복수의 컬러의 마이크로 LED를 동시에 조립하는 연구를 진행했다. 예를 들어, Red, Green, Blue LED를 각각 서로 다른 배타적 모양으로 패터닝하고, 각각의 컬러별 LED 양에 대응되는 조립 홀을 제작하였다. 이후 배타적 모양을 갖는 마이크로 LED들을 동시에 조립하는 연구를 진행했다.
- [23] 예를 들어, 원형 마이크로 LED를 기준으로 종횡비로 배타적 모양을 구성하고, 이에 대응하는 홀이 구성된 조립 기판에 마이크로 LED를 동시 조립할 때, 홀 모양과 대응하는 마이크로 LED와 대응하지 않는 마이크로 LED가 조립되는 확률은 거의 동일하여 랜덤한 방향으로 조립 및 이탈을 반복하는 문제가 있다.
- [24]
- [25] 이때 홀에 대응되지 않는 마이크로 LED가 조립되는 상황은 다음과 같이 3가지 경우가 있으며, 마이크로 LED의 장단축의 한쪽이 조립 홀과 접촉하는 상태로 기울기를 가지고 조립된다.
- [26] 1) Case 1은 원형 조립 홀에 제1 또는 제2 종횡비를 가진 마이크로 LED 조립되는 경우, 2) Case 2는 제1 종횡비를 가진 조립 홀에, 원형 모양의 마이크로 LED 조립되는 경우, 및 3) Case 3는 제1 종횡비를 가진 조립 홀에, 제2 종횡비를 가진 마이크로 LED 조립되는 경우가 있다.

[27]

[28] 이때, 마이크로 LED가 대응하지 않는 모양의 조립 홀에 조립될 때 작용하는 유전영동력이 자력보다 클 경우, LED가 이탈되지 않고 그대로 남아있게 되어 조립 불량 문제가 발생하는 문제가 있다.

발명의 상세한 설명

기술적 과제

[29] 실시예의 기술적 과제 중의 하나는 micro-LED 기술에의 전사 기술의 장애물을 극복하는 것이다.

[30] 예를 들어, 실시예는 높은 처리량, 높은 수율, 10세대 이상($2940 \times 3370\text{mm}^2$) 유리 크기까지의 생산 확장성과 같은 주요 장애물을 극복하고자 함이다.

[31] 또한 실시예의 기술적 과제 중의 하나는 유체 어셈블리를 이용하는 기술에서 LED 칩의 조립 방향을 정확하게 제어하고자 함이다.

[32] 또한 실시예의 기술적 과제 중의 하나는 Red, Green, Blue LED를 동시에 조립할 때 혼색을 방지할 수 있는 자력과 유전 영동력 설계가 가능한 방안을 제공하고자 함이다.

[33] 실시예에의 기술적 과제는 본 항목에 기재된 것에 한정되지 않으며, 발명의 설명으로부터 파악되는 것을 포함한다.

과제 해결 수단

[34] 실시예에 따른 반도체 발광소자를 포함하는 디스플레이 장치는, 서로 이격된 제1 조립 전극과 제2 조립 전극과, 상기 제1, 제2 조립 전극 상에 배치된 유전체층과, 소정의 조립 홀을 구비하여 상기 유전체층 상에 배치되는 절연층과, 상기 조립 홀 상에 배치되는 반도체 발광소자를 포함할 수 있다.

[35] 상기 조립 홀의 높이는 $4.0\ \mu\text{m}$ 이상일 수 있다.

[36] 상기 반도체 발광소자의 크기에 대한 상기 이격된 제1, 제2 조립 전극 사이의 거리 비율의 비율인 갭 비율이 0.4 내지 0.8일 수 있다.

[37] 상기 조립 홀의 높이는 $4.5\ \mu\text{m}$ 내지 $5.0\ \mu\text{m}$ 일 수 있다.

[38] 상기 유전체층은 절화물을 포함할 수 있다.

[39] 상기 유전체층은 Si_3N_4 를 포함할 수 있다.

[40] 상기 반도체 발광소자는, 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 발광구조물과, 상기 제1 도전형 반도체층과 전기적으로 연결되는 제1 컨택 전극과, 상기 제1 도전형 반도체층 아래에 배치되는 메탈층과, 상기 제2 도전형 반도체층 상에 배치되는 제2 컨택 전극 및 상기 발광구조물 상에 배치되는 패시메이션층을 포함할 수 있다.

[41] 상기 메탈층은, 자성물질을 포함할 수 있다.

[42] 상기 반도체 발광소자의 무게 대비 상기 자성물질의 무게 비율은 0.25%~36.75%일 수 있다.

[43] 상기 자성물질은 Ni을 포함할 수 있다.

- [44] 상기 자성물질의 두께는 5nm 내지 2300nm일 수 있다.
- [45] 상기 제1 컨택 전극은 상기 제2 컨택 전극의 둘레를 감싸면서 배치되며, 상기 발광구조물의 상측이 일부 제거된 제1 도전형 반도체층과 전기적으로 연결될 수 있다.
- [46]
- [47] 또한 실시예에 따른 디스플레이 화소용 반도체 발광소자는, 디스플레이 화소용 반도체 발광소자에 있어서, 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 발광구조물과, 상기 제1 도전형 반도체층과 전기적으로 연결되는 제1 컨택 전극과, 상기 제1 도전형 반도체층 아래에 배치되는 메탈층과, 상기 제2 도전형 반도체층 상에 배치되는 제2 컨택 전극 및 상기 발광구조물 상에 배치되는 패시베이션층을 포함할 수 있다.
- [48] 상기 메탈층은, 자성물질을 포함하고, 상기 반도체 발광소자의 무게 대비 상기 자성물질의 무게 비율은 0.25%~36.75%일 수 있다.
- [49] 상기 자성물질은 Ni을 포함할 수 있다.
- [50] 상기 자성물질의 두께는 10nm 내지 2300nm일 수 있다.
- [51] 상기 제1 컨택 전극은 상기 제2 컨택 전극의 둘레를 감싸면서 배치되며, 상기 발광구조물의 상측이 일부 제거된 제1 도전형 반도체층과 전기적으로 연결될 수 있다.
- [52]
- [53] 또한 실시예에 따른 디스플레이 장치는, 서로 이격된 제1 조립 전극과 제2 조립 전극과, 상기 제1, 제2 조립 전극 상에 배치된 유전체층과, 소정의 조립 홀을 구비하여 상기 유전체층 상에 배치되는 절연층과, 상기 조립 홀 상에 배치되는 반도체 발광소자를 포함할 수 있다.
- [54] 상기 반도체 발광소자는 상기 어느 하나의 반도체 발광소자를 포함할 수 있다.
- [55] 상기 조립 홀의 높이는 4.0 μm 이상일 수 있다.
- [56] 상기 조립 홀의 높이는 4.5 μm 내지 5.0 μm 일 수 있다.
- [57] 상기 유전체층은 질화물을 포함할 수 있다.
- [58] 상기 유전체층은 Si_3N_4 를 포함할 수 있다.
- [59] 상기 반도체 발광소자의 크기에 대한 상기 이격된 제1, 제2 립 전극 사이의 거리 비율의 비율인 갭 비율이 0.4 내지 0.8일 수 있다.

발명의 효과

- [60] 실시예는 MDSAT(Magnetic force-assisted Dielectrophoretic Self-Assembly Technology)로 명명된 FSA(Fluidic Self-Assembly) 기술에 기반한 새로운 전사 방법을 제시할 수 있다.
- [61] 실시예에 따른 MDSAT 기술은 자기력과 유전영동(DEP) 힘을 결합하여 15분 이내에 99.99%의 RGB LED 동시 전사 수율을 달성하는 특별한 기술적 효과가 있다.

- [62] 또한 실시예에 의하면, 강자성 물질인 니켈을 micro-LED에 정밀하게 삽입하였고, 이를 통해 자석을 사용하여 micro-LED 움직임뿐만 아니라 위 아래 조립방향을 정밀하게 제어할 수 있는 특별한 기술적 효과가 있다.
- [63] 예를 들어, 실시예에 의하면 유체에서 자력을 이용하여 마이크로 LED를 효과적으로 이동하고, 후면메탈을 구비하는 Disk 형태의 LED 칩을 DEP force를 이용하여 조립할 수 있다. 이를 통해 조립 방향성을 완벽하게 컨트롤하여 디스플레이 소자로서 양산할 수 있는 조립율 (혹은 전사율) 99.99%를 확보할 수 있는 특별한 기술적 효과가 있다.
- [64]
- [65] 또한 실시예에 따르면, 조립 홀을 중심으로 국부적인 DEP 힘을 가함으로써 이러한 마이크로 LED를 조립 홀에 효과적으로 포착하여 조립할 수 있는 기술적 효과가 있다. 조립 홀은 수용체로 칭해질 수도 있다.
- [66] 또한 실시예에 따르면 마이크로 LED와 조립 홀 사이의 모양 일치를 통해 RGB LED의 동시 조립이 가능한 기술적 효과가 있다.
- [67]
- [68] 또한 실시예에 의하면 Red, Green, Blue LED을 동시에 조립할 때 혼색을 방지할 수 있는 자력과 유전 영동력 설계가 가능한 기술적 효과가 있다.
- [69] 예를 들어, 실시예는 자력과 유전영동력을 이용하여, 적어도 2가지 이상의 베타 모양을 갖는 마이크로 LED를 동시조립할 때 발생할 수 있는 혼색 조립을 방지할 수 있는 기술적 효과가 있다.
- [70] 예를 들어, 단순히 조립 홀 모양에 의해 혼색 조립을 방지하기는 어렵다.
- [71] 이에 따라 실시예에 의하면, 베타모양 설계 기준 칩(예를 들어, 원형 칩)이 정합이 되는 상태에서, 칩에 작용하는 유전영동력과 자력을 상대적으로 제어하여 혼색 조립을 최소화할 수 있는 특별한 기술적 효과가 있다.
- [72] 예를 들어, LED 칩의 조립면이 조립 홀 내부의 조립 전극 한쪽에 일부 접촉되고, 조립 홀 높이에 의해 LED 칩이 갖게 되는 최소각도에서, LED 칩에 작용하는 유전영동력과 자력을 일치시킬 때, 혼색 조립을 최소화할 수 있는 특별한 기술적 효과가 있다.
- [73] 예를 들어, 실시예에 의하면 조립 홀 모양과 대응하지 않는 마이크로 LED가 조립되었을 때, 조립 홀 높이에 의하여 마이크로 LED에 작용하는 유전영동력을 자력보다 작은 힘으로 만들어, 이탈을 용이하게 하여 불량을 방지하고 조립수율을 증가시킬 수 있는 특별한 기술적 효과가 있다.
- [74] 또한 실시예에 의하면 마이크로 LED가 정조립에서 자력과 유전영동력을 동시에 작용시켜 조립력을 극대화하는 장점이 있다. 예를 들어, 조립 홀에 대응되는 모양의 LED 칩이 조립될 때, 자력과 유전영동력 힘이 복합적으로 작용하여 조립력을 증가시킬 수 있는 기술적 효과가 있다.
- [75]

- [76] 또한 실시예에 따르면, 발광 패널이 제작되었고 손상 없는 전사 특성과 균일한 RGB 전계 발광 방출을 보였으며, 실시예에 따른 MDSAT 방법이 주류 상용 제품의 대량 생산을 위한 우수한 전사 기술 후보임을 입증했다.
- [77]
- [78] 실시예에 따르면, 자기력과 유전영동(DEP)의 조합을 활용하여 RGB LED를 대면적 기판에 고속으로 동시에 전사하는 MDSAT 방법을 제안하며, RGB LED들은 자기력과 DEP 힘에 의해 조립 구멍 내에서 트랩되고 자체 정렬되어 관련기술의 FSA 방법보다 전사 수율이 우수하다.
- [79] 또한 실시예에 따른 MDSAT는 오늘날의 디스플레이 생산에서 유리 크기를 커버할 수 있는 확장 가능한 프로세스이다. 예를 들어, 유리와 일치하도록 자석 배열의 크기를 확대하기만 하면 자석 배열이 유리를 덮는 시간이 변경되지 않고 유지된다. 따라서 조립 시간은 이송 영역과 유리 내의 조립 홀 수에 영향을 받지 않는다. 이것은 프로세스 시간이 전사 영역에 따라 선형적으로 확장되는 스탬프 전사 방법과 뚜렷한 대조를 이룹니다.
- [80] 실시예는 조립 조건, 조립 홀 디자인, 형상 매칭을 최적화하여 RGB LED의 전송 수율 99.99%를 달성했으며, 이는 RPA(Redundancy Pixel Architecture)와 함께 사용 시 무결점 4K 해상도 디스플레이를 구현하는 데 적합하다. 따라서 실시예에 따른 MDSAT는 차세대 상용 제품의 대량 생산을 위한 이상적인 마이크로 LED 전사 기술로 여겨진다.
- [81] 실시예에의 기술적 효과는 본 항목에 기재된 것에 한정되지 않으며, 발명의 설명으로부터 파악되는 것을 포함한다.

도면의 간단한 설명

- [82] 도 1a는 실시예에 따른 MDSAT(Magnetic force-assisted Dielectrophoretic Self-Assembly Technology) 방법을 개략적으로 묘사한 도면.
- [83] 도 1b는 두 개의 인접한 조립 홀(AH) 사이의 DEP 및 자기력 분포를 데이터.
- [84] 도 2a는 실시예에서 조립 홀(AH)의 표면에서 micro-LED의 조립 기판(AS) 표면에서의 경사 각도에 따른 DEP 힘의 관계 예시도.
- [85] 도 2b는 실시예에 따른 디스플레이 장치에서 혼색을 방지하기 위한 자력(MGF)과 유전영동력(DEP)의 관계의 제1 데이터 그래프.
- [86] 도 2c는 실시예에 따른 디스플레이 장치에서 반도체 발광소자에 대한 자력(MGF)의 제2 데이터 그래프.
- [87] 도 2d는 조립되는 마이크로 LED(MLD)에 작용하는 유전영동력에 대한 데이터.
- [88] 도 3은 실시예에 따른 마이크로 LED 소자의 예시도.
- [89] 도 4는 다양한 micro-LED들에 대해 조립 홀 표면에 상대적인 조립 각도(0-180°)에 대한 DEP 힘 벡터의 시뮬레이션 결과 데이터.
- [90] 도 5 내지 도 7은 조립 홀(AH) 근처에서 단색 마이크로 LED의 거동 모습들.
- [91] 도 8a는 DEP 힘 및 자기력과 관련된 전사 수율 데이터.

- [92] 도 8b는 후면 메탈의 두께, 자기력과 관련된 전사 수율 데이터.
- [93] 도 8c는 LED 칩에 하부 메탈층의 유무에 따른 정방향, 역방향 DEP force 비교 데이터.
- [94] 도 9a 내지 도 9c는 자력과 DEP 힘의 관계에 따른 마이크로 LED의 조립 상태를 나타내는 도면.
- [95] 도 10은 전사 수율의 재현성을 평가하기 위한 실험결과 데이터.
- [96] 도 11은 형상 불일치 결함의 3가지 예의 이미지.
- [97] 도 12는 모양이 일치하지 않는 micro-LED와 조립 홀 사이의 경사각을 보여주는 개략도.
- [98] 도 13은 조립 구멍 높이의 함수로서 형태 불일치 마이크로 LED에 대한 DEP 힘에 대한 데이터.
- [99] 도 14는 실시예에서 조립 홀 높이의 함수로서 전사 수율의 데이터.
- [100] 도 15a는 빨간색, 녹색 및 파란색 LED와 LED와 패드 사이의 상호 연결을 보여주는 PM 패널의 개략도.
- [101] 도 15b는 RGB 패널의 단면도.
- [102] 도 15c는 red, green, blue의 I-V 특성을 보여주는 그림.
- [103] 도 15d는 각각 451 nm, 532 nm 및 630 nm에서 방출 피크를 보여주는 EL 스펙트럼 데이터.
- [104] 도 17은 주파수에 따른 DEP 힘의 변화 데이터.
- [105] 도 18은 하부 금속층이 있는 RGB 마이크로 LED를 사용하여 주파수에 따른 DEP 힘의 변화 데이터.
- [106] 도 19는 COMSOL 시뮬레이션을 위한 3D 모델의 개략도.

발명의 실시를 위한 형태

- [107] 이하, 첨부된 도면을 참조하여 본 명세서에 개시된 실시예를 상세히 설명하기로 한다. 이하의 설명에서 사용되는 구성요소에 대한 접미사 '모듈' 및 '부'는 명세서 작성의 용이함이 고려되어 부여되거나 혼용되는 것으로서, 그 자체로 서로 구별되는 의미 또는 역할을 갖는 것은 아니다. 또한, 첨부된 도면은 본 명세서에 개시된 실시예를 쉽게 이해할 수 있도록 하기 위한 것이며, 첨부된 도면에 의해 본 명세서에 개시된 기술적 사상이 제한되는 것은 아니다. 또한, 층, 영역 또는 기판과 같은 요소가 다른 구성요소 '상(on)'에 존재하는 것으로 언급될 때, 이것은 직접적으로 다른 요소 상에 존재하거나 또는 그 사이에 다른 중간 요소가 존재할 수도 있는 것을 포함한다.
- [108] 본 명세서에서 설명되는 디스플레이 장치에는 디지털 TV, 휴대폰, 스마트폰(smart phone), 노트북 컴퓨터(laptop computer), 디지털방송용 단말기, PDA(personal digital assistants), PMP(portable multimedia player), 네비게이션, 슬레이트(Slate) PC, 태블릿(Tablet) PC, 울트라 북(Ultra-Book), 데스크탑 컴퓨터 등이

포함될 수 있다. 그러나, 본 명세서에 기재된 실시예에 따른 구성은 추후 개발되는 새로운 제품형태이라도, 디스플레이가 가능한 장치에도 적용될 수 있다.

[109]

[110] 이하 실시예에 따른 디스플레이 화소용 발광소자 및 이를 포함하는 디스플레이 장치에 대해 설명한다.

[111]

[112] 도 1a는 실시예에 따른 MDSAT(Magnetic force-assisted Dielectrophoretic Self-Assembly Technology) 방법을 개략적으로 묘사한 도면이다.

[113] 도 1a에 의하면, 유체 매체(FM)로 탈 이온수를 사용한 욕조 챔버에 놓인 마이크로 LED(MLD) 및 조립 기판(AS)을 보여준다.

[114] 실시예에 의하면, 조립 기판(AS)과 micro-LED는 욕조 챔버에 배치되고 삽입된 그림과 같이 조립 기판 아래에 있는 자석의 축 회전 운동에 의해 micro-LED 클러스터가 형성될 수 있다. 자석은 축 방향 회전 운동을 유지하면서 화살표 방향으로 움직일 수 있다.

[115] 또한 실시예에 의하면, 강자성 물질, 예를 들어 니켈이 내장된 micro-LED(MLD)에 자력을 가하기 위해 마그네틱 어레이(MA)가 조립 기판(AS)의 뒷면을 따라 배치될 수 있다. 상기 마그네틱 어레이(MA)는 복수의 원형 마그네틱 라드 어레이드를 포함할 수 있으나 실시예가 이에 한정되는 것은 아니다. micro-LED의 제조방법은 후술하기로 한다.

[116] 도 1a에서 micro-LED(MLD)가 조립 기판(AS)의 상측에 배치된 것으로 도시되었으나 실시예가 이에 한정되는 것은 아니다. 예를 들어, micro-LED(MLD)는 조립 기판(AS)의 아래측에 배치될 수도 있다.

[117] 도 1a를 참조하면, 처음에 각 마그네틱 어레이(MA)의 마그네틱 라드에 축 방향 회전 운동(axial rotational motion)이 제공되며, 수많은 마이크로 LED(MLD)가 그 주위에 모여 있고, 이어서 마그네틱 어레이(MA)가 X축과 Y축 방향으로 이동하여 조립 기판(AS)의 전체 영역을 스캔할 수 있다.

[118] 도 1a에서 볼 수 있듯이, micro-LED 클러스터는 마그네틱 어레이(MA)의 자기력에 반응하여 움직이고, 조립 홀(AH)에 가까워지면 클러스터 중의 각각의 micro-LED가 DEP 힘에 의해 각각의 조립 홀(AH)에 갇히게 된다.

[119]

[120] 다음으로 도 1b는 두 개의 인접한 조립 홀(AH) 사이의 DEP 및 자기력 분포를 보여준다.

[121] 필수적인 자기력과 DEP는 각각 점선과 실선으로 표시되며 그래프 배경에 있는 회로도에는 자기력과 DEP가 계산되는 위치를 나타낸다.

[122] 실시예에서 DEP 힘은 자기력을 약 10배 초과할 수 있으며, 최종 조립 프로세스를 제어할 수 있다.

- [123] 한편, 실시예에 DEP는 단거리 힘이므로 조립 홀(AH) 주변에서 효과적으로 발휘될 수 있도록 제어될 수 있다. 대조적으로 자기력은 장거리에 걸쳐 작용할 수 있으며 조립 기관(AS)을 가로질러 micro-LED를 이동하는 데 도움이 된다.
- [124]
- [125] 도 2a는 실시예에서 조립 홀(AH)의 표면에서 micro-LED의 조립 기관(AS) 표면에서의 경사 각도에 따른 DEP 힘의 관계 예시도이다.
- [126]
- [127] 실시예에 의하면, 조립 기관(AS)의 표면에 대해 다양한 각도에서 micro-LED가 조립 홀(AH)에 접근할 때 조립 전극(AE)에 의해 발생하는 DEP 힘에 의한 micro-LED의 다양한 움직임이 조사되었다.
- [128] 도 2a를 참조하면, 각도 범위가 0-90°인 3D 모델의 단면도(왼쪽 위)에서, micro-LED 후면의 메탈층(B-metal)은 조립 전극(AE) 방향으로 이동한다.
- [129] 반면, 90-180°의 각도 범위에서 3D 모델의 단면도(오른쪽 상단)에서, 그래프의 각도가 90~180° 내에서 증가함에 따라 micro-LED 상단의 패시베이션층(PV)이 조립 전극(AE) 방향으로 이동한다.
- [130]
- [131] 다음으로 도 2b는 실시예에 따른 디스플레이 장치에서 혼색을 방지하기 위한 자력(MGF)과 유전영동력(DEP)의 관계의 제1 데이터 그래프이다.
- [132] 다음으로 도 2c는 실시예에 따른 디스플레이 장치에서 반도체 발광소자에 대한 자력(MGF)의 제2 데이터 그래프이다.
- [133] 이하 도 1b 및 도 2a 내지 도 2c를 참조하여 이진출원의 기술적 특징을 설명하기로 한다.
- [134]
- [135] 실시예에 의하면, 배타모양 설계 기준 칩(예를 들어, 원형 칩)이 정합이 되는 상태에서, 칩에 작용하는 유전영동력(DEP)과 자력(MGF)을 상대적으로 제어하여 혼색 조립을 최소화할 수 있는 특별한 기술적 효과가 있다.
- [136] 예를 들어, LED 칩의 조립면이 조립 홀 내부의 조립 전극(AE) 한쪽에 일부 접촉되고, 조립 홀(AH) 높이에 의해 LED 칩이 갖게 되는 최소각도에서, LED 칩에 작용하는 유전영동력(DEP)과 자력(MGF)을 일치시킬 때, 혼색 조립을 최소화할 수 있는 특별한 기술적 효과가 있다.
- [137] 예를 들어, 실시예에 의하면 조립 홀 모양과 대응하지 않는 마이크로 LED가 조립되었을 때, 조립 홀 높이에 의하여 마이크로 LED에 작용하는 유전영동력을 자력보다 작은 힘으로 만들어, 이탈을 용이하게 하여 불량을 방지하고 조립수율을 증가시킬 수 있는 특별한 기술적 효과가 있다.
- [138]
- [139] 실시예에서 마이크로 LED에 작용하는 총 힘은 유전영동력(DEP)과 자력(MGF)의 벡터합으로 표현할 수 있다.

- [140] 따라서, 자력과 유전영동력을 동시에 사용하게 되면, 정합되어 조립되는 지점에서 자력과 유전영동력의 벡터방향이 유사한 방향으로 되어, 정조립 과정에서 마이크로 LED에 더 큰 조립력(자력 + 유전영동력)을 인가할 수 있는 장점이 있다.
- [141] 예를 들어, 도 2b와 도 2c는 약 $38\mu\text{m}$ 내지 $10\mu\text{m}$ 사이즈의 마이크로 LED가 조립되어가는 과정에서 작용하는 조립력을 표현할 수 있다.
- [142] 예를 들어, 자석의 세기는 약 250 내지 500mT일 수 있고, 특정 패턴을 갖는 하부 메탈층 내에 약 50nm 내지 1000nm 두께의 Ni 자성체를 도입할 수 있으나 이에 한정되는 것은 아니다.
- [143] 도 2c를 참조하면, 자석과 가장 근접한 거리에서 군집을 형성하는 마이크로 LED에 작용하는 자력은 제1 자력(MGF1)과 제2 자력(MGF2)의 벡터합인 제3 자력(MGF3)일 수 있고, 제3 자력(MGF3)은 약 $1.2\text{E-}7\text{ N}$ 일 수 있으나 이에 한정되는 것은 아니다.
- [144] 실시예에서 유체 내 마이크로 LED 조립에 자력을 도입함으로써 얻는 이점으로는 1) 마이크로 LED의 군집을 형성시켜 원하는 방향으로 이동 가능 한점, 2) 자석을 회전시켜 군집 내의 마이크로 LED를 지속적으로 무작위 방향을 갖게 할 수 있는 점, 3) 마이크로 LED내의 자성체량으로 마이크로 LED에 작용하는 자력을 제어 가능한 점, 4) 복수의 자석을 도입하여, 조립 속도 증가 및 조립 면적 증가에 따른 대면적 패널 제작이 가능한 점 등이 있다.
- [145] 실시예에서 자석에 의해 군집을 형성한 마이크로 LED에 작용하는 자력은, 적어도 군집내에서는 일정하게 제어할 수 있다.
- [146] 예를 들어, 실시예에서 마이크로 LED에 작용하는 자력은, 자석의 세기, 자석과의 거리, 마이크로 LED에 포함되어 있는 자성체량에 의해 제어할 수 있다.
- [147] 예를 들어, 실시예의 자석은 약 250-500mT 세기의 neodymium 자석을 채용할 수 있으며, 마이크로 LED와 자석과의 가장 근접한 거리는 조립 기관 두께에 해당할 수 있다.
- [148]
- [149] 실시예에 의하면, 배타적 모양을 갖는 각각의 마이크로 LED에 작용하는 자력은, 마이크로 LED의 자성체 패턴(면적) 및 두께를 조절하여 모양이 다르더라도 유사한 자력이 작용되게 제어할 수 있는 기술적 효과가 있다.
- [150] 예를 들어, LED 포함되는 자성체량의 두께는 약 50nm 내지 1,000 nm일 수 있으며, 500mT 자석을 채용하는 경우 LED 칩의 직경이 약 $38\mu\text{m}$ 일 때 LED 칩에 작용되는 자력은 약 $1.3280\text{E-}7$ 내지 $4.2786\text{E-}7$ 일 수 있다.
- [151] 또한 500mT 자석을 채용하는 경우 LED 칩의 직경이 약 $30\mu\text{m}$ 이고, LED 포함되는 자성체량의 두께는 약 50nm 내지 1,000 nm일 때, LED 칩에 작용되는 자력은 약 $7.6923\text{E-}8$ 내지 $2.3230\text{E-}7$ 일 수 있다.

- [152] 또한 500mT 자석을 채용하는 경우 LED 칩의 직경이 약 $20\mu\text{m}$ 이고, LED 포함되는 자성체량의 두께는 약 50nm 내지 1,000 nm일 때, LED 칩에 작용되는 자력은 약 $3.4684\text{E-}8$ 내지 $8.6575\text{E-}8$ 일 수 있다.
- [153] 또한 500mT 자석을 채용하는 경우 LED 칩의 직경이 약 $10\mu\text{m}$ 이고, LED 포함되는 자성체량의 두께는 약 50nm 내지 1,000 nm일 때, 일 때 LED 칩에 작용되는 자력은 약 $5.8394\text{E-}9$ 내지 $1.7415\text{E-}8$ 일 수 있다.
- [154]
- [155] 한편, 250mT 자석을 채용하는 경우 LED 칩의 직경이 약 $38\mu\text{m}$ 이고, LED 포함되는 자성체량의 두께는 약 50nm 내지 1,000 nm일 때, LED 칩에 작용되는 자력은 약 $3.3199\text{E-}8$ 내지 $1.0697\text{E-}7$ 일 수 있다.
- [156] 또한 250mT 자석을 채용하는 경우 LED 칩의 직경이 약 $30\mu\text{m}$ 이고, LED 포함되는 자성체량의 두께는 약 50nm 내지 1,000 nm일 때, 일 때 LED 칩에 작용되는 자력은 약 $1.9231\text{E-}8$ 내지 $5.8075\text{E-}8$ 일 수 있다.
- [157] 또한 250mT 자석을 채용하는 경우 LED 칩의 직경이 약 $20\mu\text{m}$ 이고, LED 포함되는 자성체량의 두께는 약 50nm 내지 1,000 nm일 때,
- [158] LED 칩에 작용되는 자력은 약 $8.6710\text{E-}9$ 내지 $2.1644\text{E-}8$ 일 수 있다.
- [159] 또한 250mT 자석을 채용하는 경우 LED 칩의 직경이 약 $10\mu\text{m}$ 이고, LED 포함되는 자성체량의 두께는 약 50nm 내지 1,000 nm일 때, LED 칩에 작용되는 자력은 약 $1.4598\text{E-}9$ 내지 $1.43537\text{E-}9$ 일 수 있다.
- [160]
- [161] 다음으로 도 2b를 참조하면, LED 칩의 위치에 따른 유전영동력(DEP)에 대한 그래프이다.
- [162] 유체내 마이크로 LED 조립에 유전영동력을 도입함으로써 얻는 이점으로, 1) 마이크로 LED에 작용하는 유전영동력은 외부에서 인가하는 전압 및 주파수로 제어가능 한점, 2) 마이크로 LED에 작용하는 유전영동력은, 조립 전극과 마주하는 마이크로 LED 표면의 구성 물질 설계로 조립방향을 제어할 수 있는 점 등이 있다.
- [163] 도 1b를 참조하면, 마이크로 LED에 작용하는 유전영동력은 조립 홀 내부의 조립 전극 상에서 매우 국소적으로 작용하며, 마이크로 LED가 조립 전극(AE)으로부터 떨어져 있을 경우, 작용하는 유전영동 힘은 매우 작으며 작용하는 힘의 방향 또한 조립 방향이 아닐 수 있다.
- [164] 다시 도 2b를 참조하면 LED 칩이 조립 홀(AH)의 표면 상에 위치할 때 제1 유전영동력(DEP1)이 인가될 수 있다.
- [165] 실시예에 의하면 조립 홀 모양과 대응하지 않는 마이크로 LED가 조립 홀 표면에 위치되었을 때, 조립 홀 높이에 의하여 마이크로 LED에 작용하는 제1 유전영동력(DEP1)을 자력(MGF)보다 작은 힘이 되도록 제어하여, 오 조립된 LE칩의 이탈을 용이하게 하여 불량률 방지하고 조립수율을 증가시킬 수 있는 특별한 기술적 효과가 있다.

[166]

[167] 다음으로 정합이면서 LED 칩이 조립 전극(AE)의 한쪽 전극과 제1 각도를 가지고 접할 때 제2 유전영동력(DEP2)이 인가될 수 있다.

[168] 예를 들어, 조립 홀(AH)의 약 높이가 $4.5 \mu\text{m}$ 일때, 정합되면서 조립이 시작될 때의 제1 각도는 약 6° 일 수 있고, 이때 제2 유전영동력(DEP2)은 약 $1.18\text{E-}7 \text{ N}$ 일 수 있으나 이에 한정되는 것은 아니다. 실시예에서 유전영동력 인가를 위한 조건은 전압 6V, 주파수 100kHz, 조립 전극의 간격은 약 $7.5 \mu\text{m}$ 일 수 있으나 이에 한정되는 것은 아니다.

[169] 실시예에 의하면 정합되어 조립되는 지점에서 자력(MGF)과 LED칩에 가해지는 제2 유전영동력(DEP2)의 벡터방향이 조립 홀 방향인 유사한 방향으로 제어할 수 있다.

[170] 이에 따라 정조립 과정에서 마이크로 LED에 더 큰 조립력(자력 + 유전영동력)을 인가할 수 있는 특별한 기술적 효과가 있다.

[171] 예를 들어, 정합되어 조립되는 지점에서 LED 칩에 가해지는 자력(MGF)은 약 $1.2\text{E-}7 \text{ N}$ 일 수 있고, 제2 유전영동력(DEP2)은 약 $1.18\text{E-}7 \text{ N}$ 일 수 있다.

[172] 이에 따라 정합되어 조립되는 지점에서 LED 칩에 가해지는 총 힘은 자력(MGF)과 제2 유전영동력(DEP2)의 합일 수 있다.

[173]

[174] 다음으로 LED 칩이 조립 홀에 정조립 될 때 제3 유전영동력(DEP3)이 인가될 수 있다. 이에 따라 정 조립되어 LED 칩에 가해지는 총 힘은 자력(MGF)과 제3 유전영동력(DEP3)의 합일 수 있다.

[175]

[176] 도 2d는 조립되는 마이크로 LED(MLD)에 작용하는 유전영동력에 대한 데이터이다(도 4 참조).

[177] 마이크로 LED는 양쪽 조립 전극에 대한 중첩 면적에 상관없이 중첩된 상태를 트랩된 상태라고 볼 수 있고, 이 시점을 조립이 되는 시점이라고 할 수 있다.

[178] 이때 조립 홀(AH)의 높이에 의해서, 특정 지점에서 LED가 가질 수 있는 최소 각도가 정해져 있으며, LED가 정합되어 갈수록 최소 각도가 작아지게 되고, 최소 각도가 작아짐에 따라 작용하는 유전영동력은 증가하게 된다.

[179] 결국, 도 2d와 같이, 마이크로 LED(MLD)가 정합되면 조립 기관에 대해 기울어진 각도(Θ)가 작아지면서 정조립이 될 수 있으며, 조립 홀 내부에서 마이크로 LED가 가질수 있는 최소 각도로 가면서 유전영동력이 급격히 증가한다.

[180]

[181] 도 3은 실시예에 따른 마이크로 LED 소자의 예시도이다.

[182] 예를 들어, 도 3(a)는 제1 실시예에 따른 Blue 또는 Green 마이크로 LED 소자의 예시도이다.

[183] 제1 실시예에 따른 Blue 또는 Green 마이크로 LED 소자는 undoped GaN(u-GaN), n형 GaN(n-GaN), 활성층(미도시), p형 GaN(p-GaN)을 포함할 수 있다.

- [184] 예를 들어, 제1 실시예에 따른 Blue 또는 Green 마이크로 LED 소자는 undoped GaN(u-GaN) 아래에 하부 메탈(B-metal), n형 GaN(n-GaN) 상에 n형 컨택전극(n-contact), p형 GaN(p-GaN) 상에 p형 컨택전극(p-contact) 및 패시베이션(PV)을 포함할 수 있다. 상기 n형 컨택전극(n-contact)과 패시베이션(PV)은 소정 거리(S) 이격될 수 있다.
- [185] 상기 제1 실시예에 따른 Blue 또는 Green 마이크로 LED 소자는 GaN 기반 디스크일 수 있으며, 하부 메탈(B-metal)은 Ti를 포함할 수 있으나 이에 한정되는 것은 아니다.
- [186] 또한 상기 p형 컨택전극(p-contact)은 ITO로 형성될 수 있으나 이에 한정되는 것은 아니다.
- [187] 또한 상기 n형 컨택전극(n-contact)은 Cr, Ti, Ni의 단일층 또는 복합층으로 형성될 수 있다.
- [188] 또한 제1 실시예에서, undoped GaN(u-GaN)의 두께는 약 $3.0\sim 4.0\mu\text{m}$ 일 수 있다. 또한 n형 GaN(n-GaN)의 두께는 약 $3.0\sim 4.0\mu\text{m}$ 일 수 있다. 또한 p형 GaN(p-GaN)의 두께는 약 $0.2\sim 1.0\mu\text{m}$ 일 수 있다.
- [189] 상기 하부 메탈(B-metal)의 두께는 약 $50\sim 200\text{nm}$ 일 수 있다. 상기 패시베이션(PV)은 SiO_2 를 포함할 수 있으며, 그 두께는 약 $300\sim 800\text{nm}$ 일 수 있다.
- [190]
- [191] 다음으로, 도 3(b)는 제2 실시예에 따른 Red 마이크로 LED 소자의 예시도이다.
- [192] 제2 실시예에 따른 Red 마이크로 LED 소자는 n형 GaInP(n-GaInP), n형 GaAs(n-GaAs), n형 AlInP(n-AlInP), 활성층(미도시), p형 GaP(p-GaP)를 포함할 수 있다.
- [193] 예를 들어, 제2 실시예에 따른 Red 마이크로 LED 소자는 n형 GaInP(n-GaInP) 아래에 하부 메탈(B-metal), n형 AlInP(n-AlInP) 상에 n형 컨택전극(n-contact), p형 GaP(p-GaP) 상에 p형 컨택전극(p-contact) 및 패시베이션(PV)을 포함할 수 있다. 상기 n형 컨택전극(n-contact)과 패시베이션(PV)은 소정 거리(S) 이격될 수 있다.
- [194] 상기 제2 실시예에 따른 Red 마이크로 LED 소자는 GaAs 기반 디스크일 수 있으며, 하부 메탈(B-metal)은 Ti를 포함할 수 있으나 이에 한정되는 것은 아니다.
- [195] 또한 상기 n형 컨택전극(n-contact)은 Au, AuGe, Ti, Ni의 단일층 또는 복합층으로 형성될 수 있다.
- [196] 또한 상기 p형 컨택전극(p-contact)은 ITO로 형성될 수 있으나 이에 한정되는 것은 아니다.
- [197] 또한 제2 실시예에서, n형 GaInP(n-GaInP)의 두께는 약 $0.1\sim 0.5\mu\text{m}$ 일 수 있다.
- [198] 또한 n형 GaAs(n-GaAs)의 두께는 약 $0.02\sim 0.10\mu\text{m}$ 일 수 있다. 또한 n형 AlInP(n-AlInP)의 두께는 약 $3.0\sim 5.0\mu\text{m}$ 일 수 있다. 또한 p형 GaP(p-GaP)의 두께는 $0.5\sim 1.5\mu\text{m}$ 일 수 있다.
- [199] 상기 하부 메탈(B-metal)의 두께는 약 $50\sim 200\text{nm}$ 일 수 있다. 상기 패시베이션(PV)은 SiO_2 를 포함할 수 있으며, 그 두께는 약 $300\sim 800\text{nm}$ 일 수 있다.
- [200]

- [201] 도 4는 다양한 micro-LED들에 대해 조립 홀 표면에 상대적인 조립 각도($0-180^\circ$)에 대한 DEP 힘 벡터의 시뮬레이션 결과 데이터이다.
- [202] 실시예에 의하면, 유한 요소법 접근법을 사용하는 COMSOL 시뮬레이션은 표면에 Maxwell 응력 텐서를 통합하여 micro-LED와 조립 홀(AH) 사이의 DEP 힘과의 관계가 연구되었다.
- [203] 입자의 유도 쌍극자가 불균일한 전기장과 상호 작용할 때 DEP 힘은 입자가 움직이도록 영향을 미치며, 입자의 이동 방향에 대한 정보는 Clausius-Mossotti(CM) 계수의 부호로 제공된다. 예를 들어, 이 계수가 양수 또는 음수이면 입자는 그에 따라 전계 강도 최대값에 끌리거나 반발 된다.
- [204]
- [205] 다시 도 2를 참조하면, 도 2는 조립 전극(AE) 방향에서 DEP 힘 벡터의 Z축 구성 요소를 보여주고 있으며, $0-90^\circ$ 및 $90-180^\circ$ 각도에 대한 micro-LED의 위치를 나타내는 단면도가 삽입되어 있다.
- [206] 도 2에 의하면, 각도가 감소함에 따라 DEP 힘이 증가함을 보여준다. 이는 각도가 감소함에 따라 micro-LED가 조립 홀로 당겨지고 DEP 힘이 자기력을 지배할 때 각도가 10° 미만일 때 결국 조립된다는 것을 나타낸다.
- [207] 마이크로 LED의 흔들림 운동을 유도하는 제안된 MDSAT 방법에서 자석의 축 회전은 마이크로 LED가 조립을 위한 이 각도 기준을 충족할 가능성을 높일 것으로 예상된다.
- [208] 그러나 DEP 힘은 각도가 60° 를 초과하면 0 부근에서 변동하며 165° 이후에 분명히 음수로 바뀐다. 이는 micro-LED가 특히 외부 자기력이 있는 경우 60° 이상의 각도에서 조립 홀(AH)에서 밀려날 가능성이 있음을 나타낸다.
- [209] 이 고유한 동작은 의도적으로 코팅된 하부 금속층(B-metal)으로 인해 바닥 면에서 더 높은 전도성을 나타내는 micro-LED의 설계에 기인한다.
- [210]
- [211] 시뮬레이션 결과를 실험적으로 검증하기 위해 초고속 카메라를 사용하여 조립 홀(AH) 근처에서 단색 마이크로 LED(직경 $38\mu\text{m}$ 의 GaN 기반 디스크)의 거동을 모니터링했으며, 녹화된 비디오에서 단계 1 내지 단계 3의 모습이 각각 도 5(이상 stage 1), 도 6(이상 stage 2) 및 도 7(이상 stage 3)에 보여진다.
- [212] 먼저, 도 5(a) 및 도 5(b)은 자기력의 움직임에 반응하여 조립 홀(AH) 주위에 마이크로 LED가 모여 있는 단계 1(stage 1)을 보여준다. 조립 홀(AH)에 가장 가까운 micro-LED는 발생하는 DEP 힘에 반응하고, 그 가장자리는 조립 홀의 둘레에 접한다.
- [213] 다음으로, 도 6(a) 및 도 6(b)는 마이크로 LED가 자석의 회전 운동에 반응하여 조립 홀(AH)의 가장자리를 따라 흔들리는 2단계를 보여준다. 이는 DEP와 자기력 사이에서 균형을 이루는 전이 상태에 있음을 나타낸다.
- [214] 마지막으로 도 7(a)와 도 7(b)는 micro-LED와 조립 홀(AH) 사이의 각도가 특정 각도 아래로 떨어지면서 micro-LED가 조립되는 것을 보여준다.

[215]

[216] 실시예에 의하면 조립 홀(AH)에서 마이크로 LED의 명시된 동작을 기반으로 DEP와 관련된 적용된 피크 대 피크 전압(V_{pp})이 변화함에 따라 전사 수율이 연구되었다.

[217]

[218] 다음으로 도 8a는 COMSOL 시뮬레이션에서 계산된 DEP 힘 및 자기력과 함께 실험적으로 얻은 전사 수율을 제공한다. 자기력은 조립 홀(AH) 주변 10개 위치에서 계산되었으며, 그 결과 1×10^{-8} [N] ~ 1.2×10^{-7} [N] 범위였다. 조립 기판의 크기는 약 75mm × 75mm, 약 270 × 240 픽셀이다. 조립 기판은 약 64,800개의 조립 홀(AH)로 구성되어 있으며 서로 278 μ m 떨어져 있다.

[219] 도 8a에서 볼 수 있듯이 전사 수율은 V_{pp} 가 최대 지점까지 증가함에 따라 초기에 증가한 후 떨어지기 시작한다. 이 현상은 V_{pp} 에 의해 제어되는 DEP 힘이 증가함에 따라 수율이 향상될 것이라는 직관적인 예측에서 벗어난다.

[220] 이러한 거동을 설명하기 위해 조립현장의 영상을 CCD 카메라로 촬영하여 영상분석을 진행하였다. 이미지 분석 결과 하나의 수용체 부위 내에서 조립되지 않은 부위와 여러 개의 마이크로 LED와 같은 결함이 발견되어 전사 수율이 저하되었다.

[221] 다음으로 도 8b는 후면 메탈의 두께, 자기력과 관련된 전사수율 데이터이다.

[222] 도 8a와 도 8b를 참조하면, 유체에서 자력을 이용하여 마이크로 LED를 효과적으로 이동하고, 후면메탈이 있는 Disk 형태의 LED 칩을 DEP force를 이용하여 조립함으로써 조립 방향성을 완벽하게 컨트롤함으로써 조립율 혹은 전사율 99.99%를 확보할 수 있는 특별한 기술적 효과가 있다.

[223]

[224] 다음으로 도 8c는 LED 칩에 하부 메탈층의 유무에 따른 정방향, 역방향 DEP force 비교 데이터이다.

[225] 도 8c를 참조하면, 실시예에 따른 LED 칩(LED_E)은 칩 하부에 하부 메탈을 구비할 수 있다. 반면, 비교예에 따른 LED(LED_R)은 칩 하부에 하부 메탈을 구비하지 않을 수 있다.

[226] 실시예에 따른 LED 칩(LED_E)과 비교예에 따른 LED(LED_R)에는 리버스 전기력이 가해지면 칩에 척력이 가해질 수 있고, 이에 따라 LED 칩은 조립 홀에서 멀어질 수 있다.

[227] 반면, 실시예에 따른 LED 칩(LED_E)과 비교예에 따른 LED(LED_R)에는 각각 포워드 전기력이 가해지면 칩에 인력이 가해질 수 있으며, 이에 따라 LED 칩은 조립 홀에 조립될 수 있다.

[228]

[229] 실시예에 따른 반도체 발광소자는 후면메탈층을 구비함으로써, 칩의 상하 구분이 더 유리하며, 이에 따라 조립방향을 완벽하게 컨트롤 가능하다.

- [230] 예를 들어, 실시예에 의하면 역방향 조립 시의 DEP force 대비 정방향 조립시의 DEP force가 50% 이상 현저히 증가하는 기술적 효과가 있다.
- [231]
- [232] 예를 들어, 도 8c를 참조하면, 실시예에 따른 LED 칩(LED_E)은 후면 메탈을 구비할 수 있으며, 리버스 전기력이 가해졌을 때의 DEP force와 7V 포워드 전기력이 가해졌을 때의 DEP force 차이($\Delta\text{DEP_E}$)는 약 3.0×10^{-6} [N]일 수 있다.
- [233] 반면, 비교예에 따른 LED 칩(LED_R)은 리버스 전기력이 가해졌을 때의 DEP force와 7V 포워드 전기력이 가해졌을 때의 DEP force 차이($\Delta\text{DEP_R}$)는 약 2.0×10^{-6} [N]일 수 있다.
- [234]
- [235] 이에 따라 실시예에 따른 반도체 발광소자는 후면메탈층을 구비함으로써, 칩의 상하 구분이 더 유리하며, 이에 따라 조립방향을 완벽하게 컨트롤 가능한 특별한 기술적 효과가 있다.
- [236]
- [237] 다음으로 아래 표 1은 실시예에서 자석의 세기에 따른 Ni의 두께, 무게, 비율의 데이터이다.
- [238] 실시예에 따른 반도체 발광소자는 후면메탈층을 포함할 수 있고, 후면메탈층은 자성물질을 포함할 수 있다. 예를 들어, 실시예는 후면메탈층으로 Ni을 포함할 수 있으나 이에 한정되는 것은 아니다.
- [239] [표1]

자석의 세기	N/A	N/A	500mT	430mT	250mT
Ni 두께	10nm	20nm	50nm	83nm	2300nm
Ni 무게	6.46E-11 [g]	1.29E-10 [g]	1.94E-10 [g]	5.36E-10 [g]	1.48E-8 [g]
칩 무게	2.564E-8 [g]				
Ni 비율	0.25%	0.5%	0.75%	2.05%	36.75%

- [240]
- [241] 표 1은 자석의 세기에 따라, 자력 약 1.2×10^{-7} [N](도 1b 참조)을 갖기 위한 Ni의 두께 및 그에 따른 Ni의 비율 변화데이터이다.
- [242] 예를 들어, 실시예에서 $38\mu\text{m}$ 급 DSAT 조립에 사용되는 자력은 약 1.2×10^{-7} [N]일 수 있다. 실시예에 의하면 반도체 발광소자 칩에서 Ni의 비율은 약 0.25%~36.75%일 수 있다.
- [243] 실시예에서의 실험 조건은 12Vpp, 주파수 100kHz, 2mmx20mm 크기의 430mT Neodymium 자석을 채용할 수 있으며, 마이크로 LED와 자석의 거리는 약 $504.78\mu\text{m}$ 일 수 있다. 글라스의 두께는 약 $500\mu\text{m}$ 일 수 있으며, 전극과 패시베이션의 두께는 약 $0.28\mu\text{m}$ 일 수 있다. 조립 홀의 높이는 약 $4.5\mu\text{m}$ 일 수 있고, GaN-based LED의

자성체 (Ni) 두께는 220nm있고, 전극 갭은 약 $7.5\mu\text{m}$ 일 수 있으나 이에 한정되는 것은 아니다.

[244] 실시예에 의하면 DEP force는 DEP force 가 자력보다 약 10배 이상, 예를 들어 약 12배 클 수 있다. 예를 들어, 실시예에 의하면 DEP force는 약 $1.47\text{E}-6$ [N] (도 1b)일 수 있고, 자력은 약 $1.2\text{E}-7$ [N]일 수 있으나 이에 한정되는 것은 아니다.

[245]

[246] 도 9a 내지 도 9c는 자력과 DEP 힘의 관계에 따른 마이크로 LED의 조립 상태를 나타내는 도면이다.

[247] 또한 도 10은 전사 수율의 재현성을 평가하기 위한 실험결과 데이터이다.

[248]

[249] 도 9(a)는 자기력이 DEP 힘을 지배하는 초기 단계를 보여준다. 예를 들어, 조립 홀 위치에 안착된 마이크로 LED가 자석의 움직임에 의해 휩쓸려 나가서 도 9(a)와 같이 조립되지 않은 위치에 있음을 초래함을 보여준다.

[250] 다음으로 도 9(b)는 V_{pp} 및 DEP 힘이 자력 이상의 수준으로 증가함에 따라 비어 있는 조립 홀(AH)이 점차 micro-LED (MLD)로 채워지고 안정적으로 유지된다.

[251] 다음으로 도 9(c)는 $12V_{pp}$ 에 도달한 후 전사 수율이 감소하기 시작했다. 전사 수율의 감소는 도 9(c)와 같이 여러 개의 micro-LED(MLD1, MLD2)가 하나의 조립 홀(AH) 주위에 배치된 결함에 기인한다.

[252] micro-LED가 조립 홀(AH)에 조립된 후 디자인 공차로 인해 micro-LED와 조립 홀(AH) 벽 사이에 틈이 생길 수 있다.

[253] 특정 수준의 DEP 힘은 본질적으로 이 틈을 통해 나타나고 이 DEP 힘이 높은 V_{pp} 에서 충분히 강해지면 근처의 다른 마이크로 LED를 캡처할 수 있다.

[254] 전사 수율의 재현성을 평가하기 위해 최적의 전압($12 V_{pp}$)에서 15회 실험을 반복하였으며, 그 결과는 도 10와 같다.

[255]

[256] 실시예에 의하면, RGB micro-LED의 동시 자가 조립을 수행했으며 제안된 MDSAT 방법을 사용하여 높은 조립 수율을 얻을 수 있음을 입증했다.

[257] 조립 홀(AH)은 각각의 RGB micro-LED와 모양이 일치했으며, 조립 홀(AH)의 크기는 양 축 방향에서 LED보다 $4\mu\text{m}$ 더 크게 설계되었다.

[258] 예를 들어, Red micro-LED (R-MLD)는 직경이 $42\mu\text{m}$, Green micro-LED(G-MLD)는 직경이 $49\mu\text{m}\times 35\mu\text{m}$, Blue micro-LED(B-MLD)는 직경이 $56\mu\text{m}\times 28\mu\text{m}$ 이다.

[259] 이 설계를 기반으로 마이크로 LED가 조립 홀에 고정되는 조율 수율로 99.81%의 수율을 얻었다.

[260] 모양 불일치 결함에는 총 6개의 조합이 있다. 예를 들어, 녹색 조립 홀 또는 파란색 조립 홀 안에 자리 잡은 빨간색 마이크로 LED (R-MLD), 빨간색 조립 홀 또는 파란색 조립 홀 안에 자리 잡은 녹색 마이크로 LED(G-MLD), 빨간색 조립 홀 또는 녹색 조립 홀에 자리 잡은 파란색 마이크로 LED(B-MLD)가 있을 수 있다.

- [261] 도 11은 형상 불일치 결함의 3가지 예의 이미지이다.
- [262] 도 11을 참조하면 녹색 조립 홀(G-AH) 안에 안착된 빨간색 micro-LED(R-MLD), 빨간색 조립 홀(R-AH) 안에 안착된 녹색 micro-LED(G-MLD), 녹색 조립 홀(G-AH) 안에 안착된 파란색 micro-LED(B-MLD)가 도시되어 있으며, 양극과 음극도 표시된다.
- [263]
- [264] 도 12는 모양이 일치하지 않는 micro-LED와 조립 홀 사이의 경사각을 보여주는 개략도이다.
- [265] 결함을 면밀히 조사한 결과 마이크로 LED가 기울어진 방식으로 조립된 것으로 나타났다.
- [266] 도 12에 도시된 바와 같이, 마이크로 LED(MLD)의 한쪽은 조립 홀의 하단 모서리에 위치하고 다른 대각선은 조립 홀 위에 놓였다.
- [267] 도 12에 도시된 바와 같이, θ 는 마이크로 LED와 조립 홀 사이의 경사각으로 정의될 수 있다.
- [268]
- [269] 도 13은 조립 구멍 높이의 함수로서 형태 불일치 마이크로 LED에 대한 DEP 힘에 대한 데이터 도면이다.
- [270] 이러한 형상 불일치 결함을 자세히 조사하기 위해, 도 13에 도시된 바와 같이 형상 불일치의 6가지 조합의 모든 경우에 대해 조립 홀 높이의 함수로서 다양한 θ 에서 DEP 힘의 정량적 분석을 수행하였다.
- [271] 마이크로 LED에 작용하는 자기력의 최대값은 COMSOL 시뮬레이션을 기반으로 1.2×10^{-7} [N]으로 계산되어 도표에 반영되었다.
- [272] 조립 홀(AH)의 높이가 $3\mu\text{m}$ 에서 $5\mu\text{m}$ 로 증가함에 따라 θ 가 증가하고 결과적으로 마이크로 LED에 가해지는 DEP 힘이 감소한다.
- [273] 조립 홀(AH)의 높이가 약 $4.3\mu\text{m}$ 이상으로 증가하면 DEP 수준은 6가지 형태 불일치 사례 모두에 대해 자력 수준 이하로 떨어진다.
- [274] 이는 조립 홀(AH) 높이가 $4.3\mu\text{m}$ 이상이면 결함이 있는 조립된 마이크로 LED가 자석의 움직임에 따라 분리될 가능성이 높다는 것을 의미한다.
- [275] 이 프로세스는 적절한 모양이 일치하는 마이크로 LED가 얻어질 때까지 계속되며 이때 θ 는 0에 가까워지고 마이크로 LED는 분리하기 어려울 것이다.
- [276] 이 발견은 조립 홀(AH) 높이의 증가가 모양 불일치 결함의 자체 복구를 향상시킬 수 있음을 시사하는 중요한 통찰력을 제공한다.
- [277]
- [278] 실시예에 의하면 혼색 불량 모드에서 조립 홀에 대응하지 않는 모양의 마이크로 LED가 조립이 되면, 마이크로 LED가 가질 수 있는 최소 각도가 존재한다.
- [279] 이러한 최소 각도는, 결국 조립 홀 높이에 의해 결정되고, 최소 각도에서의 유전 영동힘이 결정될 수 있다.

- [280] 도 13을 참조하면, 실시예에서 조립 홀 높이를 변화하였을 때, 혼색 모드에서 마이크로 LED가 가질수 있는 최소 각도에 의해 형성된 유전영동힘은 조립 홀 높이가 증가할수록 감소하고 그에 따라 정조립율이 증가할 수 있다.
- [281] 실시예에 의하면 자력과 유전영동력은 제어 가능하며, 자력의 힘의 방향은 적어도 조립 기관 하부 방향 방향일 수 있고, 유전영동력은 마이크로 LED가 조립 홀에 조립될 때 조립방향으로 힘을 가질 수 있다.
- [282] 실시예에 의하면, 자력과 유전영동력의 세기 관계에 의해, LED 칩의 위치에 따라 자력으로 우세한 영향을 받을지 유전영동력으로 우세한 영향을 받을지, 복합적으로 제어될 수 있다.
- [283] 따라서 도 13과 같이 배타구조에서 일어나는 불량 모드를 표현할 수 있다.
- [284] 실시예에 의하면, 배타구조 설계의 기준 칩인 원형칩이 조립 전극 중첩면적이 가장 크기 때문에, 조립 홀에 의해 갖게 되는 기준 칩의 각도에서 유전영동력을 자력과 동일하게 제어하면, 모든 혼색 불량 모드 조립에서 유전영동력이 자력보다 작게 제어될 수 있다.
- [285]
- [286] 도 14는 실시예에서 조립 홀 높이의 함수로서 전사 수율의 데이터이다.
- [287] 실시예에 의하면, 위 이해를 바탕으로 $3\mu\text{m}$ 에서 $5\mu\text{m}$ 범위의 조립 홀 높이의 함수로서 전사 수율을 조사하였고, 그 결과를 도 14에 나타내었다.
- [288] 조립 기관의 크기는 $75\text{mm}\times 75\text{mm}$ 이고 서로 $278\mu\text{m}$ 떨어져 있는 64,800개의 RGB 조립 구멍으로 구성되었다.
- [289] 조립 기관과 같은 크기의 자석 헤드는 8×8 자석 배열로 구성되었으며 각 자석은 15분 동안 $13\text{mm}\times 13\text{mm}$ 영역을 동기식으로 스캔하도록 설계되었다.
- [290] 각 네오디뮴 자석 막대(직경: 5mm , 길이: 20mm)의 자기장 강도는 5000가우스이다. 자기 배열은 x 및 y 방향 모두에서 $250\mu\text{m/s}$ 로 이동하는 동시에 분당 420회 전으로 축 방향으로 회전할 수 있다.
- [291] 도 14에서 볼 수 있듯이 형상 불일치 결함이 감소한 결과 조립 홀 높이가 증가함에 따라 전사 수율이 크게 향상되었다.
- [292] 조립 홀 높이를 $3\mu\text{m}$ 에서 $4\mu\text{m}$ 로 높임으로써 전사 수율과 불량률이 크게 향상되었고, 조립 홀 높이가 $4.5\mu\text{m}$ 와 $5\mu\text{m}$ 에 이르면 전사 수율이 99.99%에 달했다.
- [293] 이견출원의 발명자들이 아는 한, 이것은 조립된 요소의 유형과 크기에 관계없이 FSA 기술에 대해 가장 높은 전사 수율로 RGB 마이크로 LED의 동시 전송을 시연하는 첫 번째 연구이다.
- [294]
- [295] 또한 실시예에 의하면 MDSAT 방법을 사용하여 $100\text{mm}\times 100\text{mm}$ RGB 마이크로 LED 디스플레이 패널을 제작했다. 이전 연구에서는 FSA 기반의 마이크로 LED 디스플레이 구현에 대해 보고했지만 단색 LED 기반이었다.
- [296] 반면, 실시예에 따른 패널은 120×120 픽셀의 디스플레이 해상도와 $834\mu\text{m}$ 의 픽셀 피치에 해당하는 43,200개의 마이크로 LED로 구성된다.

[297]

[298] 도 15a는 빨간색, 녹색 및 파란색 LED와 LED와 패드 사이의 상호 연결을 보여주는 PM 패널의 개략도이다.

[299] 도 15b는 RGB 패널의 단면도이다. 예를 들어, 도 15b는 2개의 동일 평면 조립 전극, 조립 홀 내의 마이크로LED, 평탄화층 및 전력선을 보여주는 PM 패널의 단면도의 집속 이온빔(FIB) 이미지를 보여준다.

[300] 조립 홀은 유기 물질 간의 유사한 대비로 인해 희미하게 보이기 때문에 흰색 점선으로 표시된다.

[301] 실시예에 의하면, 자체 조립 후 마이크로 LED를 고정하기 위해 스프레이 공정을 수행했다. 그런 다음 평탄화를 진행하고 양극과 공통전극용 전원선과 패드를 연결하는 콘택 홀을 제작하였다.

[302] 이들 구성요소를 나타내는 RGB 패널의 단면도가 도 15b에 도시되어 있다.

[303] 다음으로 도 15c는 red, green, blue의 I-V 특성을 보여주는 그림이다.

[304] 예를 들어, 도 15c는 10 μ A 및 10nA 미만의 누설 전류에서 순방향 전압이 각각 1.83, 2.3 및 2.65V인 빨간색, 녹색 및 파란색 마이크로 LED의 I-V 특성을 보여준다.

[305] 다음으로 도 15d는 각각 451 nm, 532 nm 및 630 nm에서 방출 피크를 보여주는 EL 스펙트럼을 제공한다.

[306] 실시예에 의하면 발광 강도와 휘도 균일성이 우수한 RGB 패널의 전계발광(EL) 발광을 나타내며, 적색, 녹색 및 청색으로 선명하게 발광하는 3x3 픽셀의 구현이 가능하다.

[307] 픽셀 수율 측면에서 해당 패널은 불량 픽셀이 10개로 99.98%의 발광 픽셀 수율을 보였다.

[308] 확장 가능한 MDSAT 방법은 그에 따라 자석 배열 크기를 조정하여 기존 능동 매트릭스(AM) 백플레인과 잠재적으로 통합될 수도 있다.

[309] 대면적 유리의 경우 조립 전극의 배선 증가로 인한 RC 지연을 고려해야 한다. 그러나 이 지연은 여러 개의 패드가 있는 회로 구조로 극복하여 블록 단위로 AC 전압을 인가할 수 있다. MDSAT 방식을 기존 AM 백플레인과 통합하면 RGB 마이크로 LED를 전면 방출 구조의 트랜지스터 백플레인 위에 증착할 수 있다. 그런 다음 마이크로 LED의 양극은 AM 백플레인의 구동 회로에 연결되고 음극은 함께 연결될 수 있다.

[310]

[311] **실험예 1**

[312] **RGB LED: AlGaInP 기반과 GaN 기반 LED 간의 DEP 힘의 차이**

[313] 최근 DEP 힘을 사용하여 LED, III-V족 소자 및 나노와이어와 같은 미세 부품의 자가 조립을 조사하는 연구가 꾸준히 증가하고 있다.

[314] 이 실험에서는 개별 RGB micro-LED에 대한 DEP 힘을 비교했다. 마이크로 LED의 3D 모델은 COMSOL을 사용하여 구성되었으며 적색의 경우 AlGaInP 기반 LED와 청색 및 녹색의 경우 GaN 기반 LED의 DEP 힘을 계산하는 데 사용되었다.

[315]

[316] 아래 표 2는 COMSOL의 입력 매개변수로 재료, 유전율 및 전도성을 나타낸다. 다중 양자 우물(MQW)의 얇은 층은 결과에 미치는 영향이 최소화될 것으로 예상되기 때문에 COMSOL 시뮬레이션에 포함되지 않았다.

[317] [표2]

Parameters	Layer 1	Layer 2	Layer 3	Layer 4
Red				
Material	p-GaP	n-AlInP	n-GaAs	n-GaInP
Relative Permittivity (ϵ)	11.1	11.25	12.9	11.8
Electrical Conductivity (S/m)	2,500	3,200	64,000	8,000
Green, Blue				
Material	p-GaN	n-GaN	u-GaN	
Relative Permittivity (ϵ)	8.9	8.9	8.9	
Electrical Conductivity (S/m)	0.00238	20,000	0.002	

[318]

[319] 실시예에 따른 DSAT는 RGB LED를 각각의 조립 홀과 모양을 일치시켜 RGB micro-LED를 동시에 조립할 수 있는 또 다른 주요 잠재력을 가지고 있다.

[320] micro-LED와 조립 홀의 모양을 차별화하면 단일 챔버에서 RGB LED를 한 번에 전사할 수 있으므로 시스템 설계가 간명하면서 투자 비용이 절감되며 공정 비용이 최소화되는 등의 이점이 있다.

[321] 이 작업에서는 빨간색 micro-LED에 대해 원형 모양을 선택하고 녹색 및 파란색 micro-LED에 대해 타원체의 장축 길이와 단축 길이가 다른 두 가지 다른 타원형 모양을 사용했다.

[322] 원형 1개와 타원형 2개를 선택한 이유는 다음과 같다. MDSAT 방식은 자기조립이 확률적으로 일어나기 때문에 회전하는 자석의 자기력에 의해 발생하는 난류 속에 무수한 마이크로 LED가 무작위로 분포한다.

[323] 따라서 무수한 마이크로 LED의 임의의 움직임은 자기 조립에 대한 회전 대칭의 의존성을 극복하여 원형과 타원형 사이의 조립 수율에 차이가 없다.

[324] 또한 원형 및 타원형은 모서리가 있는 모양(예: 삼각형, 정사각형 또는 직사각형)에 비해 둥근 모양으로 인해 LED-to-LED 충돌로 인한 손상에 강하다.

[325]

[326] 원형 모양의 빨간색 micro-LED의 크기에 대해 설계 규칙(단일 micro-LED 위에 하나의 양극(p-접촉) 및 두 개의 음극(n-접촉)을 제조하기 위한 허용 오차) 및 Ni 금속과 micro-LED 가장자리 사이의 분리(S)라는 두 가지 요소가 고려되었다.

- [327] 실험예에서 디자인 룰을 $7\mu\text{m}$ 로 설정했는데, 이는 3개의 접점에 대해 3개의 영역과 접점 사이의 2개의 공간에 $35\mu\text{m}$ 가 필요함을 의미한다.
- [328] 분리의 목적은 도 3(a), 도 3(b)에 설명된 것처럼 자기 조립 후 자화로 인한 LED-to-LED 체인의 형성을 제거하는 것이다.
- [329]
- [330] 도 16은 실시예에 따른 RGB 마이크로 LED의 현미경 이미지이다.
- [331] 예를 들어, 도 16의 (a)는 마이크로 LED 크기가 $38\mu\text{m}$ 직경인 AlGaInP 기반 적색 LED에 대한 이미지이다. 또한 도 16의 (b)는 마이크로 LED 크기가 $45\mu\text{m} \times 31\mu\text{m}$ 인 GaN 기반 녹색 LED에 대한 이미지이다. 또한 도 16의 (c)는 마이크로 LED 크기가 $52\mu\text{m} \times 24\mu\text{m}$ 인 GaN 기반의 청색 LED에 대한 이미지이다(스케일 바는 $20\mu\text{m}$ 임).
- [332] 도 16의 (a)를 참조하면, 분리(S)는 micro-LED의 양쪽(왼쪽 및 오른쪽)에서 $1.5\mu\text{m}$ 로 설정되었다. 따라서 적색 micro-LED(R-MLD)의 직경은 디자인 룰($35\mu\text{m}$)과 두 개의 분리($3\mu\text{m}$)를 고려하여 $38\mu\text{m}$ 로 설정되었다.
- [333] 다음으로 도 16의 (b)와 같이, 녹색 micro-LED(G-MLD)의 타원형 모양은 $45\mu\text{m} \times 31\mu\text{m}$ 로 설계되었다. 장축과 단축은 원형 모양의 빨간색 마이크로 LED의 직경 $38\mu\text{m}$ 보다 각각 $7\mu\text{m}$ 크고 $7\mu\text{m}$ 작다. $45\mu\text{m}$ 장축은 마이크로 LED 및 조립 홀을 제조하는 데 사용되는 포토리소그래피 및 에칭 단계를 기반으로 하는 공정 공차에 따라 결정되었다.
- [334] 원형 모양의 적색 마이크로 LED의 조립 홀 직경은 $42\mu\text{m}$ 이고 공정 공차는 약 $3\mu\text{m}$ 였다. 그 결과 녹색 micro-LED의 장축을 $45\mu\text{m}$ 로 선택하여 녹색 micro-LED가 적색 micro-LED의 원형 조립 홀에 갇히지 않도록 하였다.
- [335] 다음으로 파란색 micro-LED(B-MLD)의 타원형 모양은 녹색 micro-LED가 결정된 것과 동일한 방식으로 설계되었다. 장축과 단축은 녹색 마이크로 LED(B-MLD)의 $45\mu\text{m} \times 31\mu\text{m}$ 보다 각각 $7\mu\text{m}$ 크고 $7\mu\text{m}$ 작으며, 결과적으로 파란색 micro-LED의 타원형 모양은 도 16의 (c)와 같이 $52\mu\text{m} \times 24\mu\text{m}$ 로 설계되었다.
- [336]
- [337] 다음으로 도 17과 도 18은 COMSOL 시뮬레이션의 DEP 힘에 관한 데이터이다.
- [338] 예를 들어, 도 17은 적용된 전압의 고정 값(12Vpp)에서 주파수에 따른 DEP 힘의 변화 데이터이다.
- [339] 도 18은 하단 표면에 하부 금속층이 있는 수정된 RGB 마이크로 LED를 사용하여 인가된 전압의 고정 값(12Vpp)에서 주파수에 따른 DEP 힘의 변화 데이터이다.
- [340]
- [341] 구체적으로, 도 17은 주파수에 따른 RGB 마이크로 LED의 DEP 힘의 변화를 보여준다. 여기서 인가된 전압과 두 조립 전극 사이의 간격은 각각 12Vpp 및 $7.5\mu\text{m}$ 로 고정됩니다. 이것이 디스플레이 패널 제작에 사용되는 최적의 조건인 것으로 밝혀졌습니다.

- [342] 또한 3개의 LED는 약 100kHz에서 가장 높은 DEP 힘을 받는다.
- [343] 그러나 GaN 기반 LED의 경우 DEP 힘이 100kHz 이상으로 감소하는 반면 AlGaInP 기반 LED는 DEP 힘을 유지한다. 이 조건에서는 DEP 힘의 주파수 응답이 다르기 때문에 3개의 LED를 모두 높은 수율로 동시에 조립할 수 없다.
- [344] DEP 힘은 불균일한 전계에서 분극성 입자에 가해지기 때문에 전계 크기, 입력 전압의 주파수, 입자(즉, micro-LED)의 유전율 및 전도도, 입자 크기(즉, micro-LED 칩 크기)에 의해 영향을 받는다.
- [345] (DEP 힘에 대한 LED 칩 크기 및 전계 크기의 영향은 방법의 실험예 2에서 상술하기로 한다)
- [346] 주파수 응답의 차이는 AlGaInP 기반의 레이어 4와 GaN 기반 LED의 레이어 3 사이의 전도도 차이에 기인하며, 표 2에 나와 있다. 이는 유전체($\epsilon_0\epsilon_r$)와 전도성 기여도(σ)가 모두 포함된 주파수 함수인 CM 인자로 설명될 수 있다.
- [347] 높은 주파수에서는 입자 유전율이 지배적인 요소인 반면, 입자 전도도는 이 실험예에서 사용된 범위인 낮은 주파수에서 지배적이다. 따라서 GaN 기반 LED와 AlGaInP 기반 LED 간의 DEP 힘의 차이는 전도도의 차이로 설명할 수 있다.
- [348]
- [349] 다음으로 아래 표 3과 같이, 전도도 차이를 극복하기 위해 전도도가 제공되는 터타늄 하부 금속층이 LED 바닥 표면에 추가되었으며, 결과 주파수에 대한 DEP 힘 응답이 도 18에 설명되어 있다.
- [350] [표3]

Parameters	Layer 1	Layer 2	Layer 3	Layer 4	Layer 5
Red					
Material	p-GaP	n-AlInP	n-GaAs	n-GaInP	Ti
Relative Permittivity (ϵ)	11.1	11.25	12.9	11.8	1
Electrical Conductivity (S/m)	2,500	3,200	64,000	8,000	1.8×10^6
Green, Blue					
Material	p-GaN	n-GaN	u-GaN	Ti	
Relative Permittivity (ϵ)	8.9	8.9	8.9	1	
Electrical Conductivity (S/m)	0.00238	20,000	0.002	1.8×10^6	

- [351]
- [352] 수정된 GaN 기반 및 AlGaInP 기반 micro-LED에 대한 micro-LED의 구조는 도 3(a) 및 도 3(b)에 설명되어 있다.
- [353] 도 18을 참조하면, DEP 힘은 모든 LED에 대해 향상되었으며 특히 100kHz 이상의 고주파수에서 GaN 기반 청색 및 녹색 LED는 DEP 힘 강하를 표시하지 않는다.
- [354] 따라서 RGB LED의 공통 조립 주파수는 조립 기판의 구성 및 설계에 따라 넓은 주파수 범위에 걸쳐 최적화될 수 있다. 하부 금속층을 추가하면 마이크로 LED의

윗면과 아랫면 사이의 전도도 차이가 최대화되어 아랫면에 가해지는 DEP 힘이 윗면에 가해지는 비율이 약 1.5배 향상될 수 있다.

[355] 결과적으로 하부 금속층이 추가된 마이크로 LED 구조는 조립을 위해 올바른 LED 표면을 선택하는 MDSAT의 기능을 향상시키는 특별한 기술적 효과가 있다.

[356]

[357] (실험예 2)

[358] **DEP 힘에 영향을 미치는 세 가지 요소: LED 칩 크기, 전극 간격 및 조립 전극의 유전체 층**

[359] 제2 실험예는 조립 기관과 LED 칩 크기가 DEP 힘에 미치는 영향에 대한 연구를 COMSOL 시뮬레이션을 통해 수행했다.

[360] 특히, 본 실험예에서는 조립 기관의 전계 크기와 LED 칩 크기에 영향을 미치는 요소인 전극 갭(두 조립 전극 사이의 거리)과 조립 전극의 유전체 층을 조사했다.

[361] COMSOL 시뮬레이션을 위해 구형파 AC 전압이 양극에 적용되었고 해당 전극이 입력 신호로 조립 기관에 접지되었다. 입력 교류 전압의 피크 대 피크 진폭과 주파수는 최적의 조건(12Vpp, 100kHz)을 마련하였다.

[362] 도 19는 COMSOL 시뮬레이션을 위한 3D 모델의 개략도이다.

[363] 도 19는 DPE force에 영향을 미치는 세가지 요소인, 마이크로 LED 칩, 전극 갭 및 조립 전극 상의 유전층을 설명한다.

[364] 도 19(a)에 도시된 바와 같이, 실시예에 따른 LED 칩은 바닥면에 티타늄 등의 하부 메탈층을 포함할 수 있고, 원기둥 모양을 갖는 GaN 기반 마이크로 LED를 포함할 수 있다.

[365] 마이크로 LED의 직경은 LED 칩 크기가 DEP 힘에 미치는 영향을 평가하기 위해 10~50 μm 범위일 수 있다.

[366] 도 19(b), (c)에 도시된 바와 같이, 실시예는 DEP 힘에 대한 2개의 인자(전극 갭 및 LED 칩 크기)의 독립적인 영향을 조사하기 위해 '전극 갭' 대신 '갭 비율'을 사용할 수 있다.

[367] '갭 비율'은 마이크로 LED 칩 크기에 대한 두 조립 전극 사이의 거리 비율로 정의되며, '전극 갭'은 두 조립 전극 사이의 거리이다.

[368]

[369] 도 19(b)는 SiO_2 유전층 및 도 19(c)는 Si_3N_4 유전층에 대한 LED 크기 및 갭 비율에 대한 DEP 힘의 변화를 보여준다.

[370] 도 19(b) 및 도 19(c)는 LED 칩 크기가 증가함에 따라 DEP 힘이 증가하고, SiO_2 및 Si_3N_4 유전층 모두에 대한 갭 비율이 감소함을 보여준다.

[371] 또한, 도 19(b) 및 도 19(c)는 조립 기관(AS) 상의 유전체층이 DEP 힘에 영향을 미치는 필수적인 요소임을 나타낸다. 유전 상수가 높은 재료(예: Si_3N_4 유전층)는 쿨롱 힘으로 인해 DEP 힘을 증가시켜 더 작은 LED 칩의 조립을 가능한다.

[372]

- [373] 실시예에 따른 MDSAT 방법은 자기력을 활용하여 micro-LED를 효과적으로 전사하므로 전사 수율이 혁신적으로 향상되고 두 가지 힘(자기력 및 DEP 힘)이 조립 중에 서로 경쟁할 수 있도록 제어될 수 있다. 따라서 조립 공정이 조립 홀 부근에서 발생할 때 DEP 힘은 자기력보다 크게 제어될 수 있다.
- [374] MDSAT 방식의 경우 micro-LED에 작용하는 자기력은 micro-LED와 자석 사이의 거리에 따라 달라지며, 1×10^{-8} [N]에서 1.2×10^{-7} [N]까지의 범위를 가질 수 있다.
- [375] 이에 따라 micro-LED를 성공적으로 조립하려면 조립 홀 근처에서 DEP 힘이 1.2×10^{-7} [N]보다 크도록 제어할 수 있다.
- [376] 도 19(b)를 참조하면, SiO₂ 유전층의 경우에, 10 μ m에서 50 μ m까지 연구된 LED 칩 크기의 측면에서 DEP 힘이 1.2×10^{-7} [N]보다 높아야 하는 경우에는 20 μ m 미만 크기의 LED 칩을 조립할 수 없는 점이 연구되었다.
- [377] 반면, Si₃N₄ 유전체층과 같은 고유전율 재료를 사용하면 저비용 산업용 애플리케이션에 필요한 20 μ m 미만 크기의 LED 칩도 조립할 수 있는 점이 연구되었다. 따라서 실험예에서 Si₃N₄ 유전 층이 선택되었다.
- [378] 전극 간극과 LED 칩 크기는 조립 기관 위의 조립 전극과 LED 칩 상단의 파워 라인에서 공정 마진을 고려하여 각각 약 7.5 μ m와 약 38 μ m를 선택할 수 있으나 이에 한정되는 것은 아니다.
- [379]
- [380] 이하 실시예에 따른 조립 장치 제작에 대해 설명하기로 한다.
- [381] 먼저 조립 기관이 제작될 수 있다.
- [382] 예를 들어, Mo/Al/Mo(20/100/20 nm)의 3중 층이 e-빔 증발을 통해 증착되었고 조립 전극 영역을 정의하기 위해 패터닝되었다. 패터닝은 포토레지스트(DNR L-300, DONGJIN SEMICHEM)를 2000 rpm에서 40초 동안 스핀 코팅한 후 100 °C에서 2분간 소프트 베이킹한 후 110mJ/cm² UV 광으로 패터닝하였다. UV 노출 후, 기관을 110°C에서 2분 동안 베이킹하였다. 그런 다음 Mo/Al/Mo 층을 알루미늄 식각액을 사용하여 10분 동안 습식 식각한 후 기관을 탈이온수로 헹궈냈다.
- [383] 이 헹굼 후 조립 전극의 Si₃N₄ 유전층이 플라즈마 강화 화학 기상 증착(PECVD)에 의해 증착되었다. Si₃N₄ 유전층은 조립 전극의 부식을 방지하며, 또한 마이크로 LED의 바닥면에 위치한 금속층을 통해 양극과 공통 전극 사이의 브리지로 인한 전기 화학적 물 분열(electrochemical water splitting) 및 단락을 방지한다.
- [384] 다음으로 조립 홀을 제작했다. 포토레지스트(WPR-1052, JSR)를 1500rpm으로 적용하고 110°C에서 2분 동안 소프트 베이킹한 다음 200mJ/cm² UV 노출과 110°C에서 2분 동안 노출 후 베이킹했다. 마지막으로 현상액(AZ-300MIF, MERCK)을 사용하여 기관을 현상하고 오븐에서 200°C로 1시간 동안 베이킹하였다.
- [385]
- [386] 다음으로 파워 라인이 제작될 수 있다.

- [387] 예를 들어, 조립 기판에 마이크로 LED를 조립한 후 포토레지스트(DPA-5000, DONGJIN SEMICHEM) 층을 스프레이하여 마이크로 LED를 고정한 다음 100°C에서 2분간 소프트 베이킹하고, 포토마스크 없이 UV 노출하고 오븐에서 200°C로 15분간 베이킹하였다.
- [388] 다음으로, 평탄화를 위해 포토레지스트(SU-8, MICROCHEM) 층을 조립 기판 상에 3000rpm에서 30초 동안 스핀 코팅하였다. 그런 다음 SU-8을 오븐에서 200°C로 1시간 동안 베이킹하였다.
- [389] micro-LED와 파워라인 사이의 전기적 연결을 설정하기 위해 포토레지스트(GXR601, MERCK)를 포토레지스트(SU-8, MICROCHEM)에 회전시키고 원형 모양으로 패터닝하여 micro-LED에서 n-컨택 및 p-컨택을 정의했다.
- [390] 이후 RIE(Reactive Ion Etching)를 이용하여 애싱(Ashing) 공정을 진행하여 SU-8에 원형 형태의 콘택홀을 만들고 마이크로 LED 표면에 형성된 이산화규소 패시베이션층을 RIE를 이용하여 홀을 통해 식각하였다.
- [391] 그 후, 포토레지스트(GXR601, MERCK)를 벗겨냈다. 그런 다음 SU-8의 원형 모양의 접촉 구멍이 n-컨택 및 p-컨택을 위해 마이크로 LED 위에 형성되었다.
- [392] 다음으로, micro-LED의 패시베이션층(SiO_2)을 콘택트 홀 내에서 에칭했다.
- [393] 다음으로 ITO(Indium Tin Oxide)로 만든 투명 파워라인을 리프트 오프 공정으로 제작하였으며, 이러한 투명 전력선을 Fig. 14b에 나타내었다. ITO 층은 패턴화된 포토레지스트(DNR L-300, DONGJIN SEMICHEM) 위에 증착되었다. 그런 다음 아세톤을 사용하여 DNR L-300을 제거하면 위에 있는 ITO 레이어가 벗겨져 투명 파워라인이 생성된다.
- [394] 마지막으로, Ti/Al 파워라인도 리프트 오프 공정으로 제작되었다. 파워라인은 패턴화된 DNR L-300 위에 e-빔을 사용하여 Ti/Al 이중층을 증착하여 패터닝되었다.
- [395]
- [396] 다음으로 GaN 기반 마이크로 LED가 제작될 수 있다.
- [397] 예를 들어, 사파이어 웨이퍼 위에 GaN 기반 에피층을 준비하고 그 위에 ITO를 증착했다. 메사를 정의하기 위해 ITO에 포토레지스트(GXR601, MERCK)를 2000rpm에서 30초 동안 회전시키고, 100°C에서 2분 동안 소프트 베이킹하고, UV에 노출시키고, 현상액(AZ-300MIF, MERCK)을 사용하여 70초 동안 현상했고, 마지막으로 110 °C에서 2분 동안 하드 베이킹했다.
- [398] 그런 다음, 유도 결합 플라즈마(ICP) 식각 장치를 사용하여 ITO/GaN 기반 에피층을 식각하여 메사 모양을 형성하고 남은 포토레지스트를 벗겨냈다.
- [399] 다음으로, 상부에 포토레지스트(DNR L-300, DONGJIN SEMICHEM)를 도포 및 패터닝하여 마이크로 LED의 외곽선을 정의하고 픽셀화한 후, 사파이어 웨이퍼가 노출될 때까지 마스크되지 않은 에피택시 영역을 ICP 식각하였다.
- [400] 마지막으로 전자빔 증착 및 리프트 오프 공정을 통해 마이크로 LED의 n 영역에 n-컨택 금속(Cr/Ti/Ni/Ti, 20/20/100/70 nm)을 제조하였다.

- [401] 도 3(a)에는 n-컨택 금속의 개략도가 나와 있다. n-contact 금속에 내장된 Ni 층은 자기력에 반응하여 micro-LED를 움직이는 역할을 할 수 있다.
- [402] 그 후 도 3(a)와 같이 각 micro-LED의 측벽과 상단 표면에 PECVD를 사용하여 500nm 두께의 SiO₂(패시베이션 층)를 증착했다.
- [403] 패시베이션층에 의해 건식 에칭 손상으로 인한 누설 전류 감소시킬 수 있다. 또한 패시베이션층은 자유 이동을 위한 친수성 개선 및 기판 흡착(조립 기판 표면에 마이크로 LED 부착) 및 마이크로 LED 뭉침을 방지할 수 있다. 이는 조립 홀에 조립되지 않은 마이크로 LED를 기판 흡착이 없어 재활용할 수 있다는 점에서 또 다른 장점이 있다. 또한 패시베이션층은 micro-LED의 표면에서 Ni 층을 공간적으로 분리하여 자기 조작(magnetic manipulation) 후 micro-LED가 자화에 의해 서로 달라붙는 것을 방지한다.
- [404]
- [405] 다음으로 GaN 기반 마이크로 LED의 유체 분산 공정이 진행될 수 있다.
- [406] 마이크로 LED 위에 포토레지스트(GXR601, MERCK)를 코팅하고 패터닝한 다음 PSA(압력 감지 접착제) 필름을 그 위에 도포했다. 다음으로, LLO(laser-lift-off) 공정을 수행하여 사파이어 웨이퍼를 분리하고 DEP 힘 응답을 개선하기 위해 마이크로 LED의 노출된 바닥 표면에 약 100nm Ti 층을 증착했다(실험예 1 참조). 마지막으로, PSA 필름 위의 마이크로 LED를 아세톤에 담가 패턴화된 포토레지스트를 용해시켰고, 이에 따라 마이크로 LED가 PSA에서 방출되어 아세톤 수조에 분산되었다.
- [407]
- [408] 다음으로 AlGaInP 기반 마이크로 LED가 제작될 수 있다.
- [409] 예를 들어, GaAs 웨이퍼 위에 성장된 AlGaInP계 에피층 위에 ITO층을 증착하였다.
- [410] 그 다음 공정은 마이크로 LED의 메사 및 아웃라인 제작에 관련된 것이며, 이러한 프로세스는 GaN 기반 마이크로 LED의 프로세스와 유사하다.
- [411] 동일한 방법이 포토리소그래피(스핀 코팅, 소프트 베이킹, UV 노출, 현상 및 하드 베이킹)에 사용되었다. 동일한 ICP 식각기를 사용하여 ITO/GaAs 기반 에피층을 식각하여 메사 모양을 형성하고 남은 포토레지스트를 벗겨냈다.
- [412] 다음으로, 상부에 포토레지스트(DNR L-300, DONGJIN SEMICHEM)를 도포 및 패터닝하여 마이크로 LED의 외곽선을 정의하고 픽셀화한 후, 마스크되지 않은 에피택시 영역을 GaAs 웨이퍼가 노출될 때까지 ICP 식각하였다.
- [413] 마지막으로 e-beam 증착을 통해 n-컨택 금속(AuGe/Au/Ti/Ni/Ti, 100/100/50/100/50 nm)을 적용한 후 500 nm 두께의 이산화규소층을 마이크로 LED의 측벽과 상단 표면에 증착했다.
- [414]
- [415] 다음으로 AlGaInP 기반 마이크로 LED의 유체 분산 공정이 진행될 수 있다.

- [416] 예를 들어, 포토레지스트(GXR601, MERCK)를 마이크로 LED 위에 코팅했다. 그런 다음 실리콘 접착제를 사용하여 포토레지스트의 측면을 유리 웨이퍼 위에 부착했다.
- [417] 다음으로 용액($\text{NH}_4\text{OH}:\text{H}_2\text{O}_2:\text{H}_2\text{O}$)을 이용하여 GaAs 웨이퍼를 제거하기 위해 CLO(Chemical Lift-Off) 공정을 수행한 후 마이크로 LED 사이에 형성된 패시베이션층(SiO_2)을 RIE로 제거하였다.
- [418] 그 후, 마이크로 LED의 노출된 바닥 표면에 100nm Ti 층을 증착하여 DEP 힘 응답을 개선했다(실험예 1 참조). 마지막으로 유리 웨이퍼 위의 마이크로 LED를 아세톤에 담가 상부의 패터닝된 포토레지스트를 용해시키면 마이크로 LED가 유리 웨이퍼에서 분리되어 아세톤 수조에 분산되었다. AlGaInP 기반 micro-LED의 개략도는 도 3(b)에 제공된다.
- [419]
- [420] 다음으로, 실시예에 따른 MDSAT 시스템에 대해 설명하기로 한다.
- [421] 조립은 조립 기판이 아래를 향한 상태에서 발생할 수 있으며 micro-LED가 기판 아래 욕조 바닥에 놓이는 위치에서도 발생할 수 있다. 이 경우 micro-LED를 조립 기판까지 끌어올릴 수 있도록 중력을 극복하려면 더 강한 자기력이 필요하다. 이 방식의 주요 장점은 자기 특성을 갖지 않을 가능성이 가장 높은 의도하지 않은 입자가 자기장에 반응하지 않기 때문에 조립 공정에서 제외된다는 것이다. 반면, 조립 균일성 및 수율에 악영향을 미칠 수 있는 조립 기판의 휘어짐은 불가피하므로 최소화해야 한다는 단점이 있다.
- [422]
- [423] 다음으로 실시예에 따른 이크로 LED의 재활용에 대해 설명하기로 한다.
- [424] 위의 욕조 챔버에서 마이크로 LED를 공급하기 위해 자석 막대가 포함된 유리 관 어레이(자기 튜브라고 함)가 준비된다. 자기 튜브 내부에서 자석 막대는 유리 튜브의 끝을 향해 수직으로 안쪽으로 이동한다. 결과적으로 micro-LED는 유리관 내부의 자석의 수직 이동을 통해 유리관의 끝면에 부착되거나 떨어진다. 자성관 1개당 공급되는 양은 무게 2~3mg이다. 실험예에 따르면 LED 개수가 2~3mg일 때 조립 수율에 영향을 미치지 않는다. 자기 튜브 배열은 욕조 챔버의 조립 기판 바로 위에 LED를 떨어뜨릴 수 있다. 자성관 어레이는 자체 조립 공정 후 다시 사용되어 재활용을 위해 LED를 수집하고 다음 실행을 준비할 수 있다.
- [425] 반면에 micro-LED는 조립 기판의 표면에 부착되지 않기 때문에 MDSAT 방식에서는 자화에 의한 덩어리(micro-LED 집합체)가 형성되지 않는다. 따라서 MDSAT 방식은 마이크로 LED를 재활용할 수 있다는 장점이 있다.
- [426]
- 산업상 이용가능성**
- [427] 실시예는 영상이나 정보를 디스플레이하는 디스플레이 분야에 채택될 수 있다.

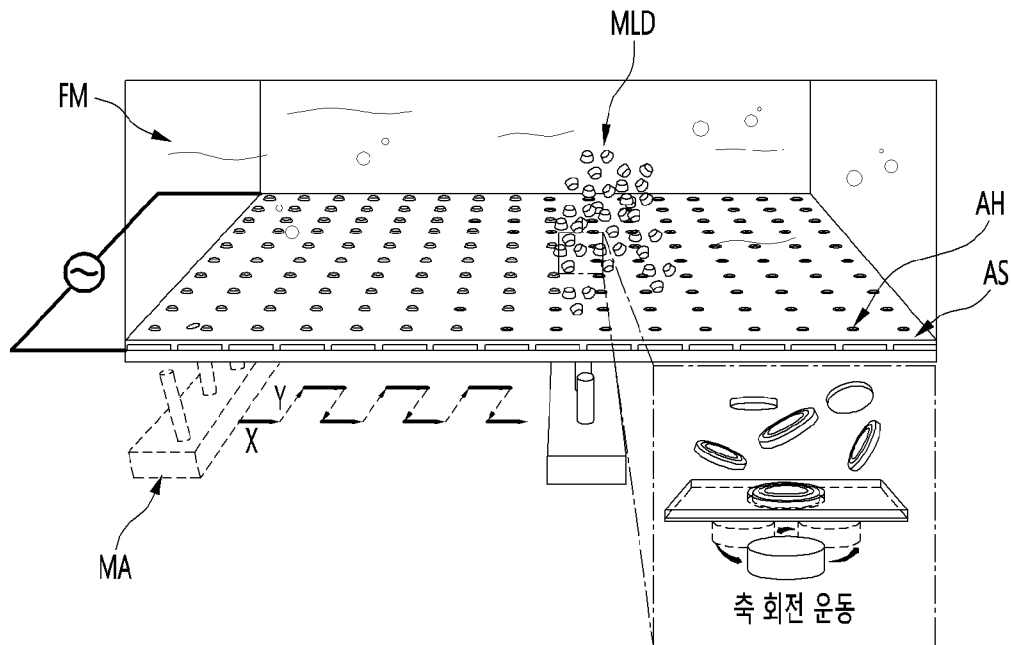
- [428] 실시예는 반도체 발광소자를 이용하여 영상이나 정보를 디스플레이하는 디스플레이 분야에 채택될 수 있다.
- [429] 실시예는 마이크로급이나 나노급 반도체 발광소자를 이용하여 영상이나 정보를 디스플레이하는 디스플레이 분야에 채택될 수 있다.

청구범위

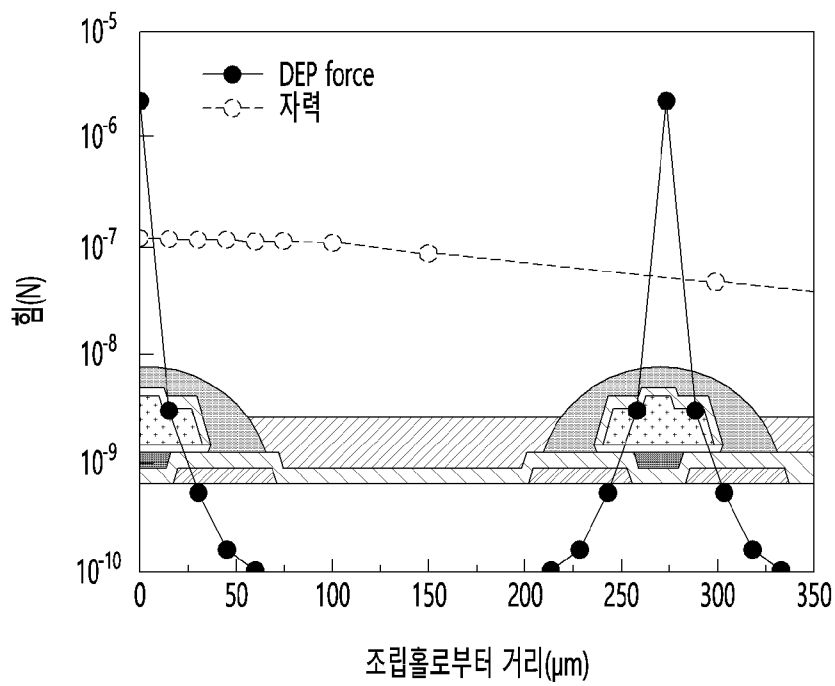
- [청구항 1] 서로 이격된 제1 조립 전극과 제2 조립 전극;
 상기 제1, 제2 조립 전극 상에 배치된 유전체층;
 소정의 조립 홀을 구비하여 상기 유전체층 상에 배치되는 절연층;
 상기 조립 홀 상에 배치되는 반도체 발광소자를 포함하고,
 상기 조립 홀의 높이는 $4.0\ \mu\text{m}$ 이상인, 반도체 발광소자를 포함하는 디스플레이 장치.
- [청구항 2] 제1항에 있어서,
 상기 반도체 발광소자의 크기에 대한 상기 이격된 제1, 제2 조립 전극 사이의 거리 비율의 비율인 갭 비율이 0.4 내지 0.8인, 반도체 발광소자를 포함하는 디스플레이 장치.
- [청구항 3] 제1항에 있어서,
 상기 조립 홀의 높이는 $4.5\ \mu\text{m}$ 내지 $5.0\ \mu\text{m}$ 인, 반도체 발광소자를 포함하는 디스플레이 장치.
- [청구항 4] 제1항에 있어서,
 상기 유전체층은
 질화물을 포함하는, 반도체 발광소자를 포함하는 디스플레이 장치.
- [청구항 5] 제3항에 있어서,
 상기 유전체층은
 Si_3N_4 를 포함하는, 반도체 발광소자를 포함하는 디스플레이 장치.
- [청구항 6] 제1항에 있어서,
 상기 반도체 발광소자는,
 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 발광구조물;
 상기 제1 도전형 반도체층과 전기적으로 연결되는 제1 콘택 전극;
 상기 제1 도전형 반도체층 아래에 배치되는 메탈층;
 상기 제2 도전형 반도체층 상에 배치되는 제2 콘택 전극; 및
 상기 발광구조물 상에 배치되는 패시메이션층;을 포함하고,
 상기 메탈층은, 자성물질을 포함하는, 반도체 발광소자를 포함하는 디스플레이 장치.
- [청구항 7] 제6항에 있어서,
 상기 반도체 발광소자의 무게 대비 상기 자성물질의 무게 비율은 0.25%~36.75%인, 반도체 발광소자를 포함하는 디스플레이 장치.
- [청구항 8] 제6항에 있어서,
 상기 자성물질은
 Ni을 포함하는, 반도체 발광소자를 포함하는 디스플레이 장치.
- [청구항 9] 제6항에 있어서,

상기 자성물질의 두께는
5nm 내지 2300nm인, 반도체 발광소자를 포함하는 디스플레이 장치.
[청구항 10] 제6항에 있어서,
상기 제1 컨택 전극은
상기 제2 컨택 전극의 둘레를 감싸면서 배치되며,
상기 발광구조물의 상층이 일부 제거된 제1 도전형 반도체층과 전기적으로 연결된 것을 특징으로 하는, 반도체 발광소자를 포함하는 디스플레이 장치.

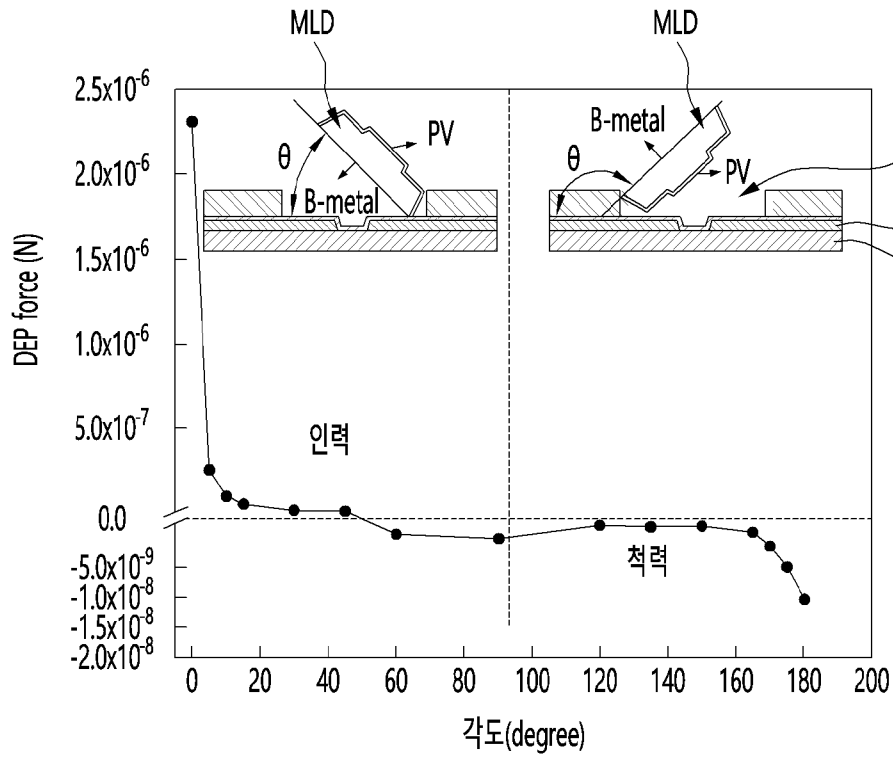
[도 1a]



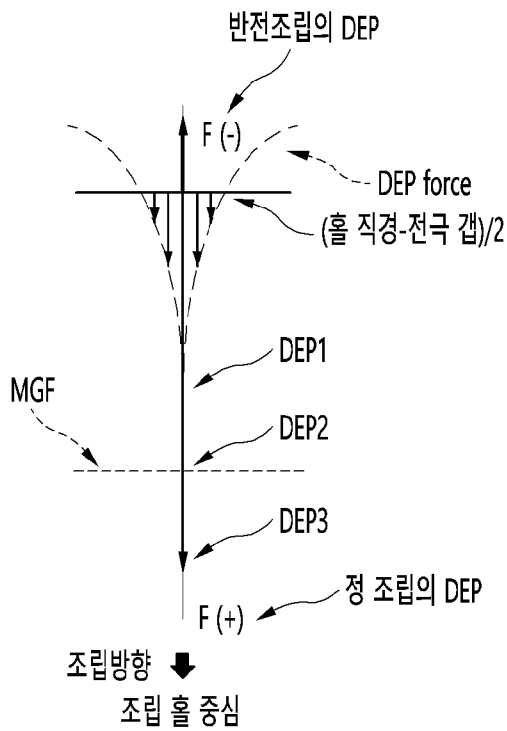
[도 1b]



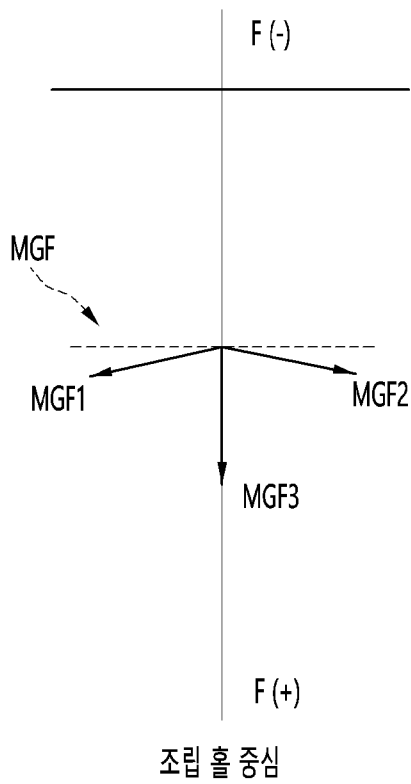
[도2a]



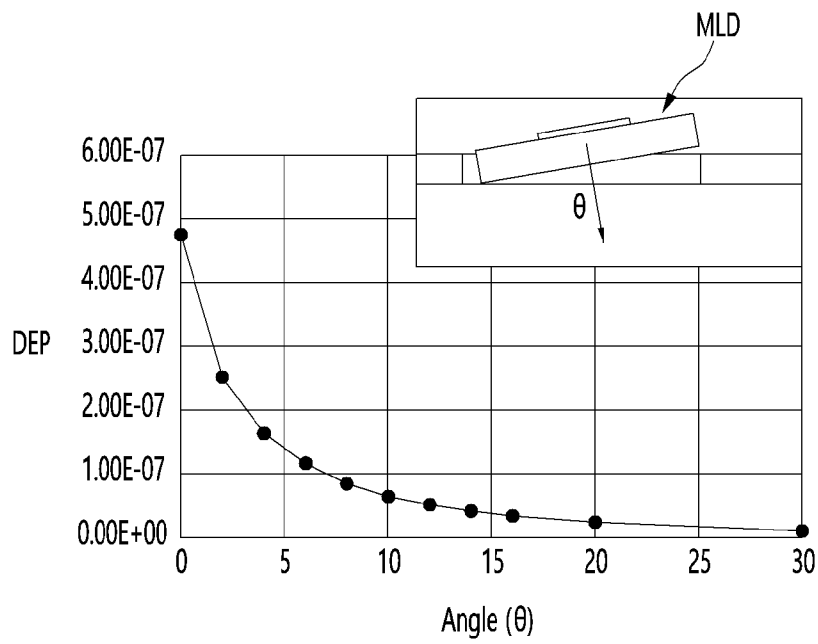
[도2b]



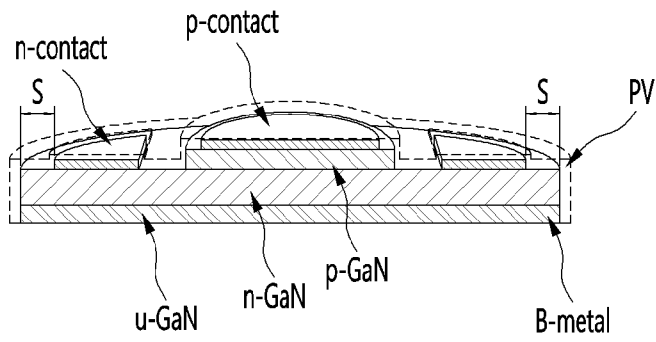
[도2c]



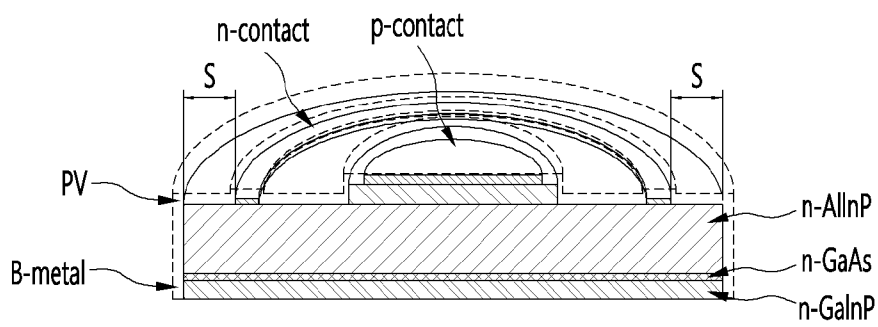
[도2d]



[도3]



(a)

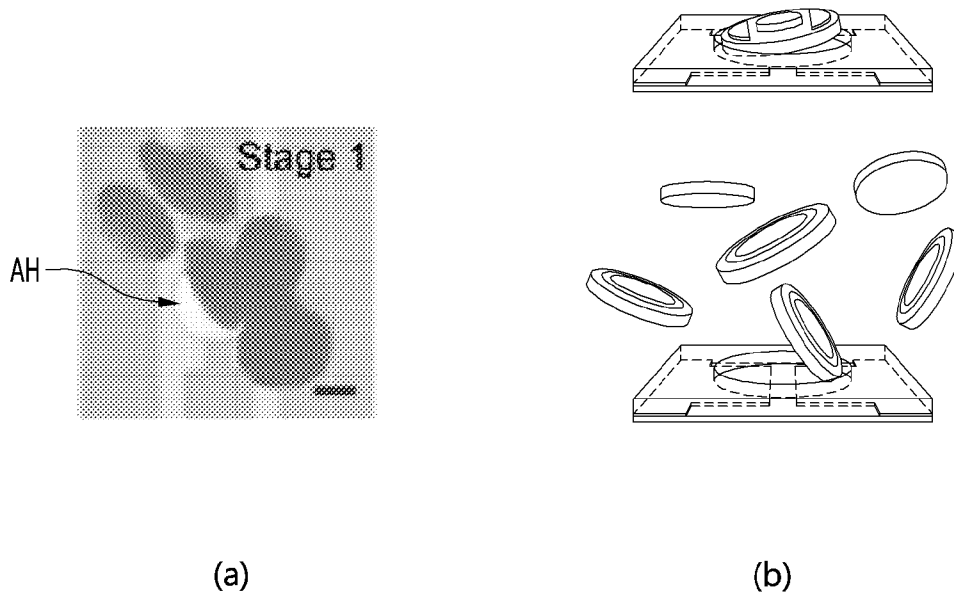


(b)

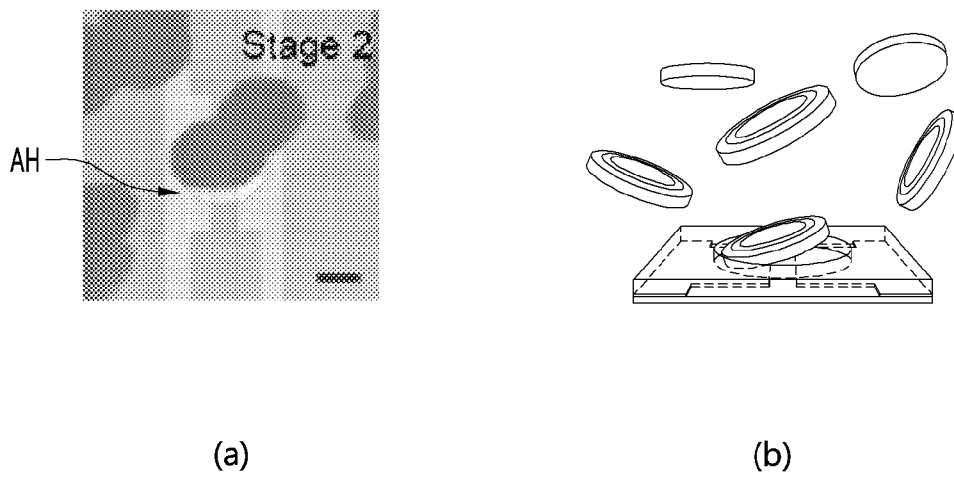
[도4]

Angle	DEP force vector	Magnitude of DEP force vector [N]	X-axis component [N]	Y-axis component [N]	Z-axis component [N]
0°		2.3E-6	6.5E-10	-4.7E-11	2.3E-6
5°		2.6E-7	-2.0E-10	2.0E-8	2.6E-7
10°		1E-7	-1.5E-10	1.5E-8	9.9E-8
15°		5.2E-8	1.2E-10	1.1E-8	5.E-8
30°		1.6E-8	1.1E-10	6.7E-9	1.4E-8
45°		5.4E-9	3.9E-11	3.75E-9	3.9E-9
60°		1.0E-9	5.8E-11	-3.7E-10	-9.8E-10
90°		7.2E-9	1.1E-10	-7E-9	-1.7E-9
120°		4.9E-9	-7.5E-12	-4.9E-9	3.7E-10
135°		4E-9	1.1E-11	-4.0E-9	1.3E-10
150°		3E-9	-7.4E-12	-3.0E-9	2.9E-10
165°		3E-9	1.4E-11	-2.7E-9	-8.9E-10
170°		4E-9	8.9E-10	-2.8E-9	-2.8E-9
175°		6.3E-9	2.6E-11	-1.3E-9	-6.1E-9
180°		1.1E-8	2.7E-11	-1.2E-9	-1.1E-8

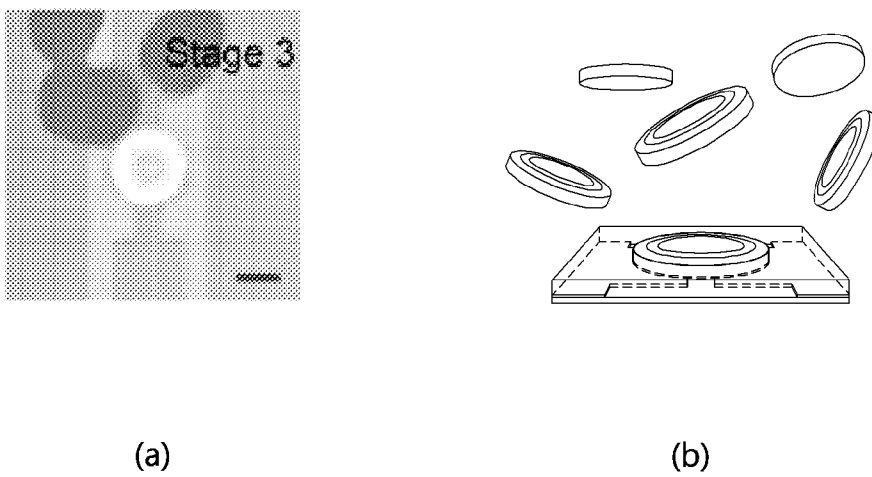
[도5]



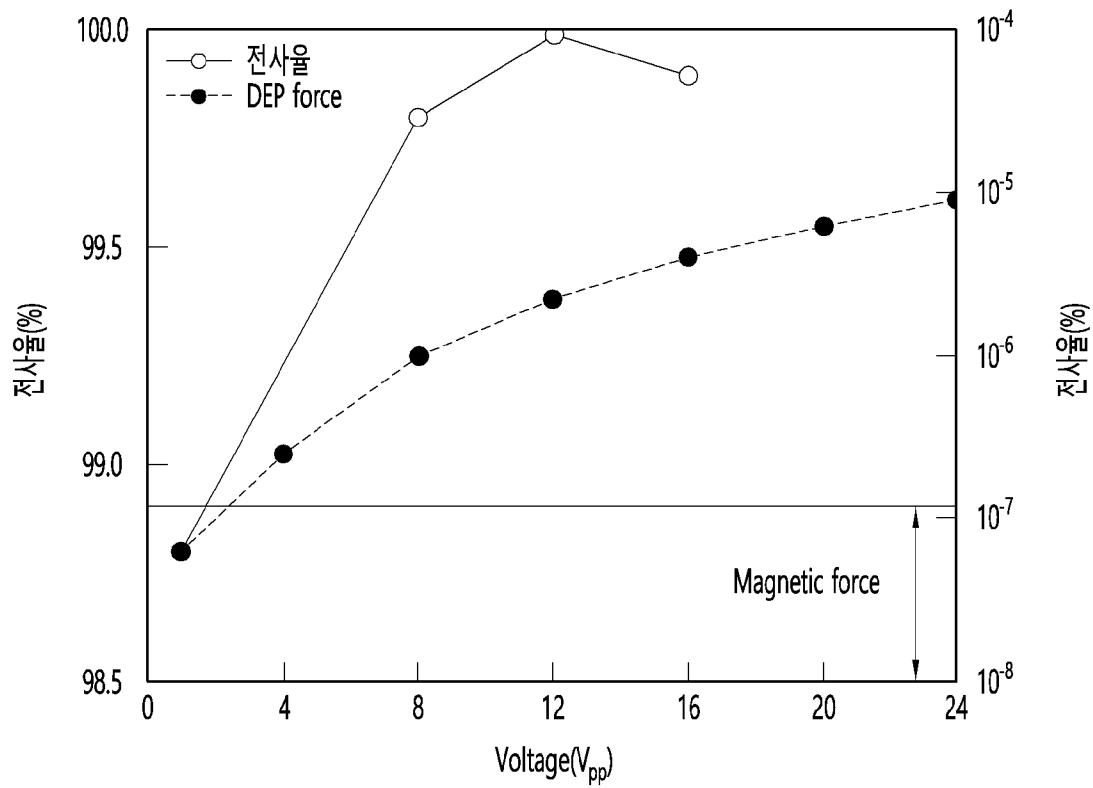
[도6]



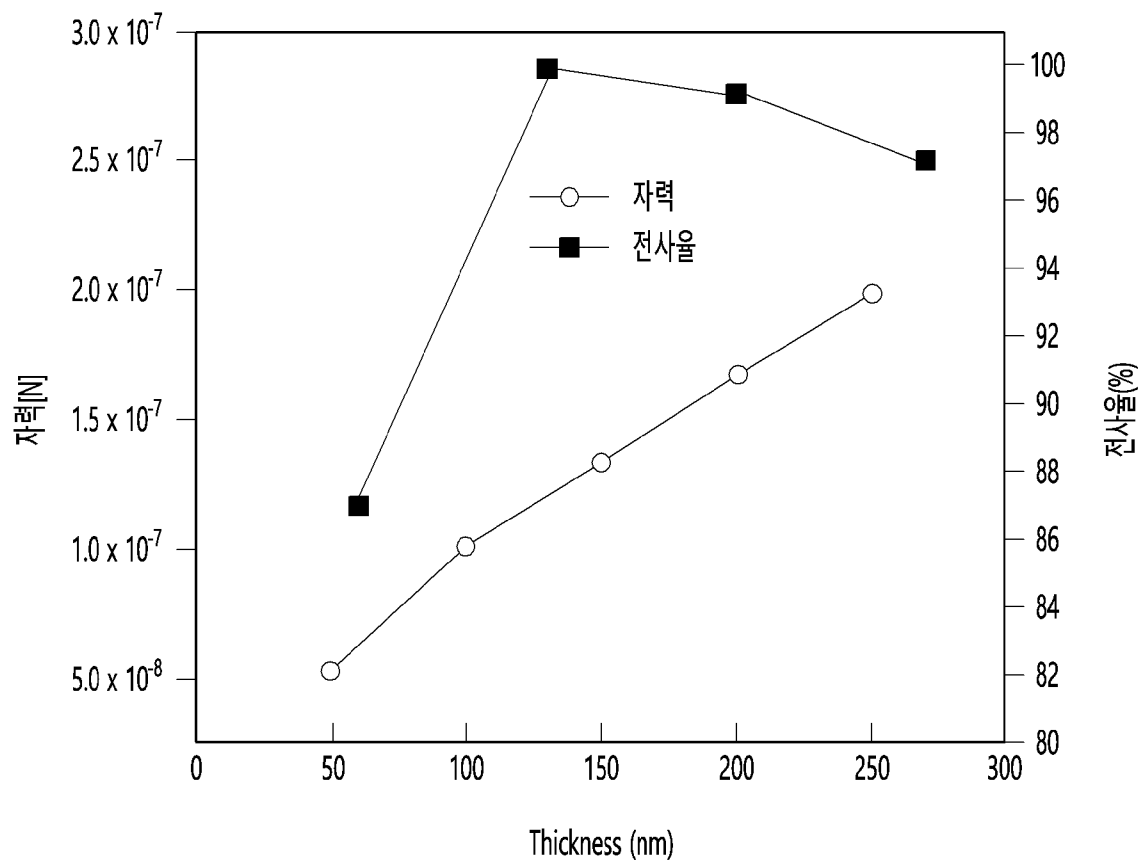
[도7]



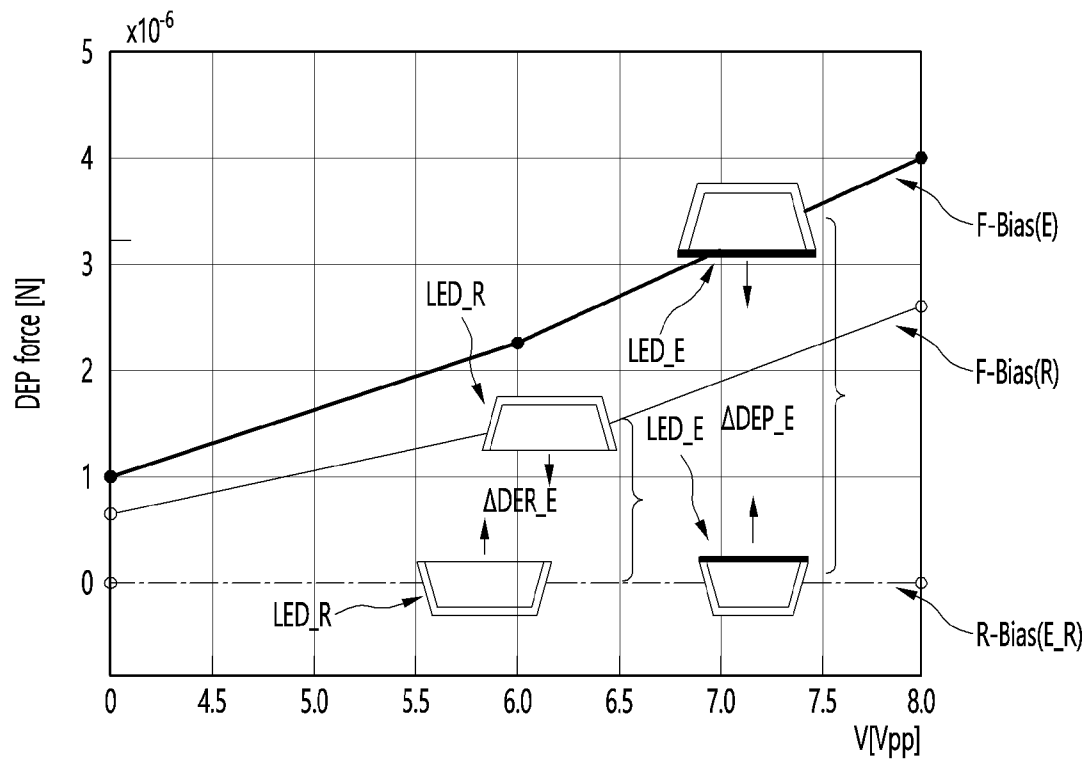
[도8a]



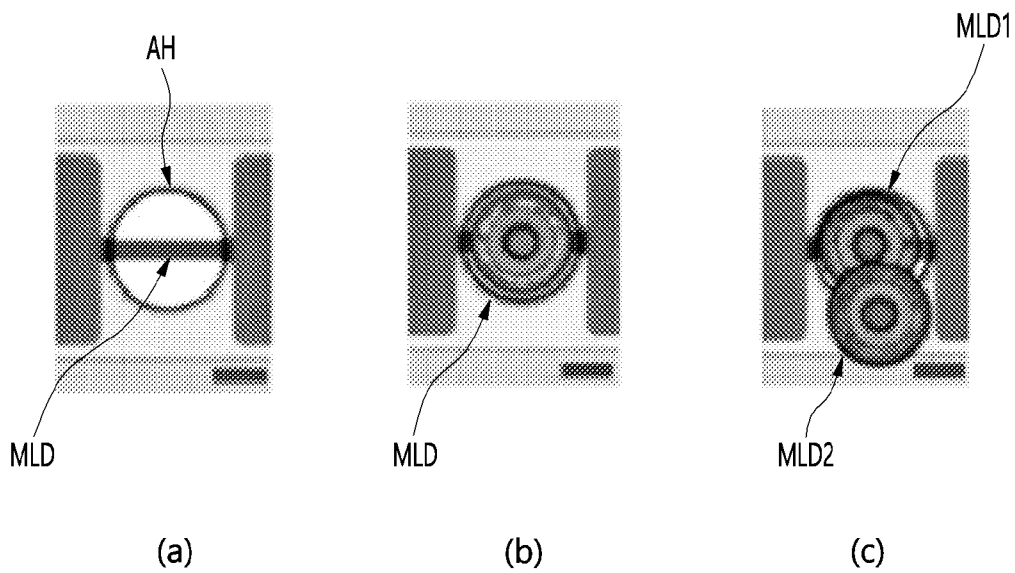
[도8b]



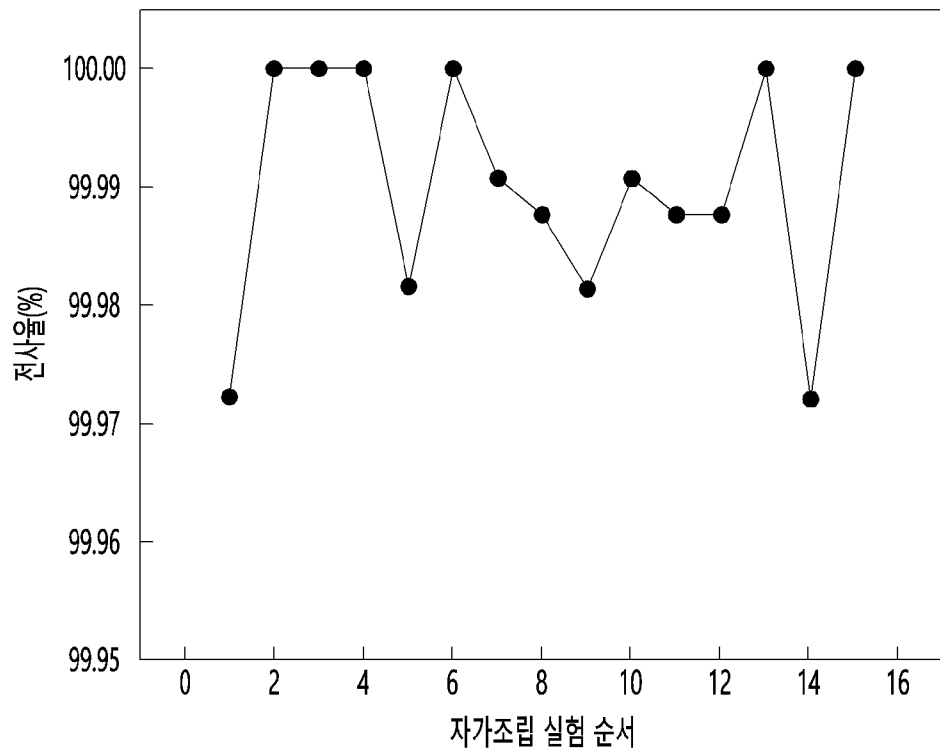
[도8c]



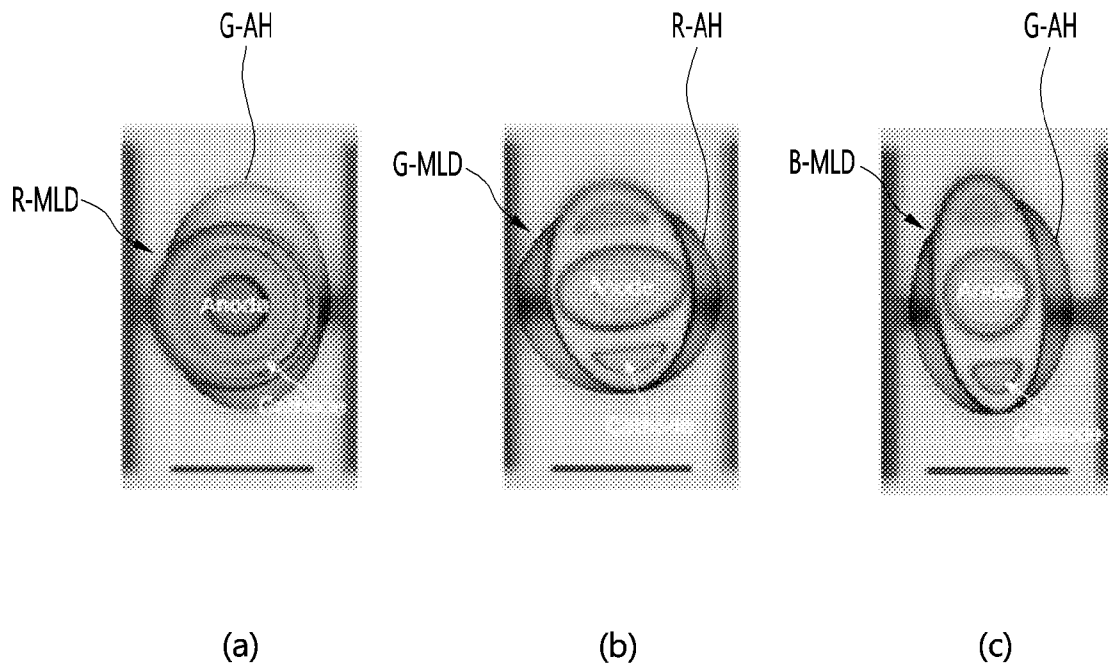
[도9]



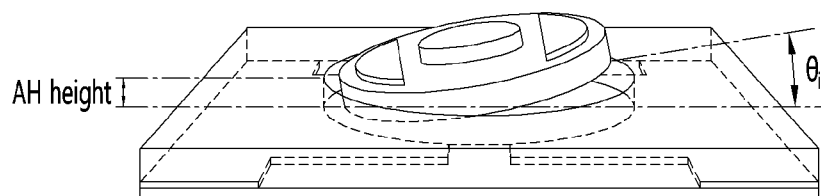
[도10]



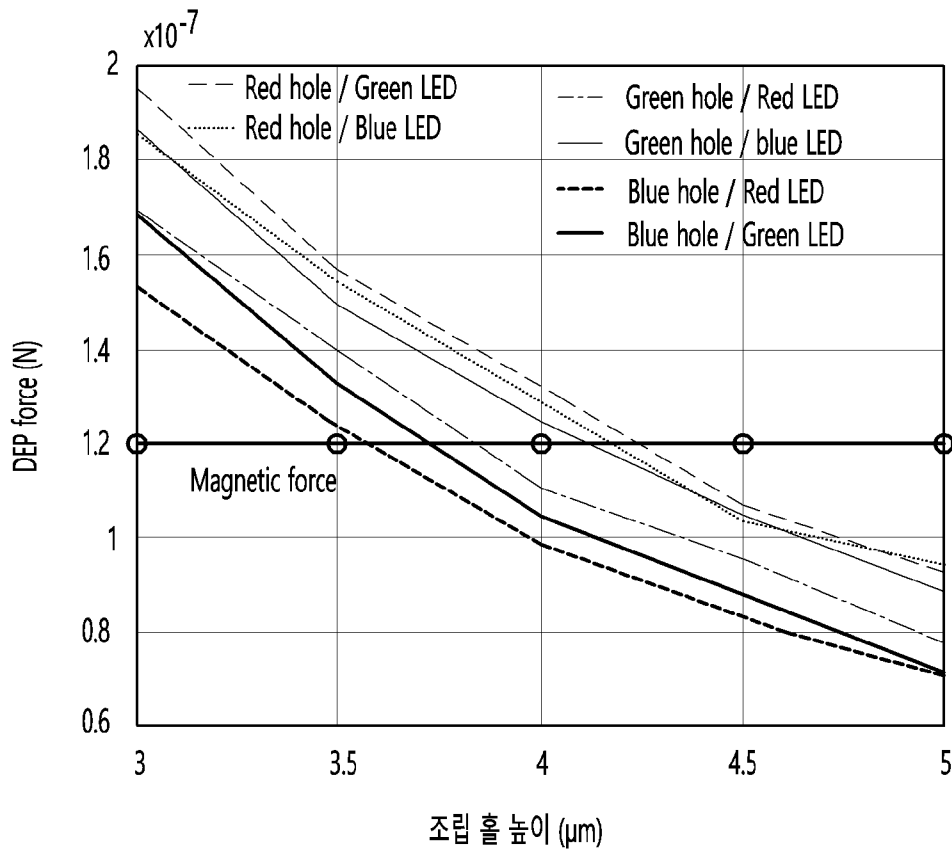
[도11]



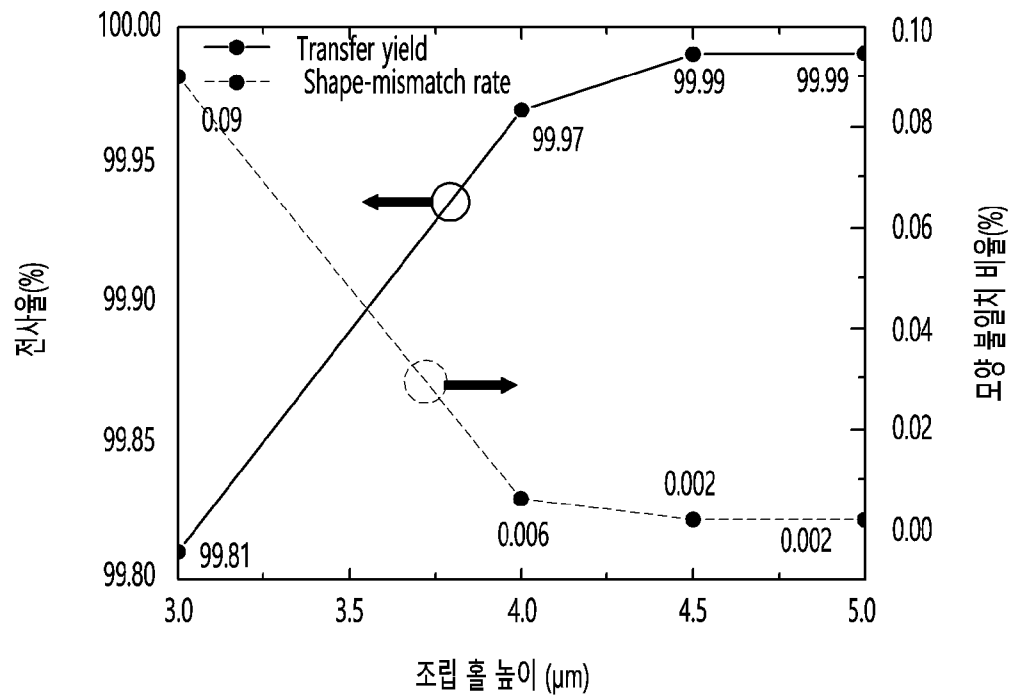
[도12]



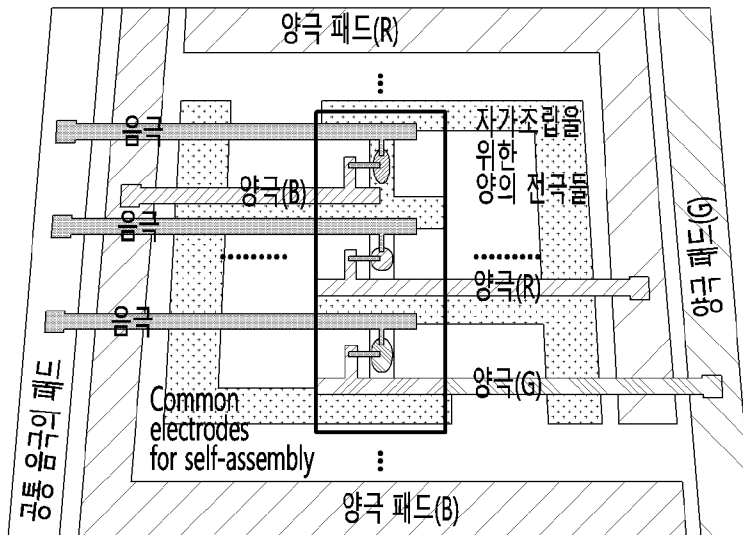
[도13]



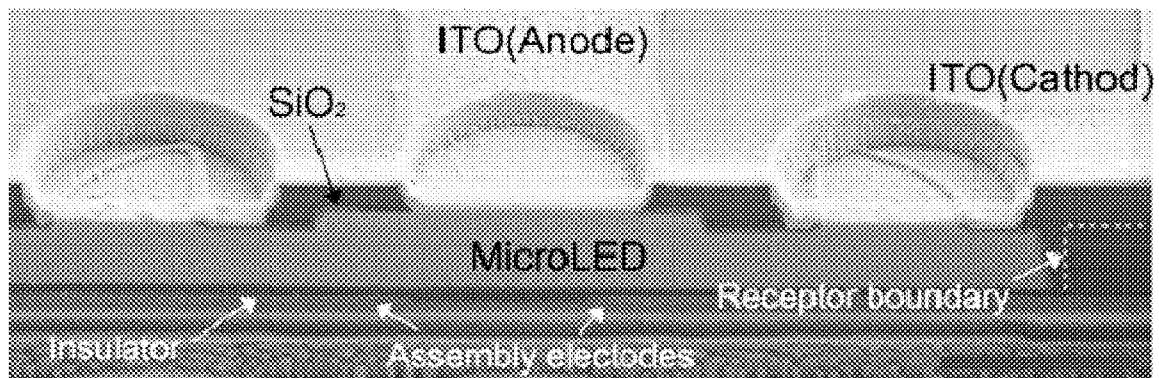
[도14]



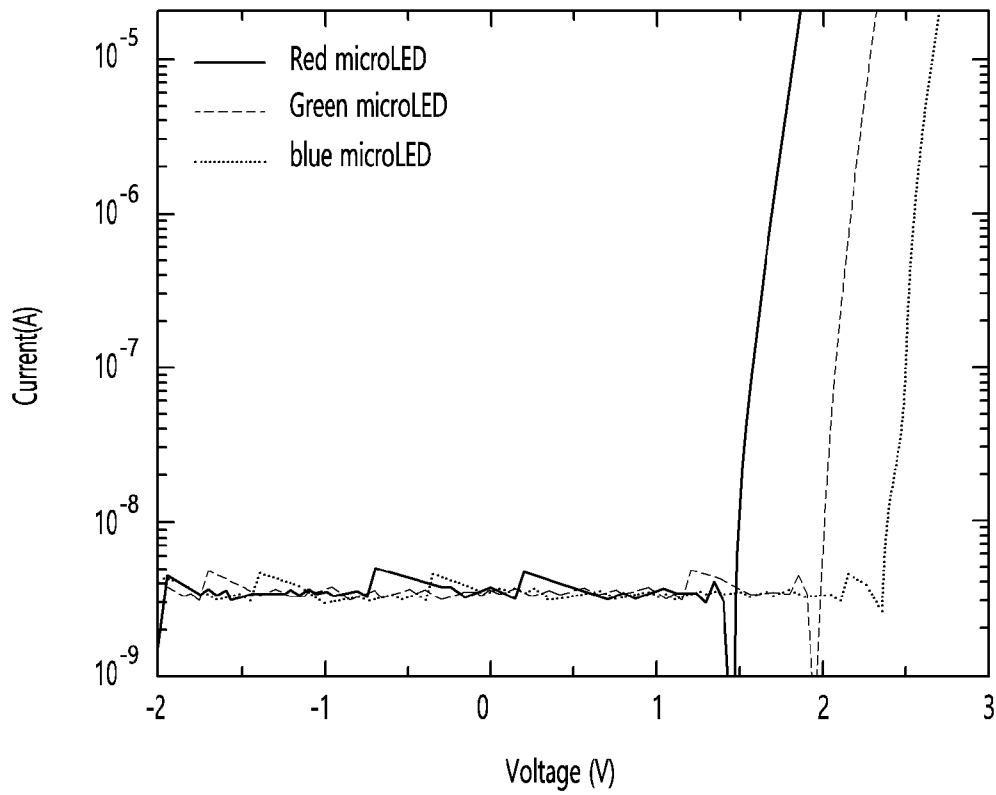
[도 15a]



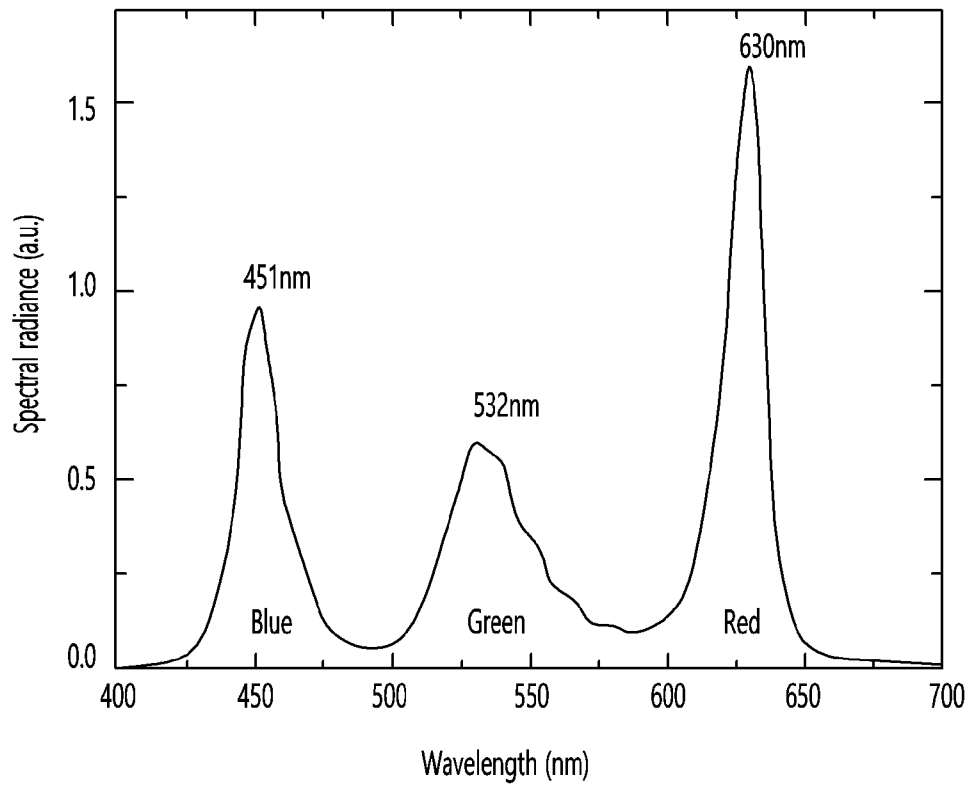
[도 15b]



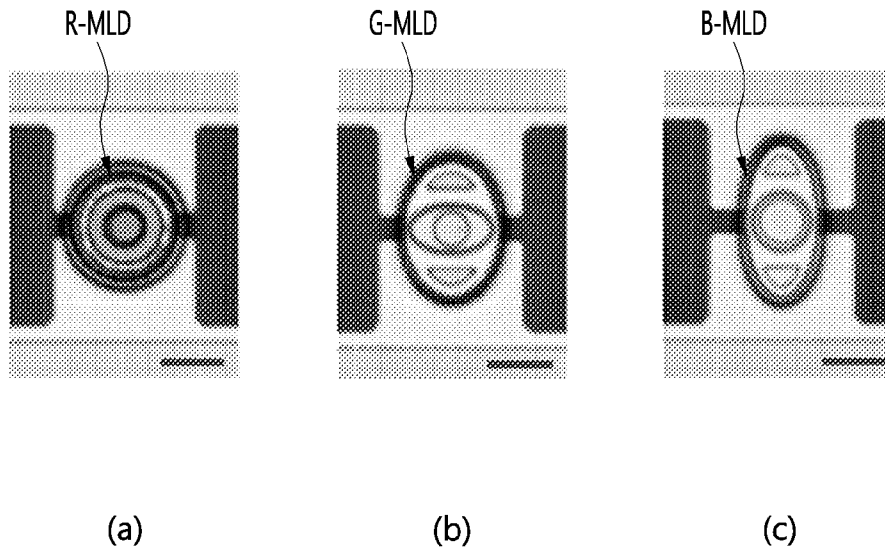
[도 15c]



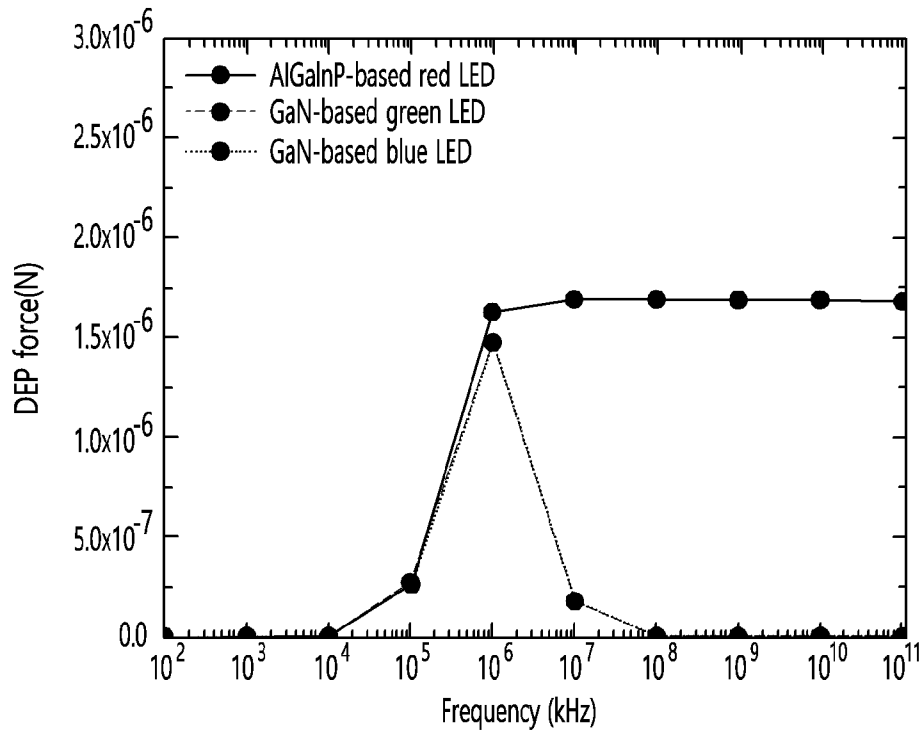
[도 15d]



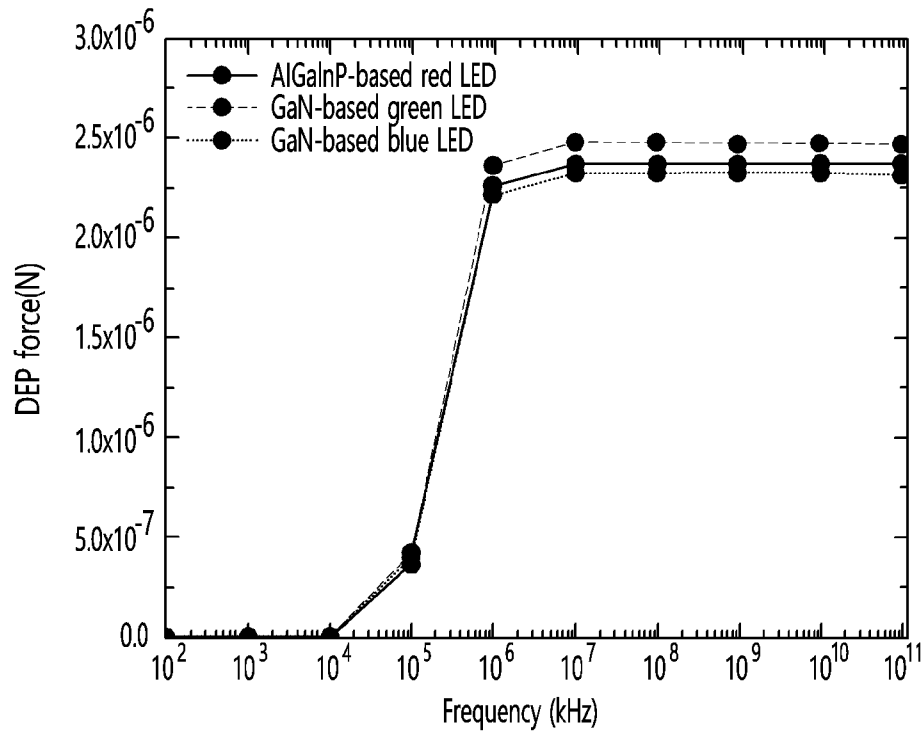
[도16]



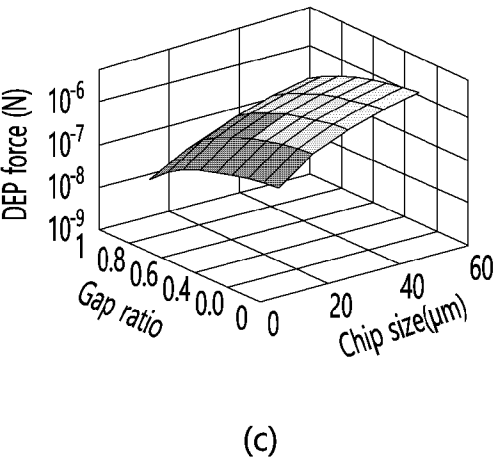
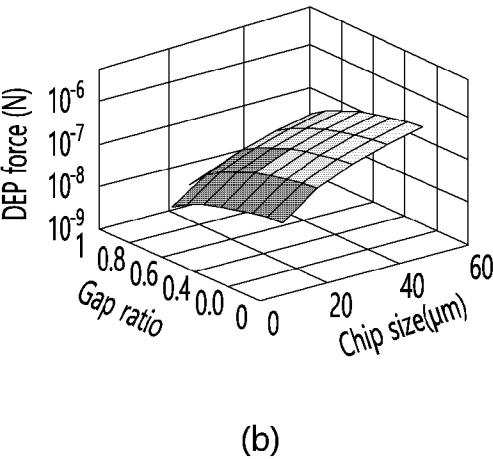
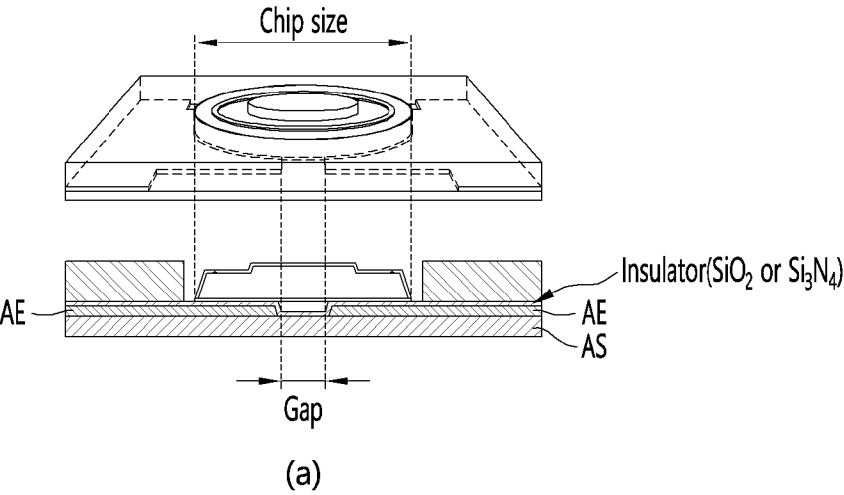
[도17]



[도18]



[도 19]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2023/010530

A. CLASSIFICATION OF SUBJECT MATTER

H01L 23/00(2006.01)i; **H01L 33/32**(2010.01)i; **H01L 33/00**(2010.01)i; **H01L 33/06**(2010.01)i; **H01L 33/36**(2010.01)i;
H01L 27/15(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 23/00(2006.01); H01F 41/00(2006.01); H01L 25/075(2006.01); H01L 33/00(2010.01); H01L 33/36(2010.01)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean utility models and applications for utility models: IPC as above
 Japanese utility models and applications for utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & keywords: 디스플레이(display), 발광소자(LED), 자성(magnetism), 조립(assembly)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2022-097785 A1 (LG ELECTRONICS INC.) 12 May 2022 (2022-05-12) See paragraphs [0052]-[0305]; claims 1-3; and figures 5-16.	1-10
A	KR 10-2020-0026766 A (LG ELECTRONICS INC.) 11 March 2020 (2020-03-11) See paragraphs [0073]-[0078]; and figures 6-9.	1-10
A	KR 10-2020-0026760 A (LG ELECTRONICS INC.) 11 March 2020 (2020-03-11) See paragraphs [0134]-[0138]; and figure 14.	1-10
A	KR 10-2006-0129801 A (VICHEL INC.) 18 December 2006 (2006-12-18) See paragraph [0026].	1-10
A	KR 10-2019-0063201 A (KOREA INSTITUTE OF INDUSTRIAL TECHNOLOGY) 07 June 2019 (2019-06-07) See entire document.	1-10



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “D” document cited by the applicant in the international application
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

18 October 2023

Date of mailing of the international search report

18 October 2023

Name and mailing address of the ISA/KR

**Korean Intellectual Property Office
 Government Complex-Daejeon Building 4, 189 Cheongsaro, Seo-gu, Daejeon 35208**

Facsimile No. +82-42-481-8578

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2023/010530

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)		Publication date (day/month/year)	
WO	2022-097785	A1	12 May 2022	KR	10-2023-0088383	A	19 June 2023
KR	10-2020-0026766	A	11 March 2020	EP	4060742	A1	21 September 2022
				US	2022-0393074	A1	08 December 2022
				WO	2021-095938	A1	20 May 2021
KR	10-2020-0026760	A	11 March 2020	EP	4030481	A1	20 July 2022
				US	2022-0302351	A1	22 September 2022
				WO	2021-049692	A1	18 March 2021
KR	10-2006-0129801	A	18 December 2006	KR	10-0696445	B1	19 March 2007
KR	10-2019-0063201	A	07 June 2019	KR	10-2000166	B1	16 July 2019

A. 발명이 속하는 기술분류(국제특허분류(IPC)) H01L 23/00(2006.01)i; H01L 33/32(2010.01)i; H01L 33/00(2010.01)i; H01L 33/06(2010.01)i; H01L 33/36(2010.01)i; H01L 27/15(2006.01)i		
B. 조사된 분야		
조사된 최소문헌(국제특허분류를 기재) H01L 23/00(2006.01); H01F 41/00(2006.01); H01L 25/075(2006.01); H01L 33/00(2010.01); H01L 33/36(2010.01)		
조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC		
국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드: 디스플레이(display), 발광소자(LED), 자성(magnetism), 조립(assembly)		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X	WO 2022-097785 A1 (엘지전자 주식회사) 2022.05.12 단락 52-305; 청구항 1-3; 및 도면 5-16.	1-10
A	KR 10-2020-0026766 A (엘지전자 주식회사) 2020.03.11 단락 73-78; 및 도면 6-9.	1-10
A	KR 10-2020-0026760 A (엘지전자 주식회사) 2020.03.11 단락 134-138; 및 도면 14.	1-10
A	KR 10-2006-0129801 A (주식회사 비첸) 2006.12.18 단락 26.	1-10
A	KR 10-2019-0063201 A (한국생산기술연구원) 2019.06.07 문서 전체.	1-10
☐ 추가 문헌이 C(계속)에 기재되어 있습니다. ☒ 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: “A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 “D” 본 국제출원에서 출원인이 인용한 문헌 “E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 “L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 “O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 “P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 “T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 “X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다. “Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. “&” 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일 2023년10월18일(18.10.2023)	국제조사보고서 발송일 2023년10월18일(18.10.2023)	
ISA/KR의 명칭 및 우편주소 대한민국 특허청 (35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사) 팩스 번호 +82-42-481-8578	심사관 이강하 전화번호 +82-42-481-5003	

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
WO 2022-097785 A1	2022/05/12	KR 10-2023-0088383 A	2023/06/19
KR 10-2020-0026766 A	2020/03/11	EP 4060742 A1	2022/09/21
		US 2022-0393074 A1	2022/12/08
		WO 2021-095938 A1	2021/05/20
KR 10-2020-0026760 A	2020/03/11	EP 4030481 A1	2022/07/20
		US 2022-0302351 A1	2022/09/22
		WO 2021-049692 A1	2021/03/18
KR 10-2006-0129801 A	2006/12/18	KR 10-0696445 B1	2007/03/19
KR 10-2019-0063201 A	2019/06/07	KR 10-2000166 B1	2019/07/16