(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0007430
(43) 공개일자 2019년01월22일

(51) 국제특허분류(Int. Cl.)
H02M 3/158 (2006.01) *H02M 1/08* (2006.01)
(52) CPC특허분류
H02M 3/1588 (2013.01)
H02M 1/08 (2013.01)
(21) 출원번호 10-2018-7033131
(22) 출원일자(국제) 2017년05월22일
심사청구일자 없음
(85) 번역문제출일자 2018년11월15일
(86) 국제출원번호 PCT/US2017/033844
(87) 국제공개번호 WO 2017/201533
국제공개일자 2017년11월23일
(30) 우선권주장
15/160,836 2016년05월20일 미국(US)

(71) 출원인
텍사스 인스트루먼츠 인코포레이티드
미국 75251 텍사스주 달라스 메일 스테이션 3999 처칠 웨이 7839
(72) 발명자
베에람레디, 스리니바스, 벤카타
인도 500059 테란가나 하이데라바드 야다기리 나가르 에이치. 넘버: 9-6-133 스트리트 넘버 12
수브라마니암, 마루게쉬, 프라산쓰
인도 60040 첸나이 안나 나가르 13번 메인 로드 지-블록 5번 스트리트 넘버 2071
(74) 대리인
양영준

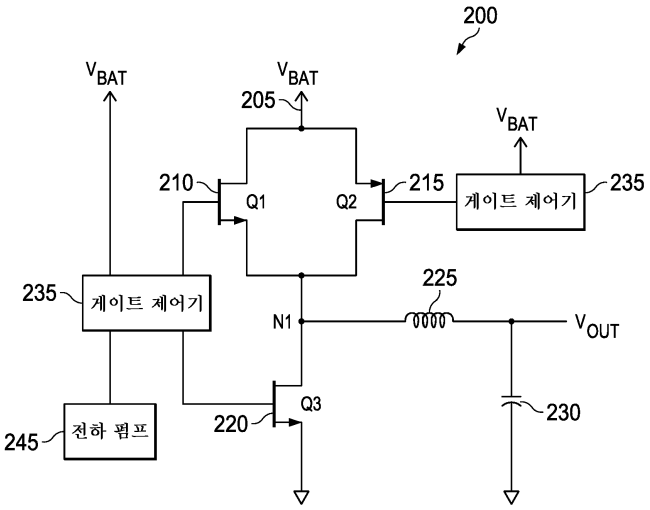
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 **DC-DC 컨버터에 대한 전력 스테이지**

(57) 요 약

기술된 예들에서, DC-대-DC 전압 컨버터(200)에 대한 전력 스테이지는 전압 입력, 하이-사이드 n-채널 트랜지스터(210), 하이-사이드 p-채널 트랜지스터(215), 및 로우-사이드 n-채널 트랜지스터(220)를 포함한다. 전압 입력은 공급 전압(205)에 커플링가능하다. 하이-사이드 n-채널 트랜지스터(210)의 드레인 단자는 전압 입력에 커플링되고, 하이-사이드 n-채널 트랜지스터(210)의 소스 단자는 DC-대-DC 컨버터(200)의 출력 스테이지에 커플링가능한 제1 노드에 커플링된다. 하이-사이드 p-채널 트랜지스터(215)의 소스 단자는 전압 입력에 커플링되고, 하이-사이드 p-채널 트랜지스터(215)의 드레인 단자는 제1 노드에 커플링된다. 로우-사이드 n-채널 트랜지스터(220)의 드레인 단자는 제1 노드에 커플링되고, 로우-사이드 n-채널 트랜지스터(220)의 소스 단자는 접지에 커플링된다.

대 표 도 - 도2



(52) CPC특허분류
Y02B 70/1466 (2013.01)

명 세 서

청구범위

청구항 1

DC-대-DC 전압 컨버터에 대한 전력 스테이지로서,

공급 전압에 커플링가능한 전압 입력;

소스 단자, 드레인 단자 및 게이트 단자를 포함하는 하이-사이드 n-채널 트랜지스터 - 상기 드레인 단자는 상기 전압 입력에 커플링되고, 상기 소스 단자는 상기 DC-대-DC 컨버터의 출력 스테이지에 커플링가능한 제1 노드에 커플링됨 - ;

소스 단자, 드레인 단자 및 게이트 단자를 포함하는 하이-사이드 p-채널 트랜지스터 - 상기 소스 단자는 상기 전압 입력에 커플링되고, 상기 드레인 단자는 상기 제1 노드에 커플링됨 - ; 및

소스 단자, 드레인 단자 및 게이트 단자를 포함하는 로우-사이드 n-채널 트랜지스터 - 상기 드레인 단자는 상기 제1 노드에 커플링되고, 상기 소스 단자는 접지에 커플링됨 - 를 포함하는 전력 스테이지.

청구항 2

제1항에 있어서,

상기 전압 입력에 커플링되는 공급 전압에 관한 정보를 수신하도록 동작가능하고, 상기 공급 전압이 미리 결정된 임계 값 미만인 경우, 상기 하이-사이드 p-채널 트랜지스터를 비활성화시키는 동안, 상기 하이-사이드 n-채널 트랜지스터로 하여금 상기 DC-대-DC 컨버터의 활성 하이-사이드 트랜지스터로서의 역할을 하게 하도록 동작가능하고, 상기 공급 전압이 미리 결정된 임계 값 초과인 경우, 상기 하이-사이드 p-채널 트랜지스터를 비활성화시키는 동안, 상기 하이-사이드 n-채널 트랜지스터로 하여금 상기 DC-대-DC 컨버터의 활성 하이-사이드 트랜지스터로서의 역할을 하게 하도록 동작가능한, 제어 회로

를 더 포함하는 전력 스테이지.

청구항 3

제2항에 있어서,

상기 공급 전압이 상기 미리 결정된 임계 전압 미만인 경우, 상기 제어 회로는 상기 공급 전압과 실질적으로 동일한 정전압을 상기 하이-사이드 p-채널 트랜지스터의 게이트에 제공하여, 이에 의해 상기 하이-사이드 p-채널 트랜지스터를 비활성화시키도록 동작가능하고, 상기 DC-대-DC 컨버터의 출력 전압을 레귤레이트하기 위해 상기 하이-사이드 n-채널 트랜지스터의 게이트에 제공되는 게이트 드라이버 신호의 듀티 사이클을 레귤레이트하도록 동작가능한 전력 스테이지.

청구항 4

제3항에 있어서,

상기 하이-사이드 n-채널 트랜지스터의 게이트에 제공되는 상기 게이트 드라이버 신호의 전압을 부스트하도록 동작가능한 전하 펌프 회로

를 더 포함하는 전력 스테이지.

청구항 5

제3항에 있어서,

상기 공급 전압이 상기 미리 결정된 임계 전압 초과인 경우, 상기 제어 회로는 0 볼트와 실질적으로 동일한 정전압을 상기 하이-사이드 n-채널 트랜지스터의 게이트에 제공하여, 이에 의해 상기 하이-사이드 n-채널 트랜지스터를 비활성화시키도록 동작가능하고, 상기 DC-대-DC 컨버터의 출력 전압을 레귤레이트하기 위해 상기 하이-

사이드 p-채널 트랜지스터의 게이트에 제공되는 게이트 드라이버 신호의 듀티 사이클을 레귤레이트하도록 동작가능한 전력 스테이지.

청구항 6

제1항에 있어서,

상기 전압 입력에 커플링되는 파워 서플라이에 관한 정보를 수신하도록 동작가능하고, 상기 파워 서플라이가 주어진 타입의 제1 개수의 배터리를 포함하는 경우, 상기 하이-사이드 p-채널 트랜지스터를 비활성화시키는 동안, 상기 하이-사이드 n-채널 트랜지스터로 하여금 상기 DC-대-DC 컨버터의 활성 하이-사이드 트랜지스터로서의 역할을 하게 하도록 동작가능하고, 상기 파워 서플라이가 주어진 타입의 제2 개수의 배터리를 포함하는 경우, 상기 하이-사이드 p-채널 트랜지스터를 비활성화시키는 동안, 상기 하이-사이드 n-채널 트랜지스터로 하여금 상기 DC-대-DC 컨버터의 활성 하이-사이드 트랜지스터로서의 역할을 하게 하도록 동작가능한, 제어 회로

를 더 포함하는 전력 스테이지.

청구항 7

제6항에 있어서,

상기 주어진 타입의 배터리는 AA 전지를 포함하고, 상기 제1 개수의 배터리는 단일 배터리를 포함하고, 상기 제2 개수의 배터리는 2개의 배터리를 포함하는 전력 스테이지.

청구항 8

제1항에 있어서,

상기 하이-사이드 n-채널 트랜지스터는 NMOS 트랜지스터를 포함하고, 상기 하이-사이드 p-채널 트랜지스터는 PMOS 트랜지스터를 포함하는 전력 스테이지.

청구항 9

DC-대-DC 전압 컨버터로서,

공급 전압에 커플링가능한 전압 입력;

소스 단자, 드레인 단자 및 게이트 단자를 포함하는 하이-사이드 n-채널 트랜지스터 - 상기 드레인 단자는 상기 전압 입력에 커플링되고, 상기 소스 단자는 제1 노드에 커플링됨 - ;

소스 단자, 드레인 단자 및 게이트 단자를 포함하는 하이-사이드 p-채널 트랜지스터 - 상기 소스 단자는 상기 전압 입력에 커플링되고, 상기 드레인 단자는 상기 제1 노드에 커플링됨 - ;

소스 단자, 드레인 단자 및 게이트 단자를 포함하는 로우-사이드 n-채널 트랜지스터 - 상기 드레인 단자는 상기 제1 노드에 커플링되고, 상기 소스 단자는 접지에 커플링됨 - ;

상기 제1 노드와 컨버터 출력 사이에 커플링되는 인덕터; 및

상기 컨버터 출력과 접지 사이에 커플링되는 커패시터

를 포함하는 DC-대-DC 전압 컨버터.

청구항 10

제9항에 있어서,

상기 전압 입력에 커플링되는 공급 전압에 관한 정보를 수신하도록 동작가능하고, 상기 공급 전압이 미리 결정된 임계 값 미만인 경우, 상기 하이-사이드 p-채널 트랜지스터를 비활성화시키는 동안, 상기 하이-사이드 n-채널 트랜지스터로 하여금 상기 DC-대-DC 컨버터의 활성 하이-사이드 트랜지스터로서의 역할을 하게 하도록 동작가능하고, 상기 공급 전압이 미리 결정된 임계 값 초과인 경우, 상기 하이-사이드 p-채널 트랜지스터를 비활성화시키는 동안, 상기 하이-사이드 n-채널 트랜지스터로 하여금 상기 DC-대-DC 컨버터의 활성 하이-사이드 트랜지스터로서의 역할을 하게 하도록 동작가능한, 제어 회로

를 더 포함하는 DC-대-DC 전압 컨버터.

청구항 11

제10항에 있어서,

상기 공급 전압이 상기 미리 결정된 임계 전압 미만인 경우, 상기 제어 회로는 상기 공급 전압과 실질적으로 동일한 정전압을 상기 하이-사이드 p-채널 트랜지스터의 게이트에 제공하여, 이에 의해 상기 하이-사이드 p-채널 트랜지스터를 비활성화시키도록 동작가능하고, 상기 DC-대-DC 컨버터의 출력 전압을 레귤레이트하기 위해 상기 하이-사이드 n-채널 트랜지스터의 게이트에 제공되는 게이트 드라이버 신호의 듀티 사이클을 레귤레이트하도록 동작가능한 DC-대-DC 전압 컨버터.

청구항 12

제11항에 있어서,

상기 하이-사이드 n-채널 트랜지스터의 게이트에 제공되는 상기 게이트 드라이버 신호의 전압을 부스트하도록 동작가능한 전하 펌프 회로

를 더 포함하는 DC-대-DC 전압 컨버터.

청구항 13

제11항에 있어서,

상기 공급 전압이 상기 미리 결정된 임계 전압 초과인 경우, 상기 제어 회로는 0 볼트와 실질적으로 동일한 정전압을 상기 하이-사이드 n-채널 트랜지스터의 게이트에 제공하여, 이에 의해 상기 하이-사이드 n-채널 트랜지스터를 비활성화시키도록 동작가능하고, 상기 DC-대-DC 컨버터의 출력 전압을 레귤레이트하기 위해 상기 하이-사이드 p-채널 트랜지스터의 게이트에 제공되는 게이트 드라이버 신호의 듀티 사이클을 레귤레이트하도록 동작가능한 DC-대-DC 전압 컨버터.

청구항 14

제9항에 있어서,

상기 전압 입력에 커플링되는 파워 서플라이에 관한 정보를 수신하도록 동작가능하고, 상기 파워 서플라이가 주어진 타입의 제1 개수의 배터리를 포함하는 경우, 상기 하이-사이드 p-채널 트랜지스터를 비활성화시키는 동안, 상기 하이-사이드 n-채널 트랜지스터로 하여금 상기 DC-대-DC 컨버터의 활성 하이-사이드 트랜지스터로서의 역할을 하게 하도록 동작가능하고, 상기 파워 서플라이가 주어진 타입의 제2 개수의 배터리를 포함하는 경우, 상기 하이-사이드 p-채널 트랜지스터를 비활성화시키는 동안, 상기 하이-사이드 n-채널 트랜지스터로 하여금 상기 DC-대-DC 컨버터의 활성 하이-사이드 트랜지스터로서의 역할을 하게 하도록 동작가능한, 제어 회로

를 더 포함하는 DC-대-DC 전압 컨버터.

청구항 15

제14항에 있어서,

상기 주어진 타입의 배터리는 AA 전지를 포함하고, 상기 제1 개수의 배터리는 단일 배터리를 포함하고, 상기 제2 개수의 배터리는 2개의 배터리를 포함하는 DC-대-DC 전압 컨버터.

청구항 16

제9항에 있어서,

상기 하이-사이드 n-채널 트랜지스터는 NMOS 트랜지스터를 포함하고, 상기 하이-사이드 p-채널 트랜지스터는 PMOS 트랜지스터를 포함하는 DC-대-DC 전압 컨버터.

청구항 17

DC-대-DC 컨버터의 전력 스테이지를 동작시키는 방법으로서,

소스 단자, 드레인 단자 및 게이트 단자를 포함하는 하이-사이드 n-채널 트랜지스터를 제공하는 단계 – 상기 드레인 단자는 파워 서플라이에 커플링가능한 전압 입력에 커플링되고, 상기 소스 단자는 상기 DC-대-DC 컨버터의 출력 스테이지에 커플링가능한 제1 노드에 커플링됨 – ;

소스 단자, 드레인 단자 및 게이트 단자를 포함하는 하이-사이드 p-채널 트랜지스터를 제공하는 단계 – 상기 소스 단자는 상기 전압 입력에 커플링되고, 상기 드레인 단자는 상기 제1 노드에 커플링됨 – ;

상기 파워 서플라이 전압을 임계 전압 레벨과 비교하는 단계;

상기 파워 서플라이 전압이 상기 임계 전압 레벨보다 더 적은 경우, 상기 하이-사이드 n-채널 트랜지스터로 하여금 상기 DC-대-DC 컨버터의 활성 하이-사이드 트랜지스터로서의 역할을 하게 하고, 상기 하이-사이드 p-채널 트랜지스터를 비활성화시키는 단계;

상기 파워 서플라이 전압이 상기 임계 전압 레벨보다 더 큰 경우, 상기 하이-사이드 p-채널 트랜지스터로 하여금 상기 DC-대-DC 컨버터의 활성 하이-사이드 트랜지스터로서의 역할을 하게 하고, 상기 하이-사이드 n-채널 트랜지스터를 비활성화시키는 단계

를 포함하는 방법.

청구항 18

제17항에 있어서,

상기 파워 서플라이 전압이 상기 미리 결정된 임계 전압보다 더 적은 경우, 상기 공급 전압과 실질적으로 동일한 정전압을 상기 하이-사이드 p-채널 트랜지스터의 게이트에 제공하여, 이에 의해 상기 하이-사이드 p-채널 트랜지스터를 비활성화시키고, 상기 DC-대-DC 컨버터의 출력 전압을 레귤레이트하기 위해 상기 하이-사이드 n-채널 트랜지스터의 게이트에 제공되는 게이트 드라이버 신호의 듀티 사이클을 레귤레이트하는 단계

를 더 포함하는 방법.

청구항 19

제18항에 있어서,

전하 펌프를 사용하여, 상기 하이-사이드 n-채널 트랜지스터의 게이트에 제공되는 상기 게이트 드라이버 신호의 전압을 부스팅하는 단계

를 더 포함하는 방법.

청구항 20

제19항에 있어서,

상기 파워 서플라이 전압이 상기 미리 결정된 임계 전압보다 더 큰 경우, 0볼트와 실질적으로 동일한 정전압을 상기 하이-사이드 n-채널 트랜지스터의 게이트에 제공하여, 이에 의해 상기 하이-사이드 n-채널 트랜지스터를 비활성화시키고, 상기 DC-대-DC 컨버터의 출력 전압을 레귤레이트하기 위해 상기 하이-사이드 p-채널 트랜지스터의 게이트에 제공되는 게이트 드라이버 신호의 듀티 사이클을 레귤레이트하는 단계

를 더 포함하는 방법.

발명의 설명

기 술 분 야

[0001] 자동차, 산업, 및 소비자 플랫폼으로 전자 디바이스들을 통합하는 것에 대한 증가하는 요구는 보다 정교한 전력 전환 및 분배 설계들을 요구한다. 종종 이러한 전자 디바이스들은 하나의 배터리 소스로 동작되는 내장형 프로세서들, 메모리들 및 다른 전자 컴포넌트들을 포함한다. DC-대-DC 전압 컨버터들은 상이한 전자 디바이스에 상이한 전압들을 공급하기 위해 사용된다.

배 경 기 술

[0002] 배터리 전력공급형 디바이스들에 대한 전체적인 솔루션 폼 팩터를 감소시키는 것을 목적으로, 2개의 AA(2AA) 전지(대략 2V 내지 3.2V의 전압 범위를 가짐)로부터 단일 AA(1AA) 전지(대략 1V 내지 1.6V의 전압 범위를 가짐)로 이동하는 경향이 더 커지고 있다. 통상적인 DC-대-DC 컨버터에 대한 전력 스테이지는 직렬로 접속되는 2개의 전계 효과 트랜지스터(FET)들을 사용한다. 2AA 전지 전원을 사용하는 디바이스들에 대한 전력 트랜지스터들은 일반적으로 고전압 디바이스들이며(신뢰성의 이유로), 이들 트랜지스터의 높은 임계 전압들로 인해 1AA 전지 전압 레벨들에 대해 도통하지 않을 것이다. 전력 스테이지에 대해 저-전압 트랜지스터를 사용하는 것은 이러한 도통 문제를 해결하지만, 동일한 디바이스가 2개의 AA 전지들로 작동할 것으로 예상될 때 신뢰성 관련 우려들이 존재할 것이다.

발명의 내용

[0003] DC-대-DC 전압 컨버터에 대한 전력 스테이지의 기술된 예들에서, 전력 스테이지는 전압 입력, 하이-사이드 n-채널 트랜지스터, 하이-사이드 p-채널 트랜지스터, 및 로우-사이드 n-채널 트랜지스터를 포함한다. 전압 입력은 공급 전압에 커플링가능하다. 하이-사이드 n-채널 트랜지스터의 드레인 단자는 전압 입력에 커플링되고, 소스 단자는 DC-대-DC 컨버터의 출력 스테이지에 커플링가능한 제1 노드에 커플링된다. 하이-사이드 p-채널 트랜지스터의 소스 단자는 전압 입력에 커플링되고, 드레인 단자는 제1 노드에 커플링된다. 로우-사이드 n-채널 트랜지스터의 드레인 단자는 제1 노드에 커플링되고 소스 단자는 접지에 커플링된다.

[0004] 추가적인 기술된 예들에서, DC-대-DC 전압 컨버터는 전압 입력, 하이-사이드 n-채널 트랜지스터, 하이-사이드 p-채널 트랜지스터, 로우-사이드 n-채널 트랜지스터, 인덕터, 및 커패시터를 포함한다. 전압 입력은 공급 전압에 커플링가능하다. 하이-사이드 n-채널 트랜지스터의 드레인 단자는 전압 입력에 커플링되고, 소스 단자는 제1 노드에 커플링된다. 하이-사이드 p-채널 트랜지스터의 소스 단자는 전압 입력에 커플링되고, 드레인 단자는 제1 노드에 커플링된다. 로우-사이드 n-채널 트랜지스터의 드레인 단자는 제1 노드에 커플링되고, 소스 단자는 접지에 커플링된다. 인덕터는 제1 노드와 컨버터 출력 사이에 커플링된다. 커패시터는 컨버터 출력과 접지 사이에 커플링된다.

[0005] DC-대-DC 컨버터의 전력 스테이지를 동작시키는 방법의 기술된 예에서, 하이-사이드 n-채널 트랜지스터의 드레인 단자는 파워 서플라이에 커플링가능한 전압 입력에 커플링되고, 소스 단자는 DC-대-DC 컨버터의 출력 스테이지에 커플링가능한 제1 노드에 커플링된다. 하이-사이드 p-채널 트랜지스터의 소스 단자는 전압 입력에 커플링되고, 드레인 단자는 제1 노드에 커플링된다. 파워 서플라이 전압은 임계 전압 레벨과 비교된다. 파워 서플라이 전압이 임계 전압보다 더 큰 경우, 하이-사이드 n-채널 트랜지스터는 비활성화되고, 하이-사이드 p-채널 트랜지스터는 DC-대-DC 컨버터의 활성 하이-사이드 트랜지스터로서의 역할을 하게 된다. 파워 서플라이 전압이 임계 전압보다 더 적은 경우, 하이-사이드 p-채널 트랜지스터는 비활성화되고, 하이-사이드 n-채널 트랜지스터는 DC-대-DC 컨버터의 활성 하이-사이드 트랜지스터로서의 역할을 하게 된다.

도면의 간단한 설명

[0006] 도 1은 DC-대-DC 전압 컨버터의 개략도이다.

도 2는 병렬로 커플링되는 n-채널 트랜지스터 및 p-채널 트랜지스터를 포함하는 하이-사이드 스위치를 포함하는 전력 스테이지를 갖는 DC-대-DC 전압 컨버터의 개략도이다.

도 3은 단일 AA 전지 파워 서플라이에 의해 전원공급되는 도 2에 도시된 것과 같은 DC-대-DC 전압 컨버터의 전력 스테이지를 나타내는 개략도이다.

도 4는 2개의 AA 전지에 의해 전력공급되는 도 2에 도시된 것과 같은 DC-대-DC 전압 컨버터의 전력 스테이지를 나타내는 개략도이다.

도 5는 DC-대-DC 컨버터의 전력 스테이지를 동작시키는 방법을 나타내는 플로우 차트이다.

발명을 실시하기 위한 구체적인 내용

[0007] 도 1은 DC-대-DC 전압 컨버터(100)의 개략도이다. 도 1에 도시된 DC-대-DC 전압 컨버터(100)의 타입은 때때로 벅 컨버터(buck converter)라 지칭된다. DC-대-DC 전압 컨버터(100)는 스위치들로서의 역할을 하는 하이-사이드 트랜지스터(Q1) 및 로우-사이드 트랜지스터(Q2)를 포함하는 전력 스테이지를 포함한다. 도 1의 예에서, 트랜지스터(Q1)는 p-채널 트랜지스터이고 트랜지스터(Q2)는 n-채널 트랜지스터이다. 트랜지스터(Q1)의 소스는 파워 서플라이(VBAT)에 커플링가능한 전압 입력(102)에 커플링된다. DC-대-DC 전압 컨버터(100)의 동작 동안, 전

압 입력(102)은, DC-대-DC 전압 컨버터(100)에 의해 또다른 DC 전압으로 전활될 DC 전압인, 입력 전압(VBAT)에서 동작한다. 트랜지스터(Q1)의 드레인은 노드(N1)에 커플링된다. 트랜지스터(Q2)의 드레인은 노드(N1)에 커플링되고, 트랜지스터(Q2)의 소스는 접지 노드에 커플링된다. 접지 노드는 접지 전위, 또는 입력 전압(VBAT)과 상이하거나 그보다 더 낮은 전위에서 동작할 수 있다. 도 1에 도시된 예시적인 실시예에서, 하이-사이드 트랜지스터(Q1)는 PMOS(p-채널 금속-산화물-반도체 전계-효과) 트랜지스터이고, 로우-사이드 트랜지스터(Q2)는 NMOS(n-채널 금속-산화물-반도체 전계-효과) 트랜지스터인데, 이는 DC-대-DC 전압 컨버터에 대한 통상적인 전력 스테이지를 구성한다.

[0008] 인덕터(L1)의 제1 단자는 노드(N1)에 커플링된다. 인덕터(L1)의 제2 단자는 커패시터(COUT)에 커플링된다. 인덕터(L1) 및 커패시터(COUT)의 접합은 출력(104) 또는 DC-대-DC 전압 컨버터(100)의 출력 노드인데, 이는 출력 전압(VOUT)에서 동작한다. 전압(VOUT)은 DC-대-DC 전압 컨버터(100)에 의해 생성되는 DC 전압이다.

[0009] 트랜지스터들(Q1 및 Q2)의 게이트들은 게이트 전압을 생성하여 트랜지스터들(Q1 및 Q2)을 턴온 및 턴오프시키는 게이트 제어기(110)에 커플링된다. 따라서, 게이트 제어기(110)는 트랜지스터들(Q1 및 Q2)의 스위칭 기능을 제어하기 위한 스위치 제어기로서의 역할을 한다. DC-대-DC 전압 컨버터(100)는 입력(102)에서 입력 전압(VBAT)을 수신한다. 게이트 제어기(110)는 트랜지스터들(Q1 및 Q2)을 턴오프 및 턴온시키고, 따라서 하나의 트랜지스터가 온인 동안 다른 트랜지스터는 오프이다. 오프 및 온 주기는 인덕터(L1)를 통해 흐르는 전류(IL)를 제어한다. 전류(IL)는 커패시터(COUT) 양단의 전압을 생성하는데, 이는 DC-대-DC 전압 컨버터(100)의 출력 전압(VOUT)이다. 불연속적인 동작 모드들에서, 트랜지스터(Q1) 및 트랜지스터(Q2) 모두 주기 동안 동시에 턴오프된다.

[0010] 많은 구현예들에서, 파워 서플라이(VBAT)는 하나 이상의 배터리를 포함하는 배터리 파워 서플라이에 의해 제공된다. PMOS 트랜지스터(Q1)가 하이-사이드 스위치로서 사용되는, 도 1에 도시된 것과 같은 구현예들에서, VBAT가 비교적 낮을 때, 즉, PMOS 트랜지스터(Q1)의 임계 전압(Vth)에 가까울 때, PMOS 트랜지스터(Q1)는 매우 높은 저항을 보일 것이며, 따라서 효과적인 스위치처럼 작용하지 않을 것이다. 따라서, 이러한 DC-대-DC 전압 컨버터(100)는 파워 서플라이 전압(VBAT)에 대해 제한된 동작 범위를 가진다. 2AA 전지 전원(대략 2V 내지 3.2V의 전압 범위를 가짐)을 사용하는 디바이스들에 대해 사용되는 전력 트랜지스터들(Q1 및 Q2)은 통상적으로 고전압 디바이스들이며, 이들 트랜지스터들의 높은 임계 전압들로 인해 1AA 전지 전압 레벨들(통상적으로 대략 1V 내지 1.6V를 범위로 함)에 대해 도통하지 않을 것이다. 전력 스테이지에 대해 저전압 트랜지스터들을 사용하는 것은 이 도통 문제를 해결하지만, 동일한 디바이스가 2개의 AA 전지들로 작동할 것으로 예상될 때 신뢰성 관련 우려들이 존재할 것이다.

[0011] 도 2는 그것의 전력 스테이지가 병렬인 n-채널 트랜지스터(Q1(210)) 및 p-채널 트랜지스터(Q2(215))를 포함하는 하이-사이드 스위치를 포함하는 DC-대-DC 전압 컨버터(200)의 개략도이다. 도 2에 도시된 예시적인 실시예는 벅 DC-대-DC 전압 컨버터에 대한 양태들을 보여주지만, 본원에 기술되는 양태들은 또한 부스트 컨버터, 벅-부스트 컨버터, 플라이백 컨버터, 및 플라이벅 컨버터와 같은 다른 타입들의 DC-대-DC 컨버터들을 이용하여 구현될 수도 있다. n-채널 트랜지스터(Q1(210))의 드레인은 파워 서플라이(VBAT)에 커플링가능한 전압 입력(205)에 커플링된다. p-채널 트랜지스터(Q2(215))의 소스 또한 전압 입력(205)에 커플링된다. DC-대-DC 전압 컨버터(200)의 동작 동안, 전압 입력(205)은, DC-대-DC 전압 컨버터(200)에 의해 또다른 DC 전압으로 전환될 DC 전압인, 입력 전압(VBAT)에서 동작한다. n-채널 트랜지스터(Q1(210))의 드레인 및 p-채널 트랜지스터(215)의 소스는 둘 모두 노드(N1)에 커플링된다. n-채널 트랜지스터(Q3)(220)의 드레인은 노드(N1)에 커플링되고, 트랜지스터(Q3(220))의 소스는 접지 노드에 커플링된다. 접지 노드는 접지 전위, 또는 입력 전압(VBAT)과 상이하거나 그보다 더 낮은 전위에서 동작한다. 도 2에 도시된 예시적인 실시예에서, 하이-사이드 n-채널 트랜지스터(Q1(210)) 및 로우-사이드 n-채널 트랜지스터(Q3(220))는 NMOS 트랜지스터들이고, 하이-사이드 p-채널 트랜지스터(Q2(215))는 PMOS 트랜지스터이다.

[0012] 인덕터(225)의 제1 단자는 노드(N1)에 커플링된다. 인덕터(225)의 제2 단자는 출력 커패시터(230)에 커플링된다. 인덕터(225)와 출력 커패시터(230)의 접합은 출력 전압(VOUT)에서 동작하는 DC-대-DC 전압 컨버터(200)의 출력 또는 출력 노드이다. 전압(VOUT)은 DC-대-DC 전압 컨버터(200)에 의해 생성되는 DC 전압이다.

[0013] 파워 서플라이(VBAT)의 전압 레벨에 따라, 하이-사이드 트랜지스터들 중 하나인, n-채널 트랜지스터(Q1(210)) 또는 p-채널 트랜지스터(Q2(215))는, 다른 하이-사이드 트랜지스터가 비활성화되는 동안 DC-대-DC 전압 컨버터(200)의 전력 스테이지의 활성 스위치로서 역할을 한다. 예시적인 실시예에서, 활성 하이-사이드 스위치로서 하이-사이드 트랜지스터들(Q1(210) 및 Q2(215)) 중 어느 것을 선택할 지에 대한 결정은 파워 서플라이 전압

(VBAT)을 공급 전압 임계와 비교함으로써 이루어진다. VBAT가 공급 전압 임계보다 더 적은 경우, n-채널 트랜지스터(Q1(210))가 활성 하이-사이드 트랜지스터로서의 역할을 하고, p-채널 트랜지스터(Q2)(215)는 비활성화된다. VBAT가 서플라이 전압 임계보다 더 큰 경우, p-채널 트랜지스터(Q2(215))는 활성 하이-사이드 트랜지스터로서 선택되고, n-채널 트랜지스터(Q1(210))는 비활성화된다. 따라서, 파워 서플라이 전압(VBAT)이 공급 전압 임계보다 더 적을 때, n-채널 트랜지스터(Q1(210))는 활성 하이-사이드 스위치이고, 따라서 전력 스테이지의 하이-사이드가 더 낮은 공급 전압 레벨들에서 도통하도록 한다. 그리고 파워 서플라이 전압(VBAT)이 공급 전압 임계보다 더 클 때, p-채널 트랜지스터 Q2(215)가 활성 하이-사이드 스위치이고, 따라서 더 높은 전압 디바이스와 연관된 증가한 신뢰성을 제공한다.

[0014] 대안적인 실시예에서, 활성 하이-사이드 스위치로서 하이-사이드 트랜지스터들(Q1(210) 및 Q2(215)) 중 어느 것을 선택할 지에 대한 결정은 어떤 타입의 그리고 얼마나 많은 배터리들이 파워 서플라이(VBAT)를 구성하는지를 결정함으로써 이루어진다. 예를 들어, 파워 서플라이(VBAT)가 단일의 AA 배터리로 구성되는 경우, n-채널 트랜지스터(Q1(210))는 활성 하이-사이드 트랜지스터로서의 역할을 하고, p-채널 트랜지스터(Q2(215))는 비활성화된다. 또는, 파워 서플라이(VBAT)가 2개의 AA 배터리로 구성되는 경우, p-채널 트랜지스터(Q2(215))는 활성 하이-사이드 트랜지스터로서 선택되고, n-채널 트랜지스터(Q1(210))는 비활성화된다.

[0015] 하이-사이드 n-채널 트랜지스터(Q1(210)), 하이-사이드 p-채널 트랜지스터(Q2(215)), 및 n-채널 로우-사이드 트랜지스터(Q3(220))의 게이트들은 게이트 전압들을 생성하여 트랜지스터들(Q1(210), Q2(215) 및 Q3(220))을 턴온 및 턴오프시키는 게이트 제어기(235)에 커플링된다. 따라서, 게이트 제어기(235)는 트랜지스터들(Q1(210), Q2(215) 및 Q3(220))의 스위칭 기능을 제어하기 위한 스위치 제어기로서의 역할을 한다.

[0016] 게이트 제어 회로(235)는 파워 서플라이(VBAT)에 관한 정보를 수신하고, 이러한 정보에 기초하여, 전력 스테이지의 활성 하이-사이드 스위치로서 트랜지스터들(Q1(210) 및 Q2(215)) 중 하나를 제어하고, 트랜지스터들(Q1(210) 및 Q2(215)) 중 다른 것을 비활성화시킨다. 예를 들어, 예시적인 실시예에서, 게이트 제어 회로(235)는 공급 전압(VBAT)을 수신하고, 그것을 공급 전압 임계와 비교한다. 예시적인 실시예에서, 게이트 제어 회로(235)는 공급 전압(VBAT)을 공급 전압 임계와 비교하기 위한 비교기를 포함한다. VBAT가 공급 전압 임계보다 더 적은 경우, 게이트 제어 회로(235)는 게이트 드라이버 신호들을 n-채널 트랜지스터(Q1(210))에 제공하고, p-채널 트랜지스터(Q2(215))를 턴오프시키는 전압을 p-채널 트랜지스터(Q2(215))의 게이트에 제공한다. 따라서, 공급 전압(VBAT)이 공급 전압 임계보다 더 적을 때 p-채널 트랜지스터(Q2(215))는 비활성화되고, n-채널 트랜지스터(Q1(210))는 전력 스테이지의 활성 트랜지스터로서의 역할을 한다. VBAT가 공급 전압 임계보다 더 큰 경우, 게이트 제어 회로(235)는 게이트 드라이버 신호들을 p-채널 트랜지스터(Q2(215))에 제공하고, n-채널 트랜지스터(Q1(210))를 턴오프시키는 전압을 n-채널 트랜지스터(Q1(210))의 게이트에 제공한다. 따라서, 공급 전압(VBAT)이 공급 전압 임계보다 더 클 때 n-채널 트랜지스터(Q1(210))는 비활성화되고, p-채널 트랜지스터(Q2(215))는 전력 스테이지의 활성 트랜지스터로서의 역할을 한다.

[0017] DC-대-DC 컨버터(200)가 단일 AA 전지를 포함하는 파워 서플라이 및 2개의 AA 전지를 포함하는 파워 서플라이 모두와 비교가능한 것으로 의도되는 예시적인 구현예에서, 공급 전압 임계는 단일-AA-전지 파워 서플라이 및 2-AA-전지 파워 서플라이의 정상 동작 범위들 사이에 있는 레벨로 설정된다. 예를 들어, 공급 전압 임계는 대략 1.8 볼트로 설정될 수 있는데, 이는 단일 AA 전지(1.0-1.6 V)와 2개의 AA 전지(2.0-3.2 V)의 정상 동작 범위들 사이에 있다.

[0018] 대안적인 실시예에서, 게이트 제어 회로(235)는 어떤 타입의 그리고 얼마나 많은 배터리들이 파워 서플라이(VBAT)를 구성하는지에 관한 정보를 수신하거나 결정한다. 예를 들어, 게이트 제어기(235)가, 파워 서플라이(VBAT)가 단일의 AA 배터리로 구성된다고 결정하거나 또는 이를 나타내는 정보를 수신하는 경우, 게이트 제어 회로(235)는 게이트 드라이버 신호들을 n-채널 트랜지스터(Q1(210))에 제공하고, p-채널 트랜지스터(Q2(215))를 턴오프시키는 전압을 p-채널 트랜지스터(Q2(215))의 게이트에 제공한다. 따라서, p-채널 트랜지스터(Q2(215))는 비활성화되고, n-채널 트랜지스터(Q1(210))는, 파워 서플라이(VBAT)가 단일의 AA 배터리로 구성되는 경우 전력 스테이지의 활성 트랜지스터로서의 역할을 한다. 또는, 게이트 제어기(235)가, 파워 서플라이(VBAT)가 2개의 AA 배터리로 구성된다고 결정하거나 또는 이를 나타내는 정보를 수신하는 경우, 게이트 제어 회로(235)는 p-채널 트랜지스터(Q2(215))에 게이트 드라이버 신호들을 제공하고, n-채널 트랜지스터(Q1(210))를 턴오프시키는 전압을 n-채널 트랜지스터(Q1(210))의 게이트에 제공한다. 따라서, 파워 서플라이(VBAT)가 2개의 AA 배터리로 구성되는 경우 n-채널 트랜지스터(Q1(210))는 비활성화되고, p-채널 트랜지스터(Q2(215))는 전력 스테이지의 활성 트랜지스터로서의 역할을 한다.

[0019] 예시적인 실시예에서, n-채널 트랜지스터(Q1(210))가 DC-대-DC 컨버터(200)의 활성 하이-사이드 트랜지스터일 때, 즉, 파워 서플라이(VBAT)가 단일의 AA 전지와 같은 상대적으로 더 낮은 전압의 파워 서플라이일 때, n-채널 트랜지스터(Q1(210))의 스위칭을 제어하기 위해 게이트 제어기(235)에 의해 생성되는 게이트 드라이버 신호는 전하 펌프 회로(245)를 사용하여 부스트된다(boosted). 게이트 드라이버 신호의 이러한 부스팅은 게이트 드라이버 신호의 "온" 전압이 트랜지스터 전압 임계(Vth)보다 두드러지게 더 큰 양만큼 소스 전압보다 더 커지도록 하며, 이에 의해 n-채널 트랜지스터(Q1(210))가 효과적인 스위치로서 작용하도록 한다. 게이트 드라이버 신호의 최대 레벨이 단일의 AA 전지 전압과 실질적으로 동일한 경우와 같이, 게이트 드라이버 신호의 크기가 너무 낮은 경우, 트랜지스터(Q1(210))는 스위치로서 작용하지 않는다.

[0020] 예시적인 실시예들에서, 트랜지스터들(Q1(210), Q2(215), 및 Q3(220))는 모두 두꺼운 게이트 산화물 트랜지스터들을 이용하여 구현되는데, 이는 3.3 볼트를 핸들링할 수 있다. 따라서, 이 트랜지스터들 모두는 단일의 AA 전지 파워 서플라이 또는 2개의 AA 전지로 구성되는 파워 서플라이로 작동할 수 있다.

[0021] 도 3은 단일의 AA 전지 파워 서플라이에 의해 파워링되는, 도 2에 도시된 것과 같은, DC-대-DC 전압 컨버터의 전력 스테이지(300)를 나타내는 개략도이다. n-채널 트랜지스터(Q1(310))의 드레인은 단일의 AA 전지로 구성되는 파워 서플라이(VBAT(308))에 접속되는 전압 입력(305)에 커플링된다. p-채널 트랜지스터(Q2(315))의 소스 역시 전압 입력(305)에 커플링된다. n-채널 트랜지스터(Q1(310))의 드레인 및 p-채널 트랜지스터(315)의 소스는 둘 모두 노드(N1)에 커플링된다. n-채널 트랜지스터(Q3(320))의 드레인은 노드(N1)에 커플링되고, 트랜지스터(Q3(320))의 소스는 접지 노드에 커플링된다. 도 3에 도시되지는 않았지만, 노드(N1)는 도 2에 도시된 것과 같이 DC-대-DC 전력 컨버터의 출력 스테이지에 커플링된다. 또한, 하이-사이드 n-채널 트랜지스터(Q1(310)) 및 하이-사이드 p-채널 트랜지스터(Q2(315))의 게이트들이 도 2에 도시된 게이트 제어기(235)와 같은 게이트 제어 회로에 커플링되지만, 게이트 제어 회로는 도 3에 명시적으로 도시되지는 않는다.

[0022] 게이트 제어 회로(235)는, 파워 서플라이(VBAT(308))에 관한 정보에 기초하여, 하이-사이드 트랜지스터들(Q1(310) 및 Q2(315)) 중 어느 것이 전력 스테이지(300)의 활성 하이-사이드 트랜지스터로서의 역할을 할지를 결정한다. DC-대-DC 컨버터가 단일의 AA 전지를 포함하는 파워 서플라이 및 2개의 AA 전지를 포함하는 파워 서플라이 둘 모두와 호환가능하도록 의도되는 도 3 및 4의 예시적인 실시예에서, 이 결정은 파워 서플라이 전압(VBAT)을 공급 전압 임계(예컨대, 1.8V)와 비교하는 것을 포함하여, 또는 파워 서플라이가 하나의 배터리 전지로 구성되는지 2개로 구성되는지를 결정함으로써, 상이한 방식들로 이루어질 수 있다. 어느 경우든, 파워 서플라이가 도 3에서와 같이 단일의 AA 배터리로 구성될 때, 게이트 제어기(235)는 n-채널 트랜지스터(Q1(310))가 전력 스테이지(300)의 활성 하이-사이드 트랜지스터로서의 역할을 할 것이라 결정할 것이다. 그 결정에 기초하여, 게이트 제어기(235)는 p-채널 트랜지스터(Q2(315))를 비활성화시키거나, 또는 턴오프시킨다.

[0023] 예시적인 실시예에서, 게이트 제어기(235)는 VBAT와 실질적으로 동일한 전압을 p-채널 트랜지스터(Q2(315))의 게이트에 인가함으로써 p-채널 트랜지스터(Q2(315))를 턴오프시킨다. 그 경우, 트랜지스터(Q2(315))의 소스 전압(Vs)은 게이트 전압(Vg)과 실질적으로 동일한데, 어느 경우든 p-채널 트랜지스터(Q2(215))는 어떠한 괄목할만한 전류도 도통시키지 않는다. 동시에, 게이트 제어기는 Q1(310) 및 Q3(320)에 제공되는 게이트 드라이버 신호들의 듀티 사이클을 제어함으로써 n-채널 하이-사이드 트랜지스터(Q1(310)) 및 트랜지스터(Q3(320))를 능동적으로 제어한다.

[0024] 예시적인 실시예에서, n-채널 하이-사이드 트랜지스터(Q1(310))에 제공되는 게이트 드라이버 신호의 전압은 도 2에 도시된 전하 펌프 회로(245)를 사용하여 부스트된다. 예를 들어, 도 3에 도시된 바와 같이, 트랜지스터(Q1(310))에 대한 게이트 드라이버 신호는 하단 상의 0V 내지 상단 상의 대략 3V까지의 범위를 가지도록 부스트될 수 있다. 트랜지스터(Q1(310))에 대한 게이트 드라이버 신호의 이러한 부스팅은, 도 2에 대해 기술된 바와 같이, 단일의 AA 전지 파워 서플라이(308)의 상대적으로 더 낮은 전압 레벨의 견지에서 하이-사이드 n-채널 트랜지스터(Q1(310))의 더 양호한 성능을 허용한다.

[0025] 도 4는 2개의 AA 전지에 의해 파워링되는 도 2에 도시된 것과 같은 DC-대-DC 전압 컨버터의 전력 스테이지를 나타내는 개략도이다. 도 4의 전력 스테이지(400)는 파워 서플라이(VBAT)(408)가 2개의 AA 전지로 구성된다는 사실을 제외하고는 도 3 및 4에 도시된 것과 실질적으로 동일하다. n-채널 트랜지스터(Q1(410))의 드레인 및 p-채널 트랜지스터(Q2(415))의 소스는 2AA 파워 서플라이(VBAT(408))에 접속된 전압 입력(405)에 커플링된다. n-채널 트랜지스터(Q1(410))의 소스 및 p-채널 트랜지스터(415)의 드레인은 둘 모두 노드(N1)에 커플링된다. n-채널 트랜지스터(Q3(420))의 드레인은 노드(N1)에 커플링되고, 트랜지스터(Q3(420))의 소스는 접지 노드에 커플링된다. 도 4에 도시되지 않았지만, 노드(N1)는 도 2에 도시된 바와 같은 DC-대-DC 전력 컨버터의 출력 스테이

지에 커플링된다. 또한, 하이-사이드 n-채널 트랜지스터(Q1(410)) 및 하이-사이드 p-채널 트랜지스터(Q2(415))의 게이트들이 도 2에 도시된 게이트 제어기(235)와 같은 게이트 제어 회로에 커플링되지만, 게이트 제어 회로는 도 4에 명시적으로 도시되지는 않는다.

[0026] 본원에서 전술된 바와 같이, 게이트 제어 회로(235)는, 파워 서플라이(VBAT(408))에 관한 정보에 기초하여, 하이-사이드 트랜지스터들(Q1(410) 및 Q2(415)) 중 어느 것이 전력 스테이지(400)의 활성 하이-사이드 트랜지스터로서의 역할을 할지를 결정한다. DC-대-DC 컨버터가 단일의 AA 전지를 포함하는 파워 서플라이 및 2개의 AA 전지를 포함하는 파워 서플라이 둘 모두와 호환가능하도록 의도되는, 도 3 및 4의 예시적인 실시예에서, 파워 서플라이 전압(VBAT)을 공급 전압 임계(예컨대 1.8V)와 비교하는 것을 포함하여, 또는 파워 서플라이가 하나의 배터리 전지로 구성되는지 2개로 구성되는지를 결정함으로써, 상이한 방식들로 이루어질 수 있다. 어느 경우든, 파워 서플라이가 도 4에서와 같이 2개의 AA 배터리로 구성될 때, 게이트 제어기(235)는 p-채널 트랜지스터(Q2(410))가 전력 스테이지(400)의 활성 하이-사이드 트랜지스터로서의 역할을 할 것이라 결정할 것이다. 그 결정에 기초하여, 게이트 제어기(235)는 n-채널 트랜지스터(Q1(410))를 비활성화시키거나, 또는 턴오프시킨다. 예시적인 실시예에서, 게이트 제어기(235)는 0V와 실질적으로 동일한 전압을 n-채널 트랜지스터(Q1(410))의 게이트에 인가함으로써 n-채널 트랜지스터(Q1(410))를 턴오프시킨다. 동시에, 게이트 제어기는 Q2(415) 및 Q3(420)에 제공되는 게이트 드라이버 신호들의 듀티 사이클을 제어함으로써 p-채널 하이-사이드 트랜지스터(Q2(415)) 및 트랜지스터(Q3(420))를 능동적으로 제어한다.

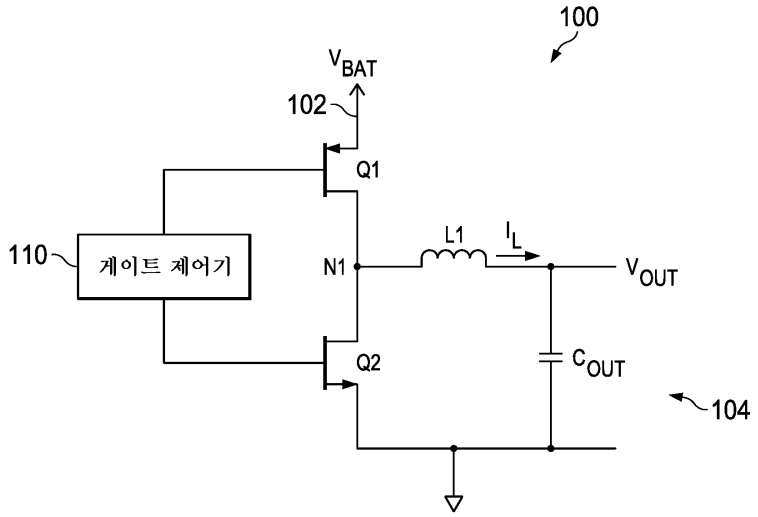
[0027] 도 5는 DC-대-DC 컨버터의 전력 스테이지를 동작시키는 방법을 나타내는 플로우 차트이다. 블록(500)에서, 하이-사이드 n-채널 트랜지스터가 제공된다. 하이-사이드 n-채널 트랜지스터의 드레인 단자는 파워 서플라이에 커플링가능한 전압 입력에 커플링되고, 소스 단자는 DC-대-DC 컨버터의 출력 스테이지에 커플링가능한 제1 노드에 커플링된다. 블록(510)에서, 하이-사이드 p-채널 트랜지스터가 제공된다. 하이-사이드 p-채널 트랜지스터의 소스 단자는 전압 입력에 커플링되고 드레인 단자는 제1 노드에 커플링된다. 블록(520)에서, 파워 서플라이 전압은 임계 전압 레벨과 비교된다. 결정 블록(530)에서, 파워 서플라이 전압(VBAT)이 파워 서플라이 전압 임계(Vth)보다 더 큰지에 관한 결정이 이루어진다. 파워 서플라이 전압(VBAT)이 임계 전압(Vth)보다 더 큰 경우, 블록(540)에 도시된 바와 같이, 하이-사이드 n-채널 트랜지스터는 비활성화되고, 블록(550)에 도시된 바와 같이, 하이-사이드 p-채널 트랜지스터는 DC-대-DC 컨버터의 활성 하이-사이드 트랜지스터로서의 역할을 하게 된다. 파워 서플라이 전압(VBAT)이 임계 전압(Vth)보다 더 적은 경우, 블록(560)에 도시된 바와 같이, 하이-사이드 p-채널 트랜지스터는 비활성화되고, 블록(570)에 도시된 바와 같이, 하이-사이드 n-채널 트랜지스터는 DC-대-DC 컨버터의 활성 하이-사이드 트랜지스터로서의 역할을 하게 된다.

[0028] 따라서, DC-대-DC 전압 컨버터 전력 스테이지들 및 DC-대-DC 전압 컨버터의 전력 스테이지를 동작시키기 위한 방법들의 예들이 본원에 상세히 기술되었다.

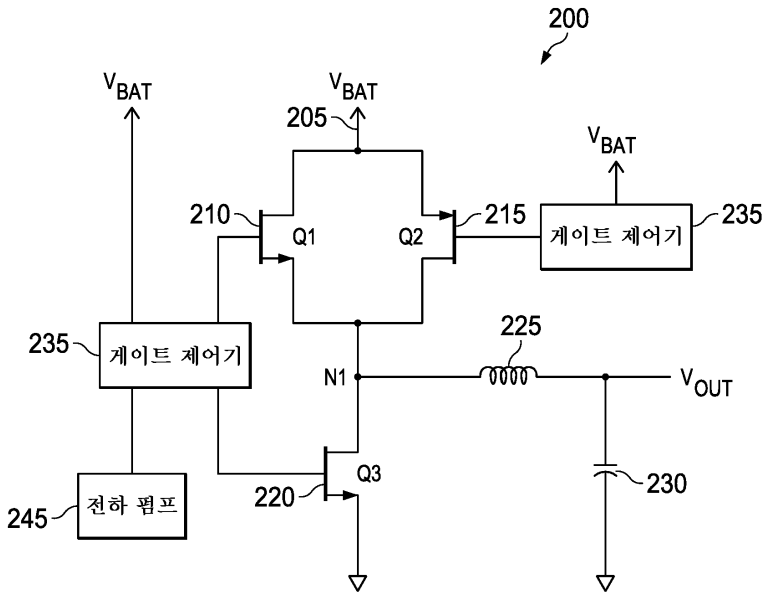
[0029] 청구항들의 범위 내에서, 수정들이 기술된 실시예들에서 가능하고, 다른 실시예들이 가능하다.

도면

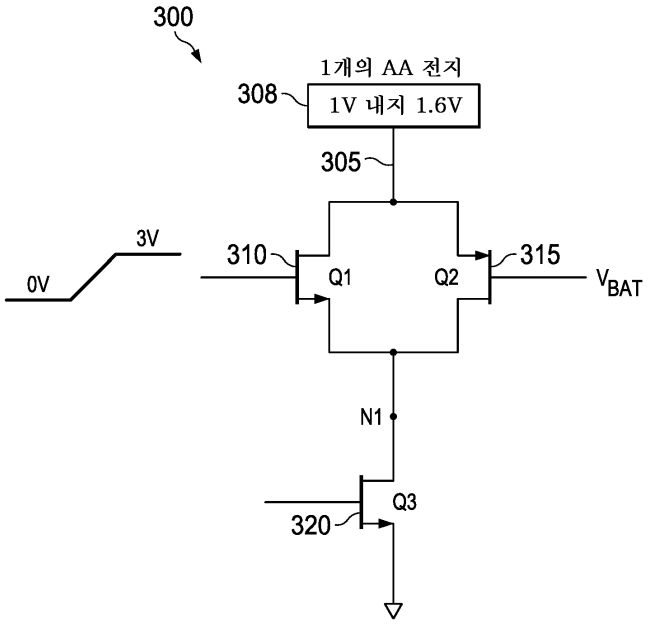
도면1


100
V_{BAT}
102
Q1
110
게이트 제어기
N1
L1
I_L
V_{OUT}
Q2
C_{OUT}
104

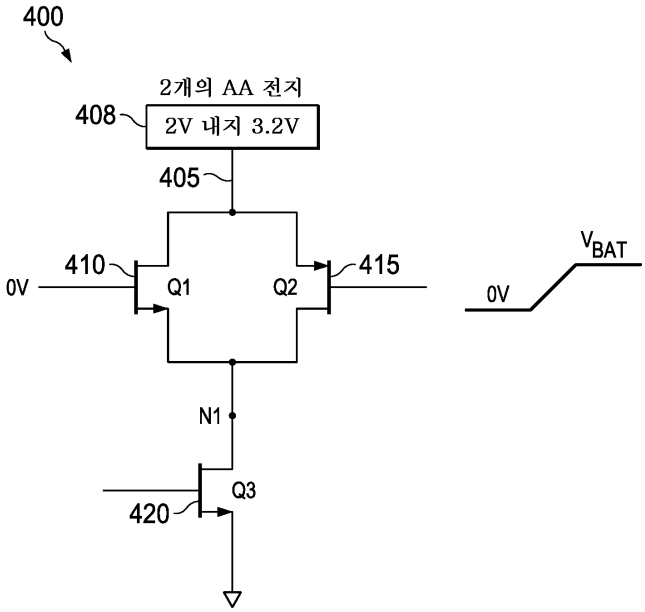
도면2


200
V_{BAT}
V_{BAT}
205
V_{BAT}
210
Q1
Q2
215
게이트 제어기
235
235
게이트 제어기
225
N1
V_{OUT}
Q3
220
230
245
전하 펌프

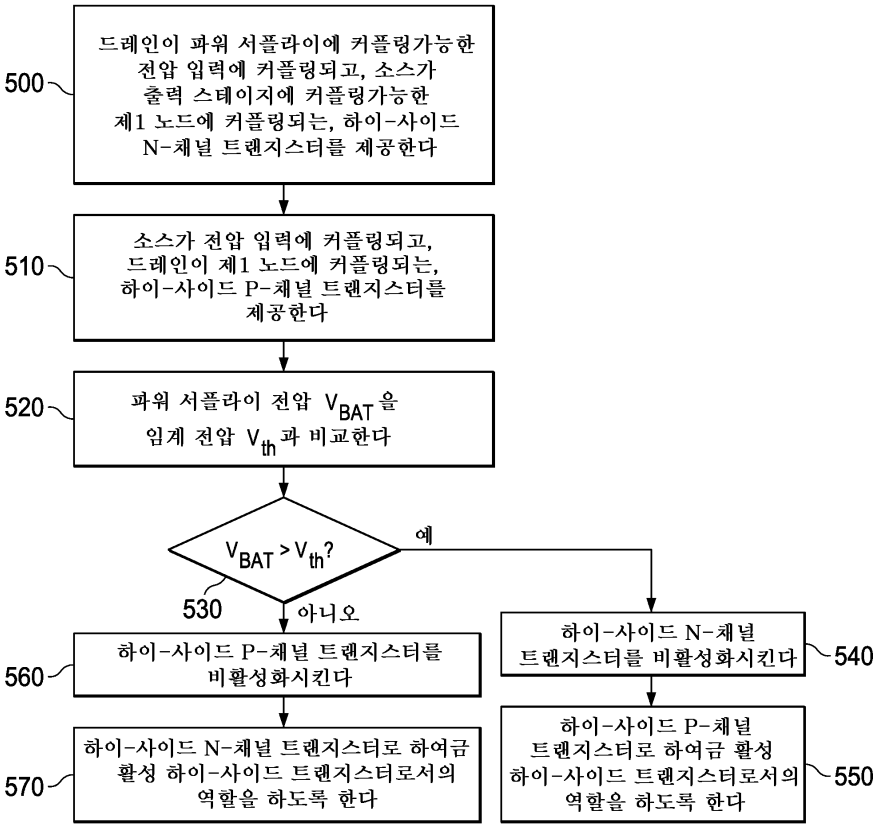
도면3


300
1개의 AA 전지
308
1V 내지 1.6V
305
3V
0V
310
Q1
Q2
315
V_{BAT}
N1
Q3
320

도면4


400
2개의 AA 전지
408
2V 내지 3.2V
405
410
0V
Q1
Q2
415
V_{BAT}
0V
N1
Q3
420

도면5


500
드레인이 파워 서플라이에 커플링가능한 전압 입력에 커플링되고, 소스가 출력 스테이지에 커플링가능한 제1 노드에 커플링되는, 하이-사이드 N-채널 트랜지스터를 제공한다
510
소스가 전압 입력에 커플링되고, 드레인이 제1 노드에 커플링되는, 하이-사이드 P-채널 트랜지스터를 제공한다
520
파워 서플라이 전압 V_{BAT}을 임계 전압 V_{th}과 비교한다
$V_{BAT} > V_{th}$?
530
예
아니오
하이-사이드 N-채널 트랜지스터를 비활성화시킨다
540
하이-사이드 P-채널 트랜지스터로 하여금 활성 하이-사이드 트랜지스터로서의 역할을 하도록 한다
550
560
하이-사이드 P-채널 트랜지스터를 비활성화시킨다
570
하이-사이드 N-채널 트랜지스터로 하여금 활성 하이-사이드 트랜지스터로서의 역할을 하도록 한다