



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년08월11일
 (11) 등록번호 10-1056281
 (24) 등록일자 2011년08월04일

(51) Int. Cl.
G09G 3/30 (2006.01) *G09G 3/20* (2006.01)
 (21) 출원번호 10-2009-0071279
 (22) 출원일자 2009년08월03일
 심사청구일자 2009년08월03일
 (65) 공개번호 10-2011-0013692
 (43) 공개일자 2011년02월10일
 (56) 선행기술조사문헌
 KR100839429 B1*
 KR100646989 B1*
 KR100658271 B1
 KR1020080093750 A
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
삼성모바일디스플레이주식회사
 경기도 용인시 기흥구 농서동 산24번지
 (72) 발명자
이백운
 경기도 용인시 기흥구 농서동 산24번지
 (74) 대리인
신영무

전체 청구항 수 : 총 21 항

심사관 : 조기덕

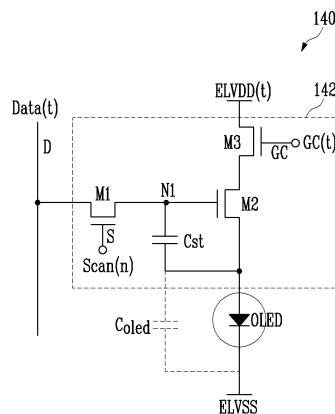
(54) 유기 전계발광 표시장치 및 그의 구동방법

(57) 요약

본 발명은 유기 전계발광 표시장치의 각 화소를 구성하는 유기발광소자 및 이에 연결된 화소회로에 있어서, 상기 화소회로를 3개의 트랜지스터와 1개의 커패시터로 구성하고, 상기 화소를 동시 발광 방식으로 구동함으로써, 간단한 구성으로 각 화소에 구비된 구동 트랜지스터의 문턱전압 보상 및 고속 구동을 가능케 하는 유기 전계발광 표시장치 및 그 구동방법을 제공한다.

이에 본 발명의 실시예에 의한 유기 전계발광 표시장치는, 주사선들, 제어선들 및 데이터선들과 접속되는 화소들을 포함하는 화소부와; 상기 제어선들을 통해 각 화소에 제어신호를 제공하는 제어선 구동부와; 한 프레임의 기간 동안 서로 다른 레벨의 전원을 상기 화소부의 각 화소들에 인가하는 전원 구동부가 포함되며, 상기 제어신호 및 전원은 상기 화소부에 포함되는 화소들 전체에 대하여 동시에 일괄적으로 제공됨을 특징으로 한다.

대표도 - 도6



특허청구의 범위

청구항 1

주사선들, 제어선들 및 데이터선들과 접속되는 화소들을 포함하는 화소부와;
 상기 제어선들을 통해 각 화소에 제어신호를 제공하는 제어선 구동부와;
 한 프레임의 기간 동안 서로 다른 레벨의 전원을 상기 화소부의 각 화소들에 인가하는 전원 구동부가 포함되며,
 상기 제어신호 및 전원은 상기 화소부에 포함되는 화소들 전체에 대하여 동시에 일괄적으로 제공되고,
 상기 전원은 각 화소에 인가되는 제 1전원(ELVDD)임을 특징으로 하는 유기 전계발광 표시장치.

청구항 2

제 1항에 있어서,
 상기 주사선들을 통해 각 화소에 주사신호를 제공하는 주사 구동부와;
 상기 데이터선들을 통해 각 화소에 데이터 신호를 제공하는 데이터 구동부와;
 상기 제어선 구동부, 전원 구동부, 주사 구동부 및 데이터 구동부를 제어하는 타이밍 제어부가 더 포함됨을 특
 징으로 하는 유기 전계발광 표시장치.

청구항 3

제 2항에 있어서,
 상기 주사신호는 한 프레임의 기간 중 일부 구간에 대해 각 주사선 별로 순차적으로 인가되고, 상기 일부 구간
 이외의 구간에서는 전체 주사선에 대해 동시에 인가됨을 특징으로 하는 유기 전계발광 표시장치.

청구항 4

제 3항에 있어서,
 상기 순차적으로 인가되는 주사신호의 폭은 2 수평시간(2H)으로 인가하며, 이에 인접하여 인가되는 주사신호가
 서로 1수평시간(1H)만큼 중첩되도록 인가됨을 특징으로 하는 유기 전계발광 표시장치.

청구항 5

제 3항에 있어서,
 상기 데이터 신호는 상기 순차적으로 인가되는 주사신호에 대응하여 각 주사선 별로 연결된 화소에 순차적으로
 인가되며, 상기 일부 구간 이외의 구간에서는 각 데이터선을 통해 전체 화소에 동시에 인가됨을 특징으로 하는
 유기 전계발광 표시장치.

청구항 6

삭제

청구항 7

제 1항에 있어서,
 상기 각 화소는,
 게이트 전극이 상기 주사선에 접속되고, 제 1전극이 상기 데이터선에 접속되며, 제 2전극이 제 1노드에 접속된
 제 1트랜지스터와;
 게이트 전극이 상기 제 1노드에 접속되고, 제 1전극이 유기발광소자의 애노드 전극에 접속되며, 제 2전극이 제
 3트랜지스터의 제 1전극에 접속되는 제 2트랜지스터와;
 게이트 전극이 상기 제어선에 접속되고, 제 1전극이 상기 제 2트랜지스터의 제 1전극에 접속되며, 제 2전극이

상기 제 1전원에 접속되는 제 3트랜지스터와;

애노드 전극이 상기 제 2트랜지스터의 제 1전극에 접속되고, 캐소드 전극이 제 2전원에 접속되는 유기발광소자와;

상기 제 2트랜지스터의 게이트 전극과, 제 2트랜지스터의 제 1전극 사이에 접속된 커패시터가 포함되어 구성됨을 특징으로 하는 유기 전계발광 표시장치.

청구항 8

제 7항에 있어서,

상기 제 1 내지 제 3트랜지스터는 NMOS로 구현됨을 특징으로 하는 유기 전계발광 표시장치.

청구항 9

제 1항에 있어서,

상기 제 1전원과 제어신호가 하이 레벨로 화소부에 포함된 각 화소들에 모두 인가될 때 상기 각 화소들은 각 화소별로 기 저장된 데이터 신호에 대응되는 휘도로 동시에 발광함을 특징으로 하는 유기 전계발광 표시장치.

청구항 10

주사선들, 제어선들 및 데이터선들과 접속되는 화소들을 포함하는 화소부와;

상기 제어선들을 통해 각 화소에 제어신호를 제공하는 제어선 구동부와;

한 프레임의 기간 동안 서로 다른 레벨의 제 2전원(ELVSS)을 상기 화소부의 각 화소들에 인가하는 전원 구동부가 포함되며,

상기 제어신호 및 제 2전원은 상기 화소부에 포함되는 화소들 전체에 대하여 동시에 일괄적으로 제공되고,

상기 주사선들로 인가되는 주사신호는 한 프레임의 기간 중 일부 구간에 대해 각 주사선 별로 순차적으로 인가되고, 상기 일부 구간 이외의 구간에서는 전체 주사선에 대해 동시에 인가되며,

상기 순차적으로 인가되는 주사신호의 폭은 2 수평시간(2H)으로 인가되며, 이에 인접하여 인가되는 주사신호가 서로 1수평시간(1H)만큼 중첩됨을 특징으로 하는 유기 전계발광 표시장치.

청구항 11

제 10항에 있어서,

상기 각 화소는,

게이트 전극이 상기 주사선에 접속되고, 제 1전극이 상기 데이터선에 접속되며, 제 2전극이 제 1노드에 접속된 제 1트랜지스터와;

게이트 전극이 상기 제 1노드에 접속되고, 제 1전극이 유기발광소자의 캐소드 전극에 접속되며, 제 2전극이 제 3트랜지스터의 제 1전극에 접속되는 제 2트랜지스터와;

게이트 전극이 상기 제어선에 접속되고, 제 1전극이 상기 제 2트랜지스터의 제 1전극에 접속되며, 제 2전극이 상기 제 2전원에 접속되는 제 3트랜지스터와;

캐소드 전극이 상기 제 2트랜지스터의 제 1전극에 접속되고, 애노드 전극이 제 1전원에 접속되는 유기발광소자와;

상기 제 2트랜지스터의 게이트 전극과, 제 2트랜지스터의 제 1전극 사이에 접속된 커패시터가 포함되어 구성됨을 특징으로 하는 유기 전계발광 표시장치.

청구항 12

제 11항에 있어서,

상기 제 1 내지 제 3트랜지스터는 PMOS로 구현됨을 특징으로 하는 유기 전계발광 표시장치.

청구항 13

화소부를 구성하는 화소 전체에 대해 각각 기 설정된 레벨의 전압값을 갖는 제 1전원, 주사신호, 제어신호, 데이터신호를 일괄적으로 동시에 인가하여 상기 각 화소에 인가된 데이터 전압을 리셋하는 제 1단계와;

상기 화소 전체에 대해 각각 기 설정된 레벨의 전압값을 갖는 제 1전원, 주사신호, 제어신호, 데이터신호를 일괄적으로 동시에 인가하여 상기 각 화소에 구비된 구동 트랜지스터의 문턱전압을 저장하는 제 2단계와;

상기 화소부의 각 주사선에 연결된 각각의 화소에 대해 순차적으로 주사신호가 인가되고, 상기 순차적으로 인가되는 주사신호에 대응하여 각 주사선 별로 연결된 화소에 데이터 신호가 인가되는 제 3단계와;

상기 화소 전체에 대해 각각 기 설정된 레벨의 전압값을 갖는 제 1전원, 주사신호, 제어신호를 일괄적으로 동시에 인가하여 상기 각 화소에 저장된 데이터 전압에 대응되는 휘도로 각각의 화소 전체가 동시에 발광되는 제 4 단계와;

상기 화소 전체에 대해 각각 기 설정된 레벨의 전압값을 갖는 제 1전원, 주사신호, 제어신호를 일괄적으로 동시에 인가하여 상기 각 화소에 구비된 유기발광소자의 애노드 전극 전압을 떨어뜨려 발광을 오프하는 제 5단계가 포함됨을 특징으로 하는 유기 전계발광 표시장치의 구동방법.

청구항 14

삭제

청구항 15

제 13항에 있어서,

상기 제 1 내지 제 5단계를 통해 하나의 프레임이 구현됨을 특징으로 하는 유기 전계발광 표시장치의 구동방법.

청구항 16

제 15항에 있어서,

순차적으로 진행되는 프레임에 대하여 n번째 프레임은 좌안 영상을 표시하고, n+1번째 프레임은 우안 영상을 표시함을 특징으로 하는 유기 전계발광 표시장치의 구동방법.

청구항 17

제 16항에 있어서,

상기 n번째 프레임의 발광구간과 n+1번째 프레임의 발광구간 사이 구간의 전체 시간을 셔터 안경의 응답 시간과 동기시키도록 구현함을 특징으로 하는 유기 전계발광 표시장치의 구동방법.

청구항 18

제 13항에 있어서,

상기 각 화소는,

게이트 전극이 상기 주사선에 접속되고, 제 1전극이 상기 데이터신호가 인가되는 데이터선에 접속되며, 제 2전극이 제 1노드에 접속된 제 1NOS 트랜지스터와;

게이트 전극이 상기 제 1노드에 접속되고, 제 1전극이 유기발광소자의 애노드 전극에 접속되며, 제 2전극이 제 3NOS 트랜지스터의 제 1전극에 접속되는 제 2NOS 트랜지스터와;

게이트 전극이 상기 제어선에 접속되고, 제 1전극이 상기 제 2NOS 트랜지스터의 제 1전극에 접속되며, 제 2전극이 상기 제 1전원에 접속되는 제 3NOS 트랜지스터와;

애노드 전극이 상기 제 2NOS 트랜지스터의 제 1전극에 접속되고, 캐소드 전극이 제 2전원에 접속되는 유기발광소자와;

상기 제 2NOS 트랜지스터의 게이트 전극과, 제 2NOS 트랜지스터의 제 1전극 사이에 접속된 커패시터가 포함되어 구성됨을 특징으로 하는 유기 전계발광 표시장치의 구동방법.

청구항 19

제 18항에 있어서,

상기 제 1단계에서는, 상기 제 1전원이 로우 레벨로 인가되고, 주사신호가 하이 레벨로 인가되며, 제어신호는 하이 레벨로 인가됨을 특징으로 하는 유기 전계발광 표시장치의 구동방법.

청구항 20

제 18항에 있어서,

상기 제 2단계에서는, 상기 제 1전원이 하이 레벨로 인가되고, 주사신호 및 제어신호(GC(t))는 각각 하이 레벨로 인가됨을 특징으로 하는 유기 전계발광 표시장치의 구동방법.

청구항 21

제 18항에 있어서,

상기 제 3단계에서는, 상기 제어신호가 로우 레벨로 인가됨을 특징으로 하는 유기 전계발광 표시장치의 구동방법.

청구항 22

제 18항에 있어서,

상기 제 3단계에서 순차적으로 인가되는 주사신호의 폭은 2 수평시간(2H)으로 인가하며, 이에 인접하여 인가되는 주사신호가 서로 1수평시간(1H)만큼 중첩되도록 인가됨을 특징으로 하는 유기 전계발광 표시장치의 구동방법.

청구항 23

제 18항에 있어서,

상기 제 4단계에서는, 상기 제 1전원이 하이 레벨로 인가되고, 주사신호는 로우 레벨이 인가되며, 제어신호는 하이 레벨로 인가됨을 특징으로 하는 유기 전계발광 표시장치의 구동방법.

명세서

발명의 상세한 설명

기술분야

[0001] 본 발명은 유기 전계발광 표시장치에 관한 것으로, 특히 동시 발광 방식으로 구동되는 유기 전계발광 표시장치 및 그 구동방법에 관한 것이다.

배경기술

[0002] 최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되고 있다. 평판 표시장치로는 액정 표시장치(Liquid Crystal Display: LCD), 전계방출 표시장치(Field Emission Display: FED), 플라즈마 표시패널(Plasma Display Panel: PDP) 및 유기 전계발광 표시장치(Organic Light Emitting Display: OLED) 등이 있다.

[0003] 평판 표시장치 중 유기 전계발광 표시장치는 전자와 정공의 재결합에 의하여 빛을 발생하는 유기 발광 다이오드를 이용하여 영상을 표시하는 것으로, 이는 빠른 응답속도를 가짐과 동시에 낮은 소비전력으로 구동되는 장점이 있다.

[0004] 통상적으로, 유기전계발광 표시장치(OLED)는 유기발광소자를 구동하는 방식에 따라 패시브 매트릭스형 OLED(PMOLED)와 액티브 매트릭스형 OLED(AMOLED)로 분류된다.

[0005] 상기 AMOLED는 복수개의 게이트라인, 복수개의 데이터 라인 및 복수개의 전원라인과, 상기 라인들에 연결되어 매트릭스 형태로 배열되는 복수개의 화소를 구비한다. 또한, 상기 각 화소는 통상적으로 유기발광소자, 2개의

트랜지스터, 즉 데이터신호를 전달하기 위한 스위칭 트랜지스터와, 상기 데이터신호에 따라 상기 EL 소자를 구동시키기 위한 구동트랜지스터와, 상기 데이터전압을 유지시키기 위한 하나의 캐패시터로 이루어진다.

- [0006] 이와 같은 AMOLED는 소비전력이 적은 이점이 있지만, 유기발광소자를 구동하는 구동 트랜지스터의 게이트와 소오스간의 전압, 즉 구동 트랜지스터의 문턱전압(threshold voltage) 편차에 따라 유기발광소자를 통해 흐르는 전류 세기가 변하여 표시 불균일을 초래하는 문제점이 있다.
- [0007] 즉, 상기 각 화소 내에 구비된 트랜지스터는 제조 공정 변수에 따라 트랜지스터의 특성이 변하게 되므로, AMOLED의 모든 트랜지스터의 특성을 동일하게 되도록 트랜지스터를 제조하는 것이 어려우며, 이에 따라 화소간 문턱전압의 편차가 존재하기 때문이다.
- [0008] 이에 최근 들어 이러한 문제점을 극복하기 위하여 복수의 트랜지스터 및 캐패시터를 포함하는 보상회로가 연구되고 있으며, 이러한 보상회로를 각각의 화소 내에 추가로 더 형성하여 극복하고 있으나, 이 경우 각 화소별로 많은 수의 트랜지스터 및 캐패시터가 실장되어야 하는 문제점이 있다.
- [0009] 보다 구체적으로, 이와 같이 각 화소에 보상회로가 추가되면, 각 화소를 구성하는 트랜지스터 및 캐패시터와, 상기 트랜지스터를 제어하는 신호선들이 추가됨에 의해 하부 발광 방식의 AMOLED의 경우 개구율이 감소되고, 회로의 구성요소가 많아지고 복잡해짐에 따라 불량률도 높아지는 단점이 있다.
- [0010] 또한, 최근 들어 화면 뭉개짐(motion blur) 현상을 제거하기 위해 120Hz 이상의 고속 주사 구동이 요구되고 있으나, 이 경우 각 주사 라인당 충전 시간이 대폭적으로 줄어들게 된다. 즉, 상기 보상회로가 각 화소에 구비되어 하나의 주사 라인에 연결된 각 화소 내에 많은 수의 트랜지스터가 형성되는 경우 capacitive load가 크게 되어 결과적으로 이와 같은 고속 주사 구동의 구현이 어려워지는 단점이 있다.

발명의 내용

해결 하고자하는 과제

- [0011] 본 발명은 유기 전계발광 표시장치의 각 화소를 구성하는 유기발광소자 및 이에 연결된 화소회로에 있어서, 상기 화소회로를 3개의 트랜지스터와 1개의 캐패시터로 구성하고, 상기 화소를 동시 발광 방식으로 구동함으로써, 간단한 구성으로 각 화소에 구비된 구동 트랜지스터의 문턱전압 보상 및 고속 구동을 가능케 하는 유기 전계발광 표시장치 및 그 구동방법을 제공함에 목적이 있다.

과제 해결수단

- [0012] 상기 목적을 달성하기 위하여 본 발명의 실시예에 의한 유기 전계발광 표시장치는, 주사선들, 제어선들 및 데이터선들과 접속되는 화소들을 포함하는 화소부와; 상기 제어선들을 통해 각 화소에 제어신호를 제공하는 제어선 구동부와; 한 프레임의 기간 동안 서로 다른 레벨의 전원을 상기 화소부의 각 화소들에 인가하는 전원 구동부가 포함되며, 상기 제어신호 및 전원은 상기 화소부에 포함되는 화소들 전체에 대하여 동시에 일괄적으로 제공됨을 특징으로 한다.
- [0013] 또한, 상기 주사선들을 통해 각 화소에 주사신호를 제공하는 주사 구동부와; 상기 데이터선들을 통해 각 화소에 데이터 신호를 제공하는 데이터 구동부와; 상기 제어선 구동부, 전원 구동부, 주사 구동부 및 데이터 구동부를 제어하는 타이밍 제어부가 더 포함된다.
- [0014] 또한, 상기 주사신호는 한 프레임의 기간 중 일부 구간에 대해 각 주사선 별로 순차적으로 인가되고, 상기 일부 구간 이외의 구간에서는 전체 주사선에 대해 동시에 인가되며, 상기 데이터 신호는 상기 순차적으로 인가되는 주사신호에 대응하여 각 주사선 별로 연결된 화소에 순차적으로 인가되고, 상기 일부 구간 이외의 구간에서는 각 데이터선을 통해 전체 화소에 동시에 인가됨을 특징으로 하는 한다.
- [0015] 또한, 상기 순차적으로 인가되는 주사신호의 폭은 2 수평시간(2H)으로 인가하며, 이에 인접하여 인가되는 주사신호가 서로 1수평시간(1H)만큼 중첩되도록 인가됨을 특징으로 한다.
- [0016] 또한, 상기 전원은 각 화소에 인가되는 제 1전원(ELVDD)이며, 이 경우 상기 각 화소는, 게이트 전극이 상기 주사선에 접속되고, 제 1전극이 상기 데이터선에 접속되며, 제 2전극이 제 1노드에 접속된 제 1트랜지스터와; 게이트 전극이 상기 제 1노드에 접속되고, 제 1전극이 유기발광소자의 애노드 전극에 접속되며, 제 2전극이 제 3트랜지스터의 제 1전극에 접속되는 제 2트랜지스터와; 게이트 전극이 상기 제어선에 접속되고, 제 1전극이 상기 제 2트랜지스터의 제 1전극에 접속되며, 제 2전극이 상기 제 1전원에 접속되는 제 3트랜지스터와; 애노드 전극

이 상기 제 2트랜지스터의 제 1전극에 접속되고, 캐소드 전극이 제 2전원에 접속되는 유기발광소자와; 상기 제 2트랜지스터의 게이트 전극과, 제 2트랜지스터의 제 1전극 사이에 접속된 커패시터가 포함되어 구성되고, 상기 제 1 내지 제 3트랜지스터는 NMOS로 구현됨을 특징으로 한다.

[0017] 또한, 상기 제 1전원과 제어신호가 하이 레벨로 화소부에 포함된 각 화소들에 모두 인가될 때 상기 각 화소들은 각 화소별로 기 저장된 데이터 신호에 대응되는 휘도로 동시에 발광함을 특징으로 한다.

[0018] 또한, 상기 전원은 각 화소에 인가되는 제 2전원(ELVSS)이며, 이 경우 상기 각 화소는, 게이트 전극이 상기 주사선에 접속되고, 제 1전극이 상기 데이터선에 접속되며, 제 2전극이 제 1노드에 접속된 제 1트랜지스터와; 게이트 전극이 상기 제 1노드에 접속되고, 제 1전극이 유기발광소자의 캐소드 전극에 접속되며, 제 2전극이 제 3트랜지스터의 제 1전극에 접속되는 제 2트랜지스터와; 게이트 전극이 상기 제어선에 접속되고, 제 1전극이 상기 제 2트랜지스터의 제 1전극에 접속되며, 제 2전극이 상기 제 2전원에 접속되는 제 3트랜지스터와; 캐소드 전극이 상기 제 2트랜지스터의 제 1전극에 접속되고, 애노드 전극이 제 1전원에 접속되는 유기발광소자와; 상기 제 2트랜지스터의 게이트 전극과, 제 2트랜지스터의 제 1전극 사이에 접속된 커패시터가 포함되어 구성되고, 상기 제 1 내지 제 3트랜지스터는 PMOS로 구현됨을 특징으로 한다.

[0019] 또한, 본 발명의 실시예에 의한 유기 전계발광 표시장치의 구동방법은, 화소부를 구성하는 화소 전체에 대해 각각 기 설정된 레벨의 전압값을 갖는 제 1전원, 주사신호, 제어신호, 데이터신호를 일괄적으로 동시에 인가하여 상기 각 화소에 인가된 데이터 전압을 리셋하는 제 1단계와; 상기 화소 전체에 대해 각각 기 설정된 레벨의 전압값을 갖는 제 1전원, 주사신호, 제어신호, 데이터신호를 일괄적으로 동시에 인가하여 상기 각 화소에 구비된 구동 트랜지스터의 문턱전압을 저장하는 제 2단계와; 상기 화소부의 각 주사선에 연결된 각각의 화소에 대해 순차적으로 주사신호가 인가되고, 상기 순차적으로 인가되는 주사신호에 대응하여 각 주사선 별로 연결된 화소에 데이터 신호가 인가되는 제 3단계와; 상기 화소 전체에 대해 각각 기 설정된 레벨의 전압값을 갖는 제 1전원, 주사신호, 제어신호를 일괄적으로 동시에 인가하여 상기 각 화소에 저장된 데이터 전압에 대응되는 휘도로 각각의 화소 전체가 동시에 발광되는 제 4단계가 포함됨을 특징으로 한다.

[0020] 또한, 상기 화소 전체에 대해 각각 기 설정된 레벨의 전압값을 갖는 제 1전원, 주사신호, 제어신호를 일괄적으로 동시에 인가하여 상기 각 화소에 구비된 유기발광소자의 애노드 전극 전압을 떨어뜨려 발광을 오프하는 제 5단계가 더 포함될 수 있다.

[0021] 여기서, 상기 제 1 내지 제 4단계를 통해 하나의 프레임이 구현되며, 순차적으로 진행되는 프레임에 대하여 n번째 프레임은 좌안 영상을 표시하고, n+1번째 프레임은 우안 영상을 표시함을 특징으로 한다.

[0022] 또한, 상기 n번째 프레임의 발광구간과 n+1번째 프레임의 발광구간 사이 구간의 전체 시간을 셔터 안경의 응답 시간과 동기시키도록 구현함을 특징으로 한다.

효과

[0023] 이와 같은 본 발명에 의하면, 유기 전계발광 표시장치의 각 화소에 구비되는 화소회로를 3개의 트랜지스터와 1개의 커패시터로 구성하고, 상기 화소를 동시 발광 방식으로 구동함으로써, 간단한 구성으로 각 화소에 구비된 구동 트랜지스터의 문턱전압 보상 및 고속 구동이 가능함을 장점으로 한다.

[0024] 또한, 이와 같은 동시 발광 방식을 통해 3D(Dimension) 디스플레이 시 보다 향상된 성능 구현이 가능하다는 장점이 있다.

발명의 실시를 위한 구체적인 내용

[0025] 이하, 첨부된 도면을 참조하여 본 발명에 의한 실시예를 보다 상세히 설명하도록 한다.

[0026] 도 1은 본 발명의 실시예에 의한 유기 전계발광 표시장치의 블록도이고, 도 2는 본 발명의 실시예에 의한 동시 발광 방식의 구동 동작을 나타내는 도면이다.

[0027] 도 1을 참조하면, 본 발명의 실시예에 의한 유기 전계발광 표시장치는 주사선들(S1 내지 Sn), 제어선들(GC1 내지 GCn) 및 데이터선들(D1 내지 Dm)과 접속되는 화소들(140)을 포함하는 화소부(130)와, 주사선들(S1 내지 Sn)을 통해 각 화소에 주사신호를 제공하는 주사 구동부(110)와, 제어선들(GC1 내지 GCn)을 통해 각 화소에 제어신호를 제공하는 제어선 구동부(160)와, 데이터선들(D1 내지 Dm)을 통해 각 화소에 데이터 신호를 제공하는 데이터 구동부(120)와, 주사 구동부(110), 데이터 구동부(120) 및 제어선 구동부(160)를 제어하기 위한 타이밍 제어

부(150)를 구비한다.

- [0028] 또한, 상기 화소부(130)는 주사선들(S1 내지 Sn) 및 데이터선들(D1 내지 Dm)의 교차부에 위치되는 화소들(140)을 구비한다. 화소들(140)은 외부로부터 제 1전원(ELVDD) 및 제 2전원(ELVSS)을 공급받는다. 이와 같은 화소들(140)은 데이터신호에 대응하여 제 1전원(ELVDD)으로부터 유기발광소자를 경유하여 제 2전원(ELVSS)으로 공급되는 전류량을 제어한다. 그러면, 유기발광소자에서 소정 휘도의 빛이 생성된다.
- [0029] 단, 본 발명의 실시예의 경우 상기 제 1전원(ELVDD)은 한 프레임의 기간 동안 서로 다른 레벨의 전압값이 상기 화소부의 각 화소들(140)에 인가됨을 특징으로 하며, 이를 위해 상기 제 1전원(ELVDD)의 공급을 제어하는 제 1전원(ELVDD) 구동부(170)가 더 구비되고, 상기 제 1전원(ELVDD) 구동부(170)는 상기 타이밍 제어부(150)에 의해 제어된다.
- [0030] 또한, 본 발명의 실시예의 경우 상기 유기 전계발광 표시장치를 구동함에 있어, 순차 발광(Progressive Emission) 방식이 아닌 동시 발광(Simultaneous Emission) 방식으로 구동함을 특징으로 하며, 이는 도 2에 도시된 바와 같이 한 프레임의 기간 중에 데이터가 순차적으로 입력되고, 상기 데이터 입력이 완료된 이후 한 프레임의 데이터가 상기 화소부(130) 전체 즉, 상기 화소부 내의 모든 화소들(140)을 통해 일괄적으로 점등이 수행됨을 말한다.
- [0031] 즉, 종래의 순차 발광 방식의 경우 각 주사 라인 별로 데이터가 순차적으로 입력되고 곧이어 발광도 순차적으로 수행되는 것이나, 본 발명의 실시예에서는 상기 데이터 입력은 순차적으로 수행되지만, 발광은 데이터 입력이 완료된 후 전체적으로 일괄 수행되는 것이다.
- [0032] 보다 구체적으로 도 2을 참조하면, 본 발명의 실시예에 의한 구동 단계는 크게 (a) 리셋 단계 (b) 문턱전압 보상 단계 (c) 주사 단계(데이터 입력 단계) (d) 발광 단계로 나뉘며, 상기 (c) 주사 단계(데이터 입력 단계)는 각 주사 라인 별로 순차적으로 수행되나, 나머지 (a) 리셋 단계 (b) 문턱전압 보상 단계 (d) 발광 단계는 도시된 바와 같이 화소부(130) 전체에서 동시에 일괄적으로 수행된다.
- [0033] 단, 상기 (d) 발광 단계 이후에 (e) 발광 오프 단계가 더 포함될 수 있다.
- [0034] 여기서, 상기 (a) 리셋 단계는 화소부(130)의 각 화소(140)에 인가된 데이터 전압이 리셋되는 단계로서 유기발광소자가 발광되지 않도록 유기발광소자의 애노드 전극의 전압을 캐소드 전극의 전압 이하로 떨어뜨리는 단계이다.
- [0035] 또한, 상기 (b) 문턱전압 보상 단계는 상기 각 화소(140)에 구비된 구동 트랜지스터의 문턱전압을 보상하는 단계이다.
- [0036] 이에 따라 상기 (a) 리셋 단계 (b) 문턱전압 보상 단계 (d) 발광 단계 및 (e) 발광 오프 단계에 인가되는 신호 즉, 각 주사선(S1 내지 Sn)에 인가되는 주사 신호, 각 화소들(140)에 인가되는 제 1전원(ELVDD), 각 제어선(GC1 내지 GCn)에 인가되는 제어 신호들은 상기 화소부(130)에 구비된 각 화소들(140)에 대하여 동시에 일괄적으로 각각 정해진 소정의 전압 레벨로 인가된다.
- [0037] 이와 같은 본 발명의 실시예에 의한 "동시 발광 방식"에 의한 경우 각각의 동작 구간((a) 내지 (e) 단계)이 시간적으로 명확히 분리되므로, 각 화소(140)에 구비되는 보상회로의 트랜지스터 및 이를 제어하는 신호선의 수를 줄일 수 있을 뿐 아니라, 셔터(Shutter) 안경식 3D 디스플레이 구현이 용이하다는 장점을 갖게 된다.
- [0038] 상기 셔터 안경식 3D 디스플레이는 사용자가 좌안/우안의 투과율이 0% 및 100%로 스위치되는 "셔터 안경"을 착용하고 화면을 볼 때, 영상표시장치 즉, 유기 전계발광 표시장치의 화소부에서 디스플레이되는 화면이 각 프레임 별로 좌안 영상과, 우안 영상을 번갈아 출력됨으로써, 사용자는 상기 좌안 영상은 좌안으로만 보이고, 상기 우안 영상은 우안으로만 보이게 되어 입체감이 구현되는 방식을 말한다.
- [0039] 도 3은 기존의 순차 발광 방식으로 셔터 안경식 3D를 구현한 예를 설명하는 도면이고, 도 4는 본 발명의 실시예에 의한 동시 발광 방식으로 셔터 안경식 3D를 구현한 예를 설명하는 도면이다.
- [0040] 또한, 도 5는 동시 발광 방식과 순차 발광 방식의 경우 확보할 수 있는 발광 시간 비율을 비교하는 그래프이다.
- [0041] 이와 같은 셔터 안경식 3D 디스플레이를 구현함에 있어 앞서 언급한 종래의 순차 발광 방식으로 화면을 출력하는 경우에는 도 3에 도시된 바와 같이 상기 셔터 안경의 응답 시간(일 예로 2.5ms)이 유한 하기 때문에 상기 좌안/우안 영상간의 크로스토크(cross talk) 현상을 방지하기 위해 상기 응답 시간만큼 발광을 꺼주어야 한다.

- [0042] 즉, 좌안 영상이 출력되는 프레임(n번째 프레임)과 이에 이어서 우안 영상이 출력되는 프레임(n+1번째 프레임) 사이에 상기 응답 시간만큼 비발광 구간을 추가로 생성해야 하므로 발광 시간 확보 즉, 발광 시간 비율(Duty ratio)이 낮아진다는 단점이 있다.
- [0043] 이에 본 발명의 실시예에 의한 "동시 발광 방식"의 경우 도 4를 참조하면 앞서 설명한 바와 같이 발광 단계가 화소부 전체에서 동시에 일괄적으로 수행되고, 상기 발광 단계 이외의 구간에서는 비 발광이 수행됨에 따라, 좌안 영상이 출력되는 구간과 우안 영상이 출력되는 구간 사이의 비 발광 구간이 자연스럽게 확보된다.
- [0044] 즉, n번째 프레임의 발광구간과 n+1번째 프레임의 발광구간 사이의 구간으로서 발광오프 구간, 리셋 구간, 문턱 전압 보상 구간이 비 발광되는 구간이므로 상기 구간의 전체 시간을 상기 셔터 안경의 응답 시간(일 예로 2.5ms)과 동기시키면 종래의 순차 발광 방식과 달리 별도로 발광 시간 비율(Duty ratio)을 줄이지 않아도 된다.
- [0045] 따라서, 셔터 안경식 3D 디스플레이를 구현함에 있어 상기 "동시 발광 방식"이 종래의 "순차 발광 방식"에 비해 상기 셔터 안경의 응답 시간만큼의 발광시간 비율(duty ratio)을 확보할 수 있으므로 보다 향상된 성능 구현이 가능하게 된다. 이는 도 5의 그래프를 통해 확인할 수 있다.
- [0046] 도 6은 도 1에 도시된 화소의 제 1실시예에 의한 구성을 나타내는 회로도이고, 도 7는 도 6에 도시된 화소의 구동 타이밍도이다.
- [0047] 도 6을 참조하면, 본 발명의 제 1실시예에 의한 화소(140)는 유기발광 소자(Organic Light Emitting Diode, OLED)와, 유기발광소자(OLED)로 전류를 공급하기 위한 화소회로(142)를 구비한다.
- [0048] 유기발광소자(OLED)의 애노드전극은 화소회로(142)에 접속되고, 캐소드전극은 제 2전원(ELVSS)에 접속된다. 이와 같은 유기발광소자(OLED)는 화소회로(142)로부터 공급되는 전류에 대응하여 소정 휘도의 빛을 생성한다.
- [0049] 단, 본 발명의 실시예의 경우 화소부(130)를 구성하는 각 화소(140)는, 한 프레임의 일부 기간(앞에 언급한 (c) 단계)에 대하여 주사선(S1 내지 Sn)에 순차적으로 주사신호가 공급될 때, 데이터선(D1 내지 Dm)으로 공급되는 데이터신호를 공급받으나, 한 프레임의 나머지 기간((a), (b), (d), (e) 단계)에 대해서는 각 주사선(S1 내지 Sn)에 인가되는 주사 신호, 각 화소들(140)에 인가되는 제 1전원(ELVDD), 각 제어선(GC1 내지 GCn)에 인가되는 제어 신호들이 동시에 일괄적으로 각각 정해진 소정의 전압 레벨로 상기 각 화소(140)에 인가된다.
- [0050] 이에 상기 각 화소(140)에 구비되는 화소회로(142)는 3개의 트랜지스터(M1 내지 M3) 및 1개의 커패시터(Cst)를 구비한다.
- [0051] 또한, 본 발명의 실시예의 경우 상기 유기발광소자의 애노드 전극 및 캐소드 전극에 의해 생성되는 기생 커패시터(Coled)의 용량을 고려하여, 상기 커패시터(Cst)와 기생 커패시터(Coled)에 의한 커플링 효과를 활용함을 특징으로 한다. 이에 대해서는 이하 도 8를 통해 보다 상세히 설명하도록 한다.
- [0052] 여기서, 제 1트랜지스터(M1)의 게이트 전극은 주사선(S)에 접속되고, 제 1전극은 데이터선(D)에 접속된다. 그리고, 제 1트랜지스터(M1)의 제 2전극은 제 1노드(N1)에 접속된다.
- [0053] 즉, 상기 제 1트랜지스터(M1)의 게이트 전극에는 주사신호(Scan(n))가 입력되고, 제 1전극으로는 데이터신호(Data(t))가 입력된다.
- [0054] 제 2트랜지스터(M2)의 게이트 전극은 제 1노드(N1)에 접속되고, 제 1전극은 유기발광소자의 애노드 전극에 접속된다. 그리고, 제 2트랜지스터(M2)의 제 2전극은 제 3트랜지스터(M3)의 제 1, 2전극을 통해 제 1전원(ELVDD(t))과 연결된다. 상기 제 2트랜지스터(M2)는 구동 트랜지스터로서의 역할을 수행한다.
- [0055] 즉, 상기 제 3트랜지스터(M3)의 게이트 전극은 제어선(GC)에 접속되고, 제 1전극은 상기 제 2트랜지스터(M2)의 제 2전극과 접속되며, 제 2전극은 상기 제 1전원(ELVDD(t))와 접속된다.
- [0056] 이에 따라 상기 제 3트랜지스터(M3)의 게이트 전극으로는 제어신호(GC(t))가 입력되고, 제 2전극으로는 소정의 레벨로 가변되어 제공되는 제 1전원(ELVDD(t))가 입력된다.
- [0057] 또한, 상기 유기발광소자의 캐소드 전극은 제 2전원(ELVSS)와 연결되며, 상기 제 2트랜지스터(M2)의 게이트 전극 즉, 제 1노드(N1)와 제 2트랜지스터(M2)의 제 1전극 즉, 유기발광소자의 애노드 전극 사이에는 커패시터(Cst)가 접속된다.

- [0058] 도 6에 도시된 실시예의 경우 상기 제 1 내지 제 3트랜지스터(M1 내지 M3)는 모두 NMOS로 구현된다.
- [0059] 앞서 설명한 바와 같이 본 발명의 실시예에 의한 상기 각 화소(140)는 "동시 발광 방식"으로 구동됨을 특징으로 하며, 이는 구체적으로 도 7에 도시된 바와 같이 각 프레임 별로 리셋 구간(Reset), 문턱전압 보상 구간(Vth), 주사/ 데이터 입력 구간(Scan), 발광 구간(Emission) 및 발광 오프 구간(Off)으로 구분된다.
- [0060] 이 때, 상기 주사/ 데이터 입력 구간에 대해서는 주사신호가 각 주사선에 대해 순차적으로 입력되고, 이에 대응하여 각 화소에 데이터 신호가 순차적으로 입력되나, 이외의 구간에 대해서는 기 설정된 레벨의 전압값을 갖는 신호 즉, 제 1전원(ELVDD(t)), 주사신호(Scan(n)), 제어신호(GC(t)), 데이터신호(Data(t))가 화소부를 구성하는 전체 각 화소(140)에 일괄적으로 인가된다.
- [0061] 즉, 각 화소(140)에 구비된 구동 트랜지스터의 문턱전압 보상 및 각 화소의 발광 동작은 프레임 별로 화소부 내의 모든 화소(140)에서 동시에 구현됨을 특징으로 한다.
- [0062] 이하, 도 8a 내지 도 8e를 통해 본 발명의 실시예에 의한 동시 발광 방식의 구동을 보다 구체적으로 설명하도록 한다.
- [0063] 도 8a 내지 도 8e는 본 발명의 실시예에 의한 유기 전계발광 표시장치의 구동을 설명하기 위한 도면이다.
- [0064] 단, 설명의 편의를 위해 입력되는 신호의 전압 레벨을 구체적인 수치로 설명하나, 이는 이해를 돕기 위한 임의의 값들이며 실제 설계치에 해당하는 것은 아니다.
- [0065] 또한, 본 발명의 실시예의 경우 커패시터(Cst)의 용량은 유기발광소자의 기생 커패시터(Coled)의 용량의 1/5임을 가정하여 설명하도록 한다.
- [0066] 먼저 도 8a를 참조하면, 이는 화소부(130)의 각 화소(140)에 인가된 데이터 전압이 리셋되는 구간으로서 유기발광소자가 발광되지 않도록 유기발광소자의 애노드 전극의 전압을 캐소드 전극의 전압 이하로 떨어뜨리는 단계이다.
- [0067] 즉, 상기 리셋 구간에서는 제 1전원(ELVDD(t))이 로우 레벨(일 예로 -3V)로 인가되고, 주사신호(Scan(n))가 하이 레벨(일 예로 11V)로 인가되며, 제어신호(GC(t))는 하이 레벨(일 예로 5V 또는 20V)로 인가된다.
- [0068] 또한, 데이터 신호(Data(t))는 추후 구동 트랜지스터인 제 2트랜지스터(M2)의 문턱전압이 저장될 때, 유기발광소자의 애노드 전극 즉, 제 2트랜지스터(M2)의 제 1전극이 약 0V 정도가 되도록 상기 제 2트랜지스터(M2)의 문턱전압 크기에 대응되는 값을 갖는 전압이 인가된다.
- [0069] 본 발명의 실시예의 경우 이해의 편의를 위해 상기 제 2트랜지스터(M2)의 문턱전압을 1V로 가정하면, 이에 상기 리셋 단계에서 인가되는 데이터 신호(Data(t))는 1V가 된다.
- [0070] 또한, 상기 리셋 단계는 화소부를 구성하는 각 화소에 일괄적으로 적용되는 것이므로, 리셋 단계에서 인가되는 신호들 즉, 제 1전원(ELVDD(t)), 주사신호(Scan(n)), 제어신호(GC(t)) 및 데이터 신호(Data(t))는 각각 설정된 레벨의 전압값으로 상기 모든 화소에 동시에 인가된다.
- [0071] 상기와 같은 신호의 인가에 따라 제 1트랜지스터(M1), 제 2트랜지스터(M2), 제 3트랜지스터(M3)는 턴 온된다.
- [0072] 따라서, 제 1노드(N1)에는 데이터신호로 인가된 1V 즉, 구동 트랜지스터인 제 2트랜지스터(M2)의 문턱전압에 대응되는 전압이 인가되고, 유기발광소자의 애노드 전극은 제 2, 3트랜지스터의 턴온에 의해 상기 제 1전원(ELVDD(t))의 전압값인 -3V까지 떨어지게 된다.
- [0073] 다음으로 도 8b를 참조하면, 이는 화소부(130)의 각 화소(140)에 구비된 구동 트랜지스터(M2)의 문턱전압이 커패시터(Cst)에 저장되는 구간으로서 이는 이후 각 화소에 데이터 전압이 충전될 때 구동 트랜지스터의 문턱전압 편차에 의한 불량을 제거하는 역할을 한다.
- [0074] 즉, 상기 문턱전압 보상 구간에서는 제 1전원(ELVDD(t))이 하이 레벨(일 예로 15V)로 인가되고, 주사신호(Scan(n)) 및 제어신호(GC(t))는 이전 리셋 구간과 동일하게 각각 하이 레벨(일 예로 11V, 20V)로 인가되며, 데이터 신호(Data(t)) 또한 이전 리셋 구간과 동일한 전압값(일 예로 1V)을 유지한다.
- [0075] 또한, 상기 문턱전압 보상 단계 역시 화소부를 구성하는 각 화소에 일괄적으로 적용되는 것이므로, 문턱전압 보상 단계에서 인가되는 신호들 즉, 제 1전원(ELVDD(t)), 주사신호(Scan(n)), 제어신호(GC(t)) 및 데이터 신호(Data(t))는 각각 설정된 레벨의 전압값으로 상기 모든 화소에 동시에 인가된다.

- [0076] 상기와 같은 신호의 인가에 따라 제 1트랜지스터(M1), 제 2트랜지스터(M2), 제 3트랜지스터(M3)는 턴 온된다.
- [0077] 단, 상기 제 2트랜지스터(M2)의 경우에는 Vgs 즉, 게이트 전극과 제 1전극의 전압차가 제 2트랜지스터(M2)의 문턱전압에 대응될 때까지 턴 온되고, 그 이후에는 턴 오프된다.
- [0078] 즉, 최초 리셋 단계에서 -3V까지 떨어진 유기발광소자의 애노드 전극의 전압은 상기 제 2, 3트랜지스터의 턴온에 의해 상기 제 1전원로의 전류 경로가 형성되므로, 제 2트랜지스터(M2)의 게이트 전극 전압(일 예로 1V) - 제 2트랜지스터의 문턱전압(일 예로 1V)까지 상승하게 되며, 본 발명의 실시예에서는 이 경우 0V가 된다.
- [0079] 따라서, 상기 제 1노드(N1)에 연결된 커패시터(Cst)의 제 1전극은 1V이고, 유기발광소자의 애노드 전극에 연결된 커패시터(Cst)의 제 2전극은 0V이므로, 상기 커패시터에 저장된 전압은 1V 즉, 제 2트랜지스터(M2)의 문턱전압에 해당되는 전압이 된다.
- [0080] 다음으로 도 8c를 참조하면, 이는 화소부(130)의 각 주사선(S1 내지 Sn)에 연결된 각각의 화소에 대해 순차적으로 주사신호가 인가되고, 이에 따라 각 데이터선(D1 내지 Dm)으로 공급되는 데이터신호가 인가되는 단계이다.
- [0081] 즉, 도 8c에 도시된 주사/ 데이터 입력 구간에 대해서는 주사신호가 각 주사선에 대해 순차적으로 입력되고, 이에 대응하여 각 주사선별로 연결된 화소에 데이터 신호가 순차적으로 입력되며, 상기 구간 동안에 제어신호(GC(t))는 로우 레벨(일 예로 -3V)로 인가된다.
- [0082] 단, 본 발명의 실시예의 경우 도 8c에 도시된 바와 같이 상기 순차적으로 인가되는 주사신호의 폭을 2 수평시간(2H)으로 인가함이 바람직하다. 즉, n-1번째 주사신호(Scan(n-1))의 폭과 이어 순차적으로 인가되는 n번째 주사신호(Scan(n))의 폭은 1H만큼 중첩되도록 인가된다.
- [0083] 이는 화소부의 대면적화에 의한 신호선의 RC 지연(delay)에 따른 충전 부족 현상을 극복하기 위함이다.
- [0084] 또한, 상기 제어신호(GC(t))가 로우 레벨로 인가됨에 따라 NMOS인 제 3트랜지스터(M3)는 턴 오프되며, 이에 따라 상기 제 1전원(ELVDD(t))은 상기 구간에 대해 어떠한 레벨의 전압으로 제공되어도 무방하다.
- [0085] 도 8c에 도시된 화소의 경우 하이 레벨의 주사신호가 인가되어 제 1트랜지스터(M1)가 턴 온되면, 이에 대해 소정의 전압값을 갖는 데이터 신호가 제 1트랜지스터의 제 1, 2전극을 경유하여 제1노드(N1)에 인가된다.
- [0086] 이 때, 상기 인가되는 데이터 신호의 전압값이 6V라고 가정할 경우 상기 제 1노드의 전압은 이전 1V에서 6V로 상승되고, 이에 따라 상기 애노드 전극의 전압은 상기 커패시터(Cst) 및 유기발광소자의 기생 커패시터(Coled)

$$-V_{th} + \frac{C_{st}}{C_{st} + C_{oled}} (Data-1) = -1 + 1/6(6-1)$$
 의 커플링 효과에 의해 이 된다.
 여기서, Cst의 용량은 Coled의 용량의 1/5임으로 가정하였다.
- [0087] 결과적으로 유기발광소자의 애노드 전극 즉, 제 2트랜지스터(M2)의 제 1전극에는 제 2트랜지스터(M2)의 문턱전압이 반영된 전압 값이 인가된다.
- [0088] 단, 상기 구간에서는 제 3트랜지스터(M3)가 턴 오프되어 있으므로, 유기발광소자와 제 1전원(ELVDD(t))간에 전류 경로가 형성되지 않아 실질적으로는 유기발광소자로는 전류가 흐르지 않는다. 즉, 발광이 수행되지 않는다.
- [0089] 다음으로 도 8d를 참조하면, 이는 화소부(130)의 각 화소(140)에 저장된 데이터 전압에 대응되는 전류가 각 화소에 구비된 유기발광소자로 제공되어 발광이 수행되는 구간이다.
- [0090] 즉, 상기 발광 구간에서는 제 1전원(ELVDD(t))이 하이 레벨(일 예로 15V)로 인가되고, 주사신호(Scan(n))는 로우 레벨(일 예로 -3V)이 인가되고, 제어신호(GC(t))는 하이 레벨(일 예로 20V)로 인가된다.
- [0091] 여기서, 상기 주사신호(Scan(n))가 로우 레벨로 인가됨에 따라 NMOS인 제 1트랜지스터(M2)는 턴 오프되며, 이에 따라 상기 데이터 신호는 상기 구간에 대해 어떠한 레벨의 전압으로 제공되어도 무방하다.
- [0092] 또한, 상기 발광 단계 역시 화소부를 구성하는 각 화소에 일괄적으로 적용되는 것이므로, 발광 단계에서 인가되는 신호들 즉, 제 1전원(ELVDD(t)), 주사신호(Scan(n)), 제어신호(GC(t)) 및 데이터 신호(Data(t))는 각각 설정된 레벨의 전압값으로 상기 모든 화소에 동시에 인가된다.
- [0093] 상기와 같은 신호의 인가에 따라 제 1트랜지스터(M1)는 턴 오프되고, 제 2트랜지스터(M2), 제 3트랜지스터(M3)

는 턴 온된다.

[0094] 이와 같이 제 2, 3트랜지스터의 턴온에 의해 상기 제 1전원과 유기발광소자의 캐소드 전극까지의 전류 경로가 형성되며, 이에 따라 상기 제 2트랜지스터(M2)의 Vgs 전압값 즉, 제 2트랜지스터의 게이트 전극과 제 1전극의 전압차에 해당하는 전압에 대응되는 전류가 상기 유기발광소자에 인가되며, 이에 대응되는 밝기로 발광하는 것이다.

[0095] 이때, 본 발명의 실시예의 경우 상기 Vgs는

$$Data + V_{th} - \frac{C_{st}}{C_{st} + C_{oled}} (Data - 1)$$

이 되며, 상기 Vgs에 대응되어 유기발광소자에 흐르는 전류 $I_{oled} = \beta/2(Vgs - V_{th})^2$ 이므로 결과적으로 본 발명의 실시예에 의한 경우 유기발광소자에

$$I_{oled} = \beta/2 \left(Data + V_{th} - \frac{C_{st}}{C_{st} + C_{oled}} (Data - 1) - V_{th} \right)^2$$

흐르는 전류는 제 2트랜지스터(M2)의 문턱전압 편차에 의해 발생하는 문제점을 극복할 수 있게 되는 것이다.

[0096] 이와 같이 화소부 전체의 발광이 수행된 이후에는 도 8e에 도시된 바와 같이 발광 오프 단계를 수행한다.

[0097] 즉, 도 8e를 참조하면, 상기 발광 오프 구간에서는 제 1전원(ELVDD(t))이 로우 레벨(일 예로 -3V)로 인가되고, 주사신호(Scan(n))는 로우 레벨(일 예로 -3V)이 인가되고, 제어신호(GC(t))는 하이 레벨(일 예로 20V)로 인가된다.

[0098] 즉, 도 8d의 발광 구간과 비교할 때 상기 제 1전원(ELVDD(t))이 하이 레벨에서 로우 레벨(일 예로 -3V)로 변경된 것 외에는 동일하다.

[0099] 이 경우 유기발광소자의 애노드 전극은 제 2, 3트랜지스터의 턴온에 의해 상기 제 1전원으로의 전류 경로가 형성되므로, 그 전압값은 상기 제 1전원(ELVDD(t))의 전압값인 -3V까지 점차적으로 떨어지게 되며, 이는 결과적으로 애노드 전극의 전압이 캐소드 전극 이하로 떨어지므로 발광이 오프된다.

[0100] 이와 같이 도 8a 내지 도 8e 구간을 통해 하나의 프레임이 구현되며, 이는 계속 순환되어 그 다음 프레임을 구현한다. 즉, 도 8e의 발광 오프 구간 이후에는 다시 도 8a의 리셋 구간이 진행되는 되는 것이다.

[0101] 도 9은 도 1에 도시된 화소의 제 2실시예에 의한 구성을 나타내는 회로도이다.

[0102] 도 9을 참조하면, 이는 도 6에 도시된 실시예와 비교할 때 화소회로를 구성하는 트랜지스터가 PMOS로 구현되는 점에서 그 차이가 있다.

[0103] 이 경우 구동 파형은 도 6의 구동 타이밍도와 비교할 때 주사신호(Scan(n)) 및 제어신호(GC(n))의 극성이 반전되어 인가되고, 제 1전원(ELVDD)이 고정(일 예로 0V)되며, 제 2전원(ELVSS)의 전압이 시간에 따라 변화하여 제공되는데, 이는 도 4의 제 1전원(ELVDD(t))의 파형을 반전한 형태가 된다.

[0104] 결과적으로 도 9에 도시된 제 2실시예는 도 6에 도시된 제 1실시예와 비교할 때 트랜지스터가 NMOS가 아닌 PMOS로 구현되는 것으로, 그 구동 동작 및 원리는 제 1실시예와 동일하므로 그 구체적인 설명은 생략하도록 한다.

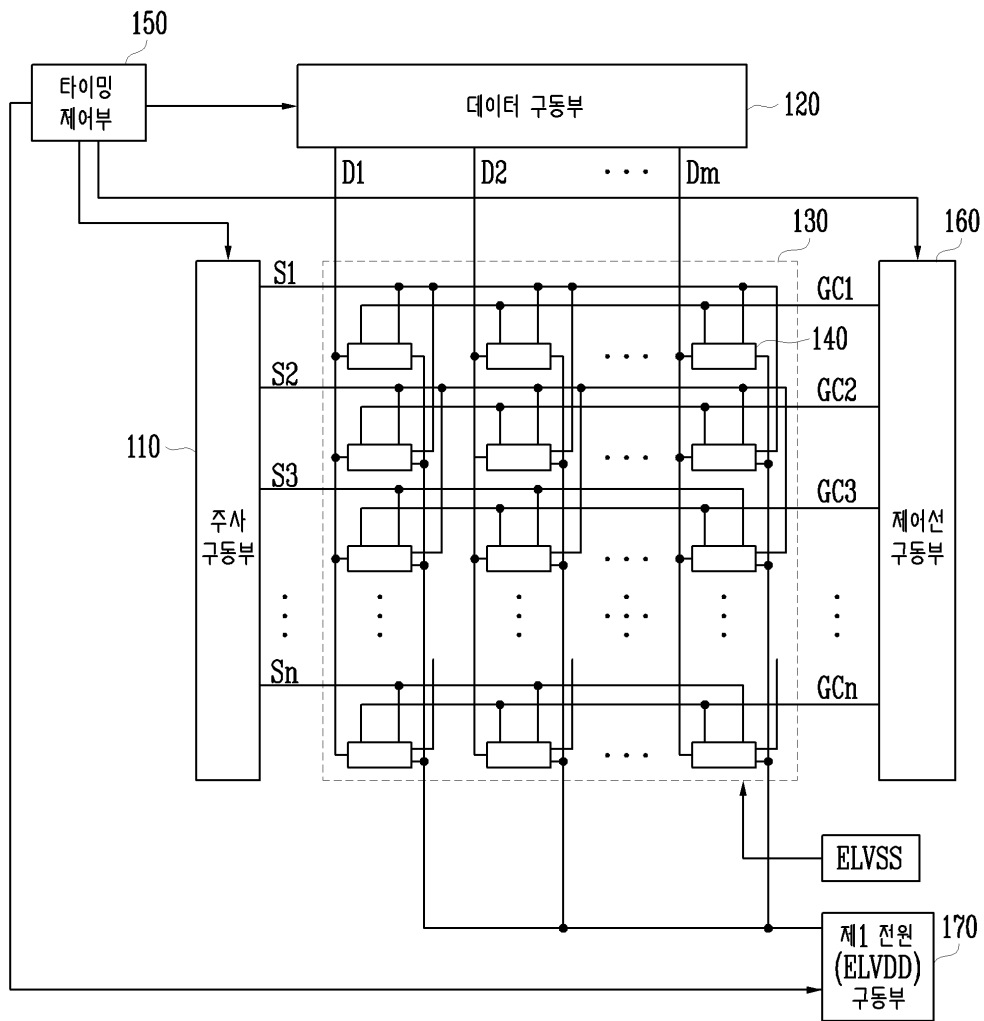
[0105] 도 9을 참조하면, 본 발명의 실시예에 의한 화소(240)는 유기발광 소자(Organic Light Emitting Diode, OLED)와, 유기발광소자(OLED)로 전류를 공급하기 위한 화소회로(242)를 구비한다.

[0106] 유기발광소자(OLED)의 캐소드전극은 화소회로(242)에 접속되고, 애노드전극은 제 1전원(ELVDD)에 접속된다. 이와 같은 유기발광소자(OLED)는 화소회로(242)로부터 공급되는 전류에 대응하여 소정 휘도의 빛을 생성한다.

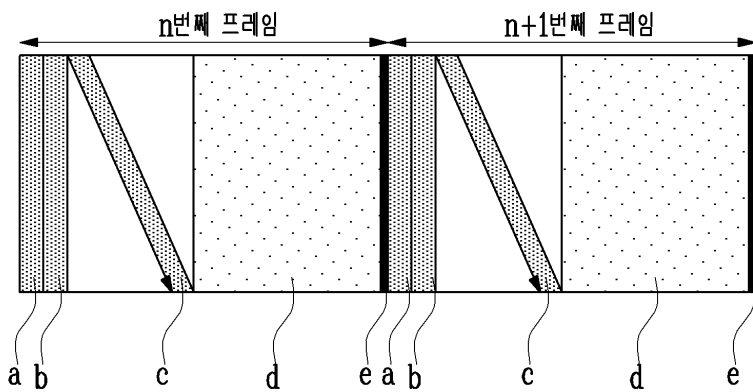
[0107] 단, 본 발명의 실시예의 경우 화소부를 구성하는 각 화소(240)는, 한 프레임의 일부 기간(앞에 언급한 (c) 단계)에 대하여 주사선(S1 내지 Sn)에 순차적으로 주사신호가 공급될 때, 데이터선(D1 내지 Dm)으로 공급되는 데이터신호를 공급받으나, 한 프레임의 나머지 기간((a), (b), (d) 단계)에 대해서는 각 주사선(S1 내지 Sn)에 인가되는 주사 신호, 각 화소들(240)에 인가되는 제 2전원(ELVSS), 각 제어선(GC1 내지 GCn)에 인가되는 제어

도면

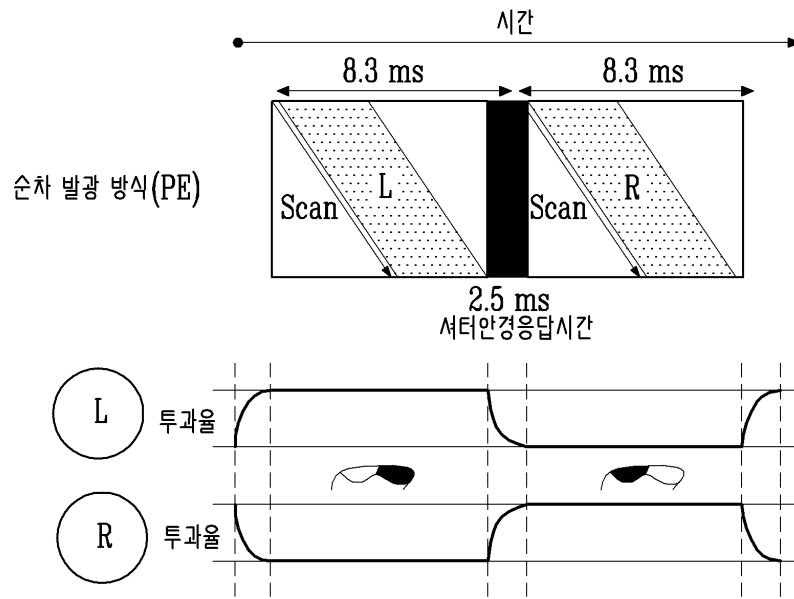
도면1



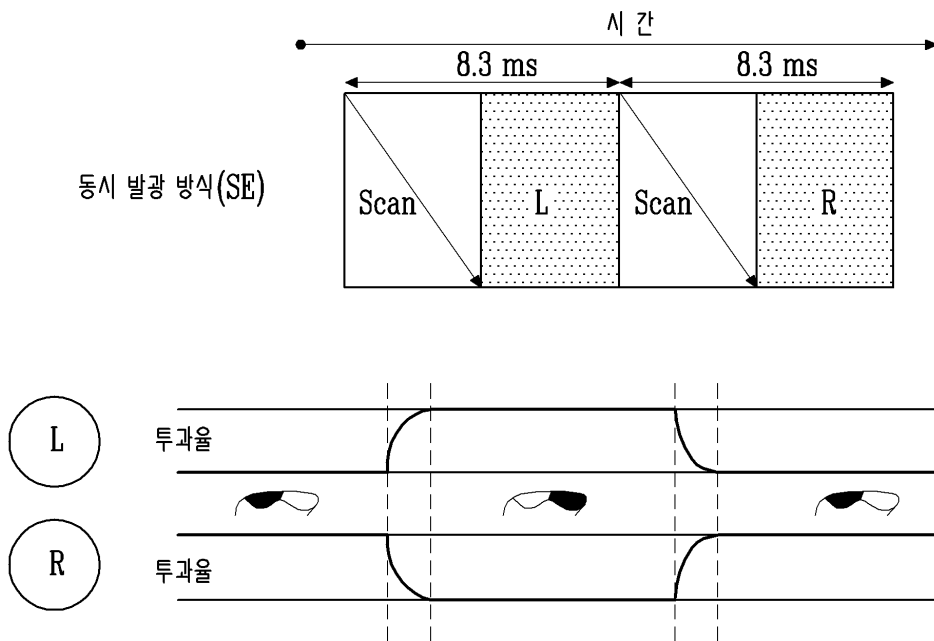
도면2



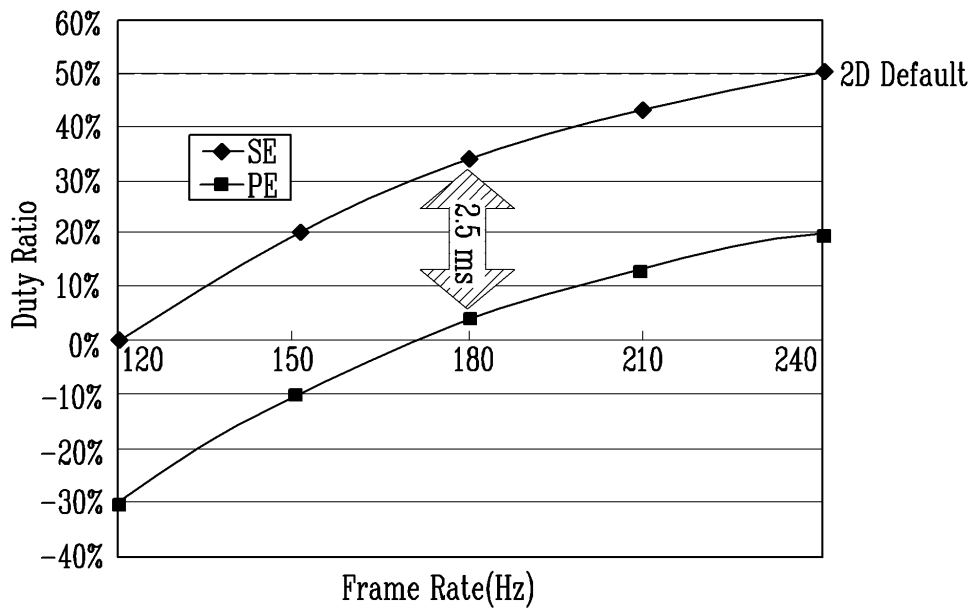
도면3



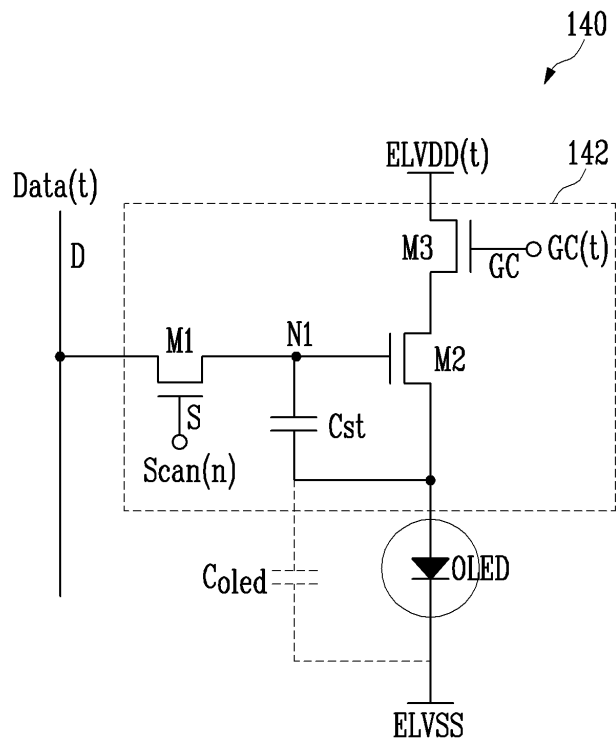
도면4



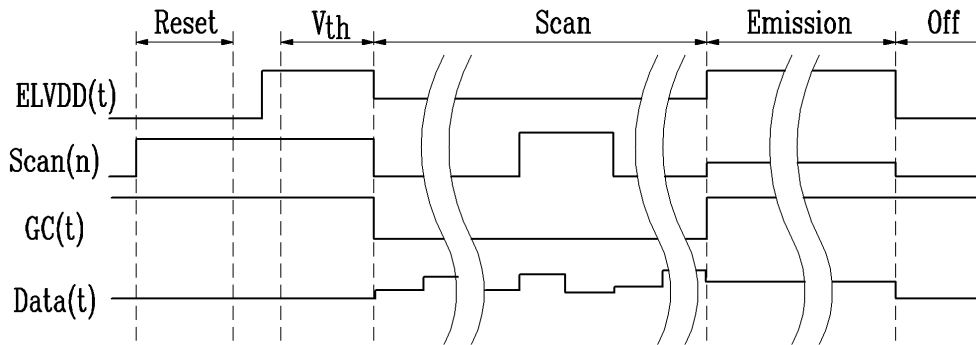
도면5



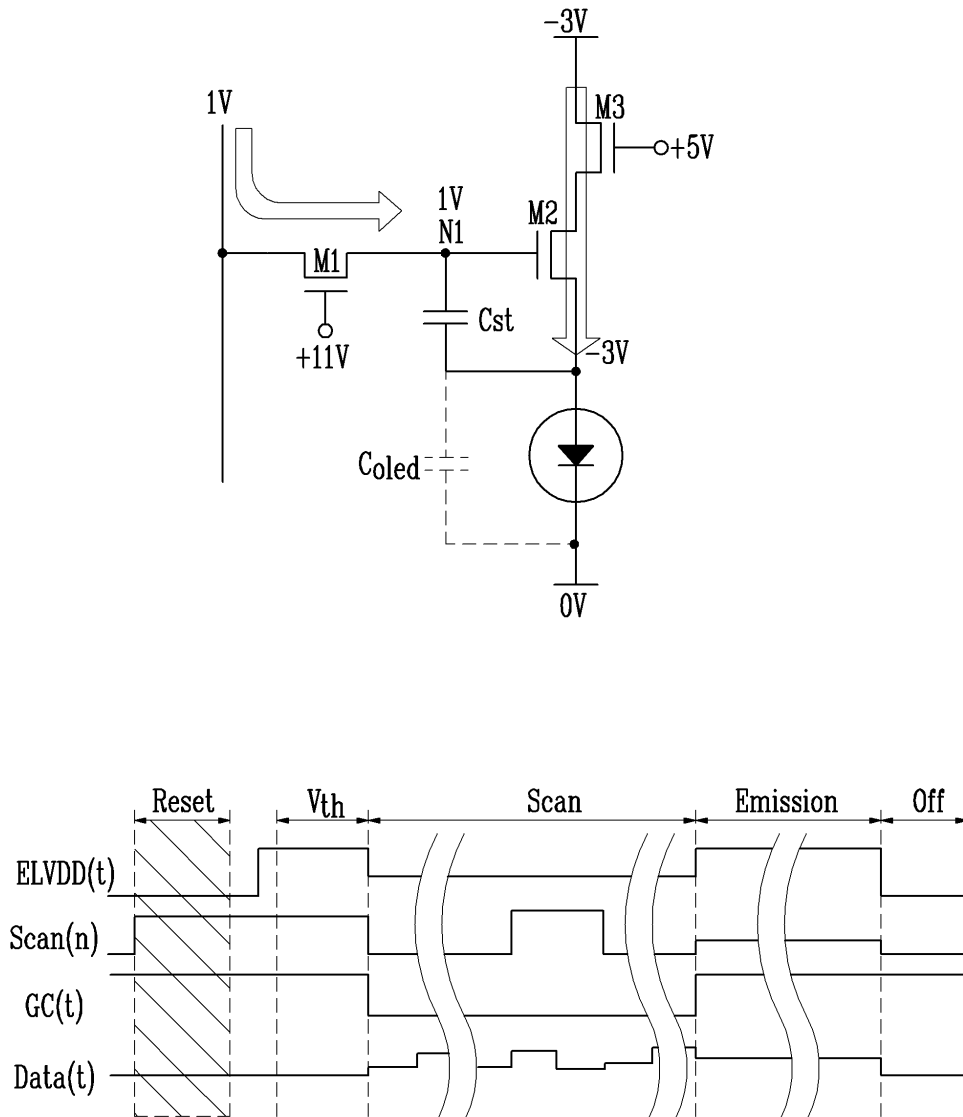
도면6



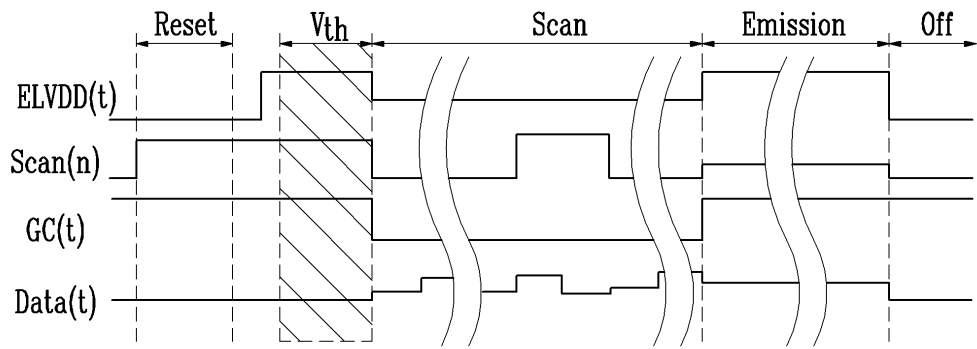
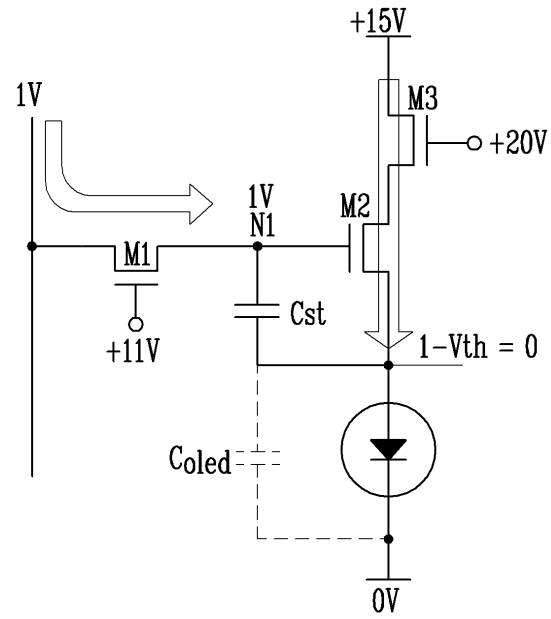
도면7



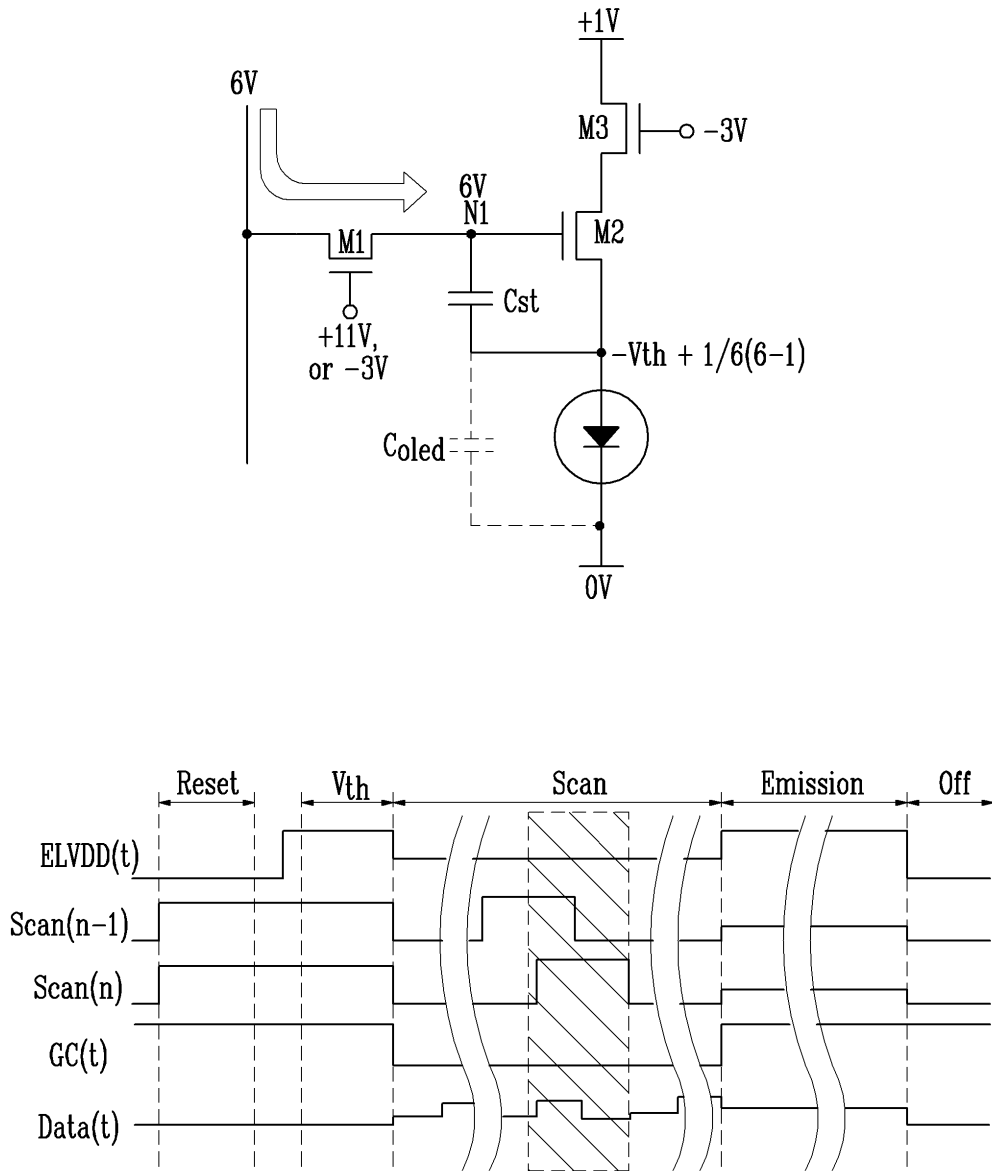
도면8a



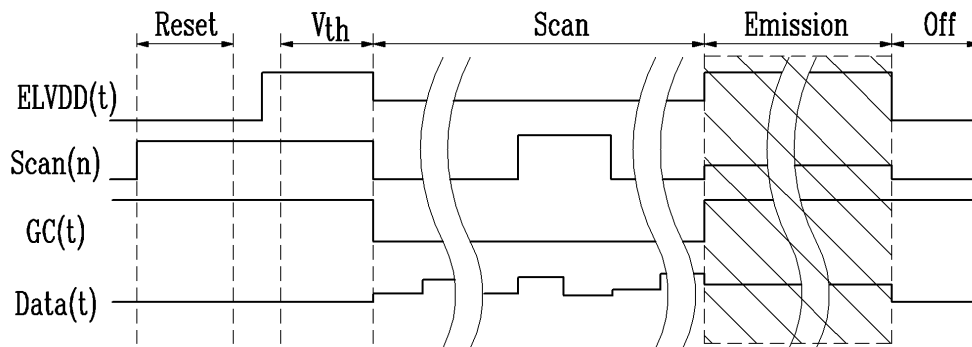
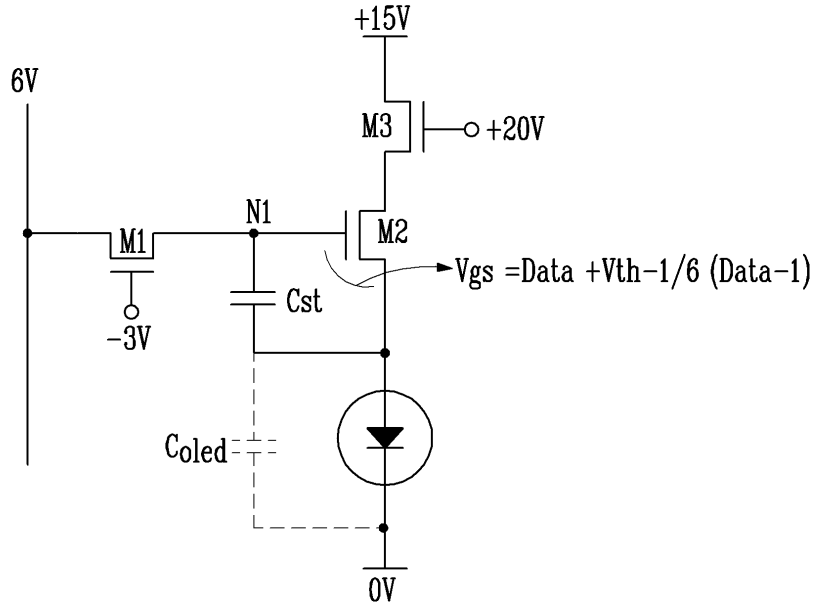
도면8b



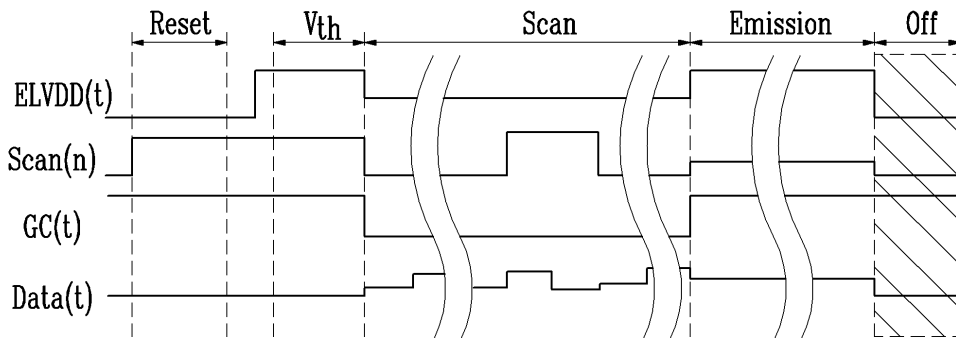
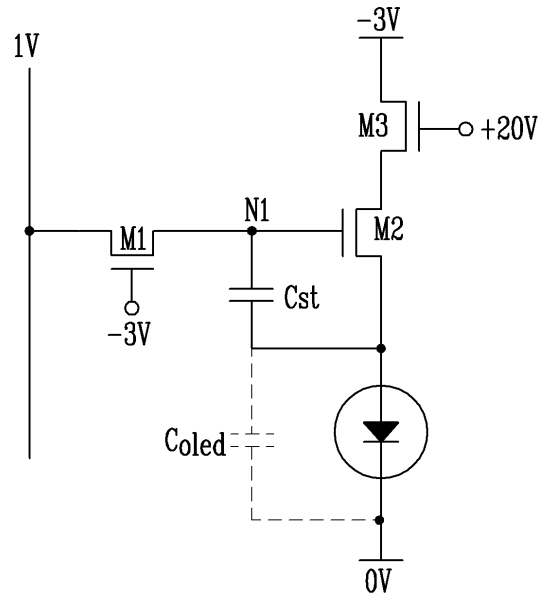
도면8c



도면8d



도면8e



도면9

