

【特許請求の範囲】**【請求項 1】**

R G B のビデオ信号をそれぞれ別に伝送する少なくとも 3 本のビデオ信号ラインと、
この 3 本のビデオ信号ラインのそれぞれに複数接続されるデータラインと、
各データラインにそれぞれに設けられ、ビデオ信号ラインと当該データラインとの接続
を制御するサンプリングスイッチと、

このサンプリングビデオスイッチのオンオフを制御する水平ドライバ回路と、
を含み、

各ビデオ信号ラインのビデオ信号が対応するデータラインに順次供給されデータライン
に接続される画素にビデオ信号供給が供給される表示パネルであって、

10

前記 3 本のビデオ信号ラインにそれぞれ接続され、外部からビデオ信号を受け入れる 3
つのビデオ信号端子と、

前記 3 本のビデオ信号ラインにそれぞれ接続され、外部からテスト用ビデオ信号を受け
入れる 3 つのテスト用ビデオ信号端子と、

前記テスト用ビデオ信号端子に対応して設けられ、前記テスト用ビデオ信号端子と、前
記ビデオ信号ラインとの接続を制御するテスト用スイッチと、

このテスト用スイッチのオンオフを制御するテスト用スイッチ信号を受け入れ、前記テ
スト用スイッチに供給するテスト用スイッチ信号入力端子と、

を含み、

前記ビデオ信号端子にビデオ信号が入力されない状態において、テスト用スイッチ信号
によりテスト用スイッチをオンして、テスト用ビデオ入力端子からの R G B 別のテスト用
ビデオ信号を前記ビデオ信号ラインに供給することを特徴とする表示パネル。

20

【請求項 2】

請求項 1 に記載の表示パネルにおいて、

前記 3 本のビデオ信号ラインにそれぞれ接続されるテスト用ビデオ端子としてさらに 3
つの計 6 本のテスト用ビデオ信号端子を有し、

前記テスト用スイッチは、これら 6 本のテスト用ビデオ端子に対応して設けられている
ことを特徴とする表示パネル。

【請求項 3】

請求項 1 または 2 に記載の表示パネルにおいて、

30

さらに、

前記テスト用ビデオ信号端子に接続されるこれら端子の電位を固定するためのテスト用
ビデオ信号固定端子と、

前記テスト用スイッチ信号入力端子に接続されるこれら端子の電位を固定するためのテ
スト用スイッチ信号固定端子と、

を有することを特徴とする表示パネル。

【請求項 4】

請求項 3 に記載の表示パネルにおいて、

前記ビデオ信号端子と、前記テスト用ビデオ信号固定端子と、テスト用スイッチ信号固
定端子と、に接続され、これら端子に対応する信号を供給する信号処理用半導体集積回路
I C (外部 I C) を有することを特徴とする表示パネル。

40

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、R G B のビデオ信号をそれぞれ別に伝送する少なくとも 3 本のビデオ信号ラ
インと、このビデオ信号ラインに接続される複数のデータラインのそれぞれに設けられ、
これらの接続を制御するサンプリングスイッチと、前記サンプリングスイッチのオンオフ
を制御する水平ドライバ回路と、を含み、ビデオ信号を各データラインに順次供給しデー
タラインに接続される画素にビデオ信号を供給する表示パネルに関する。

【背景技術】

50

【 0 0 0 2 】

従来より、ＬＣＤ、有機ＥＬディスプレイなどの１つの基板上に多数の画素を形成するフラットディスプレイが広く普及している。このフラットディスプレイには、マトリクス配置された画素毎に選択トランジスタを配置して、各画素における表示を制御するアクティブマトリクス型のパネルがあり、高精細な表示に好適である。

【 0 0 0 3 】

このアクティブマトリクス型のパネルにおいては、表示対象となるビデオ信号を二次元の各画素に供給するために、表示ラインを垂直方向にシフトさせる垂直ドライバと、水平方向の１画素ずつに順次ビデオ信号を供給するために水平ドライバが必要になる。

【 0 0 0 4 】

水平ドライバにおいては、水平シフトレジスタにおいて、１水平期間の開始を示すストローク信号のＨレベルを取り込み、これを水平転送クロックに従って転送する。

【 0 0 0 5 】

そして、水平転送クロックを、ビデオ信号を画素毎のビデオ信号と同期させることで、水平シフトレジスタの出力により、ビデオ信号ラインと、パネルの各列毎のデータラインとの間のサンプリングスイッチを開き、画素毎のビデオ信号を対応するデータラインに供給することができる。

【 0 0 0 6 】

一方、垂直ドライバ回路において、ビデオ信号を供給すべきパネルの行の画素を選択しておくことで、各画素のビデオ信号が、その画素に供給される。

【 0 0 0 7 】

ここで、これら垂直、水平ドライバをすべて表示パネルに内蔵する場合も多いが、水平ドライバは１水平期間内においてビデオ信号を処理して各列のデータラインに供給する動作を制御しなければならず、比較的高速の処理が要求される。そこで、水平ドライバの全部または一部を、別の半導体集積回路（ＩＣ）内に設け、その外部ＩＣからのビデオ信号データラインを供給するという構成をとる場合も多い。

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 0 8 】

しかし、このように、外部ＩＣを別に設けてパネルに接続する構成とした場合には、外部ＩＣを取り付けない段階での動作状態のテストを行うことができない。一方、表示パネルにおいては、内蔵されるトランジスタなどに不良が発生する場合も多くあり、外部ＩＣを取り付けない状態においてテストを行いたいという要求がある。

【 課題を解決するための手段 】

【 0 0 0 9 】

本発明は、ＲＧＢのビデオ信号をそれぞれ別に伝送する少なくとも３本のビデオ信号ラインと、この３本のビデオ信号ラインのそれぞれに複数接続されるデータラインと、各データラインにそれぞれに設けられ、ビデオ信号ラインと当該データラインとの接続を制御するサンプリングスイッチと、このサンプリングビデオスイッチのオンオフを制御する水平ドライバ回路と、を含み、各ビデオ信号ラインのビデオ信号が対応するデータラインに順次供給されデータラインに接続される画素にビデオ信号供給が供給される表示パネルであって、前記３本のビデオ信号ラインにそれぞれ接続され、外部からビデオ信号を受け入れる３つのビデオ信号端子と、前記３本のビデオ信号ラインにそれぞれ接続され、外部からテスト用ビデオ信号を受け入れる３つのテスト用ビデオ信号端子と、前記テスト用ビデオ信号端子に対応して設けられ、前記テスト用ビデオ信号端子と、前記ビデオ信号ラインとの接続を制御するテスト用スイッチと、このテスト用スイッチのオンオフを制御するテスト用スイッチ信号を受け入れ、前記テスト用スイッチに供給するテスト用スイッチ信号入力端子と、を含み、前記ビデオ信号端子にビデオ信号が入力されない状態において、テスト用スイッチ信号によりテスト用スイッチをオンして、テスト用ビデオ入力端子からのＲＧＢ別のテスト用ビデオ信号を前記ビデオ信号ラインに供給することを特徴とする。

10

20

30

40

50

【 0 0 1 0 】

また、前記 3 本のビデオ信号ラインにそれぞれ接続されるテスト用ビデオ端子としてさらに 3 つの計 6 本のテスト用ビデオ信号端子を有し、前記テスト用スイッチは、これら 6 本のテスト用ビデオ端子に対応して設けられていることが好適である。

【 0 0 1 1 】

さらに、前記テスト用ビデオ信号端子に接続されるこれら端子の電位を固定するためのテスト用ビデオ信号固定端子と、前記テスト用スイッチ信号入力端子に接続されるこれら端子の電位を固定するためのテスト用スイッチ信号固定端子と、を有することが好適である。

【 0 0 1 2 】

また、前記ビデオ信号端子と、前記テスト用ビデオ信号固定端子と、テスト用スイッチ信号固定端子と、に接続され、これら端子に対応する信号を供給する信号処理用半導体集積回路 IC (外部 IC) を有することが好適である。

【 発明の効果 】

【 0 0 1 3 】

このように、本発明においては、テスト時において、テスト用スイッチ信号によってテスト用スイッチを切り替えることで、RGB のビデオ信号に対応するデータラインにテスト用の RGB 信号をそれぞれ供給することができる。従って、水平ドライバにおいて順次ビデオ信号に対応するデータラインに供給して表示動作を行わせることができ、パネルのテストが可能になる。

【 0 0 1 4 】

また、ドット反転方式を採用した場合には、ビデオ信号の極性を順次反転する必要がある。テスト用の RGB ビデオ信号を 2 種類用意することで、このようなパネルについてもテストが可能になる。

【 0 0 1 5 】

また、テスト用の端子について、テスト後において、その電位を固定することで誤動作発生を効果的に防止することができる。

【 発明を実施するための最良の形態 】

【 0 0 1 6 】

以下、本発明の実施形態について、図面に基づいて説明する。

【 0 0 1 7 】

図 1 は、実施形態の回路構成を示す図である。このパネルは、1 ライン毎にビデオ信号の極性を反転するライン反転方式を採用している。

【 0 0 1 8 】

ビデオ信号ライン VL は、RGB それぞれについて 1 本 (VL - R、VL - G、VL - B) ある。これらビデオ信号ライン VL - R、VL - G、VL - B に対して、それぞれサンプリングスイッチ HSW を介し、RGB それぞれのデータライン DL が接続されている。また、各サンプリングスイッチ HSW の制御端には、水平ドライバ HDR が接続されており、この水平ドライバ HDR がビデオ信号ライン VL - R、VL - G、VL - B に供給されているビデオ信号に対応するデータライン DL のサンプリングスイッチ HSW をオンする。これによって、各ビデオ信号ライン VL - R、VL - G、VL - B のビデオ信号が順次データライン DL に供給される。なお、サンプリングスイッチ HSW は、n チャネルおよび p チャネル TFT (薄膜トランジスタ) が並列接続した構成になっている。なお、サンプリングスイッチ HSW は、n チャネル TFT のみで構成しても、p チャネル TFT のみで構成してもよい。

【 0 0 1 9 】

各ビデオ信号ライン VL - R、VL - G、VL - B には、対応する端子がそれぞれ設けられ、個々にビデオ信号を供給する外部 IC が COG (チップ・オン・ガラス) により接続されている。

【 0 0 2 0 】

10

20

30

40

50

一方、各ビデオ信号ラインVL-R、VL-G、VL-Bには、テスト用スイッチSW-R、SW-G、SW-Bの一端がそれぞれ接続され、他端はテスト用データ端子R-DATA、G-DATA、B-DATAに接続されている。なお、テスト用スイッチSW-R、SW-G、SW-Bは、nチャネルTFTで構成されている。なお、テスト用スイッチSW-R、SW-G、SW-Bは、pチャネルTFTで構成してもよく、その場合には、オンするためにLレベルを入力する。

【0021】

さらに、各テスト用スイッチSW-R、SW-G、SW-Bの制御端（ゲート）には、テスト用スイッチ端子SWが接続されている。従って、テスト用スイッチ端子SWにHが入力されると、テスト用スイッチSW-R、SW-G、SW-Bがオンして、ビデオ信号ラインVL-R、VL-G、VL-Bが、テスト用データ端子R-DATA、G-DATA、B-DATAに接続され、外部から入力されるテストデータR-DATA、G-DATA、B-DATAがビデオ信号ラインVL-R、VL-G、VL-Bに供給される。

10

【0022】

また、テスト用データ端子R-DATA、G-DATA、B-DATAからテスト用スイッチSW-R、SW-G、SW-Bのゲートに至る経路に対しては、高電圧電源VDDと低電圧電源VSSの間に配置した2つのダイオードの直列接続の中間点が接続されている。ダイオードはVSSからVDD側に電流を流す方向に設定されており、これによってテスト用データ端子の電位がVSS～VDDの範囲に保持され、静電気などによる悪影響を排除することができる。なお、電源VSS、VDDは、端子VSS、VDDから供給される。さらに、低電圧VVEE端子も設けられており、テスト用スイッチ端子SWには、電源VDDとVVEEの間に配置した2つのダイオードの中間点が接続されている。なお、VVEEを省略して、VSSを利用してもよい。

20

【0023】

テスト用データ端子R-DATA、G-DATA、B-DATA、テスト用スイッチ端子SWには、それぞれ対応した外部IC側端子（R-DATAz、G-DATAz、B-DATAz、テスト用スイッチ端子SWz：テスト用信号固定端子）が設けられており、これら端子は外部ICに接続されている。そして、外部ICは、これら端子を例えば-4.5Vやグランド電圧に接続し、電圧を固定する。

【0024】

次に、このようなパネルにおける外部ICを取り付ける前の段階でのテストについて、説明する。

30

【0025】

このテストを行う時は、外部ICは取り付けられておらず、外部IC用の端子は、オープン状態になっている。この状態で、フレキシブルプリント配線板（FPC）により、テスト用データ端子R-DATA、G-DATA、B-DATA、テスト用スイッチ端子SWに外部のテスト装置を接続する。また、パネルには、通常動作用の電源、クロックなどを供給しておく。

【0026】

そして、テスト用スイッチ端子SWにHレベルを供給し、テスト用スイッチSW-R、SW-G、SW-Bをオンして、ビデオ信号ラインVL-R、VL-G、VL-Bをテスト用データ端子R-DATA、G-DATA、B-DATAに接続する。この状態で、テスト装置からR-DATA、G-DATA、B-DATAをテスト用データ端子R-DATA、G-DATA、B-DATAに供給することで、これらがビデオ信号ラインVL-R、VL-G、VL-Bに供給される。これによって、R画素、G画素、B画素がそれぞれテストデータに応じて駆動され、テストが行われる。

40

【0027】

ここで、この例では、水平ドライバHDRを1つだけ示した。しかし、1つの水平ドライバHDRのみですべての列のデータラインDLへのデータ供給を制御すると時間がかかる。そこで、水平ドライバHDRを複数個（例えば32個）設け、これらを並列して駆動

50

することが好適である。この場合、ビデオ信号ラインVL-R、VL-G、VL-Bも各水平ドライバHDRに対応して1つずつ（合計32本）設ける必要があり、また外部ICからのビデオ信号RGBも同じ個数（32個）必要であり、これが各ビデオ信号ラインVL-R、VL-G、VL-Bに対し並列して供給される。

【0028】

一方、テスト用データ端子R-DATA、G-DATA、B-DATAは、それぞれ1本でよい。そして、テスト用スイッチSW-R、SW-G、SW-Bをビデオ信号ラインの本数分設け、各ビデオ信号ラインに対応する色のテスト用データ端子R-DATA、G-DATA、B-DATAに接続する。これによって、テスト時には、RGB毎に1つのレベルでのテスト表示が行われる。

10

【0029】

このようなテストが終了した場合には、FPCを外して、外部ICをCOG接続する。これによって、ビデオ信号ラインVL-R、VL-G、VL-Bに各画素に対応したビデオ信号が供給される。一方、テスト用スイッチ端子SWおよびテスト用データ端子R-DATA、G-DATA、B-DATAは、Lレベルに固定される。

【0030】

図2は、1ドット毎にビデオ信号の極性を反転するドット反転方式を採用した実施形態の回路構成を示す図である。

【0031】

この例では、テスト用データ端子としてR-DATA1、G-DATA1、B-DATA1、R-DATA2、G-DATA2、B-DATA2の6つの端子を用意してある。そして、このR-DATA1、G-DATA1、B-DATA1について第1の極性のテストデータ、R-DATA2、G-DATA2、B-DATA2に第2の極性のテストデータを供給する。これによって、ドット毎に第1または第2の極性のテストデータが交互に選択され、ドット反転方式における表示が行われる。

20

【0032】

このように、本実施形態によれば、ドット反転方式のLCDパネルにおいて、外部IC搭載前のテストを行うことができる。

【0033】

図3は、他の構成例を示す図である。このパネルでは、外部ICから一括してすべてのデータラインDLにビデオ信号を書き込むHSW方式を採用している。

30

【0034】

外部ICには、S1～S240のデータ出力端子があり、この1つ1つがそれぞれ3つのサンプリングスイッチHSWを介し、3本のデータラインDLに接続されている。従って、データラインは720本である。また、外部ICには、R_EN、G_EN、B_ENの3つのイネーブル信号の出力端子があり、これらの3つのイネーブル信号が、上述した3つのサンプリングスイッチHSWにそれぞれ接続されている。R_EN、G_EN、B_ENの3つのイネーブル信号は、1水平期間において、順番にHレベルになる信号であり、R_ENがHレベルとなっているときにデータ出力端子S1～S240にはRのビデオ信号が供給され、G_ENがHレベルとなっているときにデータ出力端子S1～S240にはGのビデオ信号が供給され、B_ENがHレベルとなっているときにデータ出力端子S1～S240にはBのビデオ信号が供給される。従って、RGBのデータがそれぞれ対応するRGBのデータラインに順に供給される。すなわち、R_ENがHレベルの時に、S1～S240からは各行の画素についてのビデオ信号が順に出力され、Rの列のデータラインに供給され、これをGBについても同様に行う。このようにして、全画素において、RGBの表示が行われる。

40

【0035】

また、テスト用端子として、テスト用データ端子DATA、テスト用スイッチ端子SWと、テスト用の3つのRGBイネーブル端子R_EN_t、G_EN_t、B_EN_tが設けられている。さらに、テスト用データ端子DATA、イネーブル端子R_EN_t、G_EN_t

50

N t、B__E N t、テスト用データ端子 D A T A、テスト用スイッチ端子 S W には、高電圧電源 V D D と低電圧電源 V S S の間に配置した 2 つのダイオードの直列接続の中間点が接続されており、静電気などによる端子電圧の大幅な変動を抑制している。

【 0 0 3 6 】

そして、テスト用データ端子 D A T A、テストモードへの切り替えのためのテスト用スイッチ端子 S W が設けられ、テスト用データ端子 D A T A がテスト用スイッチ S W を介し、端子 S 1 ~ 2 4 0 からサンプリングスイッチ H S W に至る経路に接続されている。また、テスト用スイッチ S W のゲートには、テスト用スイッチ端子 S W が接続されている。従って、テスト用スイッチ端子 S W に H レベルを入力することで、テストモードになり、テスト用データ端子 D A T A からのデータが全サンプリングスイッチ H S W に供給される。

10

【 0 0 3 7 】

さらに、テスト終了後に、テスト用データ端子 D A T A、テスト用スイッチ端子 S W の電圧変動の影響を除去するために、端子 D A T A z、S W z が設けられている。テスト終了後にこれら端子を - 4 . 5 V 等十分低い電圧に維持することによって、テスト用の配線をサンプリングスイッチ H S W などから完全に切り離すことができる。

【図面の簡単な説明】

【 0 0 3 8 】

【図 1】実施形態の構成を示す図である。

【図 2】他の実施形態の構成を示す図である。

【図 3】他の構成例を示す図である。

20

【符号の説明】

【 0 0 3 9 】

D A T A テスト用データ端子、D L データライン、H D R 水平ドライバ、H S W サンプリングスイッチ、R - D A T A , G - D A T A , B - D A T A テスト用データ端子、S 1 ~ S 2 4 0 データ出力端子、S W テスト用スイッチ端子、V L ビデオ信号ライン。

The diagram illustrates the internal structure of the proposed 16-bit 1T1C1D1S architecture. It features a crossbar array of access transistors (DL) that connect word lines (VL-B2, VL-G2, VL-R2, VL-B1, VL-G1, VL-R1) to bit lines (R-DATA1, G-DATA1, B-DATA1, R-DATA2, G-DATA2, B-DATA2). A header (HDR) and a switch (SW) are used to route data to an IC block. The IC block contains registers for B, G, and R data, and a switch (SW) for data selection. The output is connected to a 6-bit bus (6) and a 3-bit bus (3).

フロントページの続き

(51)Int.Cl. F I テーマコード(参考)
G 0 9 G 3/30 H

(72)発明者 筒井 雄介
大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

(72)発明者 岩崎 幸忠
大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

(72)発明者 宮島 康志
大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

Fターム(参考) 2H093 NA34 NC22 ND56 ND60
5C006 AC26 AF53 AF59 BB16 BC02 BC11 BC16 BC20 EB01 EB04
EB05
5C080 AA06 AA10 BB05 DD15 DD25 FF11 JJ02