



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU 197 122

K AUTORSKÉMU OSVĚDČENÍ

(61)

(23) Výstavní priorita
(22) Přihlášeno 30 06 78
(21) FV 4372-78

(11)

(B1)

(51) Int. Cl.³ H 03 K 4/02

(40) Zveřejněno 31 07 79
(45) Vydáno 30 04 82

(75)

Autor vynálezu ZEMAN LUBOŠ ing., PRAHA

(54) Zapojení generátoru pro vytvoření obdélníkových pulsů

1

Vynález se týká zapojení generátoru obdélníkových pulsů se střídou 1 : 1.

Při návrzích rozmanitých číslicových zařízení se běžně vyskytuje požadavek vytvoření generátoru obdélníkových pulsů se střídou 1:1, a to s využitím minimálního počtu logických členů i pasivních prvků a se spolehlivým nasazováním kmitů.

Dosavadní způsoby řešení, jako například nesymetrický multivibrátor, vyžadují při realizaci tří logických prvků "negace". V případě klasického způsobu zapojení dvou negací jako multivibrátoru dochází mnohdy při zatížení k výpadku oscilací, nebo při naběhnutí napájecího napětí nedojde k nasazení oscilací vůbec. Další nevýhodou při použití běžného zapojení multivibrátoru je jeho ladění pomocí dvou kondenzátorů.

Uvedené nedostatky odstraňuje zapojení generátoru pro vytvoření obdélníkových pulsů se střídou 1:1, sestávající z obvodu první negace, obvodu druhé negace, dvou odporů a jednoho kondenzátoru podle vynálezu, jehož podstata spočívá v tom, že první výstup je spojen se vstupem obvodu druhé negace, s jedním vývodem prvního odporu a s výstupem obvodu první negace. Vstup obvodu první negace je spojen s druhým vývodem prvního odporu a s jedním pólem kondenzátoru. Druhý pól kondenzátoru je spojen s výstupem obvodu druhé negace, s druhým výstupem a s jedním vývodem druhého odporu. Druhý vývod druhého odporu je spojen s nulovou svorkou zapojení.

Výhodou tohoto zapojení je, že velice jednoduchým způsobem, s využitím pouze dvou aktivních členů, vytváří obdélníkové pulsy o střídě 1:1, a to jak přímého, tak i negovaného průběhu na dvou

výstupech zapojení.

Příklad zapojení podle vynálezu je na připojeném výkresu. Na obr. 1 je schéma zapojení. Na obr. 2 je průběh napětí U na vstupu obvodu první negace v závislosti na čase, včetně označení oblasti citlivosti OC. Na obr. 3 je průběh napětí na výstupu obvodu první negace.

Jednotlivé prvky zapojení je možno charakterizovat takto:

Obvod 1 první negace a obvod 2 druhé negace jsou logické prvky vytvářející logickou funkci "negace". Na místo těchto obvodů mohou být při různých modifikacích uváděného zapojení použita též vícevstupová logická hradla realizující funkcí "součin" nebo "součet", přičemž zbylé vstupy lze využít k blokování generátoru. Druhý odpor 3, kondenzátor 4 a první odpor 5 jsou běžně používané pasivní prvky.

Všechny uváděné logické členy mohou být realizovány integrovanými obvody TTL.

Výstup 9 obvodu 1 první negace (obr. 1) je spojen s jedním vývodem prvního odporu 5, se vstupem 10 obvodu 2 druhé negace a s prvním výstupem 6 zapojení. Výstup 11 obvodu 2 druhé negace je spojen jednak s druhým výstupem 7 zapojení, jednak přes druhý odpor 3 s nulovou svorkou 12 zapojení a jednak přes kondenzátor 4 se vstupem 8 obvodu 1 první negace.

Popis funkce vychází ze stavu, kdy kondenzátor 4 není nabit (obr. 2), na výstupu 9 obvodu 1 první negace, a tedy i na vstupu 10 obvodu 2 druhé negace a na prvním výstupu 6 zapojení je signál "log 1" (obr. 3). Na výstupu 11 obvodu 2 druhé negace, a tedy i na druhém výstupu 7 zapojení je pak signál "log 0", neboť druhý odpor 3 je zkratován na nulovou svorku 12 zapojení příslušným otevřeným výstupním tranzistorem ve vnitřní struktuře obvodu 2 druhé negace. Vstup 8 obvodu 1 první negace je tudíž také na úrovni "log 0". Protože první odpor 5 je svým jedním koncem připojen na kondenzátor 4 a druhým koncem na výstup 9 obvodu 1 první negace, kde je úroveň "log 1", dochází k nabíjení kondenzátoru 4, a to s časovou konstantou danou součinem hodnot kondenzátoru 4 a prvního odporu 5. Napětí na kondenzátoru 4 a tedy i na vstupu 8 obvodu 1 první negace stoupá. V okamžiku, kdy dosáhne hodnoty dolní hranice citlivosti vstupu 8 obvodu 1 první negace, dojde k inverzi signálu a na výstupu 9 obvodu 1 první negace, na vstupu 10 obvodu 2 druhé negace a na prvním výstupu 6 zapojení vznikne skok do úrovně "log 0". Tato "log 0" zajistí, že se zavře příslušný výstupní tranzistor ve vnitřní struktuře obvodu 2 druhé negace zkratovávající dosud druhý odpor 3 a otevře se příslušný tranzistor vnitřní struktury připojující výstup 11 obvodu 2 druhé negace přes svůj kolektorový odpor na kladné napájecí napětí. Na výstupu 11 obvodu 2 druhé negace a tudíž i na druhém výstupu 7 zapojení dojde ke skoku z nulového napětí do hodnoty dané dělicím poměrem děliče, tvořeného zmíněným kolektorovým odporem ve vnitřní struktuře výstupní části obvodu 2 druhé negace a druhým odporem 3. Tento napěťový skok se přenesení přes kondenzátor 4 na vstup 8 obvodu 1 první negace, čímž se překlene oblast citlivosti vstupu 8 obvodu 1 první negace a napětí na vstupu 8 obvodu 1 první negace lze považovat za "log 1". Protože na výstupu 9 obvodu 1 první negace je úroveň "log 0", dochází přes první odpor 5 k vybíjení kondenzátoru 4, opět s časovou konstantou danou přibližně součinem hodnot prvního odporu 5 a kondenzátoru 4. Napětí na vstupu 8 obvodu 1 první negace začíná klesat. V okamžiku dosažení hodnoty horní hranice citlivosti vstupu 8 obvodu 1 první negace dojde opět k inverzi signálu. Na výstupu 9 obvodu 1 první negace, na vstupu 10 obvodu 2 druhé negace, a tedy i na prvním výstupu 6 zapojení vznikne skok do úrovně "log 1". Na výstupu 11 obvodu 2 druhé negace a

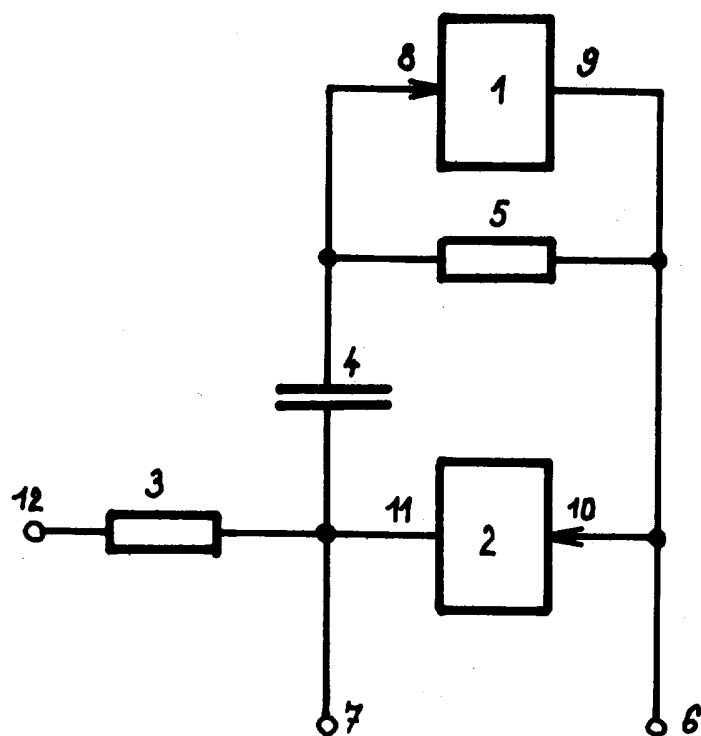
na druhém vstupu Z zapojení vznikne skok do úrovně "log 0". Popisované zapojení je nyní ve stejném stavu jako na počátku. Celý popsaný cyklus se neustále opakuje.

Vynálezu se využije v číslicové technice.

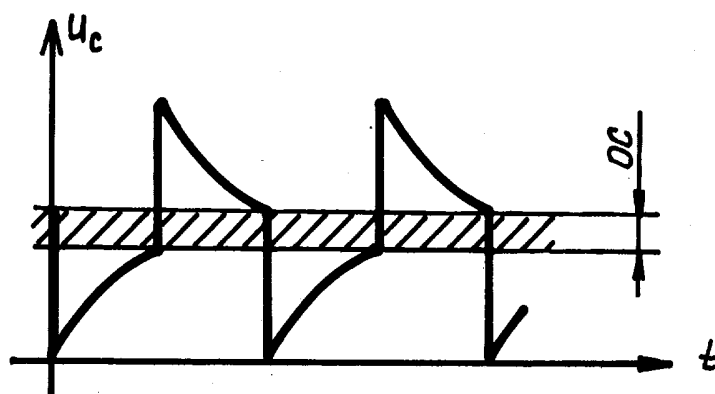
PŘEDMĚT VYNÁLEZU

Zapojení generátoru pro vytvoření obdélníkových pulsů se střídou 1:1, sestávající z obvodu první negace, obvodu druhé negace, druhého odporu, kondenzátoru a prvního odporu, vyznačující se tím, že první výstup (6) je spojen se vstupem (10) obvodu (2) druhé negace, s jedním vývodem prvního odporu (5) a s výstupem (9) obvodu (1) první negace, jehož vstup (8) je spojen s druhým vývodem prvního odporu (5) a s jedním pólem kondenzátoru (4), jehož druhý pól je spojen s výstupem (11) obvodu (2) druhé negace, s druhým výstupem (7) zapojení a s jedním vývodem druhého odporu (3), jehož druhý vývod je spojen s nulovou svorkou (12).

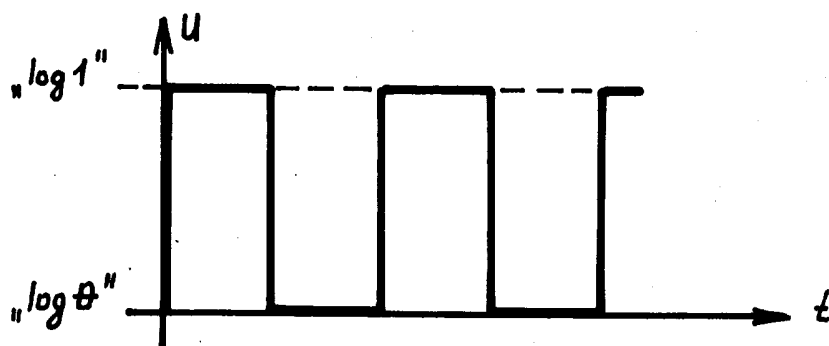
3 výkresy



OBR. 1



OBR. 2



OBR. 3