

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015年6月4日(04.06.2015)



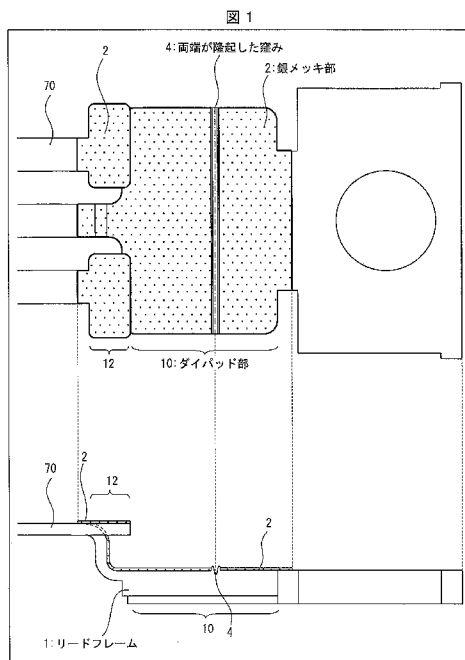
(10) 国際公開番号

WO 2015/079834 A1

- (51) 国際特許分類:
H01L 25/07 (2006.01) H01L 23/48 (2006.01)
H01L 21/52 (2006.01) H01L 25/18 (2006.01)
- (21) 国際出願番号: PCT/JP2014/078097
- (22) 国際出願日: 2014年10月22日(22.10.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-248564 2013年11月29日(29.11.2013) JP
- (71) 出願人: シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町2番2号 Osaka (JP).
- (72) 発明者: 中西 宏之(NAKANISHI, Hiroyuki). 佐藤 知稔(SATO, Tomotoshi).
- (74) 代理人: 特許業務法人HARAKENZO WORLD PATENT & TRADEMARK; 〒5300041 大阪府大阪市北区天神橋2丁目北2番6号 大和南森町ビル Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーロパ (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第21条(3))

(54) Title: SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置



- 1: Lead frame
2: Silver plating section
4: Concavity with ridge on each edge
10: Die pad

(57) Abstract: This invention improves bond reliability, allowing increased yield. A silver plating section (2) is provided between a MOSFET (20) and a GaN-based power element (30), as is a concavity (4) that has a ridge on each edge and blocks solder (22) and a silver paste (32) from spreading.

(57) 要約: 接合信頼性を向上させ、歩留まりの良化を可能とする。MOSFET (20) と GaN 系パワーデバイス (30) との間の銀メッキ部 (2) に設けられており、ハンダ (22) および銀ペースト (32) の拡がりを妨げる両端が隆起した窪み (4) を備えている。

WO 2015/079834 A1

明 細 書

発明の名称：半導体装置

技術分野

[0001] 本発明は、複数個の半導体デバイスをベースの同一平面上に安定して固定できる構造を有する半導体装置に関する。

背景技術

[0002] 複数個の半導体デバイスを内蔵した半導体装置、いわゆる半導体パッケージが各種考案されている。

[0003] また近年、バンドギャップが大きく、かつヘテロ接合による高い電子濃度を実現し得るGaN（窒化ガリウム）系パワーデバイスが注目されている。

[0004] このようなGaN系パワーデバイスの構造に関し、GaN-HEMTとMOSFETとが同一のダイステージにカスコード接続されている半導体装置が、特許文献1に開示されている。なお、HEMT（High Electron Mobility Transistor）は高電子移動度トランジスタ、MOSFET（Metal-Oxide Semiconductor Field Effect Transistor）は金属酸化膜半導体電界効果トランジスタである。

先行技術文献

特許文献

[0005] 特許文献1：日本国公開特許公報「特開2013-153027号公報（2013年8月8日公開）」

発明の概要

発明が解決しようとする課題

[0006] 本願発明者は、安価なシリコン基板を用いた、GaN系パワーデバイスとMOSFETとが、同一ダイステージ（以下、「ダイパッド」と称する）にカスコード接続されている半導体装置の開発に携わっている。

[0007] まず、図12に外観を示した半導体装置100は、TO-220と呼ばれるものである。半導体装置100は、半導体デバイスのパッケージに用いら

れているものであり、特にパワーデバイスに用いられている。

[0008] 概して、半導体装置１００の外観は、半導体装置１００と半導体装置１００の外部の部品とを接続するためのアウターリード部７０、放熱用にネジ止めするための丸孔が設けられたフィン部８０、および半導体デバイスを保護する封止部９０を有している。

[0009] 図１１には、半導体装置１００に用いられるリードフレーム１１０を示している。一般的に、リードフレーム１１０は、Ｃｕ（銅）系合金またはＦｅ（鉄）系合金等の金属を、型を用いて打ち抜くかまたは化学的にエッチングを行うことによって所望のパターンに形成し、半導体デバイスを多連状態で加工していく連続パターンとなっている。なお、場合によっては、該所望のパターンを形成するために、該金属の曲げ加工が行われる。

[0010] 図１１に示す銀メッキ部２は、図１３に示す銀メッキ領域５０を上記所望のパターンに応じて形成することによって得られ、後述する、ワイヤの金属接合および半導体デバイスのハンダ接合に用いられる。

[0011] ところで、シリコン基板上にＧａＮ系半導体膜をエピタキシャル成長させたウエハをパワーデバイスに適用する場合、シリコン基板を薄くし、かつ半導体デバイスを固定するダイアタッチ材に熱伝導性の高いハンダを用いる必要がある。すなわち、該パワーデバイスに大電流および高電圧が印加されるため、該パワーデバイスの放熱性を向上させる必要がある。ＭＯＳＦＥＴにおいても同様である。

[0012] 一方、ＧａＮ系パワーデバイスおよびＭＯＳＦＥＴをハンダによってダイパッドに接合するためには、それらの裏面をメタライズすることによって、ハンダが濡れやすくしておく必要がある。

[0013] 本願発明者は、このメタライズを極力廃止して半導体装置の製造プロセスを簡略化することによって、半導体装置の低コスト化を実現することができるか否かを検討した。その結果、次のことが判明した。

[0014] 一般的に、ＧａＮ系パワーデバイスのベースシリコン部をゲート電極とする場合、このＧａＮ系パワーデバイスの裏面側と該裏面側に対向するダイパ

ッドとの間には、ほとんど電流が流れない。このため、これらの接合に低抵抗のダイアタッチ材を用いずとも、ダイアタッチ材でのエネルギー損失はほとんどない。従って、ハンダのような低抵抗のダイアタッチ材を必要とせず、ペースト状の接着剤、例えば半導体デバイスのダイボンドによく使用される銀ペーストを最適化したものであっても十分であると言える。

[0015] 一方、MOSFETの裏面側と該裏面側に対向するダイパッドとの間には、大きな電流が流れる。このため、ダイアタッチ材として低抵抗の材料を用いて、エネルギー損失を抑える必要があるため、ダイアタッチ材にハンダを使用せざるを得なかった。

[0016] そこで、MOSFETはハンダで、GaN系パワーデバイスは銀ペーストで、それぞれダイボンドを行う構造を考えたが、ここでまた新たな課題が生じた。この課題について説明する。

[0017] 図9は、銀メッキが施されたリードフレーム110の拡大図（上面および側面）である。銀メッキが施されたリードフレーム110は、銀メッキ部2を有するダイパッド部10と、銀メッキ部2を有するインナーリード部12とを備えている。

[0018] 図10は、図9に示す銀メッキが施されたリードフレーム110に、MOSFET20およびGaN系パワーデバイス30を搭載した例を示している。MOSFET20がハンダ22によってダイパッド部10上の銀メッキ部2に固定されており、その隣に、GaN系パワーデバイス30が銀ペースト32によって固定されている。MOSFET20とGaN系パワーデバイス30とは、カスコード接続されている。

[0019] ハンダ22は、Pb（鉛）－Sn（錫）－Ag（銀）系の高融点ハンダであり、銀ペースト32は、銀のフィラーを含有した導電性を有するエポキシ系樹脂である。MOSFET20およびGaN系パワーデバイス30は、ダイボンドによって、ダイパッド部10上の銀メッキ部2に接合される。

[0020] ここで、ハンダ22は高融点であり、ハンダ22の使用時にはダイパッド部10を350℃程度にまで加熱する必要がある。そして、ハンダ22より

銀ペースト 32 を先に使用すると、該加熱によって、銀ペースト 32 のエポキシ部が高温により分解してしまう。このため、ハンダ 22 を銀ペースト 32 より先に使用する必要がある。

[0021] また、回路構成に従って、MOSFET 20、GaN系パワーデバイス 30、およびインナーリード部 12 は、アルミ配線 40 または金配線 42 等によってワイヤボンディング接続されている。特に、一例として、大きな電流が流れる部分には $300\text{ }\mu\text{m}$ 径のアルミ配線 40 が使用され、信号伝達のみで小さな電流しか流れない部分には $30\text{ }\mu\text{m}$ 径の金配線 42 が使用される。

[0022] ここで、MOSFET 20 においてダイボンドに用いるハンダ 22 にある一定の拡がりを持たせないと、MOSFET 20 の下部にハンダ 22 が未充填である部分が生じ、接合不良、熱抵抗の増大が生じる恐れがある。また、ハンダ 22 が未充填である部分が生じると、将来的に、吸湿に起因して、未充填の部分を起点に腐食が進む恐れがある。

[0023] 一方、ハンダ 22 に拡がりを持たせると、図 10 に示すとおり、ハンダ 22 の上に銀ペースト 32 が乗上げた領域が形成され、これに起因して、GaN系パワーデバイス 30 がダイパッド部 10 に対して傾斜して搭載される恐れがある。

[0024] ハンダ 22 と、ハンダ 22 の上に乗上げた銀ペースト 32 との界面は、密着度が著しく低い。このため、半導体装置の温度変化に起因して各材料の熱膨張係数の差から生じる、半導体装置全体の歪みにより生じる応力によってハンダ 22 から銀ペースト 32 が剥離しやすい。

[0025] また、GaN系パワーデバイス 30 がダイパッド部 10 に対して傾斜していると、アルミ配線 40 による接続が、緩慢になったり不十分になったりする恐れがある。

[0026] MOSFET 20 と GaN系パワーデバイス 30 とを十分に離せば、上記の諸問題は解消する。しかしながら、ダイパッド部 10 の面積に限りがある。MOSFET 20 と GaN系パワーデバイス 30 との間隔が 0.5 mm 以下であれば上記の諸問題の解消は難しい。

[0027] 以上の検討結果から、限られたダイパッド部10の領域に、GaN系パワーデバイス30およびMOSFET20を並べて配置する場合、GaN系パワーデバイス30とMOSFET20とが近接し、半導体装置の接合信頼性が低下し、歩留まりの悪化が問題になることが分かった。

[0028] 本発明は、上記の課題に鑑みて為されたものであり、その目的は、接合信頼性を向上させ、歩留まりの良化を可能とする半導体装置を提供することにある。

課題を解決するための手段

[0029] 上記の課題を解決するために、本発明の一態様に係る半導体装置は、金属メッキ部が形成されたダイパッド部と、上記金属メッキ部に固定されている第1の半導体デバイスおよび第2の半導体デバイスと、上記第1の半導体デバイスを固定する第1のダイアタッチ材と、上記第2の半導体デバイスを固定する第2のダイアタッチ材と、上記第1の半導体デバイスと上記第2の半導体デバイスとの間の上記金属メッキ部に設けられており、上記第1のダイアタッチ材および上記第2のダイアタッチ材の拡がりを妨げる妨害部材とを備えており、上記妨害部材は、両端が隆起した窪み、打痕、突起、および撥液被膜のいずれかであることを特徴としている。

発明の効果

[0030] 本発明の一態様によれば、接合信頼性を向上させ、歩留まりの良化が可能となる。

図面の簡単な説明

[0031] [図1]本発明の一実施の形態に係る半導体装置に用いられる、金属メッキが施されたリードフレームの構成を示す上面図および側面図である。

[図2]図1に示す、金属メッキが施されたリードフレームに、2個の半導体デバイスを搭載した例を示す上面図および側面図である。

[図3]本発明の一実施の形態の変形例に係る半導体装置に用いられる、金属メッキが施されたリードフレームの構成を示す上面図および側面図である。

[図4]図3に示す、金属メッキが施されたリードフレームに、2個の半導体デ

バイスを搭載した例を示す上面図および側面図である。

[図5]本発明の別の実施の形態に係る半導体装置に用いられる、金属メッキが施されたリードフレームの構成を示す上面図および側面図である。

[図6]図5に示す、金属メッキが施されたリードフレームに、2個の半導体デバイスを搭載した例を示す上面図および側面図である。

[図7]本発明のさらに別の実施の形態に係る半導体装置に用いられる、金属メッキが施されたリードフレームの構成を示す上面図および側面図である。

[図8]図7に示す、金属メッキが施されたリードフレームに、2個の半導体デバイスを搭載した例を示す上面図および側面図である。

[図9]従来技術に係る半導体装置に用いられる、金属メッキが施されたリードフレームの構成を示す上面図および側面図である。

[図10]図9に示す、金属メッキが施されたリードフレームに、2個の半導体デバイスを搭載した例を示す上面図および側面図である。

[図11]半導体装置に用いられるリードフレームの全体を示す平面図である。

[図12]半導体装置全体の外観を示す平面図および側面図である。

[図13]リードフレームにおける、銀メッキ部形成前の銀メッキ領域を示す上面図である。

発明を実施するための形態

[0032] 以下、本発明を実施するための形態について、各実施の形態に基づいて詳細に説明する。なお、説明の便宜上、上述した部材と同じ機能を有する部材については、同じ符号を付記し、その説明を省略する。

[0033] 〔実施の形態1〕

図1は、本実施の形態に係る半導体装置に用いられる、金属メッキが施されたリードフレームの構成を示す上面図および側面図である。

[0034] 図2は、図1に示す、金属メッキが施されたリードフレームに、2個の半導体デバイスを搭載した例を示す上面図および側面図である。

[0035] 図1に示すとおり、リードフレーム1は、ダイパッド部10と、インナーリード部12とを備えている。ダイパッド部10の厚みは、およそ1.27

mmである。

[0036] また、ダイパッド部10およびインナーリード部12には、銀メッキが施されている。この銀メッキが施されている部分が、銀メッキ部（金属メッキ部）2である。つまり、ダイパッド部10およびインナーリード部12には、銀メッキ部2が形成されている。銀メッキ部2の厚みは、およそ5 μ mである。

[0037] さらに、ダイパッド部10上に位置する銀メッキ部2には、両端が隆起した窪み（妨害部材）4が設けられている。この両端が隆起した窪み（以下、単に“窪み”と称する）4は、例えば、いわゆるレーザーマーカと呼ばれる装置によって（銀メッキ部2にレーザーを照射して）設けることができる。レーザーマーカとは、パルス発振によるYbAGレーザーを、ガルバノメーターを用いて位置を変えながら照射する装置である。次に示される寸法値は、上記レーザーマーカを使用した場合の一例である。

[0038] 窪み4は、銀メッキ部2の表面に沿って、アウターリード部70の延伸方向に対して略垂直な方向に延伸しており、銀メッキ部2を横断するように（すなわち、銀メッキ部2の一端から他端まで亘って）設けられている。また、窪み4は、ダイパッド部10上に位置する銀メッキ部2の表面に対して垂直な方向に銀メッキ部2を貫通し、銀メッキ部2の下のダイパッド部10にまで延伸している。窪み4の幅（両端の隆起部分を含む）はおよそ0.1mmであり、窪み4の深さはおよそ0.1mmである。また、窪み4の隆起部分の高さは、銀メッキ部2からおよそ0.025mmである。

[0039] 窪み4は、ハンダ（第1のダイアタッチ材）22の拡がりを妨げ、ハンダ22が窪み4（隆起部分ならびに陥没部分）を横断することを阻止する機能を有している。さらに、銀メッキ部2に対して窪み4を設けることによって、窪み4においては銀メッキ部2の表面における銀メッキの密度が低下する。これにより、ハンダ22の濡れ性が低減されるので、ハンダ22の拡がりを妨げる効果がより大きくなる。

[0040] なお、窪み4は、銀メッキ部2に対して金型（図示しない）によるエンボ

ス加工を施すことによって設けてもよい。これによっても、窪み4においては銀メッキ部2の表面における銀メッキの密度が低下する。

[0041] また、図2に示すとおり、MOSFET（第1の半導体デバイス）20およびGaN系パワーデバイス（第2の半導体デバイス）30は、銀メッキ部2に固定されている。具体的に、MOSFET20はハンダ22によって銀メッキ部2に固定されており、その隣に、GaN系パワーデバイス30が銀ペースト（第2のダイアタッチ材）32によって固定されている。ハンダ22の熱伝導率はおおよそ $40\text{ W/m}\cdot\text{K}$ であり、銀ペースト32の熱伝導率はおおよそ $10\text{ W/m}\cdot\text{K}$ である。MOSFET20とGaN系パワーデバイス30とは、カスコード接続されている。

[0042] また、図2に示すとおり、ハンダ22は、Pb-Sn-Ag系の高融点ハンダであり、銀ペースト32は、銀のフィラーを含有した導電性を有するエポキシ系樹脂である。MOSFET20およびGaN系パワーデバイス30は、ダイボンダによって、ダイパッド部10上の銀メッキ部2に接合される。

[0043] また、図2に示すとおり、回路構成に従って、MOSFET20、GaN系パワーデバイス30、およびインナーリード部12は、アルミ配線40または金配線42等によってワイヤボンディング接続されている。特に、一例として、大きな電流が流れる部分には $300\mu\text{m}$ 径のアルミ配線40が使用され、信号伝達のみで小さな電流しか流れない部分には $30\mu\text{m}$ 径の金配線42が使用される。

[0044] 図2に示す以上の構成は、図10に示す構成と同様である。

[0045] 一方、本実施の形態では、MOSFET20とGaN系パワーデバイス30との間の少なくとも銀メッキ部2に、ハンダ22および銀ペースト32の拡がりを妨げるための窪み4が設けられている。

[0046] 本実施の形態では、図2に示すとおり、ハンダ22はある一定の拡がりを持っているが、窪み4によって拡がりが妨げられる。そして、ハンダ22および銀ペースト32は、ハンダ22の上に銀ペースト32が乗り上げないよ

うに、窪み4にてそれらの拡がりが止まっている。

[0047] つまり、ハンダ22の上に銀ペースト32が乗り上げた領域が形成されず、この結果、GaN系パワーデバイス30がダイパッド部10に対して傾斜して搭載されることが抑制されている。

[0048] 硬化したハンダ22の上に硬化した銀ペースト32が位置すると、それらの界面において密着度が著しく低くなる。そして、半導体装置の温度変化に起因して各材料の熱膨張係数の差から生じる、半導体装置全体の歪みにより生じる応力によってハンダ22から銀ペースト32が剥離しやすい。図2に示す構成によれば、この剥離を防ぐことができる。

[0049] また、GaN系パワーデバイス30がダイパッド部10に対して傾斜して搭載されると、アルミ配線40による接続が、緩慢になったり不十分になったりする恐れがある。図2に示す構成によれば、この接続が、緩慢になったり不十分になったりすることを防ぐことができる。

[0050] 以上の効果から、図2に示す構成によれば、GaN系パワーデバイス30とMOSFET20との間隔を0.5mm以下に狭めても、半導体装置の接合信頼性の低下を抑制し、歩留まりの悪化が抑制できることが分かった。

[0051] 言うまでもないが、図2に示す部材番号80の部材は、放熱用にネジ止めするための丸孔が設けられたフィン部（フィン部80）である。

[0052] 〔実施の形態1の変形例〕

図3は、図1に示す形態の変形例に係る半導体装置に用いられる、金属メッキが施されたリードフレームの構成を示す上面図および側面図である。

[0053] 図4は、図3に示す、金属メッキが施されたリードフレームに、2個の半導体デバイスを搭載した例を示す上面図および側面図である。

[0054] 図3に示す窪み4'は、銀メッキ部2における、ハンダ22が設けられるべき領域を囲むように矩形に設けられている。銀メッキ部2に搭載されたMOSFET20を上面視したとき、図3に示す窪み4'は、MOSFET20のサイズより一回り大きいサイズ、換言すれば、MOSFET20の各辺からおよそ0.3mm離れた位置に設けられる。

[0055] 図1に示す窪み4は、直線状に1本設けられているものであった。一方、窪み4'は、MOSFET20の搭載領域を囲むように設けられている。これにより、ダイボンドにおけるMOSFET20およびGaN系パワーデバイス30の位置ずれを小さくすることができる。さらにこれにより、銀メッキ部2上にMOSFET20に近接させて、GaN系パワーデバイス30以外の部品（例えば、第3の半導体デバイス）を固定する際に、ハンダ22の上に該部品を固定するダイアタッチ材が乗り上げることを防ぐことができる。

[0056] その他の構成および効果に関しては、図3および図4に示す形態と、図1および図2に示す形態とで同じである。図1に示す形態に係る窪み4の機能を、図3に示す形態では窪み4'が担うことになる。

[0057] 本実施の形態では、MOSFET20とGaN系パワーデバイス30との間の少なくとも銀メッキ部2に、ハンダ22および銀ペースト32の拡がりを妨げるための窪み4'が設けられている。

[0058] 〔実施の形態2〕

図5は、本実施の形態に係る半導体装置に用いられる、金属メッキが施されたリードフレームの構成を示す上面図および側面図である。

[0059] 図6は、図5に示す、金属メッキが施されたリードフレームに、2個の半導体デバイスを搭載した例を示す上面図および側面図である。

[0060] 図5および図6に示す形態は、図1および図2に示す形態と、下記の点が異なっている。

[0061] すなわち、図5に示すとおり、ダイパッド部10上に位置する銀メッキ部2には、窪み4が設けられておらず、かわりに突出部（妨害部材）6が設けられている。

[0062] 突出部6は、銀メッキ部2の表面に沿って、アウターリード部70の延伸方向に対して略垂直な方向に延伸しており、銀メッキ部2を横断しないように（すなわち、銀メッキ部2の一端および他端より内側のみに）設けられている。また、突出部6は、ダイパッド部10上に位置する銀メッキ部2の表

面に対して垂直な方向に突出している。突出部6の幅（実行幅）はおよそ0.3mmであり、突出部6の高さはおよそ0.08mmである。突出部6は、ディスペンサにより銀メッキ部2の上からワニス状のポリイミドを線状に塗布し、これを熱処理により硬化させることによって設けることができる。

[0063] 突出部6がポリイミド等の高分子材であれば、ハンダ22が濡れることなく、ハンダ22が突出部6を乗り越えることが困難となる。つまり、突出部6は、ハンダ22の拡がりを妨げる機能を有していると言える。銀ペースト32に関しては、流動性のある状態で銀メッキ部2に塗布され、上から押さえつけて拡がらせるので、突出部6が障害となって、銀ペースト32が突出部6を乗り越えにくい（移動しやすい他の方向へ流れる）。結果、ハンダ22および銀ペースト32は、ハンダ22の上に銀ペースト32が乗り上げないように、突出部6にてそれらの拡がりが止まっている。

[0064] なお、突出部6は、撥液被膜であってもよいし、撥液被膜以外の突起であってもよい。

[0065] また、ポリイミド等の高分子材を銀メッキ部2に塗布するかわりに、印刷法により同高分子材を銀メッキ部2に印刷して突出部6を設けてもよい。

[0066] その他の構成および効果に関しては、図5および図6に示す形態と、図1および図2に示す形態とで同じである。図1に示す形態に係る窪み4の機能を、図5に示す形態では突出部6が担うことになる。

[0067] また、突出部6は、窪み4と同様に、銀メッキ部2における、ハンダ22が設けられるべき領域を囲むように矩形に（MOSFET20の搭載領域を囲むように）設けられていてもよい。この場合、図3に示す形態に係る窪み4の機能を、図5に示す形態では突出部6が担うことになる。

[0068] 本実施の形態では、MOSFET20とGaN系パワーデバイス30との間の少なくとも銀メッキ部2に、ハンダ22および銀ペースト32の拡がりを妨げるための突出部6が設けられている。

[0069] 〔実施の形態3〕

図7は、本実施の形態に係る半導体装置に用いられる、金属メッキが施さ

れたリードフレームの構成を示す上面図および側面図である。

[0070] 図8は、図7に示す、金属メッキが施されたリードフレームに、2個の半導体デバイスを搭載した例を示す上面図および側面図である。

[0071] 図7および図8に示す形態は、図1および図2に示す形態と、下記の点が異なっている。

[0072] すなわち、図7に示すとおり、ダイパッド部10上に位置する銀メッキ部2には、窪み4が設けられておらず、かわりに打痕（妨害部材）8が設けられている。

[0073] 打痕8は、複数個設けられている。複数個の打痕8は、銀メッキ部2の表面に沿って、アウターリード部70の延伸方向に対して略垂直な方向に沿って一列に設けられている。また、打痕8は、ダイパッド部10上に位置する銀メッキ部2の表面に対して垂直な方向に銀メッキ部2を貫通し、銀メッキ部2の下ダイパッド部10にまで延伸している。打痕8は平面視で矩形であり、該矩形の各辺の長さはおよそ0.3mmであり、打痕8の深さはおよそ0.25mmである。複数個の打痕8のピッチは0.6mmである。複数個の打痕8は、金型に組み込まれた複数の四角錐の転写形状を有するポンチを銀メッキ部2の上から打ち付けることによって設けることができる。打痕8は、エンボス加工により設けられたものであるのが好ましい。

[0074] 打痕8においては、銀メッキ部2の表面における銀メッキの密度が低下する。これにより、ハンダ22の濡れ性が低減されるので、ハンダ22の拡がりを妨げる効果が大きくなる。銀ペースト32に関しては、一連の打痕8による銀メッキ部2の凹凸形状に沿って、粘性を有する銀ペースト32の表面張力でエッジが立ちやすいので、銀ペースト32が流れにくくなる。結果、ハンダ22および銀ペースト32は、ハンダ22の上に銀ペースト32が乗り上げないように、打痕8にてそれらの拡がり止まっている。

[0075] その他の構成および効果に関しては、図7および図8に示す形態と、図1および図2に示す形態とで同じである。図1に示す形態に係る窪み4の機能を、図7に示す形態では打痕8が担うことになる。

[0076] また、複数個の打痕 8 は、窪み 4' と同様に、銀メッキ部 2 における、ハンダ 22 が設けられるべき領域を囲むように矩形に（MOSFET 20 の搭載領域を囲むように）設けられていてもよい。この場合、図 3 に示す形態に係る窪み 4' の機能を、図 7 に示す形態では打痕 8 が担うことになる。

[0077] 本実施の形態では、MOSFET 20 と GaN 系パワーデバイス 30 との間の少なくとも銀メッキ部 2 に、ハンダ 22 および銀ペースト 32 の拡がりを妨げるための打痕 8 が設けられている。

[0078] [付記事項]

本発明の半導体装置は、上記の各実施の形態のいずれかに示した構成が適用されたものである。この半導体装置としては、トランスファーモールド成形を用いた、図 12 に外観を示した半導体装置 100（TO-220）が具体例として挙げられる。ただし、これに限定されず、上記の各実施の形態のいずれかに示した構成は、他の半導体装置または半導体モジュールに適用することも可能である。

[0079] また、上記の各実施の形態では、MOSFET 20 と GaN 系パワーデバイス 30 とがカスコード接続されている例について説明したが、半導体デバイスの部品および接続はこれに限定されない。

[0080] また、上記の各実施の形態では、第 2 のダイアタッチ材として、銀ペースト 32 を用いる例について説明したが、第 2 のダイアタッチ材はこれに限定されない。例えば、GaN 系パワーデバイス 30 がラテラル型のパワーデバイスである場合は、銀メッキ部 2 に対向する面が絶縁されていても問題ない。この場合、第 2 のダイアタッチ材は、銀等の導電体が含有されている必要はなく、絶縁性のペーストであっても構わない。ただし、いずれの場合においても、第 2 のダイアタッチ材は、金属等の高熱伝導性のフィラーを含んでいるのが好ましい。

[0081] また、ハンダ 22 は、錫を含有していてもよい。これにより、MOSFET 20 の放熱性を向上させることができる。

[0082] ダイパッド部 10 に設けた窪み 4 および 4' や打痕 8 は、モールド成形時

に樹脂が流れ込むことによるアンカー効果が生まれることで、その樹脂が剥離しにくい。この結果、半導体パッケージの品質向上に寄与する。

[0083] MOSFET20は、縦型のトランジスタを有しており、GaN系パワーデバイス30は、ラテラル型のトランジスタを有しているパワーデバイスであるのが好ましい。これにより、限られたサイズのダイパッド部10の上に、MOSFET20と、GaN系パワーデバイス30とを備えた半導体装置100を実現することができる。

[0084] GaN系パワーデバイス30は、銀メッキ部2に対向する面に、金属からなる層が形成されていない（メタライズされていない）のが好ましい。これにより、半導体装置100の製造プロセスを簡略化することが可能となる。

[0085] 窪み4、窪み4'、突出部6、および打痕8は、ダイパッド部10に銀メッキ部2を形成した後に設けられたものである。また、妨害部材として、窪み、突出部、打痕以外にも、スリット、開口等の構造を適用することも考えられる。

[0086] 窪み4、窪み4'、および打痕8は、銀メッキ部2に設けられているが、銀メッキ部2を貫通し、銀メッキ部2下のダイパッド部10にまで形成されている。一方、突出部6は、銀メッキ部2に設けられている。このように、妨害部材は、金属メッキ部のみに設けられていてもよいし、金属メッキ部およびダイパッド部に設けられていてもよい（少なくとも金属メッキ部に設けられていればよい）。

[0087] [まとめ]

本発明の態様1に係る半導体装置は、上記の問題を解決するために、金属メッキ部（銀メッキ部2）が形成されたダイパッド部と、上記金属メッキ部に固定されている第1の半導体デバイス（MOSFET20）および第2の半導体デバイス（GaN系パワーデバイス30）と、上記第1の半導体デバイスを固定する第1のダイアタッチ材（ハンダ22）と、上記第2の半導体デバイスを固定する第2のダイアタッチ材（銀ペースト32）と、上記第1の半導体デバイスと上記第2の半導体デバイスとの間の上記金属メッキ部に

設けられており、上記第1のダイアタッチ材および上記第2のダイアタッチ材の拡がりを妨げる妨害部材（窪み4、窪み4'、突出部6、および打痕8）とを備えており、上記妨害部材は、両端が隆起した窪み、打痕、突起、および撥液被膜のいずれかである。

[0088] 上記の構成によれば、第1のダイアタッチ材はある一定の拡がりを持っているが、妨害部材によって拡がりが妨げられる。そして、第1のダイアタッチ材および第2のダイアタッチ材は、第1のダイアタッチ材の上に第2のダイアタッチ材が乗り上げないように、妨害部材にてそれらの拡がりが止まっている。

[0089] つまり、第1のダイアタッチ材の上に第2のダイアタッチ材が乗り上げた領域が形成されず、この結果、第2の半導体デバイスがダイパッド部に対して傾斜して搭載されることが抑制されている。

[0090] 硬化した第1のダイアタッチ材の上に硬化した第2のダイアタッチ材が位置すると、それらの界面において密着度が著しく低くなる。そして、半導体装置の温度変化に起因して各材料の熱膨張係数の差から生じる、半導体装置全体の歪みにより生じる応力によって第1のダイアタッチ材から第2のダイアタッチ材が剥離しやすい。上記の構成によれば、この剥離を防ぐことができる。

[0091] また、第2の半導体デバイスがダイパッド部に対して傾斜して搭載されると、アルミ配線による接続が、緩慢になったり不十分になったりする恐れがある。上記の構成によれば、この接続が、緩慢になったり不十分になったりすることを防ぐことができる。

[0092] 以上の効果から、上記の問題を解決するために、第2の半導体デバイスと第1の半導体デバイスとの間隔を0.5mm以下に狭めても、半導体装置の接合信頼性の低下を抑制し、歩留まりの悪化が抑制できる。

[0093] さらに、上記の構成によれば、妨害部材としての機能を有する構造を、容易に実現することが可能となる。

[0094] 本発明の態様2に係る半導体装置は、上記態様1において、上記第1の半

導体デバイスは、縦型のトランジスタを有するMOSFETであり、上記第2の半導体デバイスは、ラテラル型のトランジスタを有するパワーデバイスであり、上記第1の半導体デバイスと上記第2の半導体デバイスとがカスコード接続されている。

[0095] 上記の構成によれば、限られたサイズのダイパッド部の上に、MOSFETと、パワーデバイスとを備えた半導体装置を実現することができる。

[0096] 本発明の態様3に係る半導体装置は、上記態様1または2において、上記金属メッキ部が、銀メッキが施された部分であるのが好ましい。

[0097] 本発明の態様4に係る半導体装置は、上記態様1から3のいずれかにおいて、上記第1のダイアタッチ材は、錫を含有しているハンダであるのが好ましい。

[0098] 上記の構成によれば、第1のダイアタッチ材に、熱伝導率の高いハンダを用いているので、第1の半導体デバイスの放熱性を向上させることができる。

[0099] 本発明の態様5に係る半導体装置は、上記態様1から4のいずれかにおいて、上記第2のダイアタッチ材は、樹脂を含有しているのが好ましい。

[0100] 上記の構成によれば、第2のダイアタッチ材はハンダでないので、第2の半導体デバイスにおける銀メッキ部に対向する面に、金属からなる層を形成する必要がなくなる。この結果、半導体装置の製造プロセスを簡略化することが可能となる。

[0101] 本発明の態様6に係る半導体装置は、上記態様5において、上記第2のダイアタッチ材はさらに、高熱伝導性のフィラーを含んでいるのが好ましい。

[0102] 上記の構成によれば、第2のダイアタッチ材の放熱性を向上させることが可能となる。

[0103] 本発明の態様7に係る半導体装置は、上記態様5において、上記第2のダイアタッチ材はさらに、銀のフィラーを含んでいるのが好ましい。

[0104] 上記の構成によれば、第2のダイアタッチ材の放熱性を向上させることが可能となる。

- [0105] 本発明の態様 8 に係る半導体装置は、上記態様 1 から 7 のいずれかにおいて、上記第 2 の半導体デバイスの、上記銀メッキ部に対向する面に、金属からなる層が形成されていない。
- [0106] 上記の構成によれば、半導体装置の製造プロセスを簡略化することが可能となる。
- [0107] 本発明の態様 9 に係る半導体装置は、上記態様 1 から 8 のいずれかにおいて、上記妨害部材は、上記ダイパッド部に上記金属メッキ部を形成した後に設けられたものである。
- [0108] 本発明の態様 10 に係る半導体装置は、上記態様 1 において、上記妨害部材として上記両端が隆起した窪みが設けられており、上記両端が隆起した窪みは、上記金属メッキ部にレーザーを照射して設けられたものである、またはエンボス加工により設けられたものである。
- [0109] 本発明の態様 11 に係る半導体装置は、上記態様 1 において、上記妨害部材として上記打痕が設けられており、上記打痕は、エンボス加工により設けられたものである。
- [0110] 本発明の態様 12 に係る半導体装置は、上記態様 1 において、上記妨害部材として上記突起または上記撥液被膜が設けられており、上記突起または上記撥液被膜は、上記金属メッキ部に塗布または印刷された高分子材である。
- [0111] 上記の各構成によれば、妨害部材を容易に設けることが可能となる。
- [0112] 本発明は上述した各実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施形態にそれぞれ開示された技術的手段を適宜組み合わせて得られる実施形態についても本発明の技術的範囲に含まれる。さらに、各実施形態にそれぞれ開示された技術的手段を組み合わせることにより、新しい技術的特徴を形成することができる。

産業上の利用可能性

- [0113] 本発明は、複数個の半導体デバイスをベースの同一平面上に安定して固定できる構造を有する半導体装置に利用することができる。

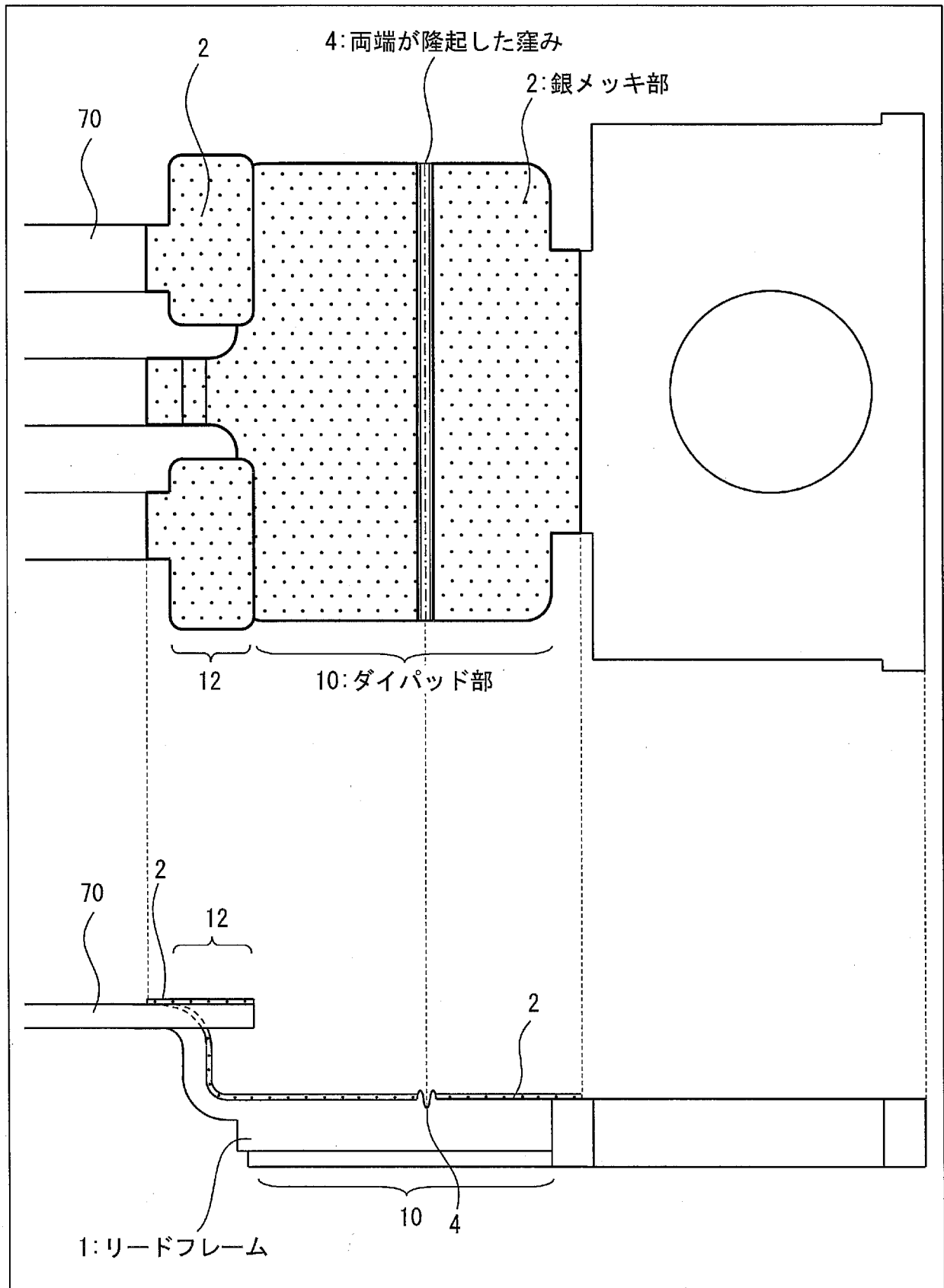
符号の説明

- [0114] 1 リードフレーム
- 2 銀メッキ部（金属メッキ部）
- 4 および4' 両端が隆起した窪み（妨害部材）
- 6 突出部（妨害部材）
- 8 打痕（妨害部材）
- 10 ダイパッド部
- 20 MOSFET（第1の半導体デバイス）
- 22 ハンダ（第1のダイアタッチ材）
- 30 GaN系パワーデバイス（第2の半導体デバイス）
- 32 銀ペースト（第2のダイアタッチ材）
- 100 半導体装置

請求の範囲

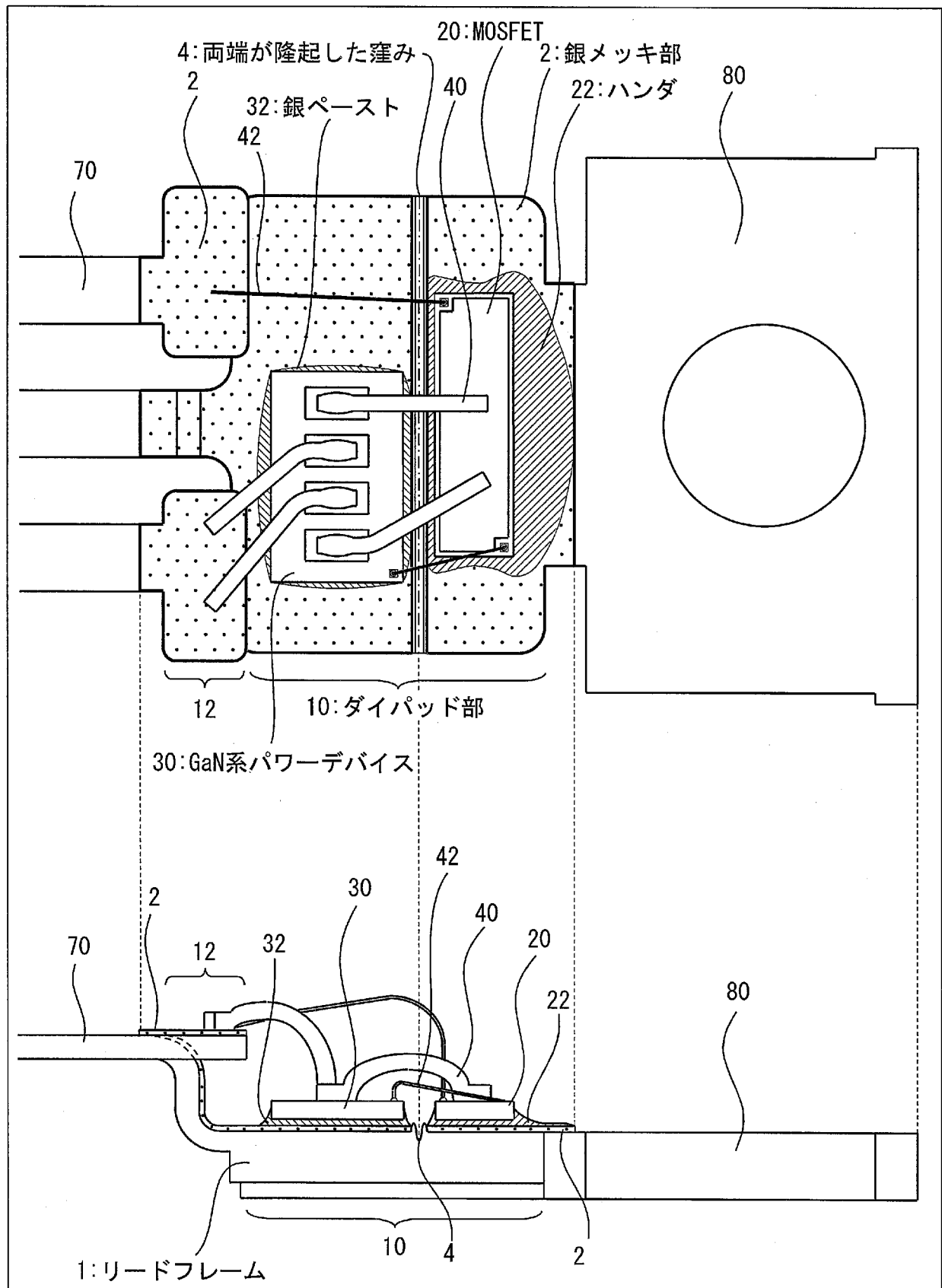
- [請求項1] 金属メッキ部が形成されたダイパッド部と、
 上記金属メッキ部に固定されている第1の半導体デバイスおよび第2の半導体デバイスと、
 上記第1の半導体デバイスを固定する第1のダイアタッチ材と、
 上記第2の半導体デバイスを固定する第2のダイアタッチ材と、
 上記第1の半導体デバイスと上記第2の半導体デバイスとの間の上記金属メッキ部に設けられており、上記第1のダイアタッチ材および上記第2のダイアタッチ材の拡がりを妨げる妨害部材とを備えており、
 、
 上記妨害部材は、両端が隆起した窪み、打痕、突起、および撥液被膜のいずれかであることを特徴とする半導体装置。
- [請求項2] 上記金属メッキ部が、銀メッキが施された部分であることを特徴とする請求項1に記載の半導体装置。
- [請求項3] 上記第1のダイアタッチ材は、錫を含有しているハンダであることを特徴とする請求項1または2に記載の半導体装置。
- [請求項4] 上記第2のダイアタッチ材は、樹脂を含有していることを特徴とする請求項1から3のいずれか1項に記載の半導体装置。
- [請求項5] 上記第2のダイアタッチ材はさらに、銀のフィラーを含んでいることを特徴とする請求項4に記載の半導体装置。

图 1



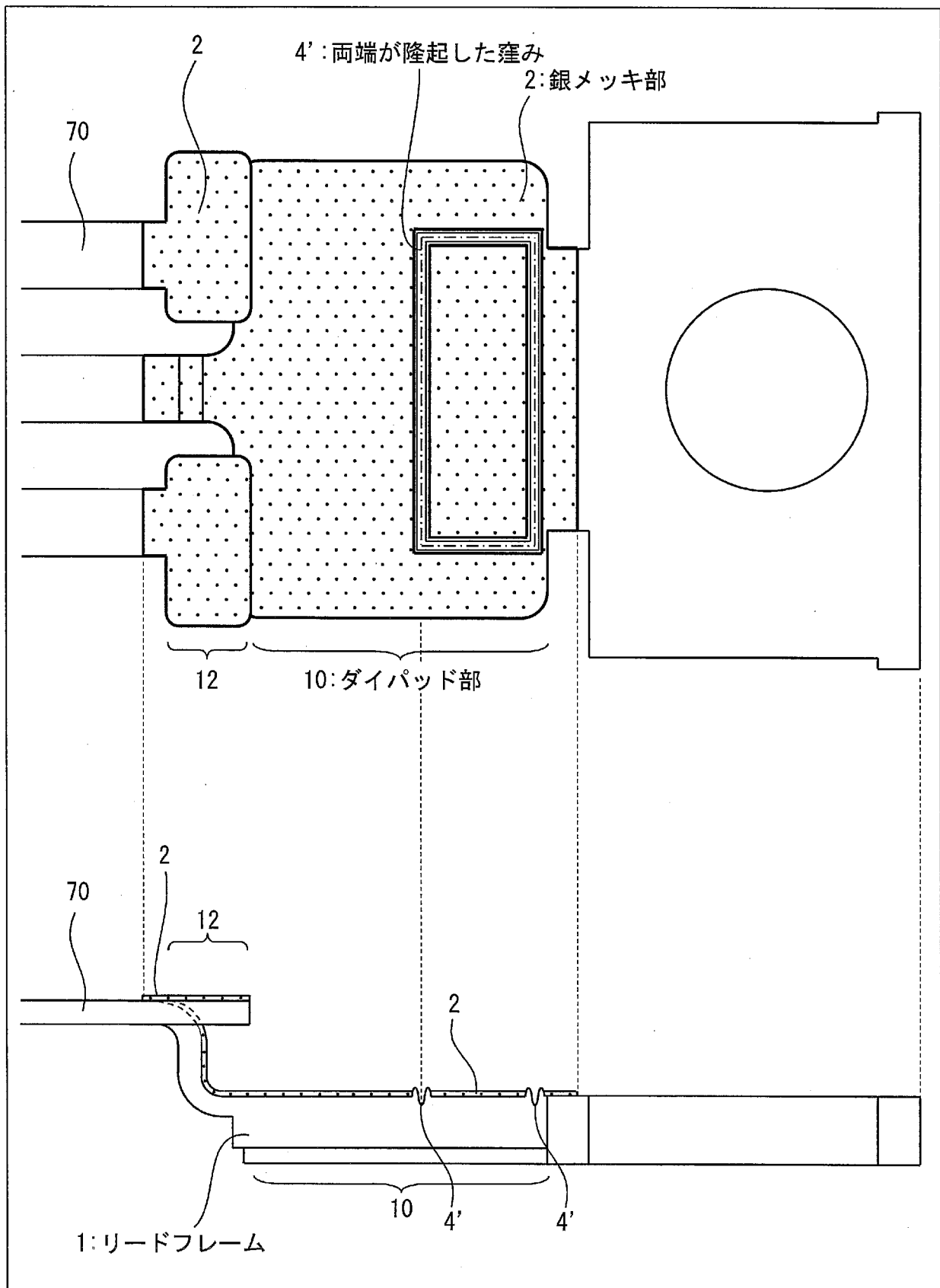
[図2]

図 2



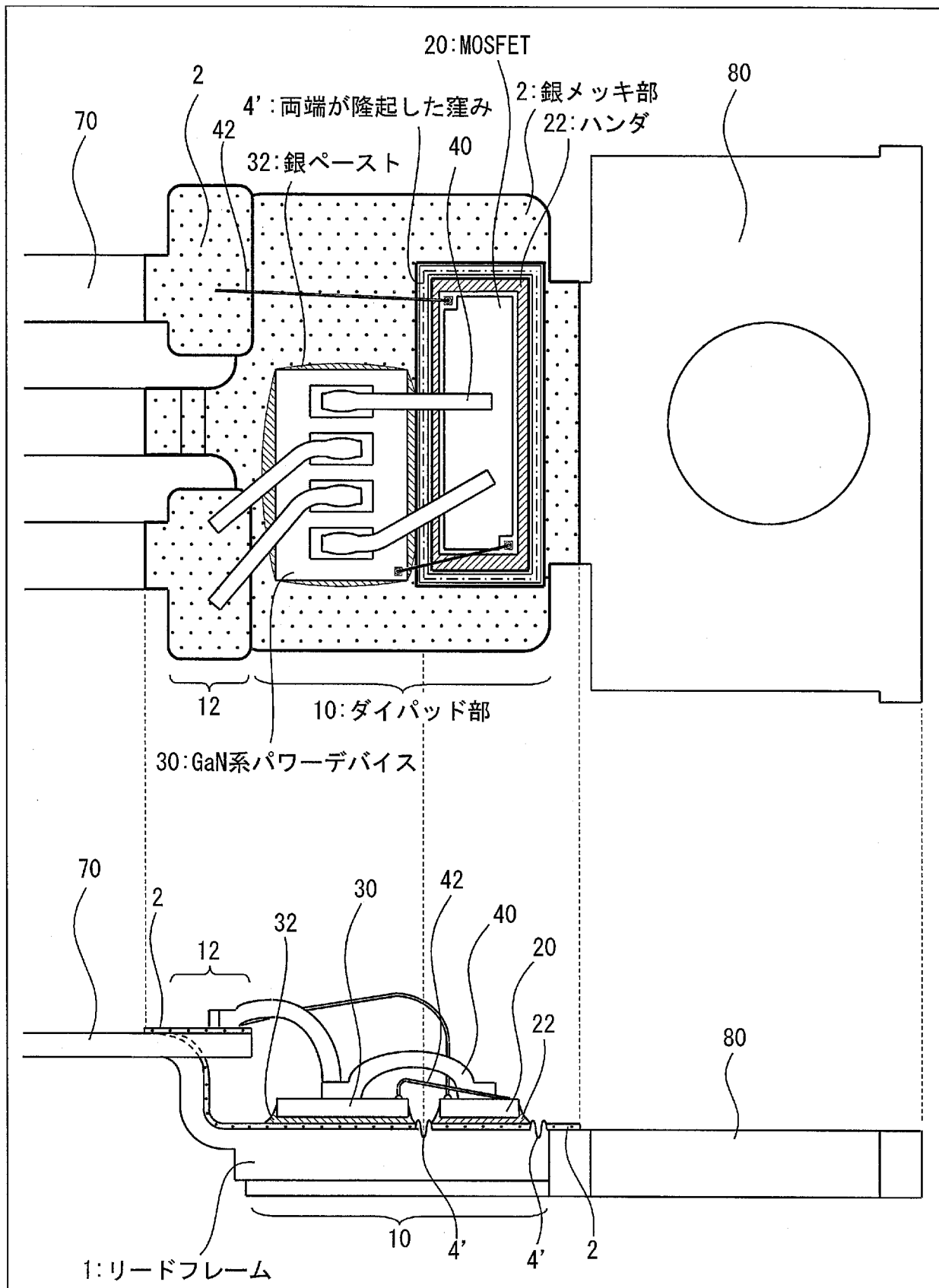
[図3]

図 3



[図4]

図 4



[図5]

図 5

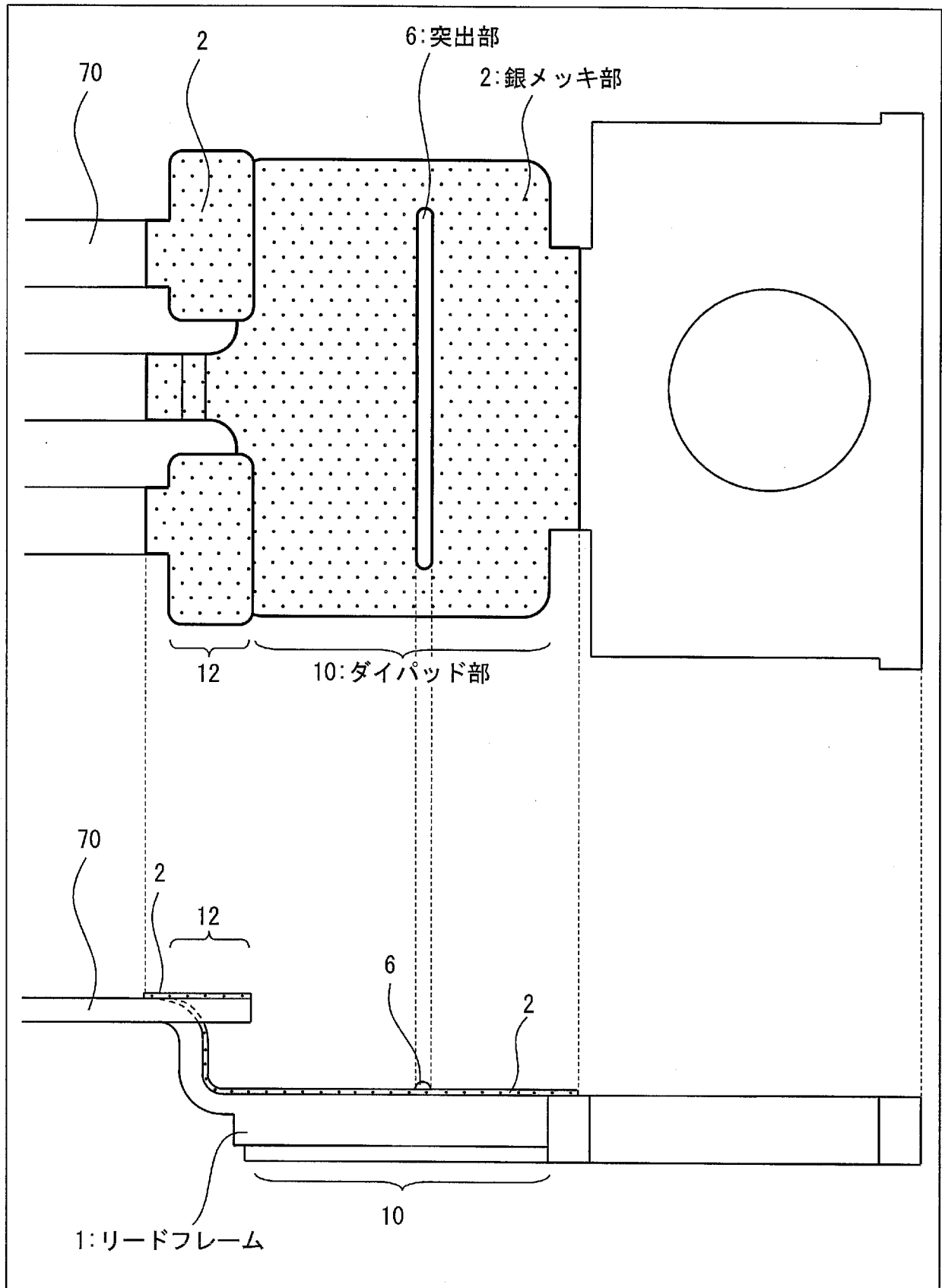
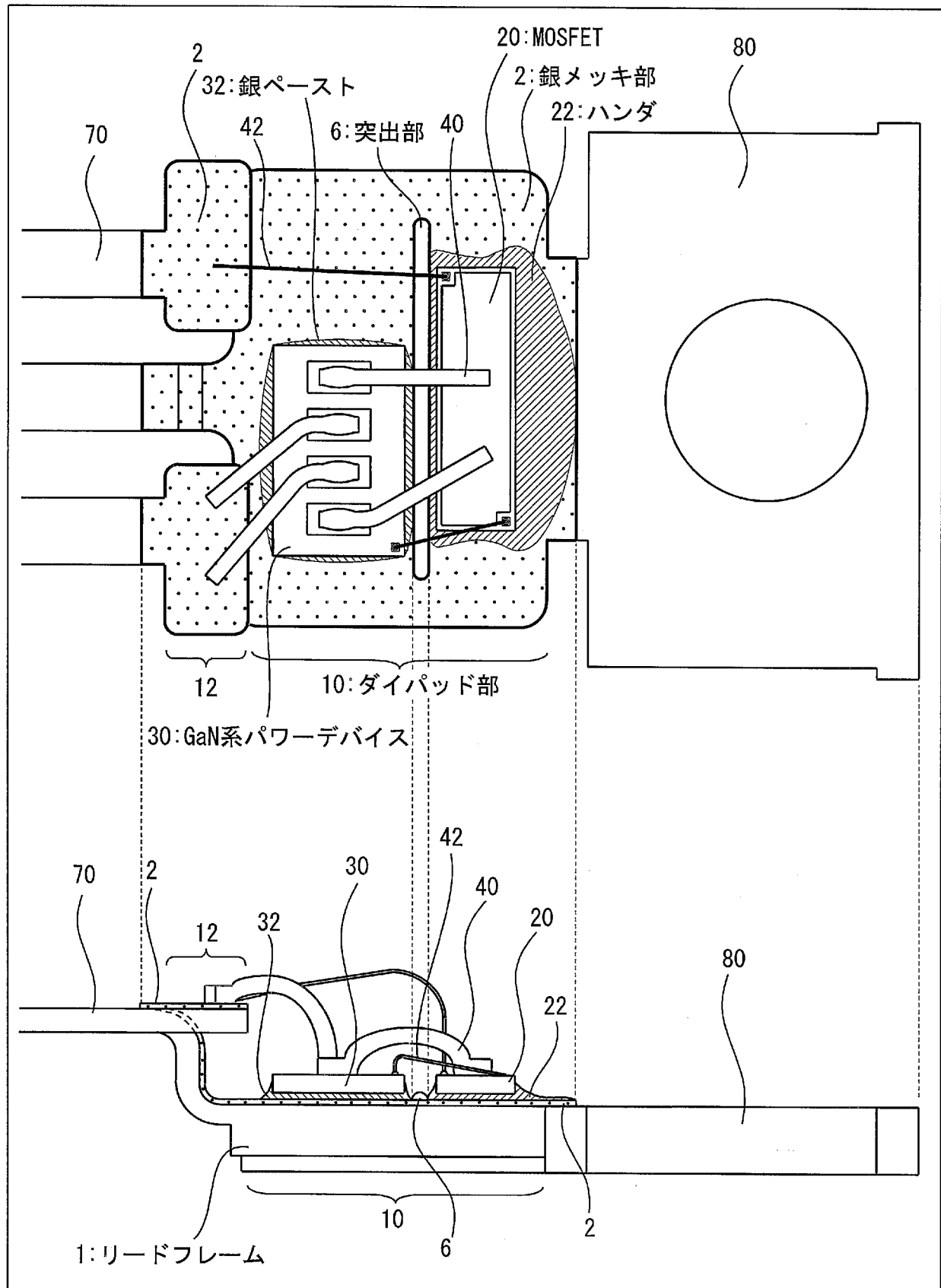
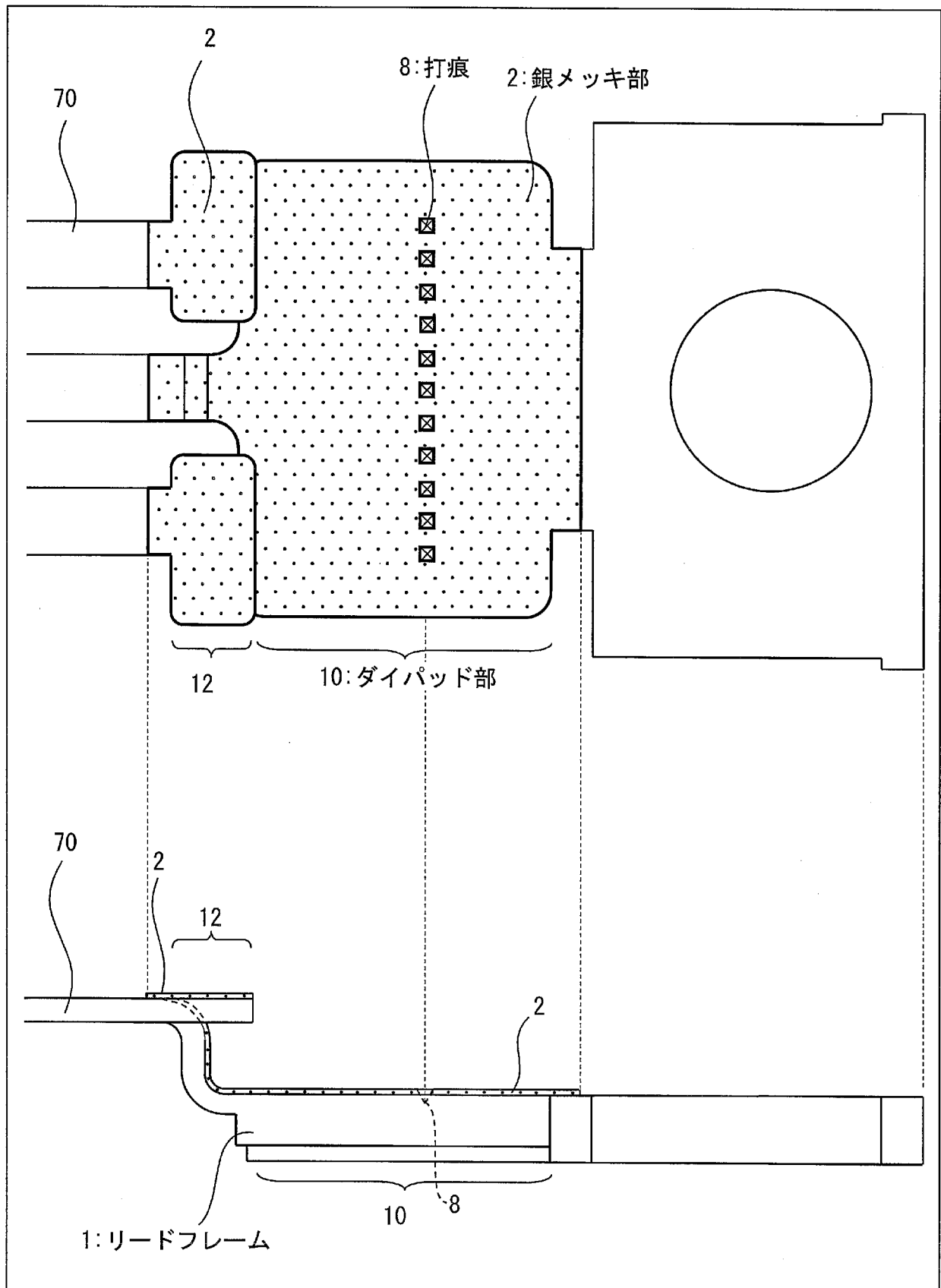


图 6



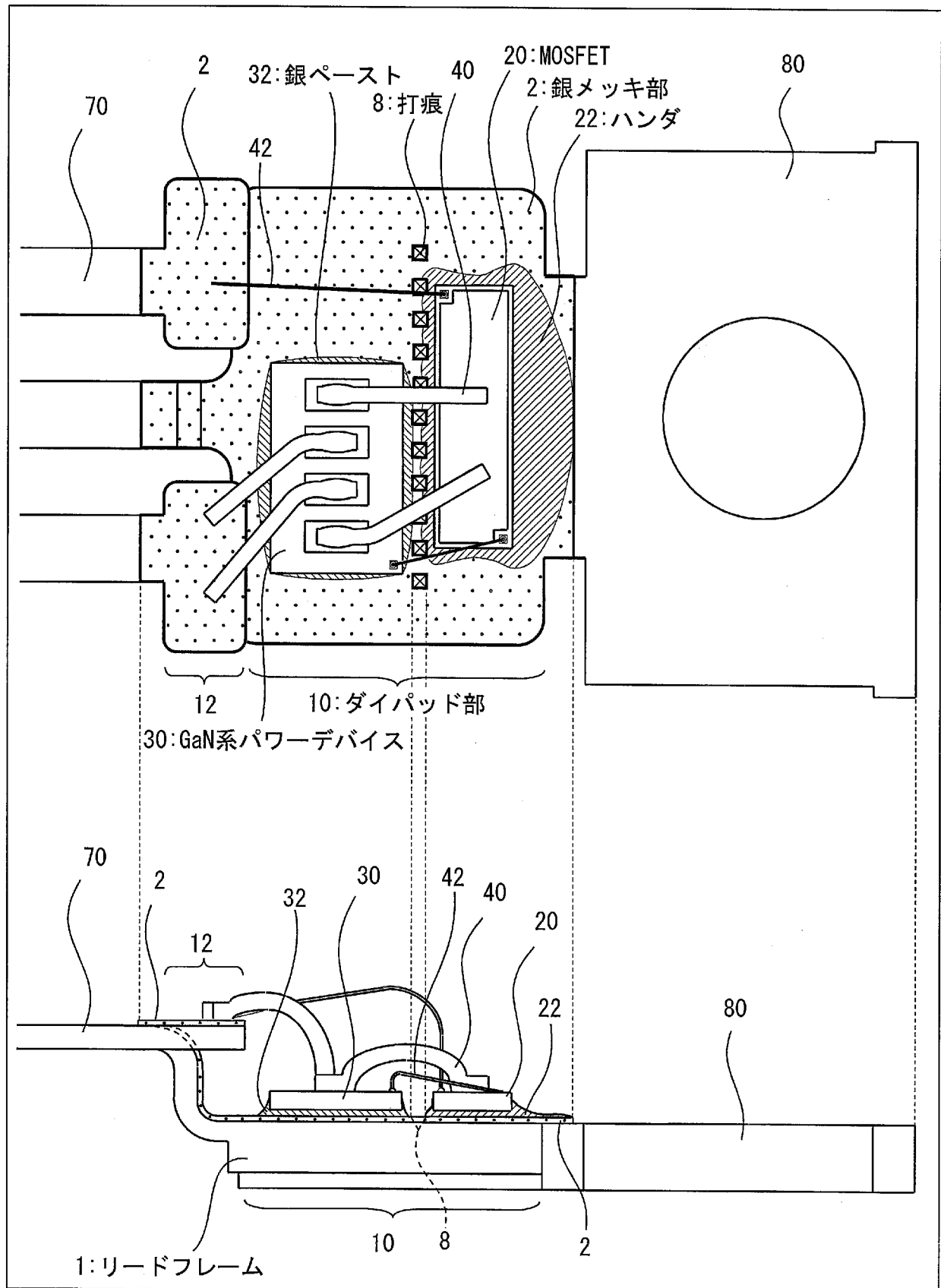
[図7]

図 7



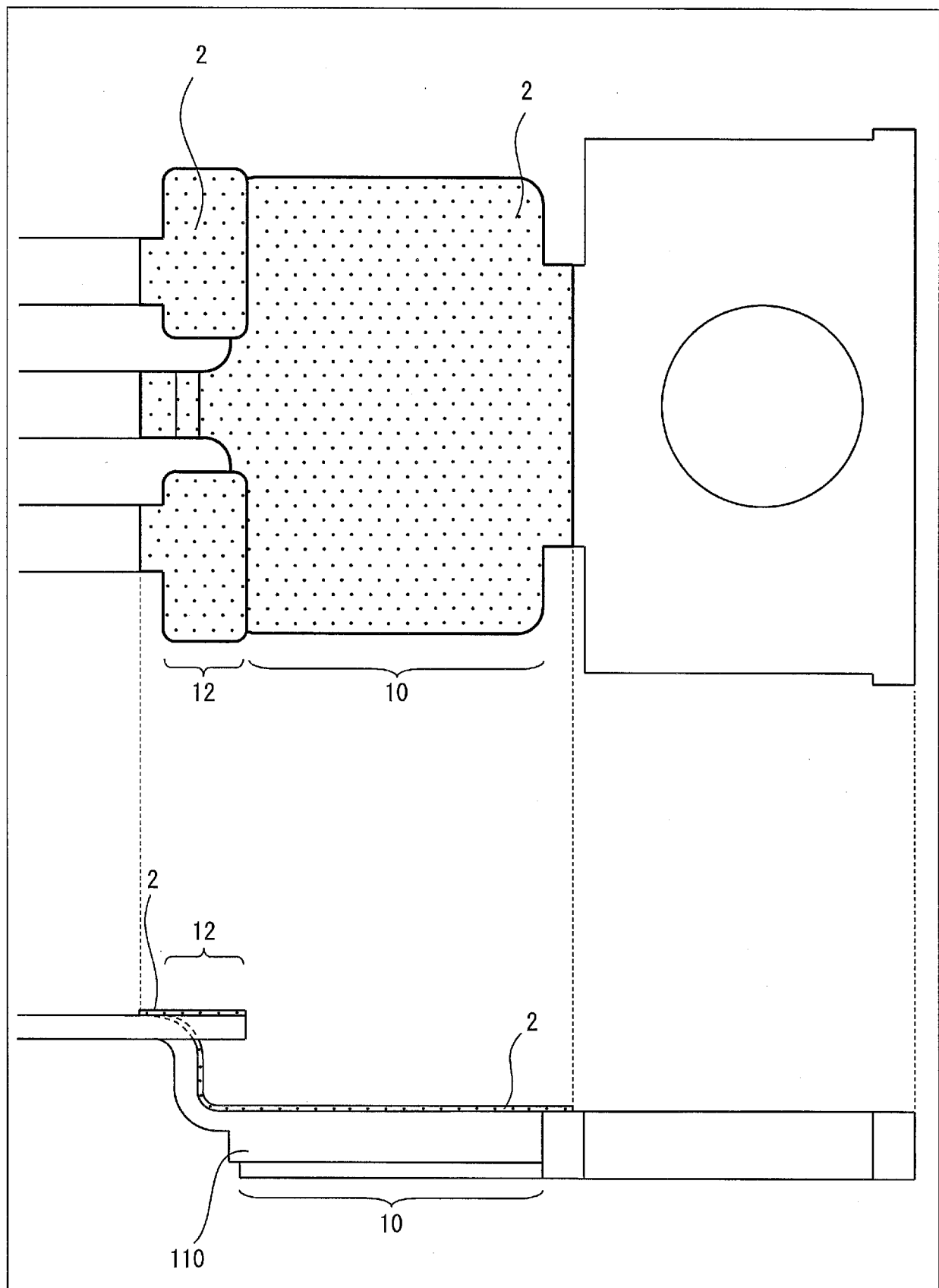
[図8]

図 8



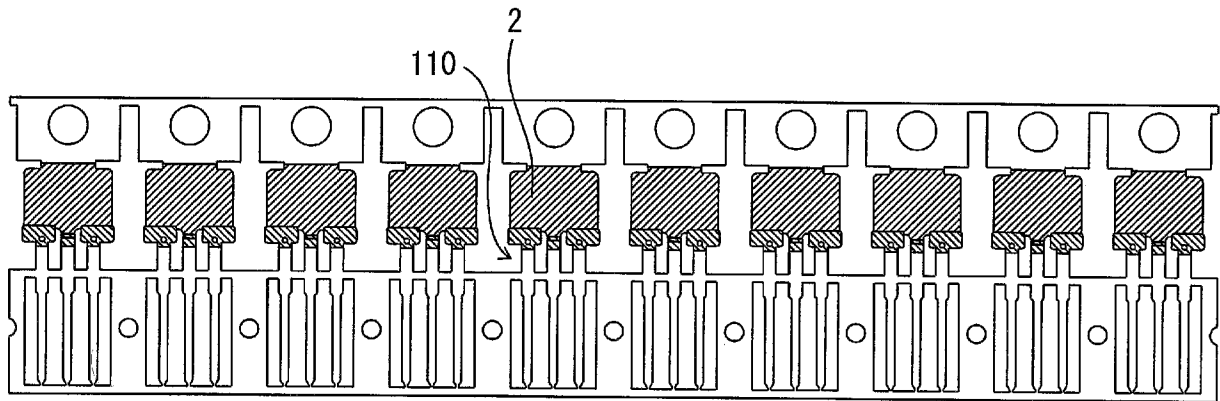
[図9]

図 9



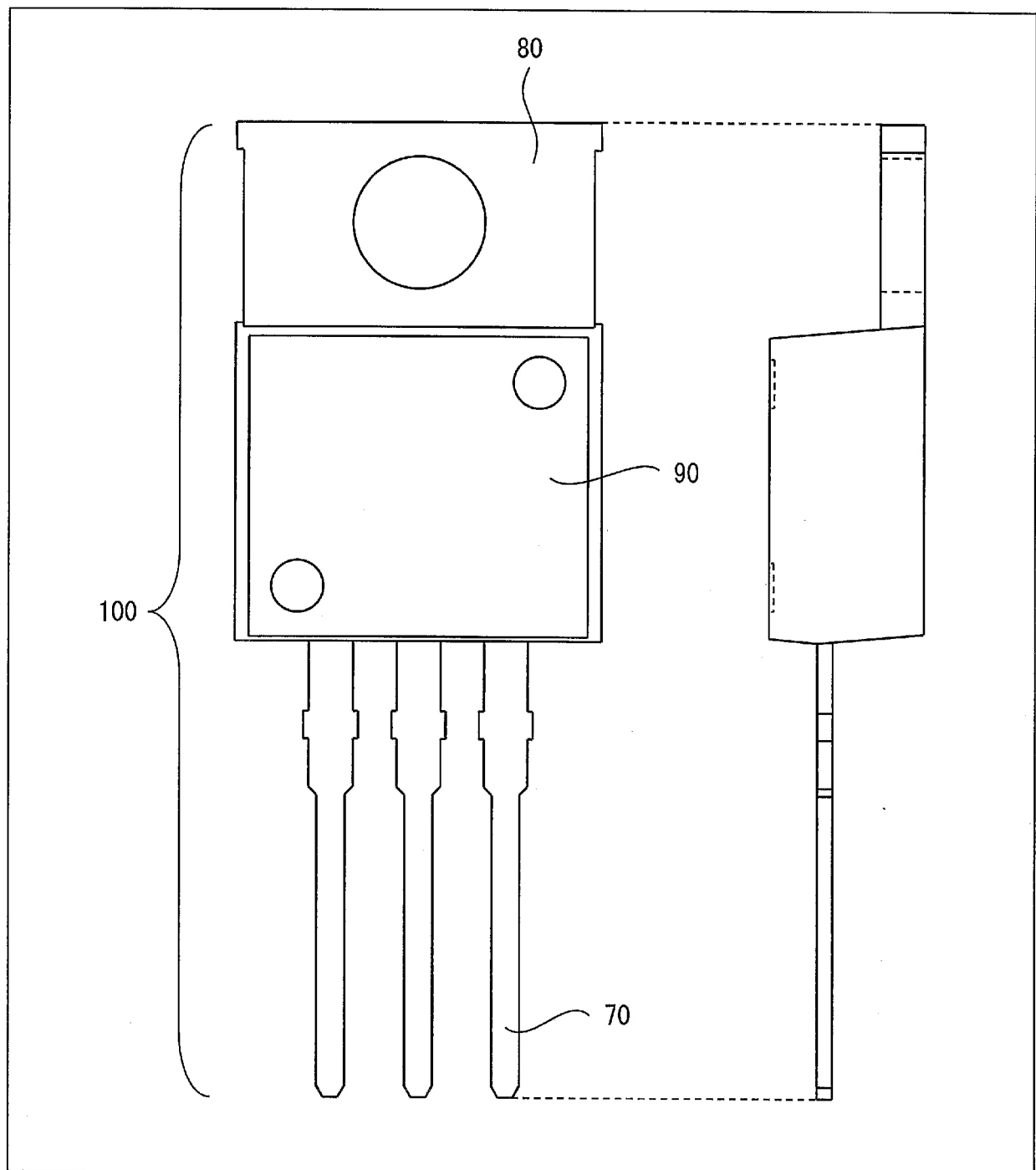
[図11]

図 11



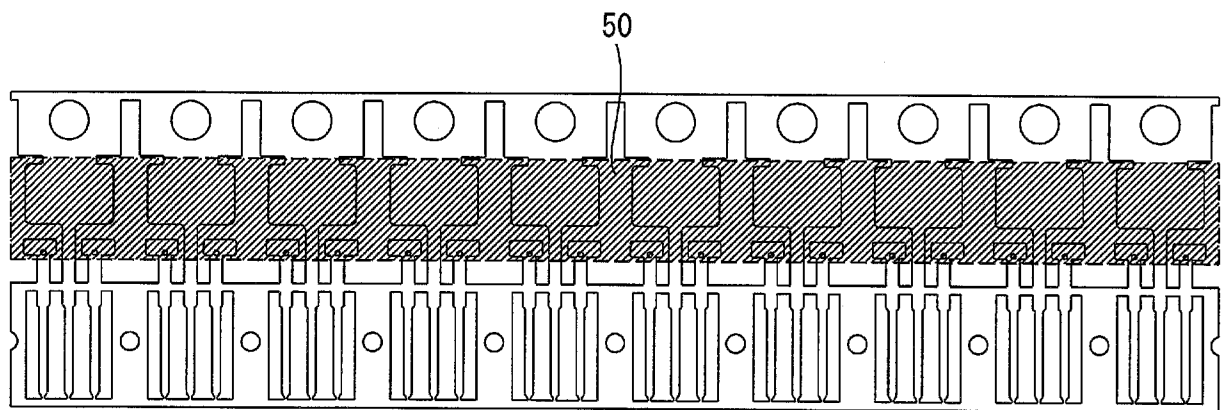
[図12]

図 12



[図13]

図 13



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/078097

A. CLASSIFICATION OF SUBJECT MATTER

H01L25/07(2006.01)i, H01L21/52(2006.01)i, H01L23/48(2006.01)i, H01L25/18(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L25/07, H01L21/52, H01L23/48, H01L25/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2013-236037 A (Mitsubishi Electric Corp.), 21 November 2013 (21.11.2013), paragraphs [0021], [0027]; fig. 1 (Family: none)	1-5
Y	JP 2008-235859 A (Matsushita Electric Industrial Co., Ltd.), 02 October 2008 (02.10.2008), paragraphs [0038] to [0043]; fig. 1, 7 & US 2008/0197465 A1 & CN 101252124 A	1-5
Y	JP 3144633 U (Sanken Electric Co., Ltd.), 13 August 2008 (13.08.2008), paragraphs [0015] to [0016]; fig. 1, 2 (Family: none)	1-5

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
15 January 2015 (15.01.15)

Date of mailing of the international search report
27 January 2015 (27.01.15)

Name and mailing address of the ISA/
Japan Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/078097

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2013-058542 A (Dainippon Printing Co., Ltd.), 28 March 2013 (28.03.2013), paragraphs [0025] to [0042], [0061] to [0064]; fig. 8 (Family: none)	1-5
Y	JP 55-096666 A (Mitsubishi Electric Corp.), 23 July 1980 (23.07.1980), page 2, upper right column, line 5 to lower left column, line 1; fig. 3, 4 (Family: none)	1-5
Y	JP 2006-303216 A (Denso Corp.), 02 November 2006 (02.11.2006), paragraphs [0118] to [0120]; fig. 11 (Family: none)	1-5
Y	JP 2009-277949 A (Panasonic Corp.), 26 November 2009 (26.11.2009), paragraphs [0033], [0042], [0057] to [0061]; fig. 1 (Family: none)	2-5

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L25/07(2006.01)i, H01L21/52(2006.01)i, H01L23/48(2006.01)i, H01L25/18(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L25/07, H01L21/52, H01L23/48, H01L25/18

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 5 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 5 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 5 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2013-236037 A（三菱電機株式会社）2013.11.21, 段落【0021】 【0027】，第1図（ファミリーなし）	1-5
Y	JP 2008-235859 A（松下電器産業株式会社）2008.10.02, 段落【0038】 - 【0043】，第1, 7図 & US 2008/0197465 A1 & CN 101252124 A	1-5
Y	JP 3144633 U（サンケン電気株式会社）2008.08.13, 段落【0015】 - 【0016】，第1, 2図（ファミリーなし）	1-5

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 5 . 0 1 . 2 0 1 5

国際調査報告の発送日

2 7 . 0 1 . 2 0 1 5

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

小山 和俊

5 D

9 3 6 9

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 5 1

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2013-058542 A (大日本印刷株式会社) 2013. 03. 28, 段落【0025】 - 【0042】, 【0061】 - 【0064】, 第 8 図 (ファミリーなし)	1-5
Y	JP 55-096666 A (三菱電機株式会社) 1980. 07. 23, 第 2 頁右上欄第 5 行-左下欄第 1 行, 第 3, 4 図 (ファミリーなし)	1-5
Y	JP 2006-303216 A (株式会社デンソー) 2006. 11. 02, 段落【0118】 - 【0120】, 第 11 図 (ファミリーなし)	1-5
Y	JP 2009-277949 A (パナソニック株式会社) 2009. 11. 26, 段落【0033】, 【0042】, 【0057】 - 【0061】, 第 1 図 (ファミリーなし)	2-5