



ÚŘAD PRO VYNÁLEZY  
A OBJEVY

# POPIS VYNÁLEZU

## K AUTORSKÉMU OSVĚDČENÍ

206202

(11)

(B1)

(51) Int. Cl.<sup>3</sup>  
G 06 F 9/26

(22) Přihlášeno. 10 08 79

(21) (PV 5501-79)

(40) Zveřejněno 30 05 80

(45) Vydáno '01 07 84

(75)

Autor vynálezu

KORVAS ZDENĚK ing. CSc. a JANDA PETR ing., PRAHA

### (54) Zapojení adresových obvodů mikroprogramově řízeného procesoru

Vynález řeší zapojení adresových obvodů v mikroprogramově řízeném procesoru, které slouží k stanovení adresy mikroinstrukce.

Dosavadní známá zapojení řeší tento problém ve srovnání s navrhovaným řešením méně obecně, většinou na základě čítače a mají poměrně velké zpoždění mezi příchodem informace o podmíněném skoku a adresovým vstupem řídicí paměti, neboť mají v této větvi zapojen adresový registr. Jiná řešení neumožňují vytvářet příští adresu při skoku ve vztahu k běžné adrese, čímž značně vzrůstá složitost překládače.

Uvedené nevýhody známých zapojení odstraňuje zapojení sestávající z aritmetického obvodu, prvního registru adres, druhého registru adres, prvního a druhého generátoru konstant, testovacího obvodu, registru testovacích podmínek, registru navigačního vektoru, řídicí paměti s registrem mikroinstrukce, registru mikrostopadresy a obvodu ekvivalence mikrostopadresy, podle vynálezu, jehož podstatou je, že na první vstup aritmetického obvodu je připojen buď výstup prvního registru adres, nebo výstup druhého registru adres nebo výstup registru mikroinstrukce nebo výstup prvního generátoru konstant nebo adresový vstup, zatímco na druhý vstup aritmetického obvodu je přiveden buď výstup registru navigačního vektoru, nebo výstup registru mikroinstrukce nebo výstup druhé-

ho generátoru konstant, přičemž výstup aritmetického obvodu je přiveden na vstup řídicí paměti a na vstup prvního registru adres a na vstup obvodu ekvivalence mikrostopadresy, přičemž výstup řídicí paměti je spojen se vstupem registru mikroinstrukce, jehož výstup je veden na první vstup nebo na druhý vstup aritmetického obvodu a na datový výstup, přičemž jsou na tento datový výstup připojeny ještě výstupy prvního, respektive druhého registru adres a výstupy registru navigačního vektoru a registru testovacích podmínek, přičemž k datovému vstupu je připojen vstup registru mikrostopadresy, dále vstup registru mikroinstrukce, vstup řídicí paměti, vstup registru testovacích podmínek a vstup registru navigačního vektoru.

Zapojení podle vynálezu má proti známým zapojením řadu výhod. Především má spojení z aritmetického obvodu přímo do řídicí paměti s minimálním zpožděním. Umožňuje provádění skoků ve vztahu ke stávajícímu obsahu adresového registru. Má malou délku větve od testovacích signálů na vstup řídicí paměti. Má možnost opakování funkce při poruše v aritmetickém obvodu. Umožňuje použít soufázových hodinových impulsů jak pro adresové registry a registr mikroinstrukce, tak i pro řízený systém. Zapojení podle vynálezu je rovněž výhodné pro oživování mikroprogramů, kdy se může druhý adresový registr využít ve

spojení s obvodem mikrostopadresy při sledování mikroprogramů k zapamatování adresy skokové mikroinstrukce.

Zapojení podle vynálezu je schematicky znázorněno na připojeném výkrese. Sestává z aritmetického obvodu 1, prvního adresového registru 2, druhého adresového registru 3, prvního generátoru konstant 4, druhého generátoru konstant 5, testovacího obvodu 6, registru testovacích podmínek 7, registru navigačního vektoru 8, řídicí paměti 9 s registrem mikroinstrukce 10, registru mikrostopadresy 11 a obvodu ekvivalence mikrostopadresy 12.

Na první vstup 110 aritmetického obvodu 1 je připojen buď výstup 21 prvního registru adres 2, nebo výstup 31 druhého registru adres 3 nebo výstup 101 registru mikroinstrukce 10 nebo vstup 41 prvního generátoru konstant 4 nebo adresový vstup 03. Na druhý vstup 120 aritmetického obvodu 1 je přiveden buď výstup 81 registru navigačního vektoru 8, nebo výstup 101 registru mikroinstrukce 10 nebo výstup 51 druhého generátoru konstant 5, přičemž funkce aritmetického obvodu 1 a funkce druhého generátoru konstant 5 jsou určeny na základě prvních testovacích podmínek 73 zachycených v registru testovacích podmínek 7 a přivedených přes výstup 71 a vstup 62 do testovacího obvodu 6 nebo na základě druhých testovacích podmínek 63 přivedených přímo do testovacího obvodu 6. Výstup 130 aritmetického obvodu 1 je přiveden na vstup 91 řídicí paměti 9 a na vstup 22 prvního registru adres 2 a na vstup 121 obvodu ekvivalence mikrostopadresy 12. Adresa uložená v registru mikrostopadresy 11 je přivedena přes výstup 111 na druhý vstup 122 obvodu ekvivalence mikrostopadresy 12. Výstup 92 řídicí paměti 9 je spojen se vstupem 102 registru mikroinstrukce 10 a jeho výstup 101 je veden na první vstup 110 nebo na druhý vstup 120 aritmetického obvodu 1 a na datový výstup 01. Na tento datový výstup 01 jsou připojeny ještě výstupy 21, 31, 81, 71 prvního a druhého registru adres 2, 3, registru navigačního vektoru 8 a registru testovacích podmínek 7. K datovému vstupu 02 jsou připojeny vstupy 112 registru mikrostopadresy 11, dále vstup 103 registru mikroinstrukce 10, vstup 93, řídicí paměti 9, vstup 72 registru testovacích podmínek 7 a vstup 82 registru navigačního vektoru 8.

Výstup 61 testovacího obvodu 6 je spojen se vstupem 42 prvního generátoru konstant 4, se vstupem 52 druhého generátoru konstant 5 a se vstupem 14 aritmetického obvodu 1.

Na vstupu 110 aritmetického obvodu 1 se zpracovává buď adresa z přímého adresového vstupu 03, nebo obsah prvního adresového registru 2 nebo, v případě návratu z podprogramu, obsah druhého adresového registru 3 nebo obsah registru mikroinstrukce 10 v případě skoku, nebo výstup 41 z prvního generátoru konstant 4. Na vstupu 120 se zpracovává obsah registru navigačního vektoru 8 nebo obsah registru mikroinstrukce 10 ne-

bo výstup 51 z druhého generátoru konstant 5.

Na základě testovacích podmínek zachycených v registru testovacích podmínek 7 nebo přivedených přímo do testovacího obvodu 6 provádí testovací obvod 6 přepínání funkcí aritmetického obvodu 1 a volí konstanty na vstupu 120.

Aritmetický obvod 1 provádí součet hodnot na vstupech 110, 120 nebo provede přičtení jedničky k hodnotě vstupu 110 nebo přičtení jedničky k součtu hodnot na vstupech 110 a 120. Na jeho výstupu 130 je generována adresa řídicí paměti 9, která se zachycuje do prvního adresového registru 2. Obsah tohoto registru 2 lze zapsat do druhého adresového registru 3 při odskoku do podprogramu nebo zvláštním povelu, je-li nutné zapamatování adresy skokové mikroinstrukce při oživování mikroprogramů. Mikrostopadresa zachycená z datového vstupu 02 do registru mikrostopadresy 11 se porovnává s adresou řídicí paměti 9 v obvodu ekvivalence mikrostopadresy 12.

Zapojení podle vynálezu lze s výhodou použít v procesorech číslicových počítačů.

## PŘEDMĚT VYNÁLEZU

Zapojení adresových obvodů mikroprogramově řízeného procesoru sestávající z aritmetického obvodu, prvního registru adres, druhého registru adres, prvního a druhého generátoru konstant, testovacího obvodu, registru testovacích podmínek, registru navigačního vektoru, řídicí paměti s registrem mikroinstrukce, registru mikrostopadresy a obvodu ekvivalence mikrostopadresy, vyznačené tím, že na první vstup (110) aritmetického obvodu (1) je připojen buď výstup (21) prvního registru (2) adres, nebo výstup (31) druhého registru (3) adres nebo výstup (101) registru (10) mikroinstrukce nebo výstup (41) prvního generátoru (4) konstant nebo adresový vstup (03), zatímco na druhý vstup (120) aritmetického obvodu (1) je přiveden buď výstup (81) registru (8) navigačního vektoru, nebo výstup (101) registru (10) mikroinstrukce nebo výstup (51) druhého generátoru (5) konstant, přičemž výstup (130) aritmetického obvodu (1) je přiveden na vstup (91) řídicí paměti (9) a na vstup (22) prvního registru (2) adres a na vstup (121) obvodu (12) ekvivalence mikrostopadresy přičemž výstup (92) řídicí paměti (9) je spojen se vstupem (102) registru (10) mikroinstrukce, jehož výstup (101) je veden na první vstup (110) nebo na druhý vstup (120) aritmetického obvodu (1) a na datový výstup (01), přičemž jsou na tento datový výstup (01) připojeny ještě výstupy (21, 31) prvního, respektive druhého registru (2, 3) adres a výstupy (81, 71) registru (8) navigačního vektoru a registru (7) testovacích podmínek, přičemž k datovému vstupu (02) je připojen vstup (112) registru (11) mikrostopadresy, dále vstup (103) registru (10) mikroinstrukce, vstup (93) řídicí paměti (9), vstup (72) registru (7) testovacích podmínek a vstup (82) registru (8) navigačního vektoru.

1 výkres

