



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

(61)

(23) Výstavní priorita
(22) Přihlášeno 24 10 80
(21) PV 7207-80

(40) Zveřejněno 26 02 82
(45) Vydáno 01 07 84

217 029

(11) (B1)

(51) Int. Cl.³
B 21 B 37/00

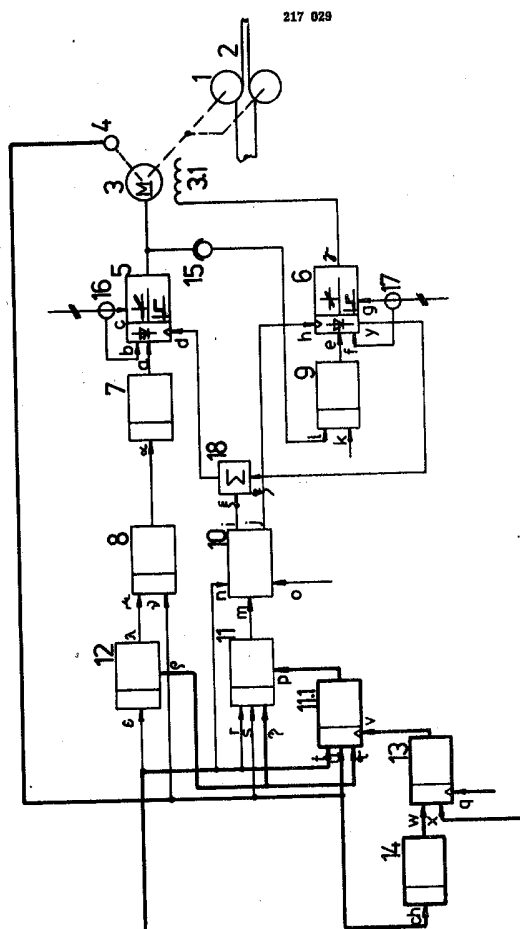
(75)
Autor vynálezu

HERCIK PETR ing., PLZEŇ
PALC BOHUMIL ing., ČESKÝ KRUMLOV

(54)

Zařízení pro zkrácení reakčního času řízeného pohonu

Vynález se týká zařízení pro zkrácení reakčního času řízeného pohonu, určeného zejména k pohonu válcovacích stolic. Vynálezem se řeší zkrácení mrtvé doby reverzace a zajištění předpovědi znaménka žádosti buzení při rozběhu z klidu a při velmi rychlých změnách zadání rychlosti. Podstatou vynálezu je zapojení jednotlivých bloků, které sestává z čidla rychlosti, programátoru zadávané veličiny, tří vyhednecovacích bloků a definičního bloku. Výstupního signálu definičního bloku se pak využívá k předpovědi změny žádosti smyslu budicího proudu a tím i k urychlení reakce řízeného pohonu.



Vynález se týká zařízení pro zkrácení reakčního času řízeného pohonu, např. pohonu válcevací stelice, apod.

Až dosud u investičních celků, jako jsou např. válcovací tratě, bývá z úsporných důvodů kotva stejnosměrného měniče, zatímco buzení o podstatně menším výkonu je napájeno s reverzního měniče. Takové uspořádání je ekonomicky výhodné a používá se u dynamicky nenáročných pohonů. Reverzní měnič spolu s nereverzním měničem jsou zapojeny tak, že umožňují čtyřkvadrantový převod momentu pohonu. Definice smyslu buzení se odvozuje od smyslu odchylky rychlosti ve vyhodnecovacím bloku žádosti budicího proudu a zpracovává se v logice reverzace buzení. Výstup logiky reverzace buzení se již pak přímo stará o příslušné zablokování a odblokování kotevního měniče a o příslušné znaménko budicího proudu. Vůči poruchám a chybám ve vyhodnocení odchylky rychlosti je pohon chráněn poměrně velkou hysterézí a dále dlouhou časovou konstantou bloku reverzace buzení.

Příčin, proč uvedené řešení se používá u dynamicky nenáročných pohonů, je celá řada. Nejvýznamnější příčina spočívá v rezdílném chování obvodu kotvy a obvodu buzení motoru. Proudové změny v čase jsou v obvodu buzení průměrně o 1 až 2 řády pomalejší, než v obvodu kotvy. Navíc při reverzaci buzení se motor dostává do stádia, kdy úroveň nabuzení bez ohledu na okamžitý jeho smysl klesá pod přípustnou minimální hodnotu z hlediska stability stroje, komutačních schopností, atd. Je tedy bezpodmínečně nutné po časový interval, kdy absolutní hodnota nabuzení se nedostane nad zmíněnou hodnotu, přerušit proud v obvodu kotvy motoru. To tedy znamená, že po dobu reverzace momentu motoru prostřednictvím změny smyslu buzení je kotevní měnič zablokován a pohon se stává neřízeným. Tento stav nastává i při reverzaci momentu změnou smyslu kotevního proudu u zapojení bez okruhových proudů, kdy je třeba zablokovat jeden směr proudu a po jistě bezpečnou dobu neotevírat druhý můstek. Taková časová pauza, včetně přechodového jevu proudu je ovšem, jak již bylo řečeno, o 1 až 2 řády kratší. V t.zv. mrtvé době, kdy regulační systém ztrácí vliv nad pohonem, se tento může rychlostně i polohově dostat do tak nepříznivých stavů, že návrat k řízení pravidelně způsobí silné poruchy-skočkové změny-regulovaných veličin, včetně kotevního proudu motoru. To má nepopíratelně negativní vliv na kvalitu zpracovávaného materiálu.

Uvedené nevýhody odstraňuje zařízení pro zkrácení reakčního času řízeného pohonu podle vynálezu, sestávající z čidla rychlosti, programátoru zadávané veličiny, tří vyhodnecovacích bloků a definičního bloku.

Podstatou zařízení podle vynálezu je to, že derivační výstup programátoru zadávané veličiny je paralelně připojen na derivační vstup prvního vyhodnecovacího bloku a na definiční vstup definičního bloku, jehož výstup je spojen s definičním vstupem prvního vyhodnecovacího bloku. Výstup čidla rychlosti je pak paralelně zapojen na druhý informační vstup definičního bloku a na informační vstup třetího vyhodnecovacího bloku, jehož výstup je spojen s úvclňovacím vstupem definičního bloku.

Výhodou zařízení podle vynálezu je to, že umožňuje extrémní zkrácení t.zv. mrtvé doby reverzace a zajištění předpovědi znaménka žádosti buzení při rezběhu z klidu a při velmi rychlých změnách zadání rychlosti. Tím se upraví dynamické vlastnosti pohonu na srovnatelnou úroveň s uspořádáním s reverzním měničem v obvodu kotvy stejnosměrného motoru.

Zařízení pro zkrácení reakčního času řízeného pohonu podle vynálezu je příkladně schematicky znázorněno blokovým schématem na připojeném výkresu.

Jak patrně z blokového schématu sestává zařízení podle vynálezu z čidla 4 rychlosti, což je např. tachodynamo, programátoru 12 zadávané veličiny, realizovaného např. kombinací operačního zesilovače a komparátoru, prvního a druhého vyhodnocovacího bloku 11,13, což jsou v daném případě komparátory, třetího vyhodnocovacího bloku 14, což je např. operační zesilovač v nelineárním zapojení a definičního bloku 11.1, tvořeného např. integrátorem a komparátorem. Zařízení podle vynálezu pak navazuje na obvod k řízení poháněcího motoru 3, který sestává z prvního napájecího bloku 5, což je v daném případě řízený ventilový nereverzní měnič pro napájecí kotvy poháněcího motoru 3, včetně proudového regulátoru a vlastního řízení, druhého napájecího bloku 6, tvořeného řízeným ventilovým reverzním měničem pro napájení budicího vinutí 3.1 poháněcího motoru 3, včetně proudového regulátoru a vlastního řízení, omezovacího bloku 7, tvořeného kombinací operačního zesilovače s komparátorem a regulátoru 8 rychlosti, sestaveného v daném případě z operačních zesilovačů. Dále pak obvod k řízení poháněcího motoru 3 sestává z regulátoru 9 elektromotorického napětí, sestaveného z operačních zesilovačů, bloku 10 logiky reverzace buzení, což je např. kombinace logických jednotek a komparátoru, čidla 15 elektromotorického napětí, čidla 16 kotevního proudu, čidla 17 budicího proudu a bloku 18 logického součtu. Pro názornost je ještě na obrázku připojeného výkresu nakreslen poháněný mechanismus 1, což je v daném případě válcovací stolice s tvářeným materiálem 2. Jednotlivé bloky 4 až 18 a poháněcí motor 3 včetně budicího vinutí 3.1 jsou zapojeny tak, že výstup čidla 4 rychlosti je paralelně připojen na zpětnovazební vstup v regulátoru 8 rychlosti, na druhý informační vstup u prvního vyhodnocovacího bloku 11, na druhý informační vstup u definičního bloku 11.1 a na informační vstup ch třetího vyhodnocovacího bloku 14, jehož výstup je spojen s úrovnovým vstupem w druhého vyhodnocovacího bloku 13, na jehož definiční vstup x je zapojen výstup čidla 16 kotevního proudu. Blokovací vstup q druhého vyhodnocovacího bloku 13 je pak spojen s výstupem nezakresleného zařízení pro vyhodnocování nulové rychlosti. Výstup druhého vyhodnocovacího bloku 13 je připojen na uvelňovací vstup v definičního bloku 11.1, jehož výstup je zapojen na definiční vstup p prvního vyhodnocovacího bloku 11, jehož derivační vstup l je spojen jednak s derivačním vstupem t definičního bloku 11.1 a jednak s derivačním výstupem p programátoru 12 zadávané veličiny. Zadávací vstup ξ programátoru 12 zadávané veličiny je paralelně spojen s ovladačem v nezakresleném ovládacím pultu, s predikčním vstupem n bloku 10 logiky reverzace buzení, s prvním informačním vstupem t definičního bloku 11.1 a s prvním informačním vstupem r prvního vyhodnocovacího bloku 11, jehož výstup je zapojen na řídicí vstup m bloku 10 logiky reverzace buzení, jehož zapisovací vstup e je připojen k výstupu druhého napájecího bloku 6, k získání signálu pro potvrzení minimálního budicího proudu. Druhý logický výstup j bloku 10 logiky reverzace buzení je pak spojen s logickým vstupem h druhého napájecího bloku 6 a první logický výstup i a prvním logickým vstupem ξ bloku 18 logického součtu, jehož výstup je připojen na logický vstup d prvního napájecího bloku 5. Zpětnovazební vstup b prvního napájecího bloku 5 je zapojen na výstup čidla 16 kotevního proudu a řídicí vstup a na výstup omezovacího bloku 7, s jehož řídicím vstupem α je spojen výstup regulátoru 8 rychlosti, k jehož zadávacímu vstupu α je připojen programový vstup λ programátoru 12 zadávané veličiny.

K nezakreslené rozvodné síti elektrické energie je pak přes čidlo 16 kotevního proudu připojen silový vstup e prvního napájecího bloku 5, jehož výstup je spojen jednak s kotevou poháněcího motoru 3 poháněného mechanismu 1 a jednak přes čidlo 15 elektromotorického napětí se zpětnovazebním vstupem 1 regulátoru 9 elektromotorického napětí, jehož zadávací vstup k je připojen k potenciometru, umístěného ve vaně nezakresleného technologickeho regulátoru. Výstup regulátoru 9 elektromotorického napětí je zapojen na řídicí vstup e druhého napájecího bloku 6, na jehož zpětnovazební vstup f je připojen výstup čidla 17 budicího proudu, přes které je silový vstup g tohoto druhého napájecího bloku 6 spojen s nezakreslenou rozvodnou sítí elektrické energie. K silovému vstupu h druhého napájecího bloku 6 je pak připojeno budicí vinutí 3.1 poháněcího motoru 3 poháněného mechanismu 1 a k logickému výstupu y druhý logický vstup z bloku 18 logického součtu.

Funkce zařízení podle vynálezu je následující:

Na základě jakékoliv změny zadávané veličiny rychlosti na zadávacím vstupu z programátoru 12 zadávané veličiny a na prvních informačních vstupech r, t vyhodnocovacího bloku 11 a definičního bloku 11.1, reaguje řízený pohon dle okamžitého pracovního momentu a úrovně rychlosti. Aby se tato reakce maximálně urychlila, je v prvním vyhodnocovacím bloku 11 dynamická hystereze proměnná. Velikost hystereze je řízena výstupním signálem definičního bloku 11.1, který má konstantní hodnotu - nikoliv nulovou - do okamžiku, kdy uvolňovací vstup v tohoto definičního bloku 11.1 definuje t.z.v. stav nulového kotevního proudu řízeného pohonu. V tem okamžiku je spuštěn integrátor uvnitř definičního bloku 11.1, jež integruje časovou závislost odchylky rychlosti společně s derivací zadávané veličiny rychlosti, která je přivedena na definiční vstup q tohoto definičního bloku 11.1. T.z.v. stav nulového kotevního proudu řízeného pohonu není totožný se skutečným nulovým stavem kotevního proudu, neboť ve druhém vyhodnocovacím bloku 13 se kompenzuje skutečný kotevní proud v porovnání se ztrátovým proudem řízeného pohonu, který se získává modelováním ztrát ve třetím vyhodnocovacím bloku 14. Výstupní signál z definičního bloku 11.1 se snižuje ze zmíněné konstantní hodnoty na hodnotu nulovou, případně i zápornou. Tento výstupní signál svým způsobem tedy umežní předpovědět změnu žádosti smyslu budicího proudu a tím i urychlit reakci řízeného pohonu. Dále pak ovládání řízeného pohonu probíhá obdobně, jako u dosavadního známého uspořádání. V bloku 10 logiky reverzace buzení se odčasnává žádaná změna znaménka budicího proudu. Současně se zablokuje první napájecí blok 5. Po odčasnování bloku 10 logiky reverzace buzení se zadá změna výstupním signálem z jeho druhého logického výstupu j na logický vstup h druhého napájecího bloku 6. Jakmile nastává potvrzení minimální hodnoty budicího proudu na zapisovacím vstupu e bloku 10 logiky reverzace buzení, odblokovává se první napájecí blok 5, čímž je dekončena reverzace smyslu momentu.

PŘEBMĚT VYNÁLEZU

Zařízení pro zkrácení reakčního času řízeného pohonu, sestávající z čidla rychlosti, programátoru zadávané veličiny, tří vyhodnocovacích bloků a definičního bloku, vyznačující se tím, že derivační výstup (p) programátoru (12) zadávané veličiny je paralelně připojen na derivační vstup (q) prvního vyhodnocovacího bloku (11) a na derivační vstup (q) definičního bloku (11.1), jehož výstup je spojen s definičním vstupem (p) prvního vyhodnocovacího bloku (11), přičemž výstup čidla (4) rychlosti je paralelně zapojen na druhý informační vstup (u) definičního bloku (11.1) a na informační vstup (ch) třetího vyhodnocovacího bloku (14), jehož výstup je spojen s úrovnovým vstupem (w) druhého vyhodnocovacího bloku (13), jehož výstup je připojen na uvolňovací vstup (v) definičního bloku (11.1).

