

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成17年10月20日(2005.10.20)

【公開番号】特開2004-95750(P2004-95750A)

【公開日】平成16年3月25日(2004.3.25)

【年通号数】公開・登録公報2004-012

【出願番号】特願2002-253151(P2002-253151)

【国際特許分類第7版】

H 0 1 F 41/04

H 0 1 G 4/30

【F I】

H 0 1 F 41/04 C

H 0 1 G 4/30 3 1 1 D

【手続補正書】

【提出日】平成17年6月23日(2005.6.23)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

絶縁体層と導体パターンを積層し、積層体内に該導体パターンによって回路素子が形成された積層型電子部品の製造方法において、

支持体上に感光剤入りの絶縁材料を用い、硬化処理を施して第1の絶縁体層を形成する工程、該第1の絶縁体層上に、感光性導電ペーストを用いフォトリソ技術によって形成された導体パターンと感光剤入りの絶縁材料で形成された第2の絶縁体層とが積み重ねられる工程及び、これらの積層体上に、感光剤入りの絶縁材料を用いて第3の絶縁体層を形成する工程を備えたことを特徴とする積層型電子部品の製造方法。

【請求項2】

絶縁体層と導体パターンを積層し、積層体内に該導体パターンによって回路素子が形成された積層型電子部品の製造方法において、

支持体上に絶縁性セラミック材料で第1の絶縁体層を形成する工程、該第1の絶縁体層上に感光剤入りの絶縁材料を用いて緩衝層を形成する工程、該緩衝層上に、感光性導電ペーストを用いフォトリソ技術によって形成された導体パターンと感光剤入りの絶縁材料で形成された第2の絶縁体層とが積み重ねられる工程及び、これらの積層体上に第3の絶縁体層を形成する工程を備えたことを特徴とする積層型電子部品の製造方法。

【請求項3】

前記回路素子は、前記絶縁体層間の所定の導体パターンが該絶縁体層のスルーホール内の導体を介して接続されて、該導体パターンによって積層体内に形成された請求項1又は請求項2に記載の積層型電子部品の製造方法。

【請求項4】

前記導体パターンが、感光性導電ペーストを塗布し、これを露光、現像した後、加熱処理を施すことにより形成される請求項1乃至請求項3のいずれかに記載の積層型電子部品の製造方法。

【請求項5】

前記導体パターンが、感光性導電ペーストを塗布し、これを露光、現像した後、加熱の最高温度() × 1 0 0 以上の温度領域にさらされる時間(秒)が4 0 0 0 0 ・秒以

上、60000・秒以下の条件で加熱処理を施すことにより形成される請求項1乃至請求項3のいずれかに記載の積層型電子部品の製造方法。

【請求項6】

前記緩衝層の厚みが30μm以上に形成される請求項2に記載の積層型電子部品の製造方法。

【請求項7】

前記第1の絶縁体層及び第3の絶縁体層が誘電体、磁性体のいずれかによって形成される請求項1乃至請求項6のいずれかに記載の積層型電子部品の製造方法。