

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 7 部門第 1 区分  
 【発行日】平成 17 年 2 月 3 日 (2005.2.3)

【公表番号】特表 2004-501487 (P2004-501487A)  
 【公表日】平成 16 年 1 月 15 日 (2004.1.15)  
 【年通号数】公開・登録公報 2004-002  
 【出願番号】特願 2001-586549 (P2001-586549)  
 【国際特許分類第 7 版】

H 0 5 B 39/02  
 H 0 3 F 1/34  
 H 0 3 G 3/10  
 // H 0 2 M 7/48

【F I】

H 0 5 B 39/02  
 H 0 3 F 1/34  
 H 0 3 G 3/10 A  
 H 0 2 M 7/48 X

【手続補正書】  
 【提出日】平成 15 年 1 月 16 日 (2003.1.16)  
 【手続補正 1】

【補正対象書類名】明細書  
 【補正対象項目名】特許請求の範囲  
 【補正方法】変更  
 【補正の内容】  
 【特許請求の範囲】  
 【請求項 1】

電圧入力および電圧出力を有する増幅器 ( 2 0 2 ) であって、飽和まで動作され、発散波形を生成するように構成されている、増幅器と、  
 前記電圧入力および前記電圧出力に電気接続する負帰還 ( 2 0 4 ) と、  
 前記電圧入力および前記電圧出力に電気接続する正帰還 ( 2 0 2 ) と、  
 を備えるプログラム可能制御システム。

【請求項 2】

少なくとも 1 つの検出器入力および 1 つの検出器出力を有し、前記検出器入力前記電圧出力に結合されているしきい値検出器と、  
 前記検出器出力に結合されたパルス発生器と、  
 パルスを受け取るように前記パルス発生器に結合された第 1 のスイッチと、  
 をさらに備える請求項 1 に記載の制御システム。

【請求項 3】

第 1 および第 2 の出力リードと入力リードとを有するフリップフロップを備え、  
 前記入力リードが前記パルス発生器に結合され、さらに、  
 前記電圧入力で電圧を受け取るように前記フリップフロップの第 1 の出力リードに結合された第 2 のスイッチと、  
 前記電圧入力で逆の極性の電圧を受け取るように前記フリップフロップの第 2 の出力リードに結合された第 3 のスイッチと、  
 をさらに備える請求項 1 又は請求項 2 のいずれかに記載の制御システム。

【請求項 4】

ソフトスタート回路においてプログラム可能電力曲線を発生するための方法であって、  
 入力端子および出力端子を有する増幅器 ( 2 0 2 ) を提供するステップと、

発散出力波形を発生するように前記増幅器を構成するステップと、  
前記入力端子に電位を印加するステップと、  
負荷（１２０２）の電源（１２０６）に前記出力端子を結合するステップと、  
を含む方法。

【請求項５】

さらに、  
前記入力端子および負荷に感知デバイスを結合するステップであって、負荷が電流感知特性を有する、ステップと、  
電流感知特性に対応して前記感知デバイスでデータを受け取るステップと、  
データに応答して前記入力端子への電位を制御するステップと、  
を含む請求項４に記載の方法。

【請求項６】

さらに、発散出力波形の電圧変化率の増加に応答して、前記第１および第２の抵抗器の値を修正するステップを含む請求項４または請求項５のいずれかに記載の方法。

【請求項７】

周期波形を発生するためのプログラム可能回路であって、  
電圧入力、電圧出力、負帰還（２０４）、および正帰還（２０６）を有する増幅器であって、前記負帰還と正帰還が前記電圧入力と前記電圧出力の間に電気接続される、増幅器と、  
前記増幅器に接続された少なくとも１つの検出器入力端子、および１つの検出器出力端子を有するしきい値検出器（１３０２）と、  
前記検出器出力端子に接続されたパルス発生器（１３０４）と、  
前記パルス発生器からパルスを受け取るように結合されたスイッチ（１３０６）と、  
を備え、前記周期波形が前記電圧出力に現れるプログラム可能回路。

【請求項８】

第１および第２の出力リードと一つの入力リードを有するフリップフロップ（１４０２）であって、前記入力リードは前記パルス発生器と前記スイッチとの間に結合され、前記第１および第２の出力リードは第１及び第２の電力入力に結合されており、前記第２の電力入力は前記第１の電力入力の逆の極性を有する、フリップフロップとをさらに備える、請求項７に記載のプログラム可能回路。

【請求項９】

入力と出力を有する増幅器（２０２）と、  
前記入力と前記出力との間に結合された利得手段（３０６）と、  
前記入力と前記出力との間に結合されたタイムラグ手段（３０４）と、  
を備え、前記回路は、電圧が初期電圧から回路が飽和するまで印加される場合に、前記回路の出力を表すプログラム可能電力曲線を生成するように構成されていることを特徴とする、ソフトスタート回路。

【請求項１０】

前記電力曲線が発散波形であることを特徴とする、請求項９に記載のソフトスタート回路。