

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3599514号

(P3599514)

(45) 発行日 平成16年12月8日(2004.12.8)

(24) 登録日 平成16年9月24日(2004.9.24)

(51) Int. Cl.<sup>7</sup>

F I

H O 4 N 5/335

H O 4 N 5/335

F

H O 1 L 21/339

H O 4 N 5/335

Z

H O 1 L 27/148

H O 1 L 27/14

B

H O 1 L 29/762

H O 1 L 29/76

3 O 1 B

請求項の数 15 (全 23 頁)

(21) 出願番号 特願平9-5109  
 (22) 出願日 平成9年1月14日(1997.1.14)  
 (65) 公開番号 特開平9-322068  
 (43) 公開日 平成9年12月12日(1997.12.12)  
 審査請求日 平成12年7月14日(2000.7.14)  
 (31) 優先権主張番号 特願平8-68834  
 (32) 優先日 平成8年3月25日(1996.3.25)  
 (33) 優先権主張国 日本国(JP)

(73) 特許権者 000005049  
 シャープ株式会社  
 大阪府大阪市阿倍野区長池町2番2号  
 (74) 代理人 100078282  
 弁理士 山本 秀策  
 (72) 発明者 渡辺 恭志  
 大阪府大阪市阿倍野区長池町2番2号  
 シャープ株式会社内

審査官 ▲徳▼田 賢二

(56) 参考文献 特開平06-217204(JP, A)  
 特開昭62-230270(JP, A)

最終頁に続く

(54) 【発明の名称】 固体撮像装置

(57) 【特許請求の範囲】

【請求項1】

入射光を光電変換し、発生する信号電荷を蓄積する画素を第1の方向にn個配列してなる画素部と、

該画素部の側方に設けられており、1ビット当たり該画素がk個対応し、該画素部の各画素のそれぞれから順番に読み出される信号を該第1の方向に転送する第1の電荷転送手段と、

該第1の電荷転送手段の一端部に接続され、該第1の電荷転送手段によって転送された信号を受け取り、該受け取った信号を該第1の方向と実質的に直交する第2の方向に転送する第2の電荷転送手段と、

該第2の電荷転送手段の一端部に接続され、該第2の電荷転送手段によって転送された信号を受け取り、該受け取った信号を映像信号に変換して外部装置に出力する出力手段と、  
 該第1の電荷転送手段を駆動する駆動手段と

を備えた固体撮像装置であって、

該駆動手段は、

(1) 該画素部に配列された該n個の画素のうち、該第2の電荷転送手段に近い側より第i番目の画素からの信号を、該第1の電荷転送手段の第jビット部に読み出し、

(2) 該読み出した信号を、(k-1)/kビット分該第1の方向に転送し、

(3)  $i = i + 1$  とし、

(4) 該ステップ(1)~(3)を該画素部に配置された画素のうち該第2の電荷転送手

段に最も近い位置の第 1 番目の画素から最も遠い位置の画素に至るまで繰り返させるように該第 1 の電荷転送手段を駆動する

但し、 $k$  は 2 以上の整数

$j = \text{INT}[\{(i - 1) / k\} + 1]$ ,  $\text{INT}[\ ]$  は  $[\ ]$  の整数部 (小数部切り捨て)

ことを特徴とする固体撮像装置。

【請求項 2】

前記第 2 の電荷転送手段から最も遠い位置の第  $n$  番目の画素が読み出された後は、前記第 1 の電荷転送手段に転送動作のみを行わせるべく前記駆動手段が複数の駆動信号を発生させるステップ (5) の動作を更に含むことを特徴とする請求項 1 記載の固体撮像装置。

【請求項 3】

前記第 2 の電荷転送手段は、 $q$  本の電荷転送チャネルを有する

但し、 $q$  は 1 以上の整数

ことを特徴とする請求項 1 又は請求項 2 記載の固体撮像装置。

【請求項 4】

前記第 1 の電荷転送手段は  $m$  相駆動構造であり、前記駆動手段は、前記信号読み出しのための読み出しパルスを該第 1 の電荷転送手段に順次与える走査回路と、転送のための  $m$  相のクロックを該第 1 の電荷転送手段に供給するクロック供給手段とを有する

但し、 $m$  は 2 以上の整数

ことを特徴とする請求項 1 ~ 請求項 3 記載の固体撮像装置。

【請求項 5】

前記ステップ (1) ~ (3) の繰り返しを、映像信号の水平ブランキング期間内に  $p = q \cdot k / (k - 1)$  回行い、水平走査期間には  $q$  本のチャネルからなる前記第 2 の電荷転送手段から信号読み出しを行う

但し、 $p$  が非整数の場合、 $\text{INT}[p]$  と  $\text{INT}[p + 1]$  の組み合わせで平均として  $p$  となるように決定される  $p$  回

ことを特徴とする請求項 3 に記載の固体撮像装置。

【請求項 6】

前記第 1 の電荷転送手段と前記第 2 の電荷転送手段との間に、前記第 1 の方向に  $n / k$  ビット以上のビットを有する第 3 の電荷転送手段を備え、該第 3 の電荷転送手段がメモリ部となることを特徴とする請求項 1 記載の固体撮像装置。

【請求項 7】

前記第 3 の電荷転送手段は、前記第 1 の電荷転送手段と同じ相数駆動構造であり、第 1 の方向への電荷転送時に前記駆動手段が該第 1 の電荷転送手段と該第 3 の電荷転送手段とを同期して駆動させることを特徴とする請求項 6 記載の固体撮像装置。

【請求項 8】

前記ステップ (1) ~ (4) までの動作は映像信号の垂直ブランキング期間に行い、ステップ (5) の動作は信号読み出し期間に行うことを特徴とする請求項 6 又は請求項 7 に記載の固体撮像装置。

【請求項 9】

前記ステップ (1) ~ (4) の動作を終了した後であって、前記ステップ (5) の動作の途中に、前記第 1 の電荷転送手段内の信号電荷が前記第 3 の電荷転送手段へ転送された後に、再度該ステップ (1) ~ (4) の動作を行わせ、その後、再度のステップ (5) 動作で出力される信号の有効露光期間を任意に設定することを特徴とする請求項 6 又は 7 記載の固体撮像装置。

【請求項 10】

入射光を光電変換し、発生する信号電荷を蓄積する画素を第 1 の方向に  $n$  個配列してなる画素部と、

該画素部の側方に設けられており、1 ビット当たり該画素が  $k$  個対応し、該画素部の各画素のそれぞれから順番に読み出される信号を該第 1 の方向に転送する第 1 の電荷転送手段と、

10

20

30

40

50

該第 1 の電荷転送手段の一端部に接続され、該第 1 の電荷転送手段によって転送された信号を受け取り、該受け取った信号を該第 1 の方向と実質的に直交する第 2 の方向に転送する第 2 の電荷転送手段と、

該第 2 の電荷転送手段の一端部に接続され、該第 2 の電荷転送手段によって転送された信号を受け取り、該受け取った信号を映像信号に変換して外部装置に出力する出力手段と、該第 1 の電荷転送手段を駆動する駆動手段と

を備えた固体撮像装置であって、

該駆動手段は、

( 1 ) 該画素部に配列された該 n 個の画素のうち、該第 2 の電荷転送手段に近い側より第 i 番目及び第 i + 1 番目の画素からの信号を、該第 1 の電荷転送手段の第 j ビット部に加算して読み出し、

( 2 ) 該読み出した信号を、 $2(k - 1) / k$  ビット分該第 1 の方向に転送し、( 3 )  $i = i + 2$  とし、

( 4 ) 該ステップ ( 1 ) ~ ( 3 ) を該画素部に配置された画素のうち該第 2 の電荷転送手段に最も近い位置の第 1 番目の画素から最も遠い位置の画素に至るまで繰り返させ、該ステップ ( 4 ) の途中の第  $2r + 1$  番目の画素に至るまで繰り返させた時刻  $t_a$  後からは再度、

( 5 ) 前記ステップ ( 1 ) ~ ( 3 ) を該画素部に配置された画素のうち該第 2 の電荷転送手段に最も近い位置の第 1 番目の画素から最も遠い位置の画素に至るまで繰り返させ、前記時刻  $t_a$  より以降は前記ステップ ( 4 ) 及び ( 5 ) を同時に行うように該第 1 の電荷転送手段を駆動する

但し、k は 2 以上の整数

r は 1 以上の整数

$j = \text{INT} [ \{ (i - 1) / k \} + 1 ]$  ,  $\text{INT} [ \quad ]$  は  $[ \quad ]$  の整数部 ( 小数部切り捨て )

ことを特徴とする固体撮像装置。

#### 【請求項 1 1】

前記ステップ ( 5 ) において、前記第 2 の電荷転送手段から最も遠い位置の第 n 番目の画素が読み出された後は、前記第 1 の電荷転送手段に転送動作のみを行わせるべく前記駆動手段が複数の駆動信号を発生させるステップ ( 6 ) の動作を更に含むことを特徴とする請求項 1 0 記載の固体撮像装置。

#### 【請求項 1 2】

前記第 2 の電荷転送手段は、q 本の電荷転送チャネルを有する

但し、q は 1 以上の整数

ことを特徴とする請求項 1 0 又は請求項 1 1 記載の固体撮像装置。

#### 【請求項 1 3】

前記第 1 の電荷転送手段は m 相駆動構造であり、前記駆動手段は、

前記信号読み出しのため読み出しパルスを該第 1 の電荷転送手段に順次与える走査回路手段と、転送のための m 相のクロックを該第 1 の電荷転送手段に供給するクロック供給手段とを有する

但し、m は 2 以上の整数

ことを特徴とする請求項 1 0 ~ 請求項 1 2 記載の固体撮像装置。

#### 【請求項 1 4】

前記ステップ ( 1 ) ~ ( 3 ) の繰り返しを、映像信号の水平ブランキング期間内に  $p = q \cdot k / [ (k - 1) \cdot 2 ]$  回行い、水平走査期間には q 本のチャネルからなる前記第 2 の電荷転送手段から信号読み出しを行う

但し、p が非整数の場合、 $\text{INT} [ P ]$  と  $\text{INT} [ P + 1 ]$  の組み合わせで平均として p 回となるように決定される p 回

ことを特徴とする請求項 1 2 記載の固体撮像装置。

#### 【請求項 1 5】

10

20

30

40

50

前記ステップ(4)から得られる信号を第1の信号、前記ステップ(5)から得られる信号を第2の信号とし、該第1の信号を $rH$ ( $H$ は1水平走査期間)だけ遅延する遅延回路を通した後、該第1の信号と該第2の信号とを白レベルを飽和信号以下の一定値に規制する2つの白クリップ回路にそれぞれ通し、更に該2つの白クリップ回路からの該第1の信号及び該第2の信号を加算することを特徴とする請求項10~請求項14のいずれかに記載の固体撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は固体撮像装置に関し、より詳しくは電荷転送段当たりの画素密度を $k$ 倍( $k$ は2以上の整数)に高めることができる電荷転送型の固体撮像装置に関する。 10

【0002】

【従来の技術】

2次元固体撮像装置には種々のものが知られているが、ノイズが少ないという点で電荷結合素子(CCD)型の固体撮像装置が優れている。一般にかかるCCD型の固体撮像装置としては、インターライン転送型とフレーム転送型とに大別されるが、以下に示す理由により、現在ではインターライン転送型のCCD型固体撮像装置が主流となっている。即ち、インターライン転送型では、光電変換素子として、ホトダイオードが利用可能なため短波長感度が高く、また受光部と転送部が別々に形成されるためスミアと称される偽信号が少ないからである。 20

【0003】

図14は従来のインターライン転送型のCCD型固体撮像装置の平面構成を電荷転送タイミングと共に示している。このCCD型固体撮像装置は光電変換及び電荷蓄積を行う複数の感光性素子(画素)1を備えている。これら複数の画素1は第1の方向及びこれに実質的に直交する第2の方向(以下第1の方向を垂直方向と称し、第2の方向を水平方向と称する)に沿った縦横のアレイに配列されている。

【0004】

さらに、このCCD型固体撮像装置は、画素1の各垂直列の脇に設けられ、画素1から読み出された信号を垂直方向に転送する垂直電荷転送部2と、垂直電荷転送部2のそれぞれの一端部に接続され、垂直電荷転送部2から送られて来た信号を水平方向に転送する水平電荷転送部4と、水平電荷転送部4の一端部に設けられ、水平電荷転送部4からの信号を映像信号に変換して外部出力する出力部7とを備えている。 30

【0005】

各垂直転送部2は図示しない外部装置より供給される4相の駆動信号 $v_1, v_2, v_3, v_4$ で駆動される4相構造をなしている。垂直方向に隣合う一对の画素が各垂直電荷転送部2の1ビットに対応する構成とされる。例えば、画素P1とP2、及び画素P3とP4がそれぞれ、各垂直電荷転送部2の1ビットに対応する。

【0006】

ところで、CCD電荷転送部は、1ビット当たり1画素信号しか転送することができない。このため、図14中に(b1)~(b5)及び(c1)~(c5)で示すように、従来のCCD型固体撮像装置はフィールド蓄積及びインターレース読み出しを行っている。即ち、第1(奇数)フィールドでは垂直方向にそれぞれ隣合う画素P1とP2、P3とP4等からの信号を読み出し、加算して1画素信号とし、垂直方向、次いで水平方向に転送して出力信号を得る。第2(偶数)フィールドでは垂直方向にそれぞれ隣合う画素P2とP3、P4とP5等からの信号を読み出し、加算して1画素信号とし、垂直方向次いで水平方向に転送して出力信号を得る。 40

【0007】

【発明が解決しようとする課題】

しかしながら、以上の動作では、1画面の信号が2フィールドにわたっているため、動きのある被写体ではフィールド間で画像がブレてしまう問題が生じる。また、垂直方向に2 50

画素分加算するため、例え静止画であっても垂直解像度が劣化する問題が生じる。

【0008】

以上のような問題を解決するCCD型固体撮像装置として、1フィールドで全ての画素信号を混合することなく読み出してしまふ、プログレッシブスキャン型CCDがある。図15はこのCCD型固体撮像装置の平面構成を電荷転送タイミングと共に示している。ここで、図14と対応する部分については同一の符号を付してある。

【0009】

図15と図14とを対比してみれば明らかなように、このプログレッシブスキャン型CCDは、垂直電荷転送部1ビット当たり1画素が対応している点で、1ビット当たり2画素が対応している図14のCCD固体撮像装置とは異なっている。この場合、画素の間で垂直電荷転送部2の電極を引き出す必要上、垂直電荷転送部は1ビットが3電極構成(4相では画素間に4本の電極が必要となり加工が困難)とされ、 $v_1$ 、 $v_2$ 、 $v_3$ の3相で駆動される。

10

【0010】

図15中の(b1)~(b4)は電荷転送タイミングを示す。まず、同図(b1)に示すように、全ての画素信号が垂直電荷転送部2へ混合することなく読み出される。ここでCCD転送部1ビットと1画素とが対応しているから、全画素信号を同図(b2)~(b4)に示すように、通常の転送動作で順次読み出すことが可能である。即ち、プログレッシブスキャン動作が実行される。このため、このプログレッシブスキャン型CCDによれば、動きのある被写体であっても、画像がブレてしまうことがなく、また、静止画であっても垂直解像度が劣化することがない。

20

【0011】

しかしながら、このプログレッシブスキャン型CCDでは、垂直電荷転送部2の取り扱い電荷量は3相からなる電極の1電極分で制約される。即ち、各電極が均等となる最良の場合でも、垂直電荷転送部2の電荷蓄積部面積は、転送方向に画素ピッチの1/3の長さとなる。一方、図14に示すCCD固体撮像装置の場合には、3電極中の1電極のみに蓄積できるので、結局画素ピッチと同じ長さ分蓄積できることになる。この結果、プログレッシブスキャン型CCDの取り扱い電荷量は図14に示すCCD固体撮像装置の1/3に低下するという問題がある。

【0012】

ここで、取り扱い電荷量の低下は、撮像素子の最大信号量の低下、即ちダイナミックレンジの低下を招く。撮像素子のダイナミックレンジが低いと、取り扱う光量の高い側が狭められる。従って、画像の明るい部分が白く潰れ、深みの無い平板な画像になる。また、撮像素子では、通常明るいシーンほどS/Nの良い綺麗な画像が得られるが、ダイナミックレンジが低いと明るいシーンで白く潰れてしまうため、結局S/N比の良い画像が得られないことになる。

30

【0013】

プログレッシブスキャン型CCDにおけるこの問題を改善するCCD型固体撮像装置として、A. J. P. Theuwissen, et al., "THE ACCORDION IMAGER: an Ultra High Density Frame Transfer CCD", IEDM Technical Digest, pp. 40-43, Dec. 1984. に示されるものがある。

40

【0014】

図16はこのCCD型固体撮像装置の平面構成を電荷転送タイミングと共に示している。ここで、図14と対応する部分については同一の符号を付してある。このCCD型固体撮像装置は、垂直電荷転送部2が1電極毎に垂直駆動回路30により駆動される点が図14の固体撮像装置と異なる。

【0015】

図16中に示す電荷転送タイミング(b1)~(b13)に従ってこの垂直駆動回路30の動作を説明する。まず同図(b1)に示すように、全ての画素信号を垂直電荷転送部2

50

へ混合することなく読み出す。CCD転送部は1ビット当たり1画素信号しか読み出せないから、図16(b2)~(b13)に示すように、水平電荷転送部4に近い側から順に電荷を読み出すことにより電荷密度を1/2に下げ、4相駆動に順次置き換えていく。4相に置き換えた後は、通常の駆動が可能となる。こうして、1フィールドで全画素信号を順次読み出す、プログレッシブスキャン動作が可能となる。これをアコーディオン動作と称している。

【0016】

しかしながら、図16の固体撮像装置では以下の問題がある。

【0017】

(1) 1画素の信号を読み出した後、一時的には1電極分に信号を蓄積するため、垂直電荷転送部2が取り扱い可能な最大信号量は図15に示すCCD型固体撮像装置の1/2に低下する。

【0018】

(2) 画素部から読み出した信号は、水平電荷転送部4に遠い部分ほど長期間にわたり、垂直電荷転送部2内で静止状態のまま保持される。このため、垂直電荷転送部2で発生する暗電流により、水平電荷転送部4に遠い部分ほど多く、暗電流に起因するノイズ電荷が付加される。これは固定パターンノイズとなり、画質を著しく劣化させる。

【0019】

本発明は、このような従来技術の問題点を解決するものであり、電荷転送部当たりの画素密度を従来のk倍にまで高めることが可能となり、プログレッシブスキャン用画素構成が極めて容易となるばかりか、撮像装置の小型化や、高感度化、ワイドダイナミックレンジ化等の高性能化が可能となる、新規な固体撮像装置を提供することを目的とする。

【0020】

本発明の他の目的は、ワイドダイナミックレンジ化が図れ、被写体の中に逆光等の非常に光量の強い光が存在する場合であっても、これに起因して画像がつぶれてしまうことなく全画面で画像を撮影することができる固体撮像装置を提供することにある。

【0021】

また、本発明の他の目的は、僅かな設計変更を行うだけで、種々のオプションを選択でき、使い勝手を向上できる固体撮像装置を提供することにある。

【0022】

また、本発明の他の目的は、そのような選択が、駆動回路部の一部を改良するだけで実現でき、大幅なコストアップを伴うことなく、使い勝手を向上できる固体撮像装置を提供することにある。

【0023】

【課題を解決するための手段】

本発明の固体撮像装置は、入射光を光電変換し、発生する信号電荷を蓄積する画素を第1の方向にn個配列してなる画素部と、該画素部の側方に設けられており、1ビット当たり該画素がk個対応し、該画素部の各画素のそれぞれから順番に読み出される信号を該第1の方向に転送する第1の電荷転送手段と、該第1の電荷転送手段の一端部に接続され、該第1の電荷転送手段によって転送された信号を受け取り、該受け取った信号を該第1の方向と実質的に直交する第2の方向に転送する第2の電荷転送手段と、該第2の電荷転送手段の一端部に接続され、該第2の電荷転送手段によって転送された信号を受け取り、該受け取った信号を映像信号に変換して外部装置に出力する出力手段と、該第1の電荷転送手段を駆動する駆動手段とを備えた固体撮像装置であって、該駆動手段は、(1) 該画素部に配列された該n個の画素のうち、該第2の電荷転送手段に近い側より第i番目の画素からの信号を、該第1の電荷転送手段の第jビット部に読み出し、(2) 該読み出した信号を、(k-1)/kビット分該第1の方向に転送し、(3)  $i = i + 1$  とし、(4) 該ステップ(1)~(3)を該画素部に配置された画素のうち該第2の電荷転送手段に最も近い位置の第1番目の画素から最も遠い位置の画素に至るまで繰り返させるように該第1の電荷転送手段を駆動する構成(但し、kは2以上の整数、 $j = \text{INT}[\{(i-1)/k$

10

20

30

40

50

} + 1], INT[]は[]の整数部(小数部切り捨て)をとっており、そのことにより上記目的が達成される。

【0024】

好ましくは、前記第2の電荷転送手段から最も遠い位置の第n番目の画素が読み出された後は、前記第1の電荷転送手段に転送動作のみを行わせるべく前記駆動手段が複数の駆動信号を発生させるステップ(5)の動作を更に行う。

【0025】

また、好ましくは、前記第2の電荷転送手段は、q本の電荷転送チャネルを有する(但し、qは1以上の整数)。

【0026】

また、好ましくは、前記第1の電荷転送手段はm相駆動構造であり、前記駆動手段は、前記信号読み出しのための読み出しパルスを該第1の電荷転送手段に順次与える走査回路と、転送のためのm相のクロックを該第1の電荷転送手段に供給するクロック供給手段とを有する(但し、mは2以上の整数)。

【0027】

また、好ましくは、前記ステップ(1)~(3)の繰り返しを、映像信号の水平ブランキング期間内に $p = q \cdot k / (k - 1)$ 回行い、水平走査期間にはq本のチャネルからなる前記第2の電荷転送手段から信号読み出しを行う(但し、pが非整数の場合、INT[p]とINT[p+1]の組み合わせで平均としてpとなるように決定されるp回)。また、好ましくは、前記第1の電荷転送手段と前記第2の電荷転送手段との間に、前記第1の方向にn/kビット以上のビットを有する第3の電荷転送手段を備え、該第3の電荷転送手段がメモリ部とする。

【0028】

また、好ましくは、前記第3の電荷転送手段は、前記第1の電荷転送手段と同じ相数駆動構造であり、第1の方向への電荷転送時に前記駆動手段が該第1の電荷転送手段と該第3の電荷転送手段とを同期して駆動させる。

【0029】

また、好ましくは、前記ステップ(1)~(4)までの動作は映像信号の垂直ブランキング期間に行い、ステップ(5)の動作は信号読み出し期間に行う。

【0030】

また、好ましくは、前記ステップ(1)~(4)の動作を終了した後であって、前記ステップ(5)の動作の途中で、前記第1の電荷転送手段内の信号電荷が前記第3の電荷転送手段へ転送された後に、再度該ステップ(1)~(4)の動作を行わせ、その後、再度のステップ(5)動作で出力される信号の有効露光期間を任意に設定する。

【0031】

また、本発明の固体撮像装置は、入射光を光電変換し、発生する信号電荷を蓄積する画素を第1の方向にn個配列してなる画素部と、該画素部の側方に設けられており、1ビット当たり該画素がk個対応し、該画素部の各画素に接続されて各画素のそれぞれから順番に読み出される信号を該第1の方向に転送する第1の電荷転送手段と、該第1の電荷転送手段の一端部に接続され、該第1の電荷転送手段によって転送された信号を受け取り、該受け取った信号を該第1の方向と実質的に直交する第2の方向に転送する第2の電荷転送手段と、該第2の電荷転送手段の一端部に接続され、該第2の電荷転送手段によって転送された信号を受け取り、該受け取った信号を映像信号に変換して外部装置に出力する出力手段と、該第1の電荷転送手段を駆動する駆動手段とを備えた固体撮像装置であって、該駆動手段は、(1)該画素部に配列された該n個の画素のうち、該第2の電荷転送手段に近い側より第i番目及び第i+1番目の画素からの信号を、該第1の電荷転送手段の第jビット部に加算して読み出し、(2)該読み出した信号を、 $2(k-1)/k$ ビット分該第1の方向に転送し、(3) $i = i + 2$ とし、(4)該ステップ(1)~(3)を該画素部に配置された画素のうち該第2の電荷転送手段に最も近い位置の第1番目の画素から最も遠い位置の画素に至るまで繰り返させ、該ステップ(4)の途中の第2r+1番目の画素

10

20

30

40

50

に至るまで繰り返させた時刻  $t_0$  後からは再度、(5) 前記ステップ(1) ~ (3) を該画素部に配置された画素のうち該第2の電荷転送手段に最も近い位置の第1番目の画素から最も遠い位置の画素に至るまで繰り返させ、前記時刻  $t_0$  より以降は前記ステップ(4) 及び(5) を同時に行うように該第1の電荷転送手段を駆動する構成

但し、 $k$  は2以上の整数

$r$  は1以上の整数、

$j = \text{INT}[\{(i-1)/k\} + 1]$ 、 $\text{INT}[\ ]$  は  $[\ ]$  の整数部(小数部切り捨て)

をとっており、そのことにより上記目的が達成される。

【0032】

好ましくは、前記ステップ(5)において、前記第2の電荷転送手段から最も遠い位置の第 $n$ 番目の画素が読み出された後は、前記第1の電荷転送手段に転送動作のみを行わせるべく前記駆動手段が複数の駆動信号を発生させるステップ(6)の動作を更に含む。

【0033】

また、好ましくは、前記第2の電荷転送手段は、 $q$ 本の電荷転送チャンネルを有する。但し、 $q$ は1以上の整数。

【0034】

また、好ましくは、前記第1の電荷転送手段は $m$ 相駆動構造であり、前記駆動手段は、前記信号読み出しのため読み出しパルスを該第1の電荷転送手段に順次与える走査回路手段と、転送のための $m$ 相のクロックを該第1の電荷転送手段に供給するクロック供給手段とを有する。但し、 $m$ は2以上の整数。

【0035】

また、好ましくは、前記ステップ(1) ~ (3)の繰り返しを、映像信号の水平ブランキング期間内に  $p = q \cdot k / [(k-1) \cdot 2]$  回行い、水平走査期間には $q$ 本のチャンネルからなる前記第2の電荷転送手段から信号読み出しを行う。但し、 $p$ が非整数の場合、 $\text{INT}[P]$  と  $\text{INT}[P+1]$  の組み合わせで平均として  $p$  となるように決定される  $p$  回。

【0036】

また、好ましくは、前記ステップ(4)から得られる信号を第1の信号、前記ステップ(5)から得られる信号を第2の信号とし、該第1の信号を  $rH$  ( $H$ は1水平走査期間)だけ遅延する遅延回路を通した後、該第1の信号と該第2の信号とを白レベルを飽和信号以下の一定値に規制する2つの白クリップ回路にそれぞれ通し、更に該2つの白クリップ回路からの該第1の信号及び該第2の信号を加算する。

【0037】

以下作用について説明する。

【0038】

本発明によれば、垂直電荷転送部(第1の電荷転送手段)を  $(k-1)/k$  ビット転送する毎に、1画素分の画素信号を水平電荷転送部(第2の電荷転送手段)に近い側から順に垂直電荷転送部へ読み出すため、垂直電荷転送部1ビット当たり $k$ 個の画素が対応していても、全ての画素信号を順次読み出すことが可能となる。このため、垂直電荷転送部1ビット当たり1画素信号を扱う条件はそのまま、画素密度を従来の $k$ 倍にまで高めることが可能となる。

【0039】

この結果、垂直電荷転送部1ビットが画素ピッチの $k$ 倍の長さに相当するので、大きな取り扱い信号量を確保できる。このため、プログレッシブスキャン動作を行う場合に、上記従来のプログレッシブスキャン型CCDが有する問題点を解消できる。

【0040】

しかも、上記構成においては、垂直電荷転送部に転送のためのクロックを与える駆動手段の駆動方式を変更するだけで、画素部や垂直電荷転送部の構成を変更することなく、取り扱い信号量の大きいプログレッシブスキャン動作を実現できる。即ち、従来のプログレ

10

20

30

40

50

シブスキャン型CCDの構成を大きく変更する必要がないので、簡単に製作できる。

【0041】

また、垂直電荷転送部1ビット当たりk個の画素が対応しているため、結果的に垂直転送部の密度を1/kに緩和できる。このため、撮像装置の多画素化・小型化を図ることができる。更には、高感度化、ワイドダイナミックレンジ化等の高性能化が可能となる。

【0042】

また、垂直電荷転送部が1水平走査期間毎にqビット分の転送動作を行う構成によれば、転送動作が周期的な連続動作によって行われるため、長期間静止することがない。このため、画素部から読み出した信号が水平電荷転送部に遠い部分ほど長期間にわたり、垂直電荷転送部内で静止状態のまま保持されることがなく、暗電流は各垂直電荷転送部に均等に配分されるので、固定パターンノイズを発生することがない。

10

【0043】

また、駆動手段が、(1)画素部に配列されたn個の画素のうち、水平電荷転送部(第2の電荷転送手段)に近い側より第i番目及び第i+1番目の画素からの信号を、垂直電荷転送部(第1の電荷転送手段)の第jビット部に加算して読み出し、(2)読み出した信号を、 $2(k-1)/k$ ビット分第1の方向に転送し、(3) $i = i + 2$ とし、(4)ステップ(1)~(3)を画素部に配置された画素のうち水平電荷転送部に最も近い位置の第1番目の画素から最も遠い位置の画素に至るまで繰り返させ、ステップ(4)の途中の第2番目の画素に至るまで繰り返させた時刻t。後からは再度、(5)ステップ(1)~(3)を画素部に配置された画素のうち水平電荷転送部に最も近い位置の第1番目の画素から最も遠い位置の画素に至るまで繰り返させ、時刻t。より以降はステップ(4)及び(5)を同時に行うように垂直電荷転送部を駆動する構成によれば、ワイドダイナミックレンジ化を図ることができる。

20

【0044】

このため、このような構成によれば、被写体の中に逆光等の非常に光量の強い光が存在する場合であっても、これに起因して画像がつぶれてしまうことがなく全画面で画像を撮影することができる固体撮像装置を実現できる。なお、上記構成により、ワイドダイナミックレンジ化が図れる理由については、後述の実施形態6で詳細に説明されている。

【0045】

【発明の実施の形態】

30

以下に本発明の実施の形態を図面を参照しながら具体的に説明する。

【0046】

(実施形態1)

図1は実施形態1に係る本発明固体撮像装置の平面構成を電荷転送タイミングと共に示す。この固体撮像装置は、入射光を光電変換し、信号電荷を蓄積する複数の画素1を備えている。これら複数の画素1は垂直方向及び水平方向に沿った縦横のアレイに配列されている。

【0047】

画素1の各垂直列の脇(側方)には、垂直電荷転送部2が設けられている。この垂直電荷転送部2は、画素1から読み出された信号を垂直方向に転送する。また、垂直電荷転送部2のそれぞれ的一端部には一对の水平電荷転送部4、5が設けられている。この水平電荷転送部4、5は、垂直電荷転送部2から送られて来た信号を水平方向に転送する。更に、水平電荷転送部4、5の一端部には出力部7、7がそれぞれ接続されている。この出力部7、7は、水平電荷転送部4、5から転送されて来る信号を映像信号に変換して外部出力する。なお、垂直電荷転送部2の駆動は垂直駆動回路3(31)によって行われるが、その詳細については後述する。

40

【0048】

本実施形態1の固体撮像装置では、 $k = 2$ 、即ち垂直電荷転送部2の1ビット当たり2画素が対応している。また、本実施形態1では、 $q = 2$ 、即ち上記のように水平電荷転送部が2チャンネル配設されている。以下では、水平電荷転送部4をHCCD1と称し、水平電

50

荷転送部 5 を H C C D 2 と称する。

【 0 0 4 9 】

各垂直電荷転送部 2 は、1 電極毎に垂直駆動回路 3 により駆動される。図 1 中の ( b 1 ) ~ ( b 1 0 ) はこの駆動タイミング、即ち、転送タイミングを示している。なお、以下では画素 1 及び垂直電荷転送部 2 は、水平電荷転送部に近い側より順番に数えることとする。よって、例えば H C C D 1 に近い側より画素 P 1、P 2 ... と称する。

【 0 0 5 0 】

C C D 転送部は 1 ビット当たり 1 画素信号しか読み出せないから、( b 1 ) に示すように、まず 1 番目の画素 P 1 の信号を垂直転送部 2 の 1 番目のビットへ読み出す。読み出し動作時、該当する箇所の垂直転送ゲート(この場合 G 1 1)が高電位とされ、ポテンシャルが深くなる。( b 1 ) 中の破線はその様子を表している。

10

【 0 0 5 1 】

次いで、垂直電荷転送部 2 は、( b 2 ) に示すように、 $(k - 1) / k = (2 - 1) / 2 = 1 / 2$  ビット分の信号を垂直方向に転送した後、2 番目の画素 P 2 の信号を垂直電荷転送部 2 の 1 番目のビットに読み出し、続いて  $1 / 2$  ビット分の信号を垂直方向に転送する。ここで  $(k - 1) / k$  ビット転送している理由は、各画素信号を水平電荷転送部側から順次読み出す際、垂直転送チャンネル内に空ビットを生じることなく詰めて読み出すこと、及び画素 / 垂直電荷転送部の動作関係を毎回同一に保つためである。

【 0 0 5 2 】

なお、「空ビットを生じることなく」とは、垂直電荷転送部 2 は、1 ビットを 1 素子とするアナログメモリ素子が順次連なった構造であると考えられることができるので、このメモリ素子に 1 対 1 で画素データを順次、隙間なく書き込み、書き込まれないメモリ素子が存在しないようにすることをいう。

20

【 0 0 5 3 】

以上の ( b 1 ) ~ ( b 2 ) の動作で垂直電荷転送部 2 は 1 ビット転送されるから、水平電荷転送部の片チャンネル、即ち H C C D 1 に 1 画素分の信号が蓄積する。ここで、本実施形態 1 では、水平電荷転送部は 2 チャンネルであるため、水平電荷転送部の 1 つの読み出し動作の間と、次の読み出し動作との間に、垂直電荷転送部 2 は  $q = 2$  ビット分転送する必要がある。このため、本実施形態 1 では、 $q = 2$ 、 $k = 2$  であるため、 $q \div (k - 1) / k = q \cdot k / (k - 1) = 4$  回、つまり  $1 / 2$  ビット転送を 4 回行うことにより、信号をトータル 2 ビット分転送している。( b 1 ) ~ ( b 4 ) はその動作を示している。

30

【 0 0 5 4 】

こうして ( b 1 ) ~ ( b 4 ) の動作で 4 画素分 ( P 1 ~ P 4 ) の画素信号が読み出されると共に、H C C D 1、H C C D 2 の 2 チャンネル分に信号電荷が蓄積するから、( b 5 ) に示すように、H C C D 1、H C C D 2 を水平方向に転送し、垂直 2 画素分の出力信号を得る。

【 0 0 5 5 】

上記一連の動作を繰り返し、 $i$  番目の画素 P  $i$  の信号を垂直電荷転送部 2 の ( I N T [ { (  $i - 1$  ) /  $k$  } + 1 ] 番目のビットへ読み出した後 ( I N T [ ] は [ ] 内の整数を表す)、 $(k - 1) / k = 1 / 2$  ビット垂直方向に転送する。次いで、 $i = i + 1$  として以上の動作を繰り返す。このようにして、垂直電荷転送部 2 が 2 ビット転送される毎に H C C D 1、H C C D 2 を駆動し、垂直 2 画素分の画素信号を得る。

40

【 0 0 5 6 】

以上の動作で、垂直電荷転送部 1 ビット当たり 2 画素の信号を順次もれなく、また、混合せず読み出しているにも拘わらず、垂直電荷転送部 2 の取り扱い信号量は 1 ビット分が丸々利用可能であり、大きな値を確保することができる。また、図 1 6 と比較すればわかるように、プログレッシブスキャン動作において、従来比で画素密度を 2 倍に高めることができる。

【 0 0 5 7 】

更に、垂直電荷転送部 2 は、水平ブランキング期間毎に  $1 / 2$  ビット転送を 4 回行い、周

50

期的に常時動作しており静止することがないから、暗電流は垂直転送部内で均等に分配される。即ち、図 1 6 に示したアコーディオン型 CCD で問題になるような固定パターンノイズは発生しない。このように本実施形態 1 の固体撮像装置においては、図 1 6 に示す固体撮像装置が有する問題点及び 図 1 4 に示す固体撮像装置が有する問題点を同時に解決することができる。

#### 【 0 0 5 8 】

図 2 は垂直方向の全画素数が 16 ( P 1 ~ P 1 6 ) の場合を例にとって、図 1 の動作を模式的に示したものである。1 画面分の読み出し動作全体を垂直 1 ビット分の転送動作を単位として示している。ここで画素 P 1 , P 2 等の信号を a , b 等のアルファベットで示している。また、画素信号読み出し時は 印を付けている。なお、 印が付いていないものは、単に垂直電荷転送部 2 内を信号が移動していることを示す。1 水平走査期間 ( 1 H ) 中に垂直転送部は 2 ビット転送し、1 ビット転送中に 2 画素分読み出すから、16 画素の読み出しは 4 H ( 2 × 2 × 4 H = 16 画素 ) 期間で終了する。

10

#### 【 0 0 5 9 】

この間、水平電荷転送部は 2 チャンネルあるから、垂直 8 画素分 ( 16 ÷ 2 = 8 ) 読み出している。なお、水平電荷転送部の読み出しは垂直 2 ビットの転送 ( これは水平ブランキング期間中に行う ) が終了後、次の垂直転送が始まる前に行う。全ての画素信号が垂直電荷転送部 2 に読み出された後は、転送動作のみが 1 H 期間当たり垂直 2 ビット転送で、4 H 期間を要して行われる。これで残り垂直 8 画素分の信号が全て読み出される。

#### 【 0 0 6 0 】

図 3 は図 1 に示す垂直駆動回路 3 ( 3 1 ) の詳細を示す。垂直転送のための 4 相クロック  $v_1$  ,  $v_2$  ,  $v_3$  ,  $v_4$  が各ゲート  $G_{ij}$  (  $i$  : ビット番号、 $j$  : 1 ~ 4 ) に共通に配線されている。画素信号読み出しのためのパルスは、垂直走査回路 3 1 により若い番号の画素側から順番に発生される。垂直転送クロックと画素信号読み出しパルスとの選択は、反転回路 3 2、p チャンネル・トランジスタ 3 3、n チャンネル・トランジスタ 3 4 により行われる。

20

#### 【 0 0 6 1 】

より具体的には、まず垂直走査回路 3 1 からの信号線 3 5 がローレベルの時、トランジスタ 3 3 は OFF、トランジスタ 3 4 は ON となるから、ゲート駆動線 3 6 にはクロック  $v_1$  又は  $v_3$  のいずれかの信号が印加される。一方、垂直走査回路 3 1 からの信号線 3 5 がハイレベルの時、トランジスタ 3 3 は ON、トランジスタ 3 4 は OFF になるから、ゲート駆動線 3 6 には垂直走査回路 2 1 からの画素信号読み出しパルスが印加される。従って、垂直走査回路 3 1 から画素信号読み出し時のみハイレベル、他の時はローレベルとなるパルスを発生すれば、図 3 の右側に示すような波形のパルスが順次得られるから、図 1 中の ( b 1 ) ~ ( b 1 0 ) に示す動作が実現される。

30

#### 【 0 0 6 2 】

( 実施形態 2 )

図 4 は実施形態 2 に係る本発明固体撮像装置の平面構成を電荷転送タイミングと共に示す。この実施形態 2 では、 $k = 2$ 、即ち垂直電荷転送部 2 の 1 ビット当たり 2 画素が対応している。また、 $q = 1$ 、即ち水平電荷転送部が 1 チャンネルの場合の例である。図 1 と対応する構成部材については同一の符号を付し、具体的な説明は省略する。以下に転送動作を説明する。

40

#### 【 0 0 6 3 】

まず、同図中の ( b 1 ) に示すように、1 番目の画素 P 1 の信号を垂直電荷転送部 2 の 1 番目のビットへ読み出す。次いで、( b 2 ) に示すように、 $( k - 1 ) / k = 1 / 2$  ビット垂直方向に転送した後、2 番目の画素 P 2 の信号を垂直電荷転送部 2 の 1 番目のビットに読み出し、続いて  $1 / 2$  ビット垂直方向に転送する。

#### 【 0 0 6 4 】

以上、 $q \cdot k / ( k - 1 ) = 2 / 1 = 2$  回の動作で垂直電荷転送部 2 は  $q = 1$  ビット転送されるから、HCCD 1 に 1 画素分の信号が蓄積する。そして、HCCD 1 を水平方向に

50

転送し、垂直1画素分の出力信号を得る（b3参照）。

【0065】

上記一連の動作を繰り返し、 $i$ 番目の画素 $P_i$ の信号を垂直電荷転送部2の（INT[ $\{ (i-1)/k \} + 1$ ]番目のビットへ読み出した後、 $(k-1)/k = 1/2$ ビット垂直方向に転送する。次いで、 $i = i + 1$ として以上の動作を繰り返す。垂直転送部が1ビット転送される毎にHCCD1を駆動し、垂直1画素分の画素信号を得る。

【0066】

図5は、垂直方向の全画素数が16の場合を例にとって、図4の動作を模式的に示したもので、1画面分の読み出し動作全体を垂直1ビット分の転送動作を単位として示している。ここで画素 $P_1, P_2, \dots$ 等の信号を $a, b, \dots$ 等のアルファベットで示している。また、  
10  
上記同様に画素信号読み出し時は印を付けている。1水平走査期間中に垂直電荷転送部2は1ビット転送し、1ビット転送中に2画素分読み出すから、16画素の垂直電荷転送部2の読み出しは8H期間で終了する。この間、垂直8画素分読み出している。なお、HCCD1の読み出しは垂直1ビットの転送（これは水平ブランキング期間中に行う）が終了後、次の垂直転送が始まる前に行う。

【0067】

全ての画素信号が垂直電荷転送部2に読み出されて後は、転送動作のみが1H期間当たり垂直1ビット転送で、8H期間を要して行われる。これで残り垂直8画素分の信号が全て読み出される。

【0068】

本実施形態2において、全画面の信号読み出し期間を実施形態1と同じにするには、1H期間を $1/2$ 、即ち倍のスピードで読み出す必要がある。

【0069】

（実施形態3）

図6は実施形態3に係る本発明固体撮像装置の平面構成を電荷転送タイミングと共に示す。この実施形態3では、 $k = 4$ 、即ち垂直電荷転送部2の1ビット当たり4画素が対応している。また、 $q = 3$ 、即ち水平電荷転送部が3チャンネル（HCCD1、HCCD2、HCCD3）の場合の例である。図1と対応する構成部材については同一の符号を付し、具体的な説明は省略する。以下に転送動作を説明する。

【0070】

まず、同図中の（b1）に示すように、1番目の画素 $P_1$ の信号を垂直電荷転送部2の1番目のビットへ読み出す。次いで、（b2）に示すように、 $(k-1)/k = 3/4$ ビット垂直方向に転送した後、2番目の画素 $P_2$ の信号を垂直電荷転送部2の1番目のビットに読み出し、続いて $3/4$ ビット垂直方向に転送する。次いで、（b3）に示すように、3番目の画素 $P_3$ の信号を垂直電荷転送部2の1番目のビットに読み出し、 $(k-1)/k = 3/4$ ビット垂直方向に転送する。次いで（b4）に示すように、4番目の画素 $P_4$ の信号を垂直電荷転送部2の1番目ビットに読み出し、 $3/4$ ビット転送する。

【0071】

以上 $q \cdot k / (k-1) = 12/3 = 4$ 回の動作で垂直電荷転送部2は $q = 3$ ビット転送されるから、水平転送部3チャンネルに3画素分の信号が蓄積する。そして、（b5）に示すように水平転送部、即ちHCCD1~3を水平方向に転送し、垂直3画素分の出力信号を得る。

【0072】

上記一連の動作を繰り返し、 $i$ 番目の画素 $P_i$ の信号を垂直電荷転送部2の（INT[ $\{ (i-1)/k \} + 1$ ]番目のビットへ読み出した後、 $(k-1)/k = 3/4$ ビット垂直方向に転送する。次いで、 $i = i + 1$ として以上の動作を繰り返す。垂直転送部が3ビット転送される毎に水平転送部を駆動し、垂直3画素分の画素信号を得る。

【0073】

以上の動作で、垂直転送部1ビット当たり4画素の信号を順次もれなく、また混合せず読み出しているにも拘わらず、垂直転送部の取り扱い信号量は1ビット分が丸々利用可能で  
50

あり、大きな値を確保することができる。従って、本実施形態 3 において、上記実施形態 1 同様の効果を奏することができる。

【0074】

なお、図 6 では  $q = 3$  の場合について説明したが、 $q = 2$  又は  $q = 1$  の場合でも、水平転送部の読み出し動作を図 6 の場合より頻繁に行い、各水平転送部に信号電荷が蓄積する度に行うことにより、読み出し動作は可能である。

【0075】

但し、 $p = q \cdot k / (k - 1)$  が整数にならないため、繰り返しの回数は  $INT [ p ]$  と  $INT [ p + 1 ]$  の組み合わせとなり、平均として  $P$  となるように設定する必要がある。

【0076】

(実施形態 4)

図 7 は実施形態 5 に係る本発明固体撮像装置の平面構成を示す。この実施形態 4 では、垂直電荷転送部 2 と水平電荷転送部 4 との間に、第 3 の電荷転送部、即ちメモリ部 8 を設けた構成になっている。ここでメモリ部 8 のビット数は垂直電荷転送部 2 のビット数と同じ  $n$  である。また、本実施形態 4 では、 $k = 2$ 、 $q = 1$  の場合を示しているが、他の組み合わせでも以下同様に説明が可能である。ここで、メモリ部 8 の駆動は、4 相クロック  $v_1 \sim v_4$  により直接駆動される。なお、実施形態 1 と対応する構成部材については同一の符号を付してある。

【0077】

次に、図 8 に基づき本実施形態 4 の固体撮像装置の動作を説明する。但し、図 8 は、垂直方向の全画素数が 16 の場合を例示しており、1 画面分の読み出し動作全体を垂直 1 ビット分の転送動作を単位として示している。ここで画素  $P_1$ 、 $P_2$  等の信号を  $a$ 、 $b$  等のアルファベットで示している。また、上記同様に画素信号の読み出し時は 印を付けている。

【0078】

まず、同図中に示すように、垂直ブランキング期間において、画素信号の読み出しと、1 / 2 ビット転送との繰り返しを周期  $T$  で連続的に 16 回行い、全 16 画素の読み出しを垂直ブランキング期間内で終了する。ここで、 $1 T$  は図 2 の  $1 H$  より十分短い期間である。なぜならば、図 2 の  $1 H$  期間内では、同図中に示すように、画素信号を水平電荷転送部によって水平方向に読み出す期間が必要になるため、この時間が加算されるからである。

【0079】

この時、メモリ部 8 は垂直駆動回路 3 により垂直電荷転送部 2 と同期して駆動されるから、垂直 8 画素分がメモリ部 8 に蓄積される。この時、残り 8 画素分は垂直電荷転送部 2 に保持されている。

【0080】

次いで、信号読み出し期間において、メモリ部 8 及び垂直電荷転送部 2 に保持された全 16 画素の信号を、通常の転送動作により  $1 H$  期間当たり垂直 1 ビット転送で、 $16 H$  期間を要して行われる。以上の動作を繰り返すことにより、画面全体の読み出しが連続的に行われる。

【0081】

このため、本実施形態 4 によれば、最初の画素  $P_1$  の読み出しから最後の画素  $P_{16}$  の読み出しまでの期間を実施形態 1 の場合よりも短くできる利点がある。以下にその理由を説明する。

【0082】

図 2 では、 $a \sim p$  (いずれも 付き) までの信号を読み込むのに、同図中に示すように  $4 H$  時間を要している。これに対して、図 8 では同図中に示すように、 $8 T$  時間で  $a \sim p$  (いずれも 付き) までの信号を読み込むことができる。ここで、上記のように  $1 T$  は  $1 H$  より十分短い期間である。よって、本実施形態 4 によれば実施形態 1 よりも信号読み出し期間を大幅に短縮できる利点がある。

【0083】

10

20

30

40

50

## (実施形態5)

図9は本発明固体撮像装置の実施形態5を示す。この実施形態5では実施形態4同様の装置において、異なる駆動方式を採用したものである。以下にその詳細を図7に示すように、垂直方向の全画素数が16の場合を例にとって説明する。本実施形態5においても、1画面分の読み出し動作を垂直1ビット分の転送動作を単位として示している。なお、実施形態4と同一の符号をもって以下に各部の動作を説明する。また、上記同様に、画素P1, P2等の信号をa, b等のアルファベットで示しており、画素信号読み出し時は印を付けてある。

## 【0084】

まず、画素信号の読み出しと1/2ビット転送との繰り返しを、周期Tで連続的に16回  
10 行い(本実施形態5においても、1Tは1Hより十分短い期間である)、 $t_0 \sim t_1$ 期間内に全16画素の読み出しを終了する。この時、メモリ部8は垂直駆動回路3によって垂直電荷転送部2と同期して駆動されるから、垂直8画素分がメモリ部8に蓄積される。そして、残り8画素分は垂直電荷転送部2に保持されている。

## 【0085】

次いで、メモリ部8及び垂直電荷転送部2に保持された全16画素の信号に対し、やはり  
周期Tで8ビット以上の転送を行い、この時出力される信号を、 $t_1 \sim t_2$ 期間内に全て  
20 排出する。以上の動作により、垂直電荷転送部2内の信号電荷は読み出され空になるから、次の画素信号の読み出し(この場合は、図中に示すように、信号をa', b'等とし、1回目信号と区別する)が可能となる。次の画素信号の読み出しと1/2ビット転送との  
繰り返しを、やはり周期Tで連続的に16回行い、全16画素の新しい信号a' ~ p'の  
読み出しを $t_2 \sim t_3$ 期間内に終了する。

## 【0086】

この時、メモリ部8は垂直電荷転送部2と同期して駆動されるから、垂直8画素分a' ~  
h'がメモリ部8に蓄積される。そして、残り8画素分i' ~ p'は垂直転送部2に保持  
されている。なお、この間出力される信号は全て排出される。これより後は、信号a' ~  
p'の読み出しが1H周期で1個ずつ順次行われる。

## 【0087】

以上の動作により、2回目の信号a ~ p'の有効露光期間は16T以上の任意に設定可能  
30 となる。このため、Tを十分短く設定すれば、高速から低速に至る広い幅を持つ、電子シャッター動作が可能となる。即ち、次の読み出し時間迄の間隔を自由に設定できる電子シャッター動作が可能となる。

## 【0088】

なお、以上の動作では、 $t_0 \sim t_3$ の間に互り1ビット転送当たりの周期を一定値Tとしたが、  
期間 $t_1 \sim t_2$ の間は単に電荷を排出するのみであるから、周期をTより短いT'  
とすることも可能である。

## 【0089】

上記の実施形態1では、 $k = 2$ ,  $m = 4$ 、即ち1ビットが2画素に対応し、4相駆動する  
方式について説明したが、k, mの組み合わせについては種々の組み合わせを選択するこ  
40 ができる。図10(a), (b), (c)はその一例をそれぞれ示している。

## 【0090】

即ち、同図(a)は $k = 2$ ,  $m = 3$ の場合を、また同図(b)は $k = 2$ ,  $m = 5$ の場合を  
、同図(c)は $k = 2$ ,  $m = 2$ の場合をそれぞれ示している。

## 【0091】

## (実施形態6)

図11~図13は本発明固体撮像装置の実施形態6を示す。本実施形態6の固体撮像装置  
は、上記実施形態1の固体撮像装置の駆動方法に改良を加えてワイドダイナミックレンジ  
化を図ったものである。従って、装置構成の共通する部分については同一の符号を付して  
ある。

## 【0092】

10

20

30

40

50

ここで、本実施形態6の固体撮像装置は、図上上下に隣接する2画素の信号を加算して読み出す駆動方式を採用するため、厳密に言えばプログレッシブスキャン読み出しとは言えない。但し、説明を容易にするため、図12では1ビットに1画素が対応する様な説明を行っている。

【0093】

さて、本実施形態6では、上下に隣接する2画素の信号を加算して読み出すため、 $P_1 + P_2$ 、 $P_3 + P_4$ 、 $P_5 + P_6$ 、 $P_7 + P_8$ 、 $P_9 + P_{10}$ 、 $P_{11} + P_{12}$ 、 $P_{13} + P_{14}$ 、 $P_{15} + P_{16}$ 、 $P_{17} + P_{18}$ 、 $P_{19} + P_{20}$ 、 $P_{21} + P_{22}$ 、 $P_{23} + P_{24}$ 、 $P_{25} + P_{26}$ 、 $P_{27} + P_{28}$ 、 $P_{29} + P_{30}$ 、 $P_{31} + P_{32}$ 、 $P_{33} + P_{34}$ 、 $P_{35} + P_{36}$ 、 $P_{37} + P_{38}$ 、 $P_{39} + P_{40}$ 、 $P_{41} + P_{42}$ 、 $P_{43} + P_{44}$ 、 $P_{45} + P_{46}$ 、 $P_{47} + P_{48}$ 、 $P_{49} + P_{50}$ 、 $P_{51} + P_{52}$ 、 $P_{53} + P_{54}$ 、 $P_{55} + P_{56}$ 、 $P_{57} + P_{58}$ 、 $P_{59} + P_{60}$ 、 $P_{61} + P_{62}$ 、 $P_{63} + P_{64}$ 、 $P_{65} + P_{66}$ 、 $P_{67} + P_{68}$ 、 $P_{69} + P_{70}$ 、 $P_{71} + P_{72}$ 、 $P_{73} + P_{74}$ 、 $P_{75} + P_{76}$ 、 $P_{77} + P_{78}$ 、 $P_{79} + P_{80}$ 、 $P_{81} + P_{82}$ 、 $P_{83} + P_{84}$ 、 $P_{85} + P_{86}$ 、 $P_{87} + P_{88}$ 、 $P_{89} + P_{90}$ 、 $P_{91} + P_{92}$ 、 $P_{93} + P_{94}$ 、 $P_{95} + P_{96}$ 、 $P_{97} + P_{98}$ 、 $P_{99} + P_{100}$ のように、実施形態1とは符号を変換してある(図11参照)。

【0094】

以下にビット数  $k = 2$ 、電荷転送チャンネル数  $q = 2$  の場合を例にとって各部の動作を説明する。 10

【0095】

まず、図11(b1)に示すように、1番目の画素  $P_1$  の信号  $a$  を垂直電荷転送部2の1番目のビットへ読み出す。次いで、 $2(k-1)/k = 1$  ビット分の信号を垂直方向に転送した後、2番目の画素  $P_2$  の信号  $b$  を垂直電荷転送部2の2番目のビットに読み出し、1ビット分を転送する(同図(b2)参照)。これらの動作により、垂直電荷転送部2には信号  $a$  と信号  $b$  の間に1ビット分の空ビットが生じる。

【0096】

また、垂直電荷転送部2は1H期間中に2ビット分の転送動作を行うため、2本の水平転送部には一方のチャンネル  $HCCD_1$  に1画素分の信号が蓄積し、他方のチャンネル  $HCCD_2$  には空の信号が蓄積する。 20

【0097】

以下、同様にして、図11及び図12に示すように、

(1)  $i$  番目の画素  $P_i$  の信号を垂直電荷転送部2の  $i$  番目のビットへ読み出した後、

(2) 1ビット分の信号電荷を垂直方向に転送し、

次いで、

(3)  $i = i + 2$  とする。

【0098】

そして、上記(1)~(3)の動作を繰り返す。

【0099】

同時に、 30

(4) 垂直電荷転送部2が2ビット分の信号の転送動作を行う間に水平電荷転送部4、5、即ち  $HCCD_1$ 、 $HCCD_2$  を駆動し、垂直1画素分の信号と空の信号を平行に得る。

【0100】

以上の動作を水平電荷転送部から最も遠い画素に至る迄行い、 $HCCD_1$  から信号  $a$ 、 $b$ 、 $c$ 、 $\dots$  を得る。

【0101】

他方、上記(1)~(3)の動作が  $2r + 1$  回繰り返される動作の途中、即ち水平電荷転送部より1番目の画素から  $2(2r + 1)$  番目の画素迄が垂直電荷転送部に読み出される(図11及び図12では  $r = 7$ ) 時刻  $t_a$  時点において、再度、水平電荷転送部より1番目の画素から上記(1)~(3)の動作を繰り返し、 $HCCD_2$  から信号  $a'$ 、 $b'$ 、 $c'$ 、 $\dots$  を得る。 40

【0102】

これらの信号  $a'$ 、 $b'$ 、 $c'$ 、 $\dots$  は、上記の信号  $a$ 、 $b$ 、 $c$ 、 $\dots$  の間のビットに読み出されるから、時刻  $t_a$  以降は垂直転送部は2種類の信号列 ( $a$ 、 $b$ 、 $c$ 、 $\dots$ ) と ( $a'$ 、 $b'$ 、 $c'$ 、 $\dots$ ) が1ビット置きに交互に空ビットなく読み出されることになる。

【0103】

従って、2本の水平電荷転送部  $HCCD_1$ 、 $HCCD_2$  からは、一方の水平転送部  $HCCD_1$  から信号列 ( $a$ 、 $b$ 、 $c$ 、 $\dots$ ) が、他方の水平転送部  $HCCD_2$  から信号列 ( $a'$ 、 50

$b'$ ,  $c'$ , ...) が得られることになる。但し、 $a - a'$ 間、 $b - b'$ 間等には、 $rH$ だけ時間のずれが生じる。

【0104】

以上の動作を  $1V$  期間毎に繰り返すと、前に得られた信号 ( $a, b, c, \dots$ ) 列では、露光時間が  $1V - rH$  であるのに対し、後に得られる信号列 ( $a', b', c', \dots$ ) では露光時間が  $rH$  となる。

【0105】

ここで、例えば、NTSC規格では  $1V = 262.5H$  であるから、 $(1V - rH) : rH = 255.5 : 7$  となり、同じ画像情報を露光期間が大きく異なる2種類得られることになる。これはワイドダイナミックレンジ動作に有効なものとなる。以下にその理由を図13に従って説明する。

10

【0106】

図13(a)は、本実施形態6の固体撮像装置の信号処理系を示す。また、同図(b)は光量と信号との関係を示す。この信号処理系は、遅延回路11、白レベルを一定値に規制する白クリップ回路12、12及び加算回路13で構成されており、2本の水平転送部HCCD1, HCCD2から転送される信号列 ( $a, b, c, \dots$ )、信号列 ( $a', b', c', \dots$ ) を同時化するため、前に得られる信号列 ( $a, b, c, \dots$ ) を  $rH$  だけ遅延させるために遅延回路11に通している。

【0107】

次いで、同時化された両信号列 ( $a, b, c, \dots$ )、( $a', b', c', \dots$ ) を、それぞれ白クリップ回路12、12に通す。その後、両信号列 ( $a, b, c, \dots$ )、( $a', b', c', \dots$ ) は加算回路13により加算され、これでワイドダイナミックレンジ化された信号14が得られる。

20

【0108】

なお、図13(b)において、白クリップ回路12、12を通過した信号列 ( $a, b, c, \dots$ )、( $a', b', c', \dots$ ) は、(1)、(2)で示される。

【0109】

上記のように、信号列 ( $a, b, c, \dots$ ) と信号列 ( $a', b', c', \dots$ ) の露光時間比、即ち感度比は  $(1V - rH) : rH = n : 1$  となるから、飽和に達する光量は  $I_0 : nI_0$  となる。

30

【0110】

従って、加算回路13により加算された信号14は、同図(b)中に(3)で示すラインとなり、低い光量では高い感度が維持されたまま、飽和光量を  $n$  倍に迄高めることが可能になる。即ち、本実施形態6によれば、ワイドダイナミックレンジ化が達成されている。このため、強い光を背景とするような逆光下においても、明るい所での白つぶれや暗い所での黒つぶれのない撮影が可能となる。即ち、広い光量範囲にわたって階調が保持された固体撮像装置を実現できる。

【0111】

加えて、本実施形態6の固体撮像装置は、垂直駆動回路3の構成を一部改良し(即ち、電荷転送手段等は同一の構成で)、それに応じた駆動方式を採用するだけで、ワイドダイナミックレンジ化を図ることができる。

40

【0112】

しかも、そのような選択が、垂直駆動回路部の一部を改良するだけで実現できるので、大幅なコストアップを伴うことなく、使い勝手を向上できる固体撮像装置を実現できる利点がある。

【0113】

【発明の効果】

以上の本発明によれば、垂直電荷転送部(第1の電荷転送手段)を  $(k - 1) / k$  ビット転送する毎に、1画素分の画素信号を水平電荷転送部(第2の電荷転送手段)に近い側から順に垂直電荷転送部へ読み出すため、垂直電荷転送部1ビット当たり  $k$  個の画素が対応

50

していても、全ての画素信号を順次読み出すことが可能となる。このため、垂直電荷転送部1ビット当たり1画素信号を扱う条件はそのまま、画素密度を従来のk倍にまで高めることが可能となる。

【0114】

この結果、垂直電荷転送部1ビットが画素ピッチのk倍の長さに相当するので、大きな取り扱い信号量を確保できる。このため、プログレッシブスキャン動作を行う場合に、上記従来のプログレッシブスキャン型CCDが有する問題点を解消できる。

【0115】

しかも、上記構成においては、垂直電荷転送部に転送のためのクロックを与える駆動手段の駆動方式を変更するだけで、画素部や垂直電荷転送部の構成を変更することなく、取り扱い信号量の大きいプログレッシブスキャン動作を実現できる。即ち、従来のプログレッシブスキャン型CCDの構成を大きく変更する必要がないので、簡単に製作できる。

10

【0116】

また、垂直電荷転送部1ビット当たりk個の画素が対応しているため、結果的に垂直転送部の密度を1/kに緩和できる。このため、撮像装置の多画素化・小型化を図ることができる。更には、高感度化、ワイドダイナミックレンジ化等の高性能化が可能となる。

【0117】

また、垂直電荷転送部が1水平走査期間毎にqビット分の転送動作を行う構成によれば、転送動作が周期的な連続動作によって行われるため、長期間静止することがない。このため、画素部から読み出した信号が水平電荷転送部に遠い部分ほど長期間にわたり、垂直電荷転送部内で静止状態のまま保持されることがなく、暗電流は各垂直電荷転送部に均等に配分されるので、固定パターンノイズを発生することがない。

20

【0118】

また、特に請求項6, 7記載の固体撮像装置によれば、読み出し時間を一層短縮できる利点がある。

【0119】

また、特に請求項9記載の固体撮像装置によれば、シャッタ時間可変の電子シャッタ動作を行うことができる。

【0120】

また、特に請求項10～請求項15記載の固体撮像装置によれば、ワイドダイナミックレンジ化が図れ、被写体の中に逆光等の非常に光量の強い光が存在する場合であっても、これに起因して画像がつぶれてしまうことがなく全画面で画像を撮影することができる固体撮像装置を実現することができる。

30

【0121】

また、僅かな設計変更を行うだけで、種々のオプションを選択でき、使い勝手を向上できる固体撮像装置を実現できる。更には、そのような選択が、垂直駆動回路部の一部を改良するだけで実現できるので、大幅なコストアップを伴うことなく、使い勝手を向上できる固体撮像装置を実現できる。

【図面の簡単な説明】

【図1】実施形態1に係る本発明固体撮像装置の平面構成を電荷転送のタイミングと共に示す模式図。

40

【図2】図1に示す固体撮像装置の動作を、垂直方向の画素数が16の場合を例にとって示す模式図。

【図3】図1に示す垂直駆動回路の回路構成を波形図と共に示す模式図。

【図4】実施形態2に係る本発明固体撮像装置の平面構成を電荷転送のタイミングと共に示す模式図。

【図5】図4に示す固体撮像装置の動作を、垂直方向の画素数が16の場合を例にとって示す模式図。

【図6】実施形態3に係る本発明固体撮像装置の平面構成を電荷転送のタイミングと共に示す模式図。

50

【図7】実施形態4に係る本発明固体撮像装置の平面構成を電荷転送のタイミングと共に示す模式図。

【図8】図7に示す固体撮像装置の動作を、垂直方向の画素数が16の場合を例にとって示す模式図。

【図9】実施形態5に係る本発明固体撮像装置の動作を、垂直方向の画素数が16の場合を例にとって示す模式図。

【図10】(a)、(b)、(c)は実施形態1の固体撮像装置の変形例をそれぞれ示す略図。

【図11】実施形態6に係る本発明固体撮像装置の平面構成を電荷転送のタイミングと共に示す模式図。

10

【図12】実施形態6に係る本発明固体撮像装置の動作を示す模式図。

【図13】(a)は実施形態6に係る本発明固体撮像装置の信号処理系を示すブロック図、(b)は光量と信号との関係を示すグラフ。

【図14】従来の固体撮像装置の平面構成を電荷転送のタイミングと共に示す模式図。

【図15】また、別の従来の固体撮像装置の平面構成を電荷転送のタイミングと共に示す模式図。

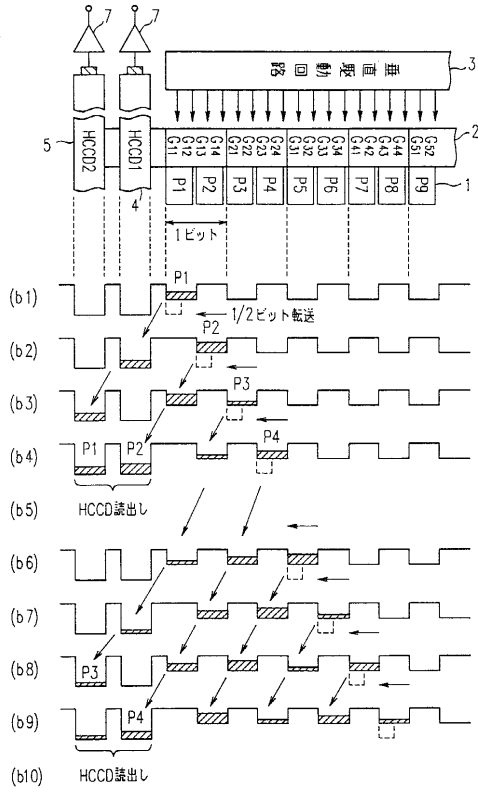
【図16】更に別の従来の固体撮像装置の平面構成を電荷転送のタイミングと共に示す模式図。

【符号の説明】

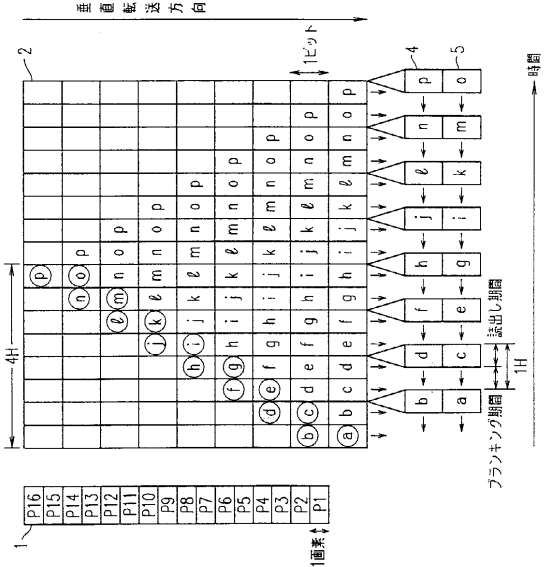
- 1 画素
- 2 垂直電荷転送部
- 3 垂直駆動回路
- 4, 5 水平電荷転送部
- 11 遅延回路
- 12 白クリップ回路
- 13 加算回路
- 14 信号

20

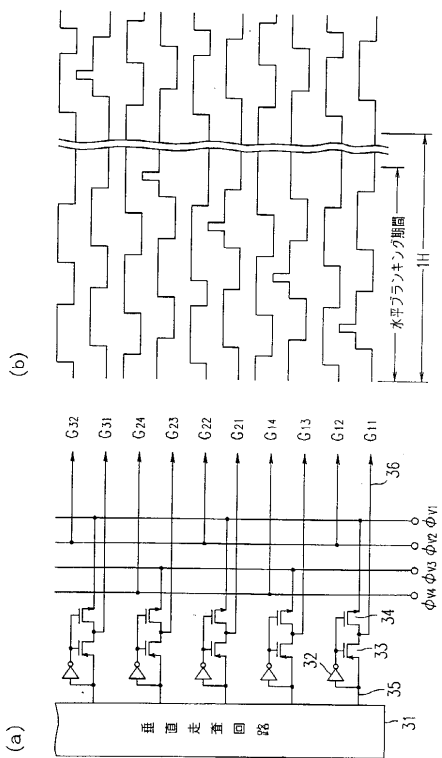
【 図 1 】



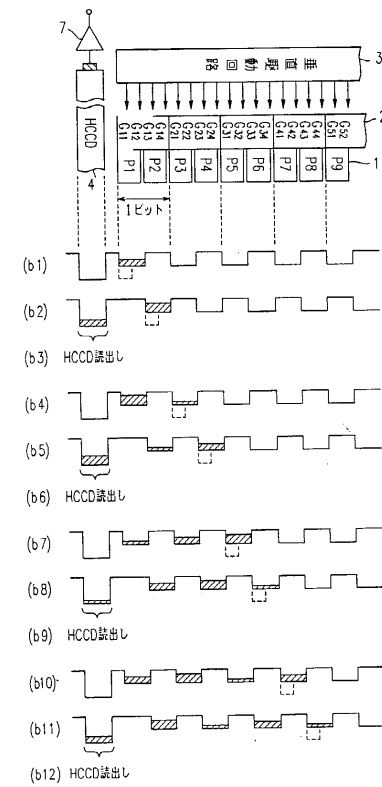
【 図 2 】



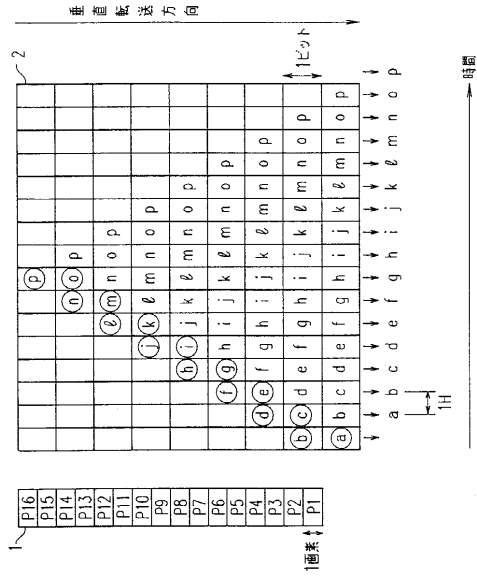
【 図 3 】



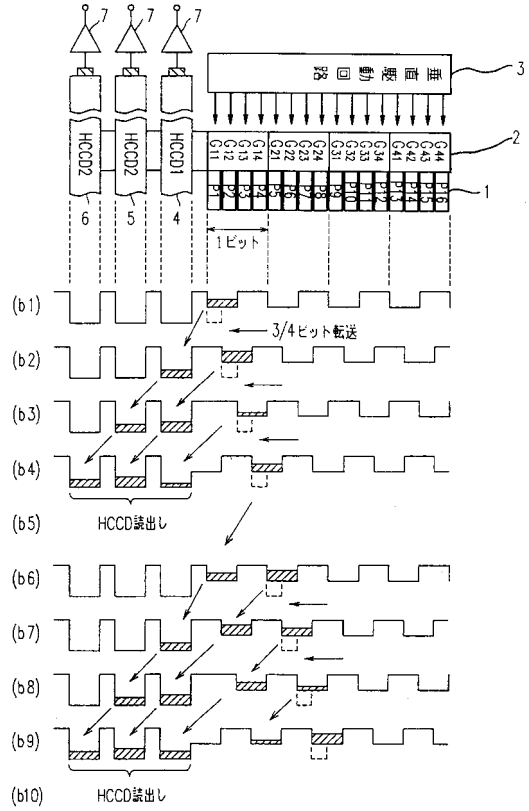
【 図 4 】



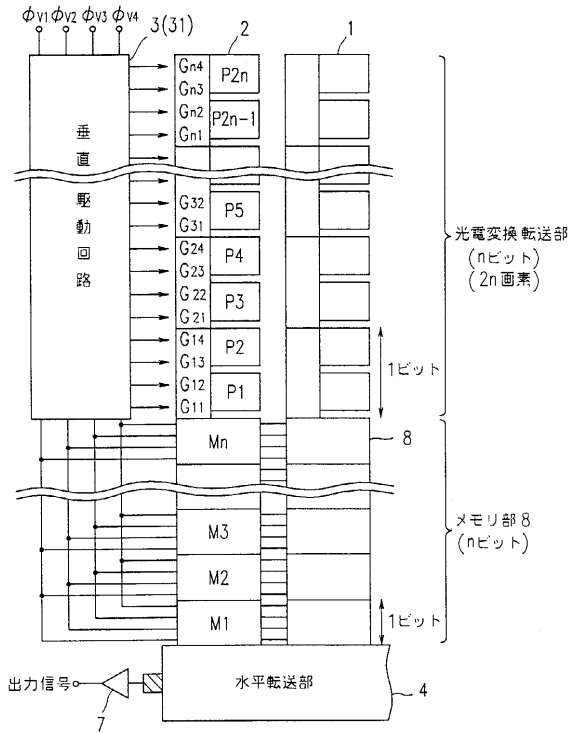
【図5】



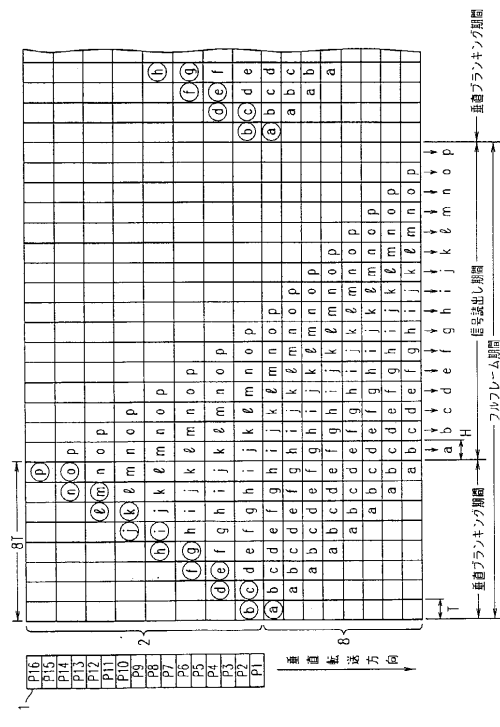
【図6】



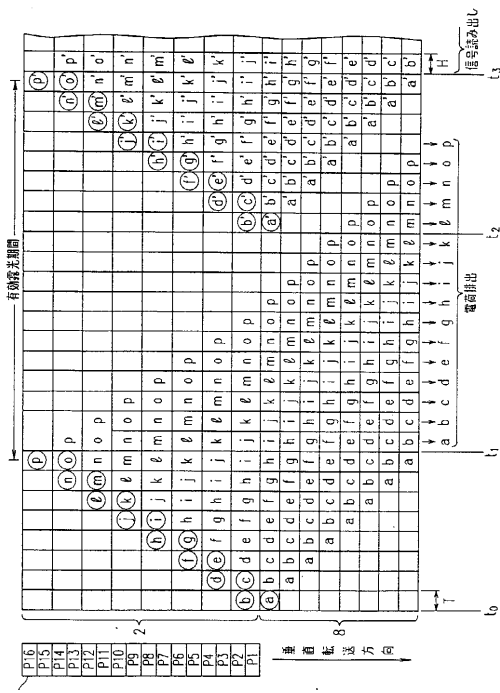
【図7】



【図8】



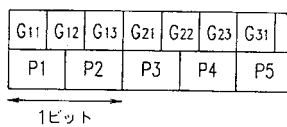
【 図 9 】



【 図 1 0 】

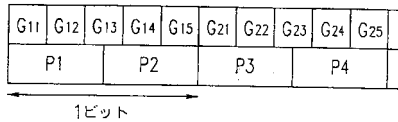
(a)

$k=2, m=3$  の場合



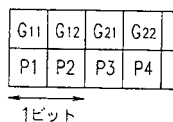
(b)

$k=2, m=5$  の場合

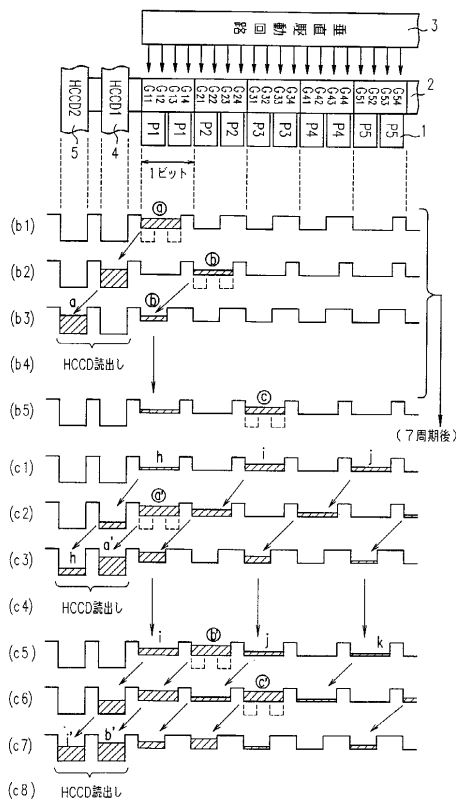


(c)

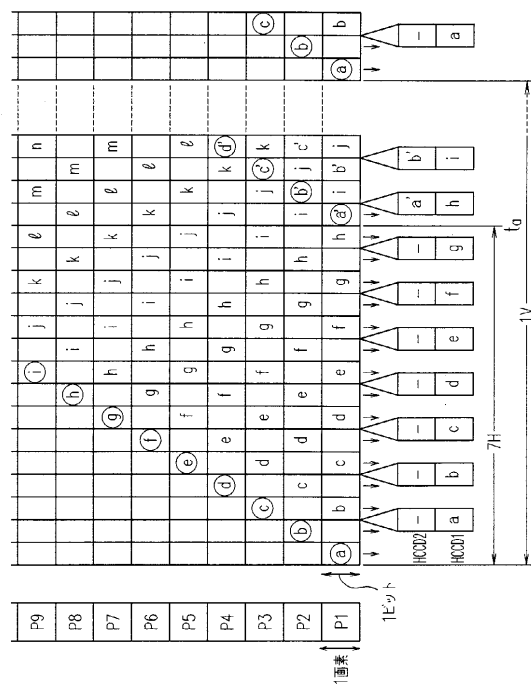
$k=2, m=2$  の場合



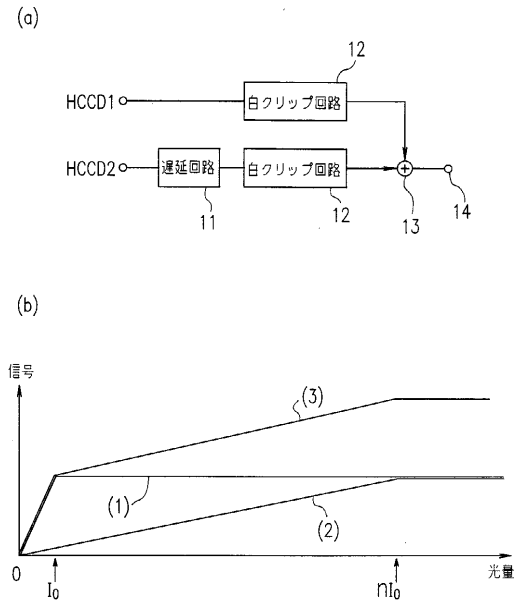
【 図 1 1 】



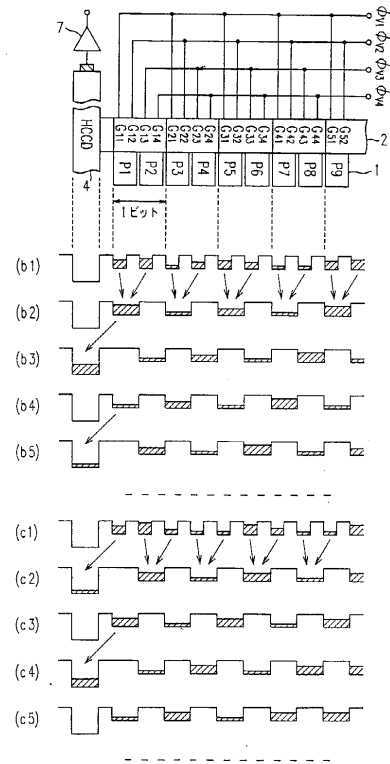
【 図 1 2 】



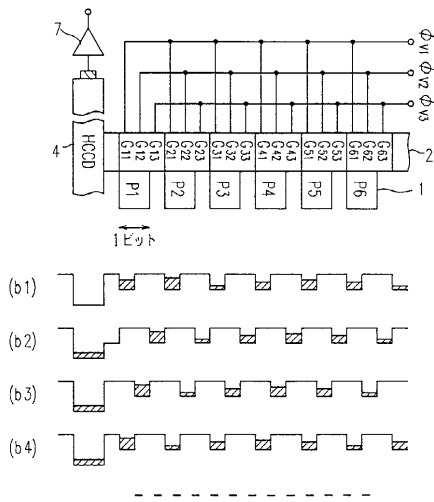
【 図 1 3 】



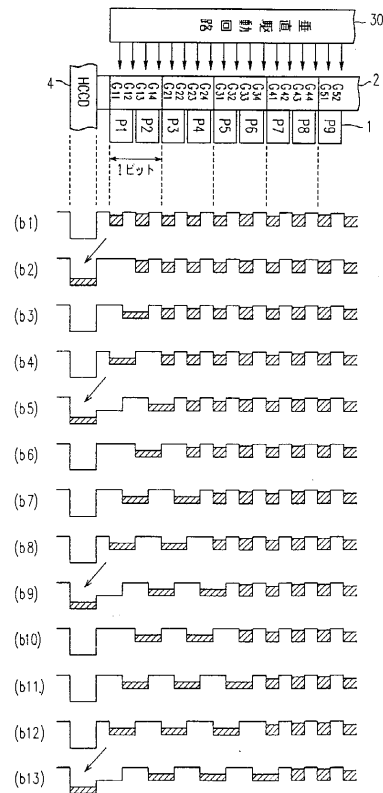
【 図 1 4 】



【 図 1 5 】



【 図 1 6 】



---

フロントページの続き

(58)調査した分野(Int.Cl.<sup>7</sup>, DB名)

H04N 5/30 - 5/335

H01L 27/148

H01L 29/762