



(12)发明专利

(10)授权公告号 CN 107331509 B

(45)授权公告日 2019.06.28

(21)申请号 201710671841.9

(22)申请日 2012.05.28

(65)同一申请的已公布的文献号
申请公布号 CN 107331509 A

(43)申请公布日 2017.11.07

(30)优先权数据
10-2011-0075084 2011.07.28 KR

(62)分案原申请数据
201210169446.8 2012.05.28

(73)专利权人 三星电机株式会社
地址 韩国京畿道水原市

(72)发明人 金相赫 李章镐 徐珠明 崔圣赫
裴钟勋 金俊熙 宋璿基

(74)专利代理机构 北京铭硕知识产权代理有限公司 11286

代理人 包国菊 刘奕晴

(51)Int.Cl.
H01G 4/30(2006.01)
H01G 4/12(2006.01)

(56)对比文件
CN 1779874 A,2006.05.31,
CN 1779874 A,2006.05.31,
CN 101354962 A,2009.01.28,
JP 特开2002-57060 A,2002.02.22,
CN 101857431 A,2010.10.13,
CN 100439284 C,2008.12.03,
JP 特开2010-67721 A,2010.03.25,

审查员 郁骁琦

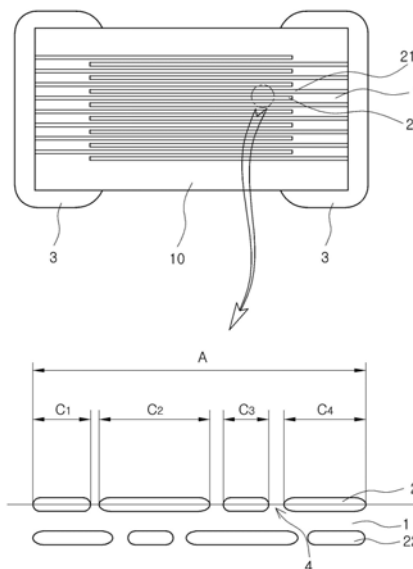
权利要求书2页 说明书9页 附图3页

(54)发明名称

多层陶瓷电子组件

(57)摘要

提供了一种多层陶瓷电子组件,所述多层陶瓷电子组件包括:陶瓷主体,包括平均厚度为 $0.6\mu\text{m}$ 或更小的介电层;以及第一内电极层和第二内电极层,位于陶瓷主体内并设置为彼此面对,介电层设置在第一内电极层和第二内电极层之间,其中,介电层包括与第一内电极层或第二内电极层接触的接触介电颗粒以及不与第一内电极层或第二内电极层接触的非接触介电颗粒,并且当介电层的平均厚度被定义为 t_d ,并且非接触介电颗粒的平均直径被定义为 D_c 时,满足 $D_c/t_d \leq 0.25$ 。所述多层陶瓷电子组件具有改进的内电极层的连续性、大的电容、延长的加速寿命以及优良的可靠性。



1. 一种多层陶瓷电子组件,所述多层陶瓷电子组件包括:
陶瓷主体,包括平均厚度为 $0.6\mu\text{m}$ 或更小的介电层;以及
第一内电极层和第二内电极层,位于陶瓷主体内并设置为彼此面对,介电层设置在第一内电极层和第二内电极层之间,
其中,介电层包括与第一内电极层或第二内电极层接触的接触介电颗粒以及不与第一内电极层或第二内电极层接触的非接触介电颗粒,并且
当介电层的平均厚度被定义为 t_d ,并且非接触介电颗粒的平均直径被定义为 D_c 时,满足 $D_c/t_d \leq 0.25$,
其中,当添加到第一内电极层和第二内电极层的陶瓷粉末颗粒的平均直径被定义为 D_i ,并且在介电层中使用的陶瓷粉末颗粒的平均直径被定义为 D_d 时,满足 $0.2 \leq D_i/D_d < 1$ 。
2. 根据权利要求1所述的多层陶瓷电子组件,其中,当接触介电颗粒的平均直径被定义为 D_e 时,满足 $D_e/t_d \leq 0.35$ 。
3. 根据权利要求1所述的多层陶瓷电子组件,其中,添加到第一内电极层和第二内电极层的陶瓷粉末与在介电层中采用的陶瓷粉末具有相同的组成。
4. 根据权利要求1所述的多层陶瓷电子组件,其中,第一内电极层或第二内电极层具有80%或更大的连续性。
5. 一种多层陶瓷电子组件,所述多层陶瓷电子组件包括:
陶瓷主体,包括平均厚度为 $0.6\mu\text{m}$ 或更小的介电层;以及
第一内电极层和第二内电极层,形成在陶瓷主体内,第一内电极层和第二内电极层均具有80%或更大的连续性,
其中,介电层包括与第一内电极层或第二内电极层接触的接触介电颗粒以及不与第一内电极层或第二内电极层接触的非接触介电颗粒,并且
当介电层的平均厚度被定义为 t_d ,并且非接触介电颗粒的平均直径被定义为 D_c 时,满足 $D_c/t_d \leq 0.25$,
其中,当添加到第一内电极层和第二内电极层的陶瓷粉末颗粒的平均直径被定义为 D_i ,并且在介电层中使用的陶瓷粉末颗粒的平均直径被定义为 D_d 时,满足 $0.2 \leq D_i/D_d < 1$ 。
6. 根据权利要求5所述的多层陶瓷电子组件,其中,当接触介电颗粒的平均直径被定义为 D_e 时,满足 $D_e/t_d \leq 0.35$ 。
7. 根据权利要求5所述的多层陶瓷电子组件,其中,添加到第一内电极层和第二内电极层的陶瓷粉末与在介电层中采用的陶瓷粉末具有相同的组成。
8. 一种多层陶瓷电子组件,所述多层陶瓷电子组件包括:
陶瓷主体,包括层叠在其中并且平均厚度为 $0.6\mu\text{m}$ 或更小的多个介电层;以及
多个第一内电极层和多个第二内电极层,形成在陶瓷主体内,
其中,介电层包括与第一内电极层或第二内电极层接触的接触介电颗粒以及不与第一内电极层或第二内电极层接触的非接触介电颗粒,并且
当介电层的平均厚度被定义为 t_d ,并且非接触介电颗粒的平均直径被定义为 D_c 时,满足 $D_c/t_d \leq 0.25$,
其中,当添加到第一内电极层和第二内电极层的陶瓷粉末颗粒的平均直径被定义为 D_i ,并且在介电层中使用的陶瓷粉末颗粒的平均直径被定义为 D_d 时,满足 $0.2 \leq D_i/D_d < 1$ 。

9. 根据权利要求8所述的多层陶瓷电子组件,其中,当接触介电颗粒的平均直径被定义为 D_e 时,满足 $D_e/t_d \leq 0.35$ 。

10. 根据权利要求8所述的多层陶瓷电子组件,其中,添加到第一内电极层和第二内电极层的陶瓷粉末与在介电层中采用的陶瓷粉末具有相同的组成。

11. 根据权利要求8所述的多层陶瓷电子组件,其中,第一内电极层或第二内电极层具有80%或更大的连续性。

12. 一种多层陶瓷电子组件,所述多层陶瓷电子组件包括:

陶瓷主体,包括层叠在其中并且平均厚度为 $0.6\mu\text{m}$ 或更小的多个介电层;以及

多个第一内电极层和多个第二内电极层,形成在陶瓷主体内,第一内电极层和第二内电极层均具有80%或更大的连续性,

其中,介电层包括与第一内电极层或第二内电极层接触的接触介电颗粒以及不与第一内电极层或第二内电极层接触的非接触介电颗粒,并且

当介电层的平均厚度被定义为 t_d ,并且非接触介电颗粒的平均直径被定义为 D_c 时,满足 $D_c/t_d \leq 0.25$,

其中,当添加到第一内电极层和第二内电极层的陶瓷粉末颗粒的平均直径被定义为 D_i ,并且在介电层中使用的陶瓷粉末颗粒的平均直径被定义为 D_a 时,满足 $0.2 \leq D_i/D_a < 1$ 。

13. 根据权利要求12所述的多层陶瓷电子组件,其中,当接触介电颗粒的平均直径被定义为 D_e 时,满足 $D_e/t_d \leq 0.35$ 。

14. 根据权利要求12所述的多层陶瓷电子组件,其中,添加到第一内电极层和第二内电极层的陶瓷粉末与在介电层中采用的陶瓷粉末具有相同的组成。

多层陶瓷电子组件

[0001] 本申请是申请日为2012年5月28日、申请号为201210169446.8的发明专利申请“多层陶瓷电子组件”的分案申请。

技术领域

[0002] 本发明涉及一种多层陶瓷电子组件,更具体地讲,涉及一种具有优良的可靠性的大容量多层陶瓷电子组件。

背景技术

[0003] 根据近来电子产品小型化的趋势,对具有小尺寸和大电容的多层陶瓷电子组件的需求也在增加。

[0004] 因此,已经通过各种方法使介电层和内电极层变薄并且介电层和内电极层日益变得多层。近来,随着介电层变薄,已经制造了具有增加数量的层叠的层的多层陶瓷电子组件。

[0005] 因为为了实现更大的电容而使介电层和内电极层变薄,所以内电极层的厚度会不均匀或者不能连续地保持内电极层的厚度,因此内电极层会被局部地断开,从而导致在内电极层的连接性方面产生断开。

[0006] 此外,由于内电极层断开,所以尽管介电层具有均匀的平均厚度,但是介电层被局部加厚或者局部变薄。在介电层变薄的部分中绝缘特性会被劣化,导致可靠性劣化。

[0007] 同时,包含在内电极膏中的细粒陶瓷粉末在烧结工艺中泄露到介电层中,从而导致与内电极层接触的介电颗粒的不正常颗粒生长。这会导致多层陶瓷电子组件的可靠性劣化。

发明内容

[0008] 本发明的一方面提供了一种具有优良的可靠性的大容量多层陶瓷电子组件。

[0009] 根据本发明的一方面,提供了一种多层陶瓷电子组件,所述多层陶瓷电子组件包括:陶瓷主体,包括平均厚度为 $0.6\mu\text{m}$ 或更小的介电层;以及第一内电极层和第二内电极层,位于陶瓷主体内并设置为彼此面对,介电层设置在第一内电极层和第二内电极层之间,其中,介电层包括与第一内电极层或第二内电极层接触的接触介电颗粒以及不与第一内电极层或第二内电极层接触的非接触介电颗粒,并且当介电层的平均厚度被定义为 t_d ,并且接触介电颗粒的平均直径被定义为 D_e 时,满足 $D_e/t_d \leq 0.35$ 。

[0010] 当非接触介电颗粒的平均直径被定义为 D_c 时,可以满足 $D_c/t_d \leq 0.25$ 。

[0011] 当添加到第一内电极层和第二内电极层的陶瓷粉末颗粒的平均直径被定义为 D_i ,并且在介电层中使用的陶瓷粉末颗粒的平均直径被定义为 D_d 时,可以满足 $0.1 < D_i/D_d < 1$ 。

[0012] 添加到第一内电极层和第二内电极层的陶瓷粉末与在介电层中采用的陶瓷粉末可以具有相同的组成。

[0013] 第一内电极层或第二内电极层可以具有80%或更大的连续性。

[0014] 根据本发明的另一方面,提供了一种多层陶瓷电子组件,所述多层陶瓷电子组件包括:陶瓷主体,包括平均厚度为 $0.6\mu\text{m}$ 或更小的介电层;以及第一内电极层和第二内电极层,形成在陶瓷主体内,第一内电极层和第二内电极层均具有80%或更大的连续性,其中,介电层包括与第一内电极层或第二内电极层接触的接触介电颗粒以及不与第一内电极层或第二内电极层接触的非接触介电颗粒,并且当介电层的平均厚度被定义为 t_d ,并且接触介电颗粒的平均直径被定义为 D_e 时,满足 $D_e/t_d \leq 0.35$ 。

[0015] 根据本发明的另一方面,提供了一种多层陶瓷电子组件,所述多层陶瓷电子组件包括:陶瓷主体,包括层叠在其中并且平均厚度为 $0.6\mu\text{m}$ 或更小的多个介电层;以及多个第一内电极层和多个第二内电极层,形成在陶瓷主体内,其中,介电层包括与第一内电极层或第二内电极层接触的接触介电颗粒以及不与第一内电极层或第二内电极层接触的非接触介电颗粒,并且当介电层的平均厚度被定义为 t_d ,并且接触介电颗粒的平均直径被定义为 D_e 时,满足 $D_e/t_d \leq 0.35$ 。

[0016] 根据本发明的另一方面,提供了一种多层陶瓷电子组件,所述多层陶瓷电子组件包括:陶瓷主体,包括层叠在其中并且平均厚度为 $0.6\mu\text{m}$ 或更小的多个介电层;以及多个第一内电极层和多个第二内电极层,形成在陶瓷主体内,第一内电极层和第二内电极层均具有80%或更大的连续性,其中,介电层包括与第一内电极层或第二内电极层接触的接触介电颗粒以及不与第一内电极层或第二内电极层接触的非接触介电颗粒,并且当介电层的平均厚度被定义为 t_d ,并且接触介电颗粒的平均直径被定义为 D_e 时,满足 $D_e/t_d \leq 0.35$ 。

附图说明

[0017] 从结合附图进行的下面的详细描述,本发明的以上和其它方面、特征和其它优点将变得更容易理解,在附图中:

[0018] 图1是示意性地示出根据本发明实施例的多层陶瓷电容器的透视图;

[0019] 图2示出了沿着图1中的线B-B'截取的剖视图以及示出内电极层的连续性的放大图;

[0020] 图3示出了沿着图1中的线B-B'截取的剖视图以及示出接触介电颗粒和非接触介电颗粒的放大图。

具体实施方式

[0021] 现在将参照附图详细描述本发明的实施例。然而,本发明可以以许多不同的形式实施,而不应解释为限于这里阐述的实施例。相反,提供这些实施例,使得本公开将是彻底和完整的,并将把本发明的范围充分传达给本领域技术人员。在附图中,为了清晰起见,会夸大组件的形状和尺寸,将使用相同的标号始终指示相同或相似的组件。

[0022] 图1是示意性地示出根据本发明实施例的多层陶瓷电容器的透视图。

[0023] 图2是沿着图1中的线B-B'截取的剖视图以及示出内电极层的连续性的放大图。

[0024] 图3是沿着线B-B'截取的图1的剖视图以及示出接触介电颗粒和非接触介电颗粒的放大图。

[0025] 参照图1至图3,根据本发明实施例的多层陶瓷电子组件可以包括:陶瓷主体10,包括平均厚度为 $0.6\mu\text{m}$ 或更小的介电层1;第一内电极层21和第二内电极层22,设置为彼此面

对并且位于陶瓷主体10内,介电层1设置在第一内电极层21和第二内电极层22之间。介电层1可以包括与第一内电极层21或第二内电极层22接触的接触介电颗粒以及不与第一内电极层21或第二内电极层22接触的非接触介电颗粒。当介电层1的平均厚度被定义为 t_d ,并且接触介电颗粒的平均直径被定义为 D_e 时,可以满足 $D_e/t_d \leq 0.35$ 。

[0026] 同时,根据本发明另一实施例的多层陶瓷电子组件可以包括:陶瓷主体10,包括平均厚度为 $0.6\mu\text{m}$ 或更小的介电层1;第一内电极层21和第二内电极层22,形成在陶瓷主体10内,第一内电极层21和第二内电极层22均具有80%或更高的连续性。介电层1可以包括与第一内电极层21或第二内电极层22接触的接触介电颗粒以及不与第一内电极层21或第二内电极层22接触的非接触介电颗粒。当介电层的平均厚度被定义为 t_d ,并且接触介电颗粒的平均直径被定义为 D_e 时,可以满足 $D_e/t_d \leq 0.35$ 。

[0027] 第一内电极层21和第二内电极层22可以使用由例如贵金属(诸如,钯(Pd)、钯-银(Pd-Ag)合金等)、镍(Ni)和铜(Cu)中的至少一种制成的导电膏形成,但不具体地限于此。

[0028] 外电极3可以形成在陶瓷主体10的外部,从而形成电容,并且外电极3可以与第一内电极层21和第二内电极层22电连接。

[0029] 外电极3可以由与内电极层的导电材料相同的导电材料形成,但是不限于此。例如,铜(Cu)、银(Ag)、镍(Ni)等可以用于外电极3。

[0030] 可以通过涂覆将玻璃料添加在金属粉末中制备的导电膏、然后进行烧结工艺来形成外电极3。

[0031] 根据本发明的实施例,介电层1的平均厚度可以为 $0.6\mu\text{m}$ 或更小。

[0032] 在本发明的实施例中,介电层1的厚度可以指设置在内电极层21和22之间的介电层1的平均厚度。

[0033] 介电层1的平均厚度可以利用扫描电子显微镜(SEM)通过扫描沿着陶瓷主体10的长度方向的截面来测量,如图2中所示。

[0034] 例如,如图2中所示,可以如下获得介电层1的平均厚度:在从通过利用扫描电子显微镜(SEM)扫描在沿陶瓷主体10的宽度(W)方向的中心部分截取的沿长度-厚度(L-T)方向的截面所获得的图像中提取的任何一个介电层中,测量沿着长度方向的30个等距点处的厚度;然后计算平均厚度值。

[0035] 可以在电容形成部分中测量30个等距点处的厚度,电容形成部分参照第一内电极层21和第二内电极22彼此叠置的区域。

[0036] 另外,当广泛地对10个或更多个介电层执行该测量过程并测量其平均值时,可以更好地概括介电层的平均厚度。

[0037] 只要可以形成电容,对烧结之后的内电极层21或22的厚度不作具体限制。例如,内电极层的厚度可以为 $1\mu\text{m}$ 或更小。

[0038] 参照图2,根据本发明实施例的多层陶瓷电子组件可以包括:陶瓷主体10,包括平均厚度为 $0.6\mu\text{m}$ 或更小的介电层1;第一内电极层21和第二内电极层22,形成在陶瓷主体10内,第一内电极层21和第二内电极层22均具有80%或更高的连续性。

[0039] 内电极层的连续性可以被定义为电极部分的实际总长度与第一内电极层21或第二内电极层22的理想总长度的比例。

[0040] 例如,可以从通过利用扫描电子显微镜(SEM)扫描沿着陶瓷主体10长度方向的截面获得的图像来测量内电极层的连续性,如图2中所示。

[0041] 具体地,如图2中所示,可以如下获得内电极层的连续性:在从通过利用扫描电子显微镜(SEM)扫描在沿陶瓷主体10的宽度(W)方向的中心部分截取的沿长度-厚度(L-T)方向的截面所获得的图像中提取的任何一个介电层中,测量基于内电极层的理想总长度的内电极层的电极部分的实际总长度。

[0042] 可以在电容形成部分测量内电极的连续性,电容形成部分参照第一内电极层21和第二内电极层22彼此叠置的区域。

[0043] 另外,当在沿着长度-厚度(L-T)方向的截面的中心部分对10个或更多个内电极层广泛地执行用于获得内电极层的连续性的这种测量过程并且计算其平均值时,可以更好地概括内电极层的连续性。

[0044] 具体地讲,如图2中所示,当第一内电极层21或第二内电极层22的沿其任何一个部分的理想总长度被定义为A,并且电极部分的实际总长度被定义为 C_1 、 C_2 、 C_3 、……、和 C_n 时,内电极层的连续性可以用 $(C_1+C_2+C_3+\dots+C_n)/A$ 表示。

[0045] 在图2中,尽管电极部分用 C_1 、 C_2 、 C_3 和 C_4 表示,但是电极部分的数量不受具体限制。

[0046] 另外,内电极层的连续性可以指内电极层的覆盖率,并且可以被定义为电极部分的实际总面积与内电极层的理想总面积的比例。

[0047] 内电极层21或22的连续性 $(C_1+C_2+C_3+C_4)/A$ 可以根据下面将描述的方法不同地实施。在根据本发明实施例的多层陶瓷电子组件中,内电极层21或22的连续性 $(C_1+C_2+C_3+C_4)/A$ 可以为80%或更大。

[0048] 另外,内电极层21或22的断开部分4可以为孔或陶瓷。

[0049] 为了实现内电极层21或22的连续性 $(C_1+C_2+C_3+C_4)/A$ 为80%或更大,可以改变用于形成内电极层的导电膏中的金属粉末颗粒的尺寸,或者可以控制有机材料或陶瓷材料的量。

[0050] 另外,在烧结工艺期间,可以调节升温速率和烧结气氛,从而控制内电极层的连续性。

[0051] 根据本发明的实施例,为了实现内电极层的连续性,可以采用控制添加到导电膏中的陶瓷颗粒的尺寸和量的方法。

[0052] 具体地讲,添加在导电膏中的陶瓷材料与在介电层中使用的陶瓷材料相同,但不具体地限于此。例如,陶瓷材料可以为钛酸钡($BaTiO_3$)粉末。

[0053] 这里,陶瓷颗粒的平均直径 D_i 在本领域中是公知的,但不具体地限于此。然而,为了控制与内电极层21或22接触的接触介电颗粒的平均直径,可以确定陶瓷颗粒的平均直径 D_i 。

[0054] 根据本发明的实施例,内电极层21或22的连续性 $(C_1+C_2+C_3+C_4)/A$ 被实现为80%或更大,从而可以制造具有增加的电容和优良的可靠性的多层陶瓷电容器。

[0055] 参照图3,在根据本发明实施例的多层陶瓷电子组件中,在烧结之后,介电层1的平均厚度 t_d 可以为 $0.6\mu m$ 或更小。

[0056] 另外,介电层1可以包括与第一内电极层21或第二内电极层22接触的接触介电颗粒以及不与第一内电极层21或第二内电极层22接触的非接触介电颗粒。当接触介电颗粒的

平均直径被定义为 D_e 时,可以满足 $D_e/t_d \leq 0.35$ 。

[0057] 在本实施例中,可以通过分析由扫描电子显微镜(SEM)提取的介电层的截面的图像来测量接触介电颗粒的平均直径 D_e 。例如,可以利用支持由美国测试与材料协会(ASTM) E112制定的平均颗粒尺寸测量方法的颗粒尺寸测量软件来测量介电层的平均颗粒尺寸。

[0058] 可以通过控制在形成介电层1的过程中使用的陶瓷粉末颗粒的平均直径以及添加到用于形成第一内电极层21和第二内电极层22的导电膏中的陶瓷粉末颗粒的平均直径来调节接触介电颗粒的平均直径 D_e 。

[0059] 在形成介电层1的过程中使用的陶瓷粉末颗粒的平均直径不受具体限制,并且可以控制在形成介电层1的过程中使用的陶瓷粉末颗粒的平均直径,从而达到本发明的目标。例如,陶瓷粉末颗粒的平均直径可以为300nm或更小。

[0060] 在接触介电颗粒的平均直径 D_e 与介电层1的平均厚度 t_d (0.6 μm 或更小)的比例(D_e/t_d)为0.35或更小的情况下,可以实现具有优良的可靠性的高容量多层陶瓷电容器。

[0061] 在接触介电颗粒的平均直径 D_e 与介电层1的平均厚度 t_d 的比例(D_e/t_d)大于0.35的情况下,由于接触介电颗粒的平均直径大,所以采用这种薄膜介电层的多层陶瓷电子组件的可靠性会被劣化。

[0062] 另外,当非接触介电颗粒的平均直径被定义为 D_c 时,可以满足 $D_c/t_d \leq 0.25$ 。

[0063] 可以通过分析沿着介电层的层叠方向切割的并且通过扫描电子显微镜(SEM)扫描的介电层的截面的图像来测量非接触介电颗粒的平均直径 D_c ,如图3中所示。例如,可以利用支持由美国测试与材料协会(ASTM) E112制定的平均颗粒尺寸测量方法的颗粒尺寸测量软件来测量介电层的平均颗粒尺寸。

[0064] 具体地讲,在非接触介电颗粒的平均直径 D_c 与介电层1的平均厚度 t_d (0.6 μm 或更小)的比例(D_c/t_d)为0.25或更小的情况下,可以实现具有优良的可靠性的高容量多层陶瓷电容器。

[0065] 也可以通过控制在形成介电层1的过程中采用的陶瓷粉末颗粒的平均直径来调节非接触介电颗粒的平均直径 D_c ,以达到本发明的目的。

[0066] 另外,在非接触介电颗粒的平均直径 D_c 与介电层1的平均厚度 t_d 的比例(D_c/t_d)大于0.25的情况下,由于非接触介电颗粒的平均直径大,所以根据本发明实施例的多层陶瓷电子组件的可靠性会被劣化。

[0067] 根据本发明的实施例,用于形成介电层1的原材料不受具体限制,只要可以实现足够的电容即可。例如,原材料可以为钛酸钡(BaTiO_3)粉末。

[0068] 作为用于形成介电层1的材料,可以将各种陶瓷添加剂、有机溶剂、增塑剂、粘结剂、分散剂等添加到例如钛酸钡(BaTiO_3)粉末的粉末中。

[0069] 根据本发明的实施例,当介电层1的平均厚度 t_d 为0.6 μm 或更小,第一内电极层21或第二内电极层22的连续性 $(C_1+C_2+C_3+C_4)/A$ 为80%或更大,接触介电颗粒的平均直径与介电层1的平均厚度的比例(D_e/t_d)为0.35或更小,并且非接触介电颗粒的平均直径与介电层1的平均厚度的比例(D_c/t_d)为0.25或更小时,可以实现具有优良的可靠性的高电容多层陶瓷电容器。

[0070] 同时,当将添加到内电极层的陶瓷粉末颗粒的平均直径定义为 D_i ,并且将在介电层中使用的陶瓷粉末颗粒的平均直径定义为 D_a 时,可以满足 $0.1 < D_i/D_a < 1$ 。

[0071] 在 D_i/D_d 为0.1或更小的情况下,添加到内电极层的陶瓷粉末颗粒的平均直径与在介电层中使用的陶瓷粉末颗粒的平均直径之间的差太大,从而没有有效地抑制内电极层的烧结收缩,从而由于电极连续性的劣化而在电容形成过程中产生问题。另外,由于在每个断开部分的端部处内电极层变厚,相邻内电极层之间的距离变短,导致击穿电压下降,从而可靠性劣化。

[0072] 此外,在 D_i/D_d 大于1的情况下,由于添加到内电极层的陶瓷粉末颗粒的平均直径大于在介电层中采用的陶瓷粉末颗粒的平均直径,所以没有有效地抑制内电极层的烧结收缩,并且添加到内电极层的陶瓷粉末颗粒在烧结工序期间漏到介电层中,从而介电层的厚度会过度地增加,从而在形成电容器的过程中以及在可靠性方面产生问题。

[0073] 当添加到内电极层的陶瓷粉末颗粒的平均直径 D_i 和在介电层中采用的陶瓷粉末颗粒的平均直径 D_d 满足 $0.1 < D_i/D_d < 1$ 时,可以实现具有优良可靠性的高容量多层陶瓷电子组件。

[0074] 另外,在介电层中采用的陶瓷粉末的组分以及添加到内电极层的陶瓷粉末的组分不受具体限制,然而,当这两种组分彼此相同时,可以提高可靠性。

[0075] 此外,根据本发明另一实施例的多层陶瓷电子组件可以包括:陶瓷主体10,包括层叠在其中并且具有 $0.6\mu\text{m}$ 或更小的平均厚度的多个介电层1;多个第一内电极层21和多个第二内电极层22,形成在陶瓷主体10内。介电层1可以包括与第一内电极层21或第二内电极层22接触的接触介电颗粒以及不与第一内电极层21或第二内电极层22接触的非接触介电颗粒。当介电层1的平均厚度被定义为 t_d ,并且接触介电颗粒的平均直径被定义为 D_e 时,可以满足 $D_e/t_d \leq 0.35$ 。

[0076] 同时,根据本发明另一实施例的多层陶瓷电子组件可以包括:陶瓷主体10,包括层叠在其中并且具有 $0.6\mu\text{m}$ 或更小的平均厚度的多个介电层1;多个第一内电极层21和多个第二内电极层22,形成在陶瓷主体10内,第一内电极层21和第二内电极层22均具有80%或更高的连续性。介电层1可以包括与第一内电极层21或第二内电极层22接触的接触介电颗粒以及不与第一内电极层21或第二内电极层22接触的非接触介电颗粒。当介电层1的平均厚度被定义为 t_d ,并且接触介电颗粒的平均直径被定义为 D_e 时,可以满足 $D_e/t_d \leq 0.35$ 。

[0077] 由于除了介电层以及第一内电极层和第二内电极层层叠为多层之外,根据本实施例的多层陶瓷电子组件与根据前述实施例的多层陶瓷电子组件基本相同,因此将省略彼此重复的描述。

[0078] 在下文中,将参照示例来详细描述本发明,但是本发明不限于此。

[0079] 执行测试,从而在其中提供有平均厚度为 $0.6\mu\text{m}$ 或更小的介电层1的多层陶瓷电容器中确定根据输入在其中的钛酸钡的量的第一内电极层21或第二内电极层22连续性程度以及根据接触介电颗粒和非接触介电颗粒的各种平均直径的可靠性的提高。

[0080] 如下制造每个多层陶瓷电容器。

[0081] 首先,在载体膜上涂覆包括诸如钛酸钡(BaTiO_3)等粉末的浆料,并且进行干燥,以制备厚度为 $1.05\mu\text{m}$ 或 $0.95\mu\text{m}$ 的多个陶瓷生片,从而形成介电层1。

[0082] 然后,制备用于内电极层的导电膏。这里,控制添加到内电极层的钛酸钡粉末颗粒的平均直径,使得镍颗粒的平均尺寸为 $0.05\mu\text{m}$ 至 $0.2\mu\text{m}$,并且满足 $0.1 < D_i/D_d < 1$ 。基于镍的重量,可以将钛酸钡的量改变5%到10%。

[0083] 通过丝网印刷方法将用于内电极层的导电膏涂覆在生片上,从而形成内电极层,然后将所得的结构以200层至250层的量层叠,以制造层叠件。

[0084] 顺序地执行层叠件压缩和切割工艺以制造具有0603标准尺寸的芯片,并且将芯片在1050℃至1200℃的温度下、0.1%或更低的H₂的还原气氛下烧结。

[0085] 然后,执行外电极形成工艺、镀覆工艺等来制造多层陶瓷电容器。

[0086] 根据介电层1的平均厚度不同地制造多层陶瓷电容器样品。作为观察多层陶瓷电容器的截面的结果,内电极层的平均厚度为0.4μm至0.9μm,介电层的平均厚度为0.5μm至0.8μm。

[0087] 另外,通过在沿着层叠的陶瓷主体10的宽度(W)方向的中心部分切割的沿着长度-厚度(L-T)方向的截面的中心部分中测量10个内电极层的电容器形成部分的连续性来确定内电极层的连续性。为了确定内电极层的连续性程度,从通过利用扫描电子显微镜(SEM)扫描10个内电极层的截面获得的图像来测量电极部分的实际总长度与内电极层的理想总长度的比。

[0088] 下面的表1示出了根据输入到内电极层的钛酸钡(BaTiO₃)粉末的输入比例的内电极层的连续性、以及根据介电层的厚度和接触介电颗粒和非接触介电颗粒的平均直径的高温加速寿命。

[0089] [表1]

[0090]

样品编号	介电粉末的平均直径(D _d)(nm)	介电生片的平均厚度(μm)	内电极层膏中的陶瓷粉末尺寸(D _i)(nm)	内电极层膏中的BaTiO ₃ 含量(%)	内电极层的连续性(B/A)	介电层的厚度t _d (μm)	接触介电颗粒的平均直径D _e (μm)	非接触介电颗粒的平均直径D _c (μm)	D _e /t _d	D _c /t _d	高温加速寿命的NG率
1	100	1.05	20	15.0	0.94	0.62	0.230	0.142	0.37	0.23	0/200
2	120	1.05	20	7.5	0.80	0.61	0.210	0.165	0.34	0.27	0/200
*3	100	1.05	10	7.5	0.65	0.60	0.225	0.138	0.38	0.23	4/200
*4	120	1.05	50	7.5	0.81	0.59	0.205	0.155	0.35	0.26	1/200
*5	100	1.05	20	5.0	0.78	0.58	0.163	0.142	0.28	0.24	2/200
*6	100	0.95	20	15.0	0.95	0.57	0.228	0.139	0.40	0.24	2/200
*7	100	0.95	50	5.0	0.72	0.53	0.160	0.132	0.30	0.25	3/200
*8	100	0.95	20	5.0	0.77	0.52	0.158	0.130	0.30	0.25	3/200

[0091] 参照表1,样品1和样品2均具有平均厚度大于0.6μm的介电层。在这些情况下,即使在接触介电颗粒的平均直径与介电层1的平均厚度的比(D_e/t_d)以及非接触介电颗粒的平均直径与介电层1的平均厚度的比(D_c/t_d)偏离本发明的数值范围的情况下,在高温加速寿命测试中也显示出了良好的结果。

[0092] 另一方面,样品3至样品8均具有平均厚度为0.6μm或更小的介电层。在这些情况下,如果内电极层的连续性、接触介电颗粒的平均直径与介电层1的平均厚度的比(D_e/t_d)以及非接触介电颗粒的平均直径与介电层1的平均厚度的比(D_c/t_d)偏离本发明的数值范围,则在高温加速寿命测试和可靠性测试中会出现问题。

[0093] 因此,可以看出,当在烧结之后介电层1的平均厚度 t_d 为 $0.6\mu\text{m}$ 或更小时,根据本发明实施例的多层陶瓷电子组件在高温加速寿命和可靠性方面具有改进的效果。

[0094] 下面的表2示出了在介电层的平均厚度 t_d 为 $0.6\mu\text{m}$ 或更小的情况下,根据输入在内电极层中的钛酸钡(BaTiO_3)粉末的输入比例的内电极层的连续性、以及根据接触介电颗粒和非接触介电颗粒的平均直径的高温加速寿命。

[0095] [表2]

[0096]

样品编号	介电粉末的平均直径(D_d)(nm)	介电生片的平均厚度(μm)	内电极层膏中的陶瓷粉末尺寸(D_i)(nm)	内电极层膏中的 BaTiO_3 含量(%)	内电极层的连续性(B/A)	介电层的厚度 t_d (μm)	接触介电颗粒的平均直径 D_c (μm)	非接触介电颗粒的平均直径 D_c (μm)	D_e/t_d	D_c/t_d	高温加速寿命的NG率
*9	100	1.05	10	10.0	0.70	0.59	0.235	0.142	0.40	0.24	3/200
*10	100	1.05	10	7.5	0.65	0.60	0.225	0.138	0.38	0.23	4/200
*11	100	1.05	20	15.0	0.94	0.60	0.230	0.142	0.37	0.23	1/200
12	100	1.05	20	10.0	0.92	0.60	0.195	0.138	0.33	0.23	0/200
13	100	1.05	20	7.5	0.82	0.60	0.175	0.140	0.29	0.23	0/200
*14	100	1.05	20	5.0	0.78	0.58	0.163	0.142	0.28	0.24	2/200
*15	120	1.05	20	7.5	0.80	0.60	0.210	0.165	0.34	0.27	1/200
16	100	1.05	50	10.0	0.87	0.58	0.200	0.142	0.34	0.24	0/200
17	100	1.05	50	7.5	0.81	0.58	0.183	0.140	0.32	0.24	0/200
*18	100	1.05	50	5.0	0.74	0.56	0.178	0.139	0.32	0.25	1/200
*19	120	1.05	50	7.5	0.81	0.59	0.205	0.155	0.35	0.26	1/200
*20	100	0.95	20	15.0	0.95	0.57	0.228	0.139	0.40	0.24	2/200
21	100	0.95	20	10.0	0.92	0.55	0.193	0.138	0.35	0.25	0/200
22	100	0.95	20	7.5	0.84	0.54	0.180	0.136	0.33	0.25	0/200
*23	100	0.95	20	5.0	0.77	0.52	0.158	0.130	0.30	0.25	3/200
*24	120	0.95	20	7.5	0.81	0.53	0.205	0.160	0.39	0.30	2/200
*25	100	0.95	50	15.0	0.93	0.58	0.208	0.138	0.36	0.24	2/200
26	100	0.95	50	10.0	0.84	0.56	0.191	0.140	0.34	0.25	0/200
27	100	0.95	50	7.5	0.80	0.56	0.170	0.141	0.30	0.25	0/200
*28	100	0.95	50	5.0	0.72	0.53	0.160	0.132	0.30	0.25	3/200
*29	120	0.95	50	7.5	0.81	0.58	0.200	0.163	0.34	0.28	4/200

[0097] 从表2中看出,当内电极层的连续性(B/A)增加到0.8或更大时,加速寿命增加并且可靠性提高。

[0098] 另外,可以看出,当内电极的连续性为0.8或更大并且接触介电颗粒的平均直径与介电层1的平均厚度的比(D_e/t_d)为0.35或更小时,加速寿命增加并且可靠性提高。

[0099] 此外,可以看出,当内电极的连续性为0.8或更大,接触介电颗粒的平均直径与介电层1的平均厚度的比(D_e/t_d)为0.35或更小,以及非接触介电颗粒的平均直径与介电层1的平均厚度的比(D_c/t_d)为0.25或更小时,加速寿命增加并且可靠性提高。

[0100] 如上所述,根据本发明的实施例,由于控制了介电颗粒的平均直径,所以大容量多层陶瓷电子组件被制造成具有改进的内电极层连续性、大电容、延长的加速寿命以及优良

的可靠性。

[0101] 尽管已经结合实施例示出和描述了本发明,但是本领域技术人员将清楚的是,在不脱离由权利要求限定的本发明的精神和范围的情况下,可以进行修改和改变。

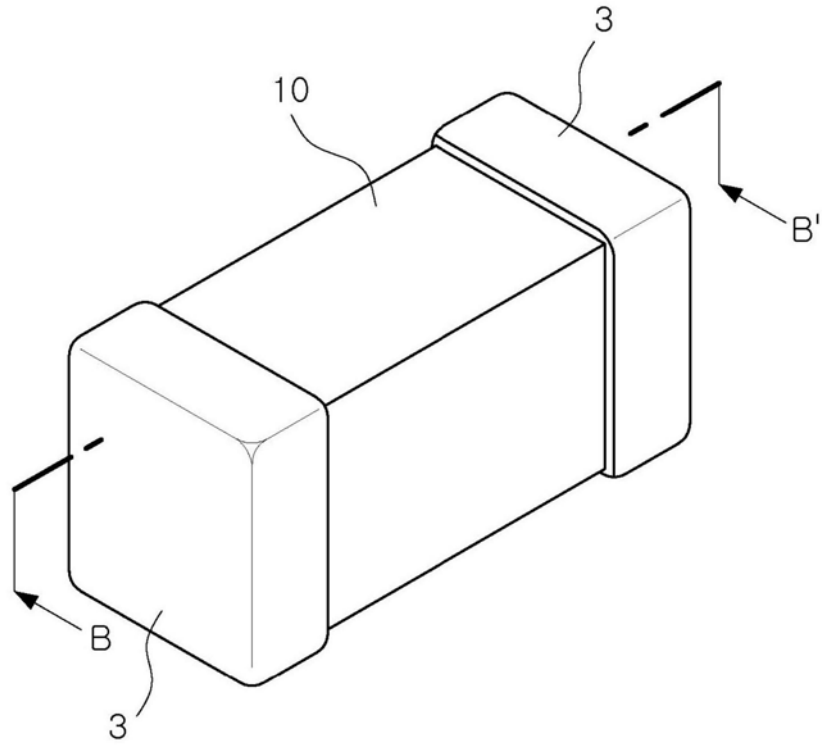


图1

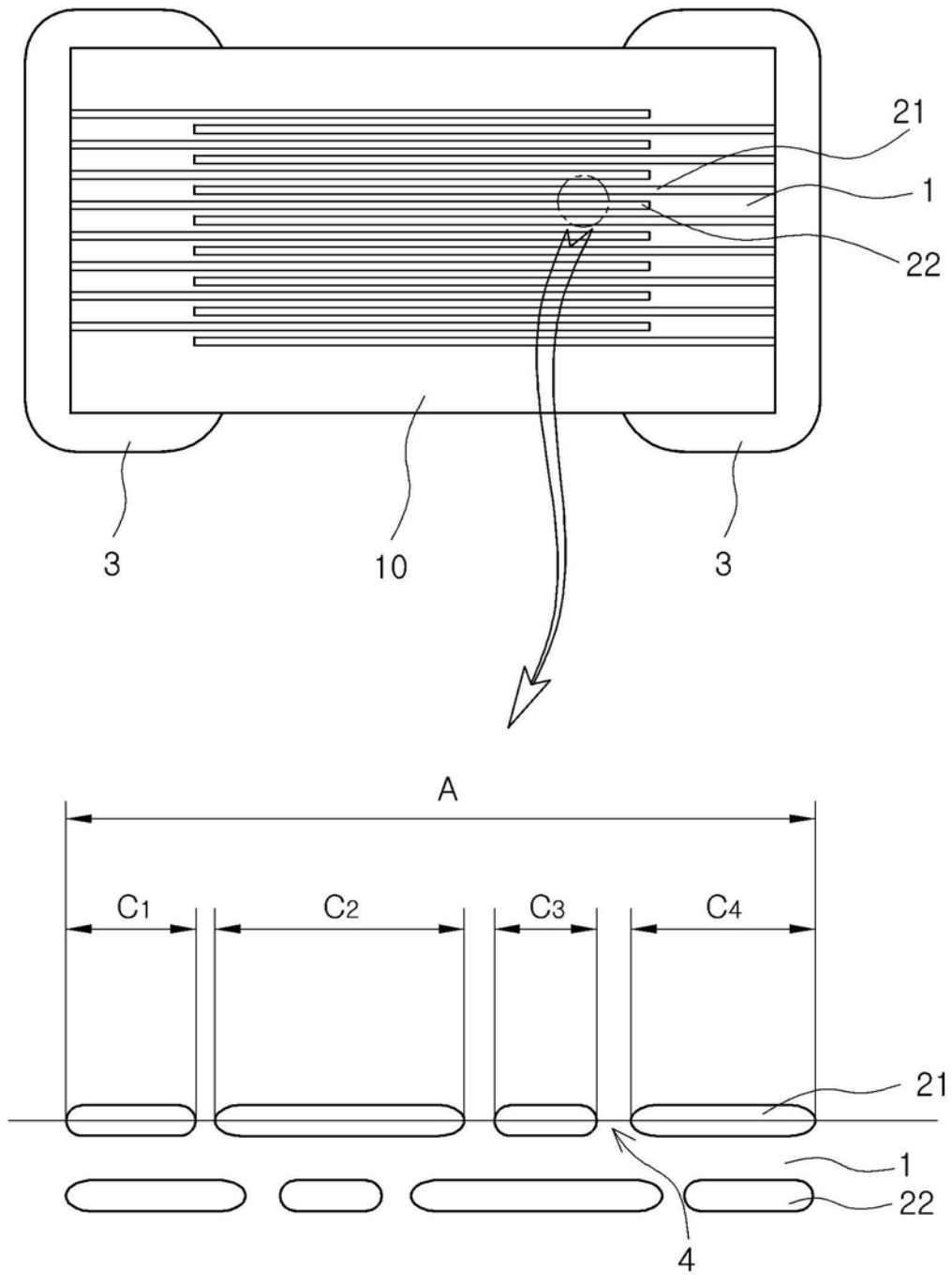


图2

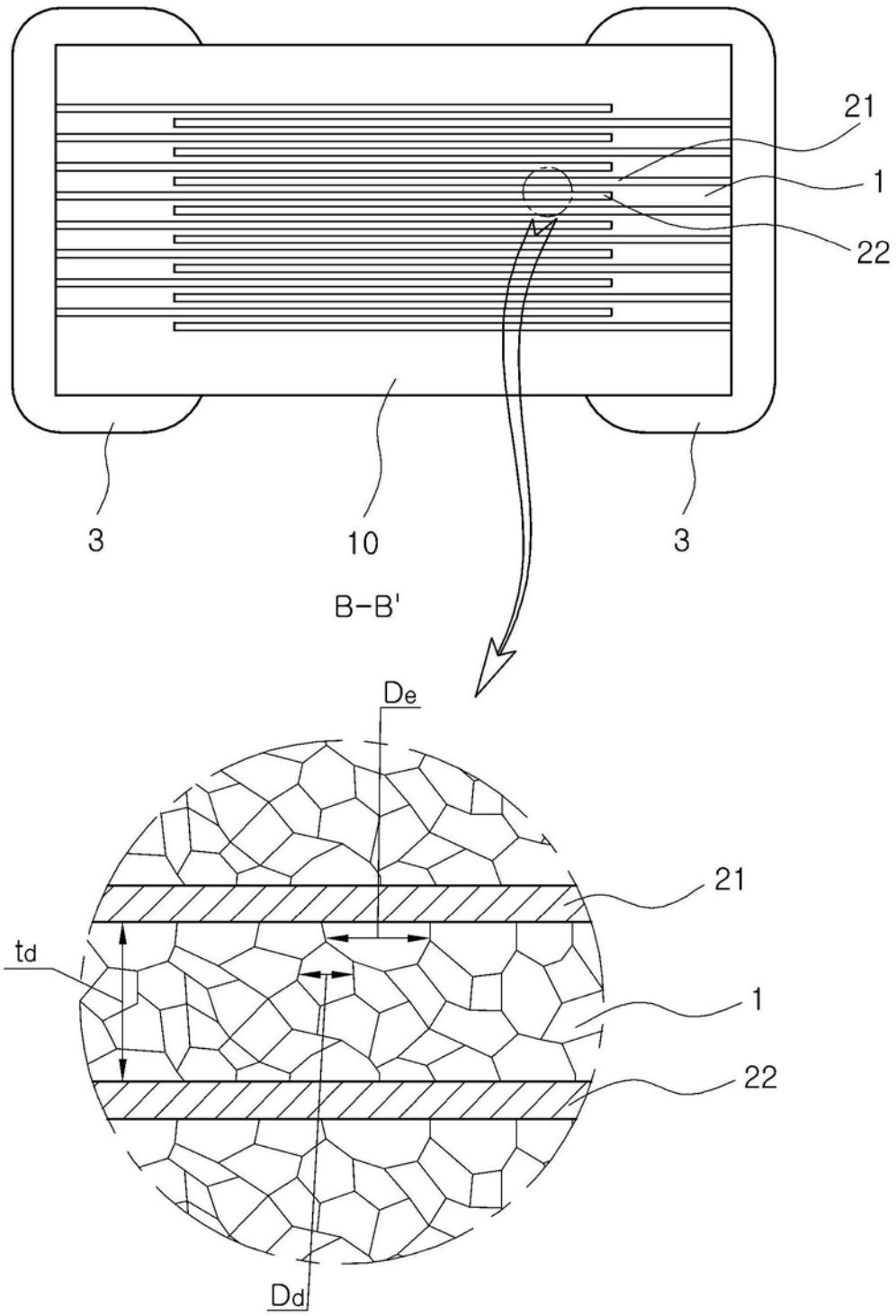


图3