

(19)日本国特許庁(JP)

(12)公表特許公報(A)

(11)公表番号
特表2024-532121
(P2024-532121A)

(43)公表日 令和6年9月5日(2024.9.5)

(51)国際特許分類
H 0 2 M 3/155(2006.01)

F I
H 0 2 M 3/155

H

テーマコード (参考)
5 H 7 3 0

審査請求 未請求 予備審査請求 未請求 (全44頁)

(21)出願番号	特願2024-508971(P2024-508971)	(71)出願人	507364838 クアルコム、インコーポレイテッド アメリカ合衆国 カリフォルニア 9 2 1 2 1 サン ディエゴ モアハウス ドライ ブ 5 7 7 5
(86)(22)出願日	令和4年7月13日(2022.7.13)	(74)代理人	100108453 弁理士 村山 靖彦
(85)翻訳文提出日	令和6年2月14日(2024.2.14)	(74)代理人	100163522 弁理士 黒田 晋平
(86)国際出願番号	PCT/US2022/073681	(72)発明者	ベン・ゾウ アメリカ合衆国・カリフォルニア・9 2 1 2 1・サン・ディエゴ・モアハウス・ ドライブ・5 7 7 5
(87)国際公開番号	WO2023/028398	(72)発明者	シジャン・リン アメリカ合衆国・カリフォルニア・9 2 最終頁に続く
(87)国際公開日	令和5年3月2日(2023.3.2)		
(31)優先権主張番号	63/237,485		
(32)優先日	令和3年8月26日(2021.8.26)		
(33)優先権主張国・地域又は機関	米国(US)		
(31)優先権主張番号	17/684,215		
(32)優先日	令和4年3月1日(2022.3.1)		
(33)優先権主張国・地域又は機関	米国(US)		
(81)指定国・地域	AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA 最終頁に続く		

(54)【発明の名称】 フィールドプログラマブルアレイにおける電圧調整器ユニットの管理

(57)【要約】

電子デバイスは、電圧調整器によって駆動され、レール電圧を提供する電力レールを有する。各電圧調整器は、最高で既定の調整器電流を電力レールに供給するために電力レールに電氣的に結合された出力インターフェースを有する。各電圧調整器において、電圧調整器コントローラは、フィードバック経路によって出力インターフェースに結合された入力を有し、出力インターフェースに結合された駆動経路を制御する。バイパスユニットは、駆動経路及び電圧調整器コントローラに結合され、スタンバイモード又は動作モードで動作する。スタンバイモードでは、バイパスユニットは、フィードバック経路をバイパスし、それぞれの電圧調整器は、電力レールに電流を供給せず、一方、動作モードでは、バイパスユニットは、フィードバック経路をバイパスせず、それぞれの電圧調整器は、最高で既定の調整器電流を電力レールに供給する。

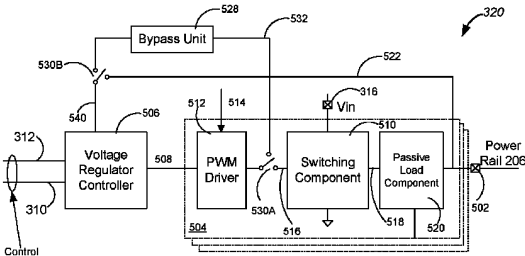


Figure 5B

【特許請求の範囲】

【請求項 1】

電子デバイスであって、

レール電圧を提供するように構成された電力レールと、

前記電力レールに電氣的に結合され、前記レール電圧を集合的に提供するように構成された複数の電圧調整器であって、前記複数の電圧調整器の各々が、

前記電力レールに結合され、前記レール電圧を提供して最高で既定の調整器電流を前記電力レールに供給するように構成された、出力インターフェースと、

前記出力インターフェースに結合され、動作周波数で動作するように構成された、1つ以上の駆動経路と、

前記1つ以上の駆動経路に結合された出力及びフィードバック経路によって前記出力インターフェースに結合された入力を有し、前記1つ以上の駆動経路を制御するように構成された、電圧調整器コントローラと、

前記1つ以上の駆動経路及び前記電圧調整器コントローラに結合されたバイパスユニットと、

を含む、複数の電圧調整器と、

を備え、

前記複数の電圧調整器のそれぞれの電圧調整器が、制御設定に従って、前記バイパスユニットが前記出力インターフェースから前記電圧調整器コントローラの前記入力への前記フィードバック経路をバイパスすることを有効にされ、前記それぞれの電圧調整器が前記電力レールに電流を供給しないスタンバイモード、又は前記バイパスユニットが前記フィードバック経路をバイパスすることを無効にされ、前記それぞれの電圧調整器が最高で前記既定の調整器電流を前記電力レールに供給する動作モードのいずれかで動作するように構成される、

電子デバイス。

【請求項 2】

前記複数の電圧調整器のそれぞれの電圧調整器が、前記制御設定の変更に従って、前記スタンバイモードから前記動作モードに遷移し、既定の期間内に前記既定の調整器電流を前記電力レールに提供するように構成される、請求項 1 に記載の電子デバイス。

【請求項 3】

それぞれの電圧調整器について、前記制御設定が、制御値及び動作イネーブル信号を含み、前記制御値が、前記レール電圧の大きさを定義し、前記動作イネーブル信号が、前記バイパスユニットが前記フィードバック経路をバイパスすることを有効にされる前記スタンバイモード、又は前記バイパスユニットが前記フィードバック経路をバイパスすることを無効にされる前記動作モードのいずれかで動作するように、前記それぞれの電圧調整器を制御するように構成される、請求項 1 に記載の電子デバイス。

【請求項 4】

前記1つ以上の駆動経路の各々が、

前記出力インターフェースに結合された受動負荷構成要素と、

動作周波数を有する周期信号を受信し、前記周期信号を変調してスイッチング信号に別個の位相を与えるように構成されたドライバと、

前記ドライバ及び前記受動負荷構成要素に結合された電力スイッチング構成要素であって、前記スイッチング信号の制御下で前記受動負荷構成要素を1つ以上のDC供給電圧に結合するように構成された、電力スイッチング構成要素と、

を更に備える、請求項 1 に記載の電子デバイス。

【請求項 5】

前記スタンバイモードにおいて、前記バイパスユニットが、各駆動経路の前記電力スイッチング構成要素及び前記受動負荷構成要素をバイパスすることを有効にされ、前記1つ以上の駆動経路の各々が、

前記ドライバ、前記電力スイッチング構成要素、及び前記バイパスユニットに結合され

10

20

30

40

50

た第 1 のマルチプレクサを更に備え、前記第 1 のマルチプレクサが、前記第 1 のマルチプレクサが前記バイパスユニットへのアクセスを選択し、前記駆動経路の前記ドライバに電氣的に結合される前記電力スイッチング構成要素へのアクセスを選択解除する前記スタンバイモードを有効にするように、前記制御設定によって制御されるように構成される、請求項 4 に記載の電子デバイス。

【請求項 6】

それぞれの電圧調整器が、

前記電圧調整器コントローラの前記入力、前記電力レールの前記出力インターフェース、及び前記バイパスユニットの出力に結合された第 2 のマルチプレクサを更に備え、前記第 2 のマルチプレクサが、前記第 2 のマルチプレクサが前記バイパスユニットの前記出力を選択し、前記電圧調整器コントローラの前記入力に結合される前記電力レールの前記出力インターフェースを選択解除する前記スタンバイモードを有効にするように、前記第 1 のマルチプレクサと同時に、前記制御設定によって制御されるように構成される、請求項 5 に記載の電子デバイス。

【請求項 7】

前記バイパスユニットが、1 つ以上のバイパス経路を含み、各バイパス経路が、第 1 のサイズのバイパススイッチングトランジスタを有するそれぞれのバイパススイッチング構成要素を含み、

各ドライバ経路の前記電力スイッチング構成要素が、第 2 のサイズを有する経路スイッチングトランジスタを有し、

前記経路スイッチングトランジスタの前記第 2 のサイズが、前記バイパススイッチングトランジスタの前記第 1 のサイズよりも大きい、

請求項 4 に記載の電子デバイス。

【請求項 8】

前記複数の電圧調整器が、電力アレイコントローラに電氣的に結合され、前記電力アレイコントローラが、前記電力レールに結合された各電圧調整器の前記制御設定を決定するように構成される、請求項 1 に記載の電子デバイス。

【請求項 9】

各電圧調整器について、前記制御設定が、前記電力レールに関連付けられた負荷状態及び電力状態ポリシーに基づいて、前記電力アレイコントローラによって動的かつリアルタイムに調整される、請求項 8 に記載の電子デバイス。

【請求項 10】

前記バイパスユニットが、1 つ以上のバイパス経路を含み、各バイパス経路が、それぞれのバイパススイッチング構成要素と、前記バイパススイッチング構成要素と前記バイパスユニットの出力との間に結合されたそれぞれのダミー負荷構成要素とを有し、各バイパス経路が、前記スタンバイモードにおいて前記フィードバック経路のそれぞれの駆動経路をバイパスするように構成される、請求項 1 に記載の電子デバイス。

【請求項 11】

各バイパス経路について、前記それぞれのダミー負荷構成要素が、能動フィルタを含む、請求項 10 に記載の電子デバイス。

【請求項 12】

前記能動フィルタが、2 次サレンキーフィルタである、請求項 11 に記載の電子デバイス。

【請求項 13】

それぞれの電圧調整器について、前記バイパスユニットが、前記スタンバイモードにおいて前記電力レールから電氣的に分離され、前記スタンバイモードにおいて前記レール電圧を出力し、前記レール電圧を前記電圧調整器コントローラの前記入力に提供するように構成され、前記スタンバイモードが前記動作モードに変更されると、前記それぞれの電圧調整器が、既定の期間内に前記既定の調整器電流を前記電力レールに提供することができるようにになっている、請求項 1 に記載の電子デバイス。

【請求項 1 4】

前記バイパスユニットが、1つ以上のバイパススイッチング構成要素と、前記1つ以上のバイパススイッチング構成要素と前記バイパスユニットの出力との間に結合されたダミー負荷構成要素とを含み、

各バイパススイッチング構成要素が、前記スタンバイモードにおいてそれぞれの駆動経路に結合されている、

請求項 1 に記載の電子デバイス。

【請求項 1 5】

前記ダミー負荷構成要素が、能動フィルタのうちの1つを含み、前記能動フィルタが、サレンキーフィルタである、請求項 1 4 に記載の電子デバイス。

10

【請求項 1 6】

前記複数の電圧調整器が、第1の電圧調整器、第2の電圧調整器、及び第3の電圧調整器を含み、

前記第1及び第2の電圧調整器の各々が、前記動作モードにおいて前記電力レールを駆動するように動作し、前記それぞれの電圧調整器の前記フィードバック経路が、前記動作モードにおいて前記それぞれの電圧調整器の前記出力インターフェースと前記入力との間で有効にされ、

前記第3の電圧調整器が、前記第3の電圧調整器の前記バイパスユニットが前記第3の電圧調整器の前記フィードバック経路をバイパスすることを有効にされる前記スタンバイモードにおいて前記電力レールから電氣的に分離されている、

20

請求項 1 に記載の電子デバイス。

【請求項 1 7】

前記電力レールに結合された前記複数の電圧調整器が、互いに同一である、請求項 1 に記載の電子デバイス。

【請求項 1 8】

各電圧調整器が、前記スタンバイモードにおいて第1の交流（AC）ループ応答を有し、前記第1のACループ応答が、第1の低周波数利得、第1の遮断周波数、及び第1の位相マージンを有し、

各電圧調整器が、前記動作モードにおいて第2のACループ応答を有し、前記第2のACループ応答が、第2の低周波数利得、第2の遮断周波数、及び第2の位相マージンを有し、

30

前記第1の低周波数利得と前記第2の低周波数利得との間の第1の差が、第1の閾値未満であり、

前記第1の遮断周波数と前記第2の遮断周波数との間の第2の差が、第2の閾値未満であり、

前記第1の位相マージンと前記第2の位相マージンとの間の第3の差が、第3の閾値未満である、

請求項 1 に記載の電子デバイス。

【請求項 1 9】

電力レールを駆動する方法であって、

40

前記電力レールに電氣的に結合された複数の電圧調整器を有する電子デバイスにおいて

、
前記電力レールを駆動するためにレール電圧及びレール電流を生成することであって、それぞれの電圧調整器が、前記電力レールに結合された出力インターフェースを有し、前記それぞれの電圧調整器が動作モードにあるとき、前記レール電圧を提供し、最高で既定の調整器電流を前記電力レールに供給するように構成される、ことと、

前記複数の電圧調整器のそれぞれの電圧調整器のための制御設定であって、前記それぞれの電圧調整器がスタンバイモードで動作するスタンバイ電圧調整器であるか又は前記動作モードで動作する動作電圧調整器であるかを決定する、それぞれの電圧調整器のための制御設定を取得することと、

50

各スタンバイ電圧調整器において、前記スタンバイ電圧調整器が前記電力レールに電流を供給しないように、前記スタンバイ電圧調整器のバイパスユニットが前記出力インターフェースから電圧調整器コントローラの入力へのフィードバック経路をバイパスすることを有効にすることと、

各動作電圧調整器において、前記それぞれの電圧調整器が前記電力レールに電流を供給するように、前記バイパスユニットが前記フィードバック経路をバイパスすることを無効にすることと、

を更に含む、方法。

【請求項 20】

それぞれの電圧調整器が、前記出力インターフェースに結合され、動作周波数で動作するように構成された、1つ以上の駆動経路を含み、前記それぞれの電圧調整器の前記電圧調整器コントローラが、前記1つ以上の駆動経路に結合された出力及び前記フィードバック経路によって前記出力インターフェースに結合された前記入力を有し、前記1つ以上の駆動経路を制御するように構成され、前記バイパスユニットが、前記1つ以上の駆動経路及び前記電圧調整器コントローラに結合されている、請求項 19 に記載の方法。

10

【請求項 21】

前記電力レールに関連付けられた負荷状態及び電力状態ポリシーに基づいて、前記電力レールに結合されたそれぞれの電圧調整器のための前記制御設定を動的かつリアルタイムに決定することを更に含む、請求項 19 に記載の方法。

【請求項 22】

20

電力レールに電氣的に結合された複数の電圧調整器を有する電子デバイスによって実行されるように構成された1つ以上のプログラムを記憶する非一時的コンピュータ可読記憶媒体であって、前記1つ以上のプログラムが、前記電子デバイスによって実行されると、前記電子デバイスに、

前記電力レールを駆動するためにレール電圧及びレール電流を生成することであって、それぞれの電圧調整器が、前記電力レールに結合された出力インターフェースを有し、前記それぞれの電圧調整器が動作モードにあるとき、前記レール電圧を提供し、最高で既定の調整器電流を前記電力レールに供給するように構成される、ことと、

前記複数の電圧調整器のそれぞれの電圧調整器のための制御設定であって、前記それぞれの電圧調整器がスタンバイモードで動作するスタンバイ電圧調整器であるか又は前記動作モードで動作する動作電圧調整器であるかを決定する、それぞれの電圧調整器のための制御設定を取得することと、

30

各スタンバイ電圧調整器において、前記スタンバイ電圧調整器が前記電力レールに電流を供給しないように、前記スタンバイ電圧調整器のバイパスユニットが前記出力インターフェースから電圧調整器コントローラの入力へのフィードバック経路をバイパスすることを有効にすることと、

各動作電圧調整器において、前記それぞれの電圧調整器が前記電力レールに電流を供給するように、前記バイパスユニットが前記フィードバック経路をバイパスすることを無効にすることと、

を実行させる命令を含む、非一時的コンピュータ可読記憶媒体。

40

【請求項 23】

前記複数の電圧調整器のそれぞれの電圧調整器が、前記制御設定の変更に従って、前記スタンバイモードから前記動作モードに遷移し、既定の期間内に前記既定の調整器電流を前記電力レールに提供するように構成される、請求項 22 に記載の非一時的コンピュータ可読記憶媒体。

【請求項 24】

それぞれの電圧調整器について、前記制御設定が、制御値及び動作イネーブル信号を含み、前記制御値が、前記レール電圧の大きさを定義し、前記動作イネーブル信号が、前記バイパスユニットが前記フィードバック経路をバイパスすることを有効にされる前記スタンバイモード、又は前記バイパスユニットが前記フィードバック経路をバイパスすること

50

を無効にされる前記動作モードのいずれかで動作するように、前記それぞれの電圧調整器を制御するように構成される、請求項 22 に記載の非一時的コンピュータ可読記憶媒体。

【請求項 25】

電力レールに電氣的に結合された複数の電圧調整器を有する電子デバイスにおいて前記電力レールを駆動するための装置であって、

前記電力レールを駆動するためにレール電圧及びレール電流を生成する手段であって、それぞれの電圧調整器が、前記電力レールに結合された出力インターフェースを有し、前記それぞれの電圧調整器が動作モードにあるとき、前記レール電圧を提供し、最高で既定の調整器電流を前記電力レールに供給するように構成される、手段と、

前記複数の電圧調整器のそれぞれの電圧調整器のための制御設定であって、前記それぞれの電圧調整器がスタンバイモードで動作するスタンバイ電圧調整器であるか又は前記動作モードで動作する動作電圧調整器であるかを決定する、それぞれの電圧調整器のための制御設定を取得する手段と、

各スタンバイ電圧調整器において、前記スタンバイ電圧調整器が前記電力レールに電流を供給しないように、前記スタンバイ電圧調整器のバイパスユニットが前記出力インターフェースから電圧調整器コントローラの入力へのフィードバック経路をバイパスすることを有効にする手段と、

各動作電圧調整器において、前記それぞれの電圧調整器が前記電力レールに電流を供給するように、前記バイパスユニットが前記フィードバック経路をバイパスすることを無効にする手段と、

を備える、装置。

【請求項 26】

それぞれの電圧調整器が、前記出力インターフェースに結合され、動作周波数で動作するように構成された、1つ以上の駆動経路を含み、前記それぞれの電圧調整器の前記電圧調整器コントローラが、前記1つ以上の駆動経路に結合された出力及び前記フィードバック経路によって前記出力インターフェースに結合された前記入力を有し、前記1つ以上の駆動経路を制御するように構成され、前記バイパスユニットが、前記1つ以上の駆動経路及び前記電圧調整器コントローラに結合されている、請求項 25 に記載の装置。

【請求項 27】

前記電力レールに関連付けられた負荷状態及び電力状態ポリシーに基づいて、前記電力レールに結合されたそれぞれの電圧調整器のための前記制御設定を動的かつリアルタイムに決定する手段を更に備える、請求項 25 に記載の装置。

【発明の詳細な説明】

【技術分野】

【0001】

本出願は、2021年8月26日に提出された「Management of Voltage Regulator Units in Field Programmable Arrays」と題する米国仮特許出願第63/237485号の優先権を主張し、その全体が参照により本明細書に組み込まれる。

【0002】

本出願はまた、2022年3月1日に提出された「Management of Voltage Regulator Units in Field Programmable Arrays」と題する米国特許出願第17/684215号の優先権を主張し、その全体が参照により本明細書に組み込まれる。

【背景技術】

【0003】

電子デバイスは、メイン論理ボード上に電力管理集積回路（PMIC）、通信ポート、外部メモリ又は記憶装置、及び他の周辺機能モジュールをもつシステムオンチップ（SoC）をしばしば組み込む。SoCは、単一のパッケージ中に1つ又は複数のマイクロプロセッサ又は中央処理ユニット（CPU）コア、メモリ、入出力ポート、及び2次記憶装置

10

20

30

40

50

を含む。PMICは、典型的にはメイン論理ボード上でSOCに隣接して配設され、メイン論理ボード上に形成された導線を介してSOCに複数の直流(DC)電力供給レールを提供する。SOCの各タイプについて、PMICとSOCにつながる導線とは、このタイプのSOCに含まれる少なくともマイクロプロセッサ又はCPUコアに基づいてカスタム設計される必要がある。

【発明の概要】

【0004】

添付の特許請求の範囲内のシステム、方法及びデバイスの様々な実施形態は、それぞれいくつかの態様を有し、それらのうちのいずれの単一の態様も、単独では本明細書で説明される属性を担わない。添付の特許請求の範囲を限定することなしに、本開示を考察した後に、特に「発明を実施するための形態」と題するセクションを考察した後に、異なるマイクロプロセッサ又はCPUコアを有する様々な異なるタイプのSOCを適応的にサポートすることができる汎用PMICを有する半導体デバイス又はシステムを提供するように構成された半導体デバイスを提供するために、どのように様々な実施形態の態様が使用されるかが理解されよう。汎用PMICは、SOCのプロセッサの1つ以上のクラスタに給電するために複数の電力レールを提供する。半導体デバイスは、フィールドプログラマブルアレイ内に配置され、かつ電力レールに結合されたプロセッサの1つ以上のクラスタに関連付けられた負荷情報及び電力状態ポリシーに基づいてSOCの複数の電力レールに電力を出力するように制御される、複数の電圧調整器を含む。いくつかの実施形態では、フィールドプログラマブルアレイ内の各電圧調整器は、冗長な又はスタンバイ電圧調整器の出力インターフェースと入力との間のフィードバック経路を無効にするために（冗長な又はスタンバイ電圧調整器の）バイパスユニットがスタンバイモードで動作するとき、完全に電力切断されることなしに、複数の電力レールから電氣的に分離され、冗長な又はスタンバイ電圧調整器になることができる。

【0005】

具体的には、一態様では、電子デバイスは、レール電圧を提供するように構成された電力レールと、電力レールに電氣的に結合され、レール電圧を集合的に提供するように構成された複数の電圧調整器とを含む。複数の電圧調整器の各々は、出力インターフェースと、1つ以上の駆動経路と、電圧調整器コントローラと、バイパスユニットとを含む。出力インターフェースは、電力レールに結合されており、レール電圧を提供し、かつ最高で既定の調整器電流を電力レールに供給するように構成される。1つ又は複数の駆動経路は、出力インターフェースに結合され、動作周波数で動作するように構成される。電圧調整器コントローラは、1つ又は複数の駆動経路に結合された出力、及びフィードバック経路によって出力インターフェースに結合された入力を有し、1つ又は複数の駆動経路を制御するように構成される。バイパスユニットは、1つ以上の駆動経路及び電圧調整器コントローラに結合されている。複数の電圧調整器の各それぞれの電圧調整器は、制御設定に従ってスタンバイモード又は動作モードのいずれかで動作するように構成される。スタンバイモードでは、バイパスユニットは、電圧調整器コントローラの出力インターフェースから入力へのフィードバック経路をバイパスすることを有効にされ、それぞれの電圧調整器は、電力レールに電流を供給しない。動作モードでは、バイパスユニットは、フィードバック経路をバイパスすることを無効にされ、それぞれの電圧調整器は、最高で既定の調整器電流を電力レールに供給する。

【0006】

別の態様では、電力レールに電氣的に結合された複数の電圧調整器を有する電子デバイスにおいて電力レールを駆動する方法が実装される。この方法は、電力レールを駆動するためにレール電圧及びレール電流を生成することを含む。各それぞれの電圧調整器は、電力レールに結合された出力インターフェースを有し、それぞれの電圧調整器が動作モードにあるとき、レール電圧を提供し、かつ最高で既定の調整器電流を電力レールに供給するように構成される。この方法は、複数の電圧調整器の各それぞれの電圧調整器のための制御設定を取得することを更に含む。各それぞれの電圧調整器の制御設定は、それぞれの電

圧調整器がスタンバイモードで動作するスタンバイ電圧調整器であるか又は動作モードで動作する動作電圧調整器であるかを決定する。この方法は、各スタンバイ電圧調整器において、スタンバイ電圧調整器が電力レールに電流を供給しないように、スタンバイ電圧調整器のバイパスユニットが出力インターフェースから電圧調整器コントローラの入力へのフィードバック経路をバイパスすることを有効にすることを更に含む。この方法は、各動作電圧調整器において、それぞれの電圧調整器が電力レールに電流を供給するように、バイパスユニットがフィードバック経路をバイパスすることを無効にすることを更に含む。

【0007】

これらの例示的な実施形態及び実装形態は、本開示を限定又は定義するためではなく、その理解を助けるための実施例を提供するために記載される。追加の実施形態が、発明を実施するための形態において説明され、更なる説明がそこで提供される。他の実装形態及び利点は、本明細書の説明及び図面に照らせば当業者には明らかになり得る。

10

【図面の簡単な説明】

【0008】

【図1A】いくつかの実施形態による、典型的な電子デバイスにおける例示的なシステムモジュールのブロック図である。

【図1B】いくつかの実施形態による、集積半導体デバイスの断面図である。

【図2】いくつかの実施形態による、電力管理システムのブロック図。

【図3】いくつかの実施形態による、SoCに1つ以上の電力レールを提供するための複数の電圧調整器を含む集積半導体デバイスの簡略ブロック図である。

20

【図4A】いくつかの実施形態による、電圧調整器のサブセットを使用してレール電圧 V_R においてレール電流 I_R を提供するプロセスを示す。

【図4B】いくつかの実施形態による、1つ以上の冗長な電圧調整器に基づいてレール電圧 V_R においてレール電流 I_R を提供するプロセスを示す。

【図5A】いくつかの実施形態による、フィールドプログラマブルアレイにおける電圧調整器のうちの1つである電圧調整器のブロック図である。

【図5B】いくつかの実施形態による、バイパスユニットを有する電圧調整器のブロック図である。

【図6】いくつかの実施形態による、冗長性を制御するための補助ループを有する電圧調整器の回路図である。

30

【図7】いくつかの実施形態による、フィルタベースの補助ループを有する例示的な電圧調整器の回路図である。

【図8】いくつかの実施形態による、電力レールを駆動するように構成された、電圧調整器のフィールドプログラマブルアレイの複数の電圧調整器の回路図である。

【図9A】いくつかの実施形態による、動作モードで動作している間の複数の駆動経路を有する電圧調整器内の多相ドライバの回路図である。

【図9B】いくつかの実施形態による、バイパスモードで動作している間の複数のバイパス経路を有する電圧調整器の回路図である。

【図9C】いくつかの実施形態による、動作モード及びバイパスモードそれぞれで動作する電圧調整器の等価回路の回路図である。

40

【図9D】いくつかの実施形態による、動作モード及びバイパスモードそれぞれで動作する電圧調整器の等価回路の回路図である。

【図10】いくつかの実施形態による、電子デバイスの電力レールを駆動する方法のフロー図である。

【0009】

説明される様々な実装形態のより良い理解のために、同様の参照番号が図面全体を通して対応する部分を指す以下の図面と併せて、以下の「発明を実施するための形態」を参照すべきである。同様の参照番号は、図面全体にわたって対応する部分を指す。

【発明を実施するための形態】

【0010】

50

次に、添付の図面にそれらの例が示されている、特定の実施形態を詳細に参照する。以下の詳細な説明では、本明細書で提示される主題を理解するのに支援するために多数の非限定的な特定の詳細が記載される。しかし、当業者には、特許請求の範囲から逸脱することなく様々な代替形態が使用され得、これらの具体的な詳細なしに主題が実施され得ることが明らかであろう。

【0011】

図1は、いくつかの実施形態による、典型的な電子デバイスにおける例示的なシステムモジュール100のブロック図である。この電子デバイスにおけるシステムモジュール100は、少なくとも、システムオンチップ(SoC)102と、プログラム、命令、及びデータを記憶するためのメモリモジュール104と、入出力(input/output、I/O)コントローラ106と、ネットワークインターフェース108などの1つ以上の通信インターフェースと、これらの構成要素を相互接続するための1つ以上の通信バス130とを含む。いくつかの実施形態では、I/Oコントローラ106は、SoC102がユニバーサルシリアルバスインターフェースを介してI/Oデバイス(例えば、キーボード、マウス又はタッチスクリーン)と通信することを可能にする。いくつかの実施形態では、ネットワークインターフェース108は、電子デバイスがデータを外部ソース、例えば、サーバ又は別の電子デバイスと交換することをそれぞれ可能にする、Wi-Fi(登録商標)、イーサネット(登録商標)及びBluetooth(登録商標)ネットワークのための1つ又は複数のインターフェースを含む。いくつかの実施形態では、通信バス130は、システムモジュール100に含まれる様々なシステム構成要素間の通信を相互接続及び制御する(チップセットと呼ばれることがある)回路を含む。

10

20

【0012】

いくつかの実施形態では、メモリモジュール104は、DRAM、SRAM、DDR RAM又は他のランダムアクセスソリッドステートメモリデバイスなど、高速ランダムアクセスメモリを含む。いくつかの実施形態では、メモリモジュール104は、1つ又は複数の磁気ディスク記憶デバイス、光ディスク記憶デバイス、フラッシュメモリデバイス、又は他の不揮発性ソリッドステート記憶デバイスなど、不揮発性メモリを含む。いくつかの実施形態では、メモリモジュール104、又は代替的にメモリモジュール104内の不揮発性メモリデバイスは、非一時的コンピュータ可読記憶媒体を含む。いくつかの実施形態では、メモリモジュール104を受け入れるためにシステムモジュール100上にメモリスロットが確保される。メモリスロットに挿入されると、メモリモジュール104は、システムモジュール100に統合される。

30

【0013】

いくつかの実施形態では、システムモジュール100は、以下から選択される1つ又は複数の構成要素を更に含む。

- ・電子デバイス内の、SoC102と、メモリモジュール104を含むメモリ構成要素との間の通信を制御するメモリコントローラ110、

- ・電子デバイスにデータを記憶するための集積回路アセンブリを適用し、多くの実施形態では、NAND又はNORメモリ構成に基づく、ソリッドステートドライブ(solid state drives、SSD)112、

40

- ・電気機械磁気ディスクに基づいてデジタル情報を記憶し取り出すために使用される従来のデータ記憶デバイスであるハードドライブ114、

- ・別個の直流(DC)供給電圧を受け取るように各々構成された1つ以上のDC電力供給インターフェースを含む電力供給コネクタ116、

- ・電子デバイス内の様々な構成要素又は回路(例えば、SoC102内のプロセッサコア)によって要求されるように、DC電力供給インターフェースを介して受け取られた別個のDC供給電圧を他の所望の内部供給電圧(レール電圧とも呼ばれる)、例えば、5V、3.3V、又は1.8Vに調整する電力管理集積回路(PMIC)118、

- ・それらの望ましい画像/ビデオフォーマットに従って1つ以上のディスプレイデバイスに出力画像のフィードを生成するグラフィックスモジュール120、及び

50

・コンピュータプログラムの制御下で電子デバイスとの間のオーディオ信号の入力と出力とを容易にするサウンドモジュール 122。

【0014】

また、通信バス 130 は、構成要素 110～122 を含む様々なシステム構成要素間の通信を相互接続及び制御することに留意されたい。

【0015】

更に、当業者は、メモリモジュール 104 中の及び SSD 112 中の非一時的コンピュータ可読記憶媒体に情報を記憶するための新しいデータ記憶技術が開発されるとき、他の非一時的コンピュータ可読記憶媒体が使用され得ることを知っている。これらの新しい非一時的コンピュータ可読記憶媒体は、限定はされないが、それぞれのデータ記憶技術が現在開発中でまだ商品化されていないが、生物学的材料、ナノワイヤ、カーボンナノチューブ及び個々の分子から製造されたものを含む。

【0016】

いくつかの実施形態では、SOC 102 は、1つ又は複数の集積回路を含む半導体パッケージ中に実装され、各集積回路は、単一の基板上に1つ又は複数のマイクロプロセッサ又はCPUコアと、メモリと、入出力ポートと、2次記憶装置とのサブセットを組み込む。PMIC 118 も、単一の基板上にそれぞれ形成された1つ又は複数の集積回路を含む半導体パッケージ中に実装される。SOC 102 は、1つ又は複数の電力レールを介して PMIC 118 によって提供される1つ又は複数の内部供給電圧（レール電圧とも呼ばれる）を受け取るように構成される。いくつかの実施形態では、SOC 102 と PMIC 118 の両方は、メイン論理ボード上に、例えば、メイン論理ボードの2つの別個のエリア上に取り付けられ、メイン論理ボード中に形成された導線を介して互いに電気的に結合される。この配置は、SOC の性能を損ない得る、例えば、内部供給電圧の電圧降下を引き起こし得る寄生効果及び電気的ノイズをもたらす。代替的に、図 1B を参照して説明される様々な実施形態によれば、SOC 102 と PMIC 118 との半導体ダイは、それらがメイン論理ボードに形成されていない電気的接続を介して互いに電気的に結合されているように、集積半導体デバイス内で垂直方向にパッケージングされる。SOC 102 と PMIC 118 との半導体ダイのそのような垂直配置は、SOC 102 と PMIC 118 との間の電気的接続の長さを低減することができ、メイン論理ボード上に導線を配線することによって引き起こされる性能劣化を回避することができる。

【0017】

いくつかの実施形態では、汎用 PMIC 118 は、異なるタイプの電子デバイスの異なるタイプの SOC 102 を駆動するように構成される。PMIC 118 と SOC 102 とが隣り合わせに配置されるか垂直方向に配置されるかにかかわらず、PMIC 118 は、メイン回路板に関して同じフットプリントを占有するが、SOC 102 は、その中に組み込まれた電子モジュールに基づいて別個のフットプリントを有し得る。PMIC 118 は、フィールドプログラマブルアレイ（例えば、図 3 のアレイ 330）に配置された複数の電圧調整器ユニット（例えば、図 3 の調整器 320）を含む。複数の電圧調整器ユニットは、互いに同一である、又は代替的に2つ以上のタイプの電圧調整器ユニットを含む。特定の電子デバイスでは、制御設定は、SOC 102、及び存在する場合、他の電子モジュールに給電するために必要とされる電力レールのレール電圧とレール電流とに基づいて決定される。これらの電力レールの各々について、対応する制御設定は、PMIC 118 のフィールドプログラマブルアレイ内の電圧調整器ユニットのサブセットを選択するために使用され、選択された電圧調整器ユニットは、それぞれの電力レールにレール電圧においてレール電流を集散的に提供する。したがって、PMIC 118 は、SOC 102 の電力レールにレール電圧及び電流を提供するようにこれらの制御設定によって再構成され、PMIC 118 内の複数の構成可能な電圧調整器内の各電圧調整器ユニットは、冗長である、又は制御設定のうちの1つによって電力レールのうちの1つを駆動するために選択される、のいずれかである。

【0018】

図1Bは、いくつかの実施形態による、SOC102及びPMIC118が垂直方向に配置された集積半導体デバイス180の断面図である。半導体デバイス180は、半導体パッケージ内に、少なくとも1つのSOCダイ102と、少なくとも1つのPMICダイ118とを組み込み、第1の面124Aと、第1の面124Aの反対側にある第2の面124Bとを有する少なくともパッケージ基板124を含む。SOCダイ102は、パッケージ基板124の第1の面124A上に配置され、PMICダイ118は、パッケージ基板124の第2の面124Bに機械的に結合されている。

【0019】

パッケージ基板124は、パッケージ基板124の本体を通過し、かつ第1の面124Aと第2の面124Bの両方の上で露出されている、複数の第1のビア相互接続126を更に含む。PMICダイ118は、パッケージ基板124の複数の第1のビア相互接続126を介してSOCダイ102に電氣的に結合されている。特に、PMICダイ118は、複数の電力レールを介してSOCダイ102に提供される複数のレール電圧 V_R を出力するように構成された複数のDC接続128を含む。PMICダイ118がパッケージ基板124の第2の面124B上に取り付けられると、DC接続128は、パッケージ基板124の複数の第1のビア相互接続126に電氣的に結合されている。いくつかの実施形態では、SOCダイ102は、複数のレール電圧を受け取るように構成された複数の電力接続132を含む。SOCダイ102がパッケージ基板124の第1の面124A上に取り付けられると、電力接続132は、パッケージ基板124の複数の第1のビア相互接続126に電氣的に結合されている。したがって、PMICダイ118は、PMICダイ118のDC接続128と、SOCダイ102の電力接続132と、パッケージ基板124の第1のビア相互接続126とを介してSOCダイ102にDC電力（すなわち、図2の電力レール206のレール電圧とレール電流と）を提供するように構成される。更に、極めて低いインピーダンスのDC接続128を使用することによって、PMICダイ118によってSOCダイ102に提供されるDC電力の品質は、PMICダイ118とSOCダイ102とが別々にパッケージングされ、かつメイン回路板上で隣り合わせに配置されたシステムに対して、大幅に改善される。

【0020】

いくつかの実施形態では、PMICダイ118上の電力管理インターフェース208は、SOCダイ102のマスタ電力管理インターフェースによって制御され、SOCダイ102から（図3の負荷情報314を搬送する）デジタル電力制御信号を受信するように構成される。第1のビア相互接続126のサブセットは、SOCダイ102からPMICダイ118にデジタル電力制御信号を転送するように構成される。

【0021】

SOCダイ102は、パッケージ基板124上に第1のフットプリントを有し、PMICダイ118は、パッケージ基板124上に第2のフットプリントを有する。いくつかの実施形態では、第1及び第2のフットプリントは、複数の第1のビア相互接続126を使用してPMICダイ118のDC接続128とSOCダイ102の電力接続132を直接結合する目的で、少なくとも部分的に重複する。いくつかの状況では、SOCダイ102の第1のフットプリントは、PMICダイ118の第2のフットプリントよりも大きく、それを完全に取り囲む。代替的に、いくつかの状況では、SOCダイ102の第1のフットプリントは、PMICダイ118の第2のフットプリントからオフセットされているが、PMICダイ118の第2のフットプリントと少なくとも部分的に重複する。PMICダイ118のDC接続128と、SOCダイ102の電力接続132と、パッケージ基板124の第1のビア相互接続126とは、第1及び第2のフットプリントの重複エリア内で位置合わせされ、取り囲まれている。

【0022】

加えて、PMICダイ118は、複数のDC接続128に対応する複数の薄膜インダクタ150を含む。複数の薄膜インダクタ150は、パッケージ基板124の第2の面124Bに隣接して又は対向して、例えば、パッケージ基板124の第2の面124Bに対向

するPMICダイ118の上面に位置する。言い換えれば、複数の薄膜インダクタ150は、PMICダイ118の上面とパッケージ基板124の第2の面124Bとの間に配置されている。いくつかの実施形態では、PMICダイ118は、例えば、接着剤を介して、パッケージ基板124に機械的に結合されている。複数の薄膜インダクタ150の高さは、PMICダイ118とパッケージ基板124との間の機械的結合の堅牢性を維持するために、所定の閾値高さ（例えば、1mm、100μm）よりも小さい。とは言うものの、SOC102とPMIC118との半導体ダイの垂直配置は、部分的に、SOC102とPMIC118とのダイ間の限られた空間内の薄膜インダクタ150の組込みによって容易にされる。薄膜インダクタは、薄膜インダクタがSOC102とPMIC118との半導体ダイ間の限られた空間に適合することができるように、PMIC118の基板上に形成され、組み込まれ、限られた空間の高さよりも小さくなるように制御されたインダクタ高さを有する。薄膜インダクタがPMIC118の基板の上に形成されるとき、薄膜インダクタは、PMIC118の内部ノード又は出力ノードに直接接続され得、メイン論理ボードの導線は、薄膜インダクタをPMIC118の内部ノード又は出力ノードに接続するために使用されない。

10

20

30

40

50

【0023】

いくつかの実施形態では、集積半導体デバイス180は、パッケージ基板124の第1の面124Aに結合されたカバー134を更に含む。カバー134は、SOCダイ102とパッケージ基板124の第1の面124Aの少なくとも一部を隠し、それにより、SOCダイ102と第1の表面124Aの少なくとも一部を保護するように構成される。更に、いくつかの実施形態では、カバー134は、導電性材料から作製され、カバー134によって完全に隠された場合、SOCダイ102と第1の面124A上の任意の他の回路に静電遮蔽を提供する、又は第1の面124Aがカバー134によって部分的にのみ隠された場合、カバー134によって隠された第1の面124Aの一部に静電遮蔽を提供するために、接地されるように構成される。いくつかの状況では、カバー134は、SOCダイ102によって生成された熱を散逸させるように構成された熱伝導性材料から作製されている。いくつかの実施形態では、SOCダイ102によって生成された熱をSOCダイ102からカバー134に一樣に拡散するために、熱拡散器136、又は熱拡散器の層は、SOCダイ102をカバー134の内面に結合するために使用される。

【0024】

いくつかの実施形態では、半導体デバイス180は、ソケット基板138を更に含む。ソケット基板138は、パッケージ基板124の第2の面124Bに対向する第3の面138Aを有する。パッケージ基板124は、複数の電気コネクタ140を介してソケット基板138に電氣的に結合されている。特に、いくつかの実施形態では、パッケージ基板124の第2の面124Bは、PMICダイ118がそれに機械的に結合された第1のエリア（例えば、中心エリア）と、複数の電気コネクタ140が位置する第2のエリア（例えば、周辺エリア）とを含む。一例では、第2のエリアは、第1のエリアに隣接するか又はそれを囲む。いくつかの状況下では、半導体デバイス180は、ソケット基板138とともに提供されることに留意されたい。しかしながら、いくつかの状況下では、ソケット基板138は、図1Aの電子デバイスの回路板上に固定にされ、集積半導体デバイス180の一部ではない。むしろ、半導体デバイス180は、PMICダイ118とSOCダイ102の組合せの機能を提案するために提供される交換可能部品である。

【0025】

いくつかの実施形態では、ソケット基板138の第3の面138Aは、実質的に平坦であり、PMICダイ118は、パッケージ基板124の第2の面124Bとソケット基板138の第3の面138Aとの間に配置されている。複数の薄膜インダクタ150の高さは、電気コネクタ140の長さでPMICダイ118の厚さとの間の差によって決定される所定の閾値高さ（例えば、1mm、100μm）よりも小さい。代替的に、いくつかの実施形態では、ソケット基板138は、PMICダイ118がパッケージ基板124の第2の面124Bに機械的かつ電氣的に結合されているときにPMICダイ118を受け入

れるように構成された、キャビティと呼ばれることがある、凹形部分 142 を含む。凹形部分 142 の深さは、ソケット基板 138 の厚さよりも小さい。いくつかの状況では、PMIC ダイ 118 は、凹形部分 142 内に吊るされ、すなわち、凹形部分 142 の底面から空隙によって分離されている。代替的に、いくつかの状況では、PMIC ダイ 118 は、直接的に又は中間層（例えば、接着剤層、熱拡散器層、若しくは接着剤と熱拡散器の両方である層）を介して、凹形部分 142 の底面に接触する。

【0026】

図 1B に示されていないいくつかの実施形態では、凹形部分 142 の深さは、ソケット基板 138 の厚さに等しく、凹形部分 142 は、ソケット基板 138 の開口部又はカットオフである。ソケット基板 138 が回路板（例えば、メイン論理ボード）上に取り付けられると、PMIC ダイ 118 は、凹形部分 142（開口部又はカットオフとも呼ばれる）内に吊るされ、パッケージ基板 124 と、ソケット基板 138 と、回路板とによって少なくとも部分的に囲まれる。

【0027】

いくつかの実施形態では、SOC ダイ 102 の電力接続 132 は、パッケージ基板 124 の第 1 のビア相互接続 126 に直接結合されていない。むしろ、第 1 のインターポザー 144 が、SOC ダイ 102 とパッケージ基板 124 の第 1 の面 124A との間に配置されている。第 1 のインターポザー 144 は、SOC ダイ 102 の電力接続 132 とパッケージ基板 124 の第 1 のビア相互接続 126 を少なくとも電気的に結合するように構成された複数の第 2 のビア相互接続 146 を更に含む。同様に、いくつかの実施形態では、PMIC ダイ 118 の DC 接続 128 は、パッケージ基板 124 の第 1 のビア相互接続 126 に直接結合されていない。むしろ、第 2 のインターポザー 148 が、PMIC ダイ 118 とパッケージ基板 124 の第 2 の面 124B との間に配置されている。第 2 のインターポザー 148 は、PMIC ダイ 118 の DC 接続 128 とパッケージ基板 124 の第 1 のビア相互接続 126 を少なくとも電気的に結合するように構成された複数の第 3 のビア相互接続 152 を更に含む。したがって、SOC 102 の電力レール 206 は、少なくとも、SOC ダイ 102 の電力接続 132 と、パッケージ基板 124 の第 1 のビア相互接続 126 と、PMIC ダイ 118 の DC 接続 128 とを含み、いくつかの状況では、第 1 のインターポザー 144 の第 2 のビア相互接続 146 及び／又は第 2 のインターポザー 148 の第 3 のビア相互接続 152 を更に含む。

【0028】

いくつかの実施形態では、半導体デバイス 180 は、1 つ以上の個別電子モジュール 160（例えば、抵抗、キャパシタ、インダクタ、トランジスタ、及び論理チップ）を更に含む。個別電子モジュール 160 は、SOC ダイ 102 の入出力結合を制御するために、SOC ダイ 102 の入出力インターフェース回路において電気的に結合されていてもよい。任意選択的に、個別電子モジュール 160 のサブセット（例えば、構成要素 160A）は、パッケージ基板 124 の第 1 の面 124A 上に配置されている。各構成要素 160A は、カバー 134 内に含まれている、又はカバー 134 の外側に位置することができる。任意選択的に、個別電子モジュール 160 のサブセット（例えば、構成要素 160B）は、パッケージ基板 124 の第 2 の面 124B に機械的に結合されている。それぞれの構成要素 160B がロープロファイルの有する（例えば、電気コネクタ 140 の長さよりも薄い）場合、構成要素 160B は、パッケージ基板 124 の第 2 の面 124B とソケット基板 138 の第 3 の面 138A との間の間隙に適合することができる。さもなければ、構成要素 160B がロープロファイルの有しない（例えば、電気コネクタ 140 の長さよりも厚い）場合、それぞれの構成要素 160B は、ソケット基板 138 の凹形部分 142 によって受け入れられ、PMIC ダイ 118 に隣接して配置されていてもよい。

【0029】

SOC ダイ 102 と PMIC ダイ 118 とは、半導体デバイス 180 内で垂直方向に配置されている。SOC ダイ 102 の電力接続 132 と PMIC ダイ 118 の DC 接続 128 は、位置合わせされ、互いに近接して配置されており、それにより、SOC ダイ 102

10

20

30

40

50

にレール電圧を提供する各電力レール 206 に結合された寄生抵抗及びキャパシタンスが低減される。いくつかの実装形態では、複数の PMIC ダイ 118 は、ソケット基板 138 の凹形部分 142 内に配置され、パッケージ基板 124 の第 1 の面 124 A 上に配置された 1 つ以上の SoC ダイ 102 に電氣的に結合されていてもよいことに留意されたい。例えば、2 つの PMIC ダイ 118 は、4 つの SoC ダイ 102 に集合的に給電するために、ソケット基板 138 の凹形部分 142 内に配置されている。SoC ダイ 102 のうちの 1 つは、任意選択的に、マイクロプロセッサ若しくは CPU コア、又はマイクロプロセッサ若しくは CPU コアのクラスタに対応する。

【0030】

加えて、いくつかの実装形態では、PMIC ダイ 118 は、異なるタイプの SoC ダイ 102 を駆動するために制御設定によって構成可能である電圧調整器のフィールドプログラマブルアレイを含む。いくつかの状況では、異なるタイプの SoC ダイ 102 をサポートするために、同じ PMIC ダイ 118、パッケージ基板 124、及びソケット基板 138 の複数のインスタンスが使用される。ソケット基板 138 上に形成された凹形部分 142 は、同じ PMIC ダイ 118 に適応するために固定サイズを有し、パッケージ基板 124 の本体を通過する第 1 のビア相互接続 126 は、固定位置を有する。代替的に、いくつかの状況では、パッケージ基板 124 とソケット基板 138 とのフットプリントサイズは、異なるタイプの SoC ダイ 102 では異なるが、同じ PMIC ダイ 118 は、凹形部分 142 とパッケージ基板 124 の第 1 のビア相互接続 126 とが不変のままであることを可能にし、それにより、各個々のタイプの SoC ダイ 102 について PMIC ダイ 118 とパッケージ全体とのカスタム設計の必要性が回避される。したがって、PMIC ダイ 118 における電圧調整器のフィールドプログラマブルアレイの適用は、半導体デバイス 180 のアセンブリプロセスを簡略化し、費用効率を向上させる。

【0031】

図 2 は、いくつかの実装形態による、SoC 102 などの SoC の 1 つ又は複数の電力レール 206 に電力を提供するように構成された電力管理システム 200 のブロック図である。電力管理システム 200 は、1 つ又は複数の入力 DC 供給電圧 202 及びデジタル電力制御信号 204 を受信し、入力 DC 供給電圧 202 を 1 つ又は複数のレール電圧に変換し、これらのレール電圧は、1 つ又は複数の電力レール 206 A、206 B ~ 206 N によって出力され、SoC 102 に提供される。電力管理システム 200 は、電力管理インターフェース 208 と、1 つ又は複数の DC-DC 変換器 210 (例えば、DC-DC 変換器 210 A、210 B、... 210 N) と、1 つ又は複数の出力フィルタ 212 (例えば、出力フィルタ 212 A、212 B、... 212 N) とを含む。電力管理インターフェース 208 は、入力 DC 供給電圧 202 及びデジタル電力制御信号 204 を受信する。いくつかの実装形態では、電力管理インターフェース 208 は、(例えば、SoC 102 上の) 中央プロセッサユニットのマスタ電力管理インターフェースによって制御され、SoC 102 からデジタル電力制御信号 204 を受信するように構成される。DC-DC 変換器 210 は、電力管理インターフェース 208 及び電力レール 206 に結合され、入力 DC 供給電圧 (単数又は複数) 202 から電力レール 206 上で提供される 1 つ以上のレール電圧 V_R を生成するように、デジタル電力制御信号 204 によって制御される。出力フィルタ 212 は、DC-DC 変換器 210 に結合され、SoC 102 に提供される電力レール 206 におけるノイズを低減し、その安定性を維持するように構成される。いくつかの実装形態では、出力フィルタ (例えば、212 A、212 B、... 212 N のいずれか) は、1 つ又は複数のそれぞれの出力抵抗 214 と、1 つ又は複数の出力キャパシタ 216 (例えば、216 A、216 B、... 216 N) とを含む。いくつかの実装形態では、出力フィルタ (例えば、212 B) は、インダクタ 150 と、1 つ以上の出力キャパシタ (例えば、キャパシタ 216 B) とを含む。

【0032】

いくつかの実装形態では、電力管理システム 200 は、1 つ以上の PMIC ダイ 118 上に実装され、各 PMIC ダイ 118 は、単一の基板を有する。いくつかの実装形態では

、電力管理インターフェース 208 と DC-DC 変換器 210 とは、単一の PMIC ダイ 118 の基板上に形成され、例えば、PMIC ダイ 118 の基板上に作製された同じ集積回路に属する。逆に、いくつかの実施形態では、電力管理インターフェース 208 と DC-DC 変換器 210 とは、複数の PMIC ダイ 118 の複数の基板上に形成されている。いくつかの実施形態では、電力管理インターフェース 208 と DC-DC 変換器 210 とに加えて、各 PMIC ダイ 118 は、PMIC ダイ 118 の基板の表面上に作製された又は取り付けられた複数の薄膜インダクタを更に含む。任意選択的に、複数の薄膜インダクタは、出力フィルタ 212 において使用される 1 つ以上のインダクタ 150 を含む。任意選択的に、複数の薄膜インダクタは、DC-DC 変換器 210 A において使用される 1 つ以上のインダクタ 150 ' を含む。いくつかの実施形態では、電力管理インターフェース 208 と、変換器 210 と、インダクタ 150 / 150 ' とに加えて、PMIC ダイ 118 は、出力フィルタ 212 の出力抵抗 214 とキャパシタ 216 とのサブセットを更に組み込む。代替的に、いくつかの実施形態では、PMIC 118 及び SoC 102 は、集積半導体デバイス 180 内に垂直方向に配置され、出力フィルタ 212 の容量性構成要素及び抵抗性構成要素のサブセット又は全ては、パッケージ基板 124 のいずれかの表面上に配置された個別電子モジュール 160 を使用して形成されている。

10

【0033】

いくつかの実施形態では、電力管理システム 200 は、電圧調整器ユニットのフィールドプログラマブルアレイと、出力フィルタ 212 と、1 つ以上の出力抵抗 214 と、1 つ以上の出力キャパシタ 216 と、1 つ以上のインダクタ 150 とを含む。デジタル電力制御信号 204 は、例えば、SoC 102 によって、電力レール 206 に必要なターゲット電力能力（例えば、レール電圧及びレール電流）に基づいて決定される。別の言い方をすれば、デジタル電力制御信号 204 は、電力レール 206 の負荷情報及び電力状態ポリシーによって決定される。電力状態ポリシーは、電力レールが少なくとも 1 つの性能基準（例えば、出力リップル電圧、電力供給除去率、負荷過渡応答、出力ノイズ、及び／又は電力効率）を満たすことを要求する。例えば、各電力レール 206 は、対応する電力状態ポリシーによって制御されるそれぞれの電力レール 206 のターゲット電力能力を示すために SoC 102 によって使用されるそれぞれの電力需要を有する、SoC 102 の CPU クラスタ、キャッシュ、又は機能ブロックに給電するように構成される。一実施例では、特定の電力レール 206 の電力状態ポリシーは、電力変換効率及びレール電圧応答速度のうちの 1 つを最大化するように、特定の電力レール 206 の対応するレール電流が制御されることを要求する。制御信号 204 に従って、フィールドプログラマブルアレイ内の電圧調整器ユニットは、電力レール 206 に関連付けられた負荷情報及び電力状態ポリシーに従って電力レール 206 を駆動するために、1 つ以上の DC-DC 変換器 210、例えば、DC-DC 変換器 210 A、210 B、...、210 N を形成するように区分及び構成される。各 DC-DC 変換器 210 について、追加の構成要素 212 ~ 216 及び 150 はまた、対応する電力レール 206 のための望ましいノイズ性能を可能にするように、制御信号 204 のそれぞれのサブセットによって選択及び制御されてもよい。

20

30

【0034】

図 3 は、いくつかの実施形態による、SoC 102 に 1 つ以上の電力レール 206 を提供するための複数の電圧調整器 320 を含む集積半導体デバイス 300 の簡略ブロック図である。複数の電圧調整器 320 は、フィールドプログラマブルアレイ 330 内に配置されている。電力アレイコントローラ 302 は、複数の電子モジュール（例えば、SoC インターフェース、発振器、マイクロコントローラ、LDO、及び基準生成器のうちの 1 つ以上）を含み、複数の電圧調整器 320 に結合されている。電力アレイコントローラ 302 は、複数の電力レール 206 に電力を出力するように複数の電圧調整器 320 を制御するように構成される。各電力レール 206 は、それぞれのレール電圧 V_R においてそれぞれのレール電流 I_R を提供する。図 3 に示す実施例では、電圧調整器 320 のフィールドプログラマブルアレイ 330 は、4 つの電力レール 206-1、206-2、206-3、及び 206-4 に給電し、レール電圧 V_{R1} 、 V_{R2} 、 V_{R3} 、及び V_{R4} それぞれにお

40

50

いてレール電流 I_{R1} 、 I_{R2} 、 I_{R3} 、及び I_{R4} を提供する。複数の電力レール 206 の各々について、電力アレイコントローラ 302 は、それぞれの電力レール 206 に関連付けられたそれぞれのレール電流 I_R を決定し、少なくともそれぞれのレール電流 I_R に従って電圧調整器 320 のサブセットを選択し、電圧調整器 320 のサブセットがそれぞれのレール電圧 V_R を生成してそれぞれのレール電流 I_R を集散的に提供することを可能にする。したがって、電力アレイコントローラ 302 と電圧調整器 320 とは、1 つ以上の P M I C ダイ 118 上の S O C 102 のための電力管理システムを実装する。

【0035】

S o C 102 は、複数の電子構成要素、例えば、1 つ以上のマイクロプロセッサ若しくは C P U コア 304、メモリ 306、通信モジュール 308、タイミングソース、周辺機器（例えば、クロック、カウンタタイマー）、アナログインターフェース、入出力ポート、及び／又は 2 次記憶装置を含む。マイクロプロセッサ又は C P U コア 304 は、任意選択的にクラスタに配置されている。S o C 102 は、1 つ以上の集積回路（例えば、S o C ダイ 102）によって実装される。各 S o C ダイ 102 は、それぞれの半導体基板上に S o C 102 の電子モジュールのサブセットを組み込む。一実施例では、S o C 102 は、1 つ以上のプロセッサコア 304 を含むメイン S o C ダイと、メモリ 306、アナログインターフェース、又はプロセッサコア 304 とは別個の他の構成要素を含むコンパニオン S o C ダイとを有する。

【0036】

各電力レール 206 について、それぞれのレール電圧 V_R は、S o C 102 の電子構成要素のそれぞれのサブセットの動作によって決定され、それぞれのレール電流 I_R は、S o C 102 の電子構成要素のそれぞれのサブセットに関連付けられた負荷情報及び電力状態ポリシーによって決定される。電力アレイコントローラ 302 は、少なくともそれぞれのレール電圧 V_R に基づいて制御値 310 を決定し、少なくともそれぞれのレール電流 I_R に基づいて電圧調整器 320 の選択されたサブセットを選択し、決定された制御値 310 を、それぞれの電力レール 206 に対応する電圧調整器 320 の選択されたサブセットに提供し、それにより、電圧調整器 320 のサブセットがそれぞれのレール電圧 V_R を生成してそれぞれのレール電流 I_R を集散的に提供することを可能にするように構成される。更に、いくつかの実施形態では、電力アレイコントローラ 302 は、それぞれのレール電圧 V_R を生成してそれぞれのレール電流 I_R を集散的に提供するために、各電力レール 206 に対応する電圧調整器の選択されたサブセットに動作イネーブル信号 312 を提供する。したがって、電力アレイコントローラ 302 は、制御値 310 及び動作イネーブル信号 312 を含む制御設定を各電圧調整器 320 に提供し、それによって、レール電圧 V_R 及びレール電流 I_R を各電力レール 206 に提供するために電圧調整器 320 の別個のサブセットを選択するように構成される。

【0037】

いくつかの実施形態では、電力アレイコントローラ 302 は、1 つ以上のプロセッサと、命令を記憶したメモリとを含み、命令は、1 つ以上のプロセッサによって実行されると、プロセッサに、複数の電力レール 206 に電力を出力するように電圧調整器 320 を制御させる。電力レール 206 の各々について制御値 310 とイネーブル信号 312 とを電圧調整器のサブセットに関連付けるために、任意選択的に、V R U グルーピング構成が、電力アレイコントローラ 302 のメモリ、システムモジュール 100 のオフチップ不揮発性メモリ（non-volatile memory、N V M）、又はシステムモジュール 100 の基本入出力システム（basic input/output system、B I O S）に記憶される。いくつかの状況では、V R U グルーピング構成は、P M I C 118 が電源投入されたとき、電力アレイコントローラ 302 によってロードされ、実装される。

【0038】

複数の電力レール 206 の各々は、それぞれの電力レール 206 に対する負荷となる、S O C 102 の電子モジュールのサブセットに給電するように構成される。各電力レール 206 について、電力アレイコントローラ 302 は、それぞれの電力レール 206 に関す

る予期される又は実際の負荷に対応する負荷情報 314 を決定し、負荷情報 314 及び電力状態ポリシーに従って、それぞれの電力レールに関連付けられたそれぞれのレール電流 I_R を決定するように構成される。電力状態ポリシーは、少なくとも 1 つの性能基準（例えば、出力リップル電圧、電力供給除去率、負荷過渡応答、出力ノイズ、及び／又は電力効率）を含み、デバイス 300 は、それぞれの電力レールごとの電力状態ポリシーに従って動作するように構成される。いくつかの実施形態では、電力レール 206 は、クラスタに配置された 1 つ以上のプロセッサコア 304 を有するメイン SOC ダイに結合され、この電力レール 206 の負荷情報 314 は、この電力レール 206 に結合されたメイン SOC ダイ 102 のプロセッサ 304 の 1 つ以上のクラスタについてのプロセッサ負荷情報に対応する。プロセッサ負荷情報の例としては、プロセッサ 304 の 1 つ以上のクラスタによって実行される動作の総数及び動作のタイプが挙げられる。逆に、いくつかの実施形態では、電力レール 206 のうちの 1 つは、メモリ 306 を有するコンパニオン SOC ダイに結合され、メモリ 306 上の書込み及び読取り動作に給電するように構成される。その電力レール 206 についての負荷情報は、コンパニオン SOC ダイ上のメモリ 306 のメモリアクセスについてのメモリ負荷情報に対応する。メモリ負荷情報の例としては、メモリ 306 のメモリタイプ、メモリ書込み動作の周波数、及びメモリ読取り動作の周波数が挙げられる。したがって、各電力レール 206 のレール電流 I_R は、それぞれの電力レール 206 の負荷情報 314（例えば、プロセッサ又はメモリ負荷情報）に基づいて適応的に決定される。更に、いくつかの実施形態では、各電力レール 206 の負荷情報が与えられると、電力レール 206 のそれぞれの電力状態ポリシーは、電力レール 206 の対応するレール電流 I_R が電力変換効率及びレール電圧応答速度のうちの 1 つを最大化するように制御されることを要求する。一実施例では、電力状態ポリシーに従って、電力レール 206 は、レール電圧が過渡負荷応答時間内にレール電圧 V_R に達することを可能にするように、電力レール 206 の始動時に最大レール電流を提供する。

10

20

30

40

50

【0039】

加えて、いくつかの実施形態では、フィールドプログラマブルアレイ 330 内の複数の電圧調整器 320 の各々は、複数の既定の電圧調整器タイプから選択されるそれぞれの電圧調整器タイプに対応する。各電力レール 206 について、電圧調整器 320 の選択されたサブセットは、少なくとも 1 つの性能基準（例えば、最大レール電流 I_{RLM} 、最大調整器電流 I_{RGM} 、出力リップル電圧、電力供給除去率、負荷過渡応答、出力ノイズ、及び電力効率のうちの 1 つ以上）に基づいて決定されるそれぞれの電圧調整器タイプに対応する。

【0040】

図 3 を参照すると、電圧調整器 320 のそれぞれのサブセットが各電力レール 206 について選択された後、サブセット内の各電圧調整器 320 は、ある時間においてそれぞれの電力レール 206 に一意に関連付けられている。例えば、第 1 の時間において、電力レール 206-1、206-2、206-3、及び 206-4 は、図 3 に示されているように電圧調整器 320 の 4 つの別個のセットに関連付けられている。第 1 の行における各電圧調整器 320 は、第 1 の時間において電力レール 206-1 に一意に関連付けられ、同じ第 1 の時間において電力レール 206-2、206-3、及び 206-4 のいずれにも関連付けられ得ない。しかしながら、第 1 の時間とは別個の第 2 の時間において、フィールドプログラマブルアレイ 330 内の電圧調整器 320 は、別個の電力レール 206 に給電するように再構成することができる。第 1 の行における各電圧調整器 320 は、第 1 の時間において電力レール 206-1 に一意に関連付けられているが、第 2 の時間において電力レール 206-2、206-3、及び 206-4 のいずれかを駆動するように再構成することができる。より一般的には、いくつかの実施形態では、フィールドプログラマブルアレイ 330 内の少なくとも複数の電圧調整器 320 は、任意の 1 つの時間において、複数の電力レールの選択された電力レール 206 に電力を提供するように構成することができる。したがって、いくつかの実施形態では、電圧調整器 320 のサブセットは、いくつかの電力レール 206 に永続的に割り当てられるが、他のものは、それらがどの電力レ

ール 206 に接続されるかに関して構成可能である。いくつかの他の実施形態では、フィールドプログラマブルアレイ 330 内の電圧調整器 320 の全ては、それらがどの電力レール 206 に接続されるかに関して構成可能である。

【0041】

各それぞれの電圧調整器 320 は、動作モード及びスタンバイモードを含む少なくとも 2 つのモードを有する。動作モードでは、それぞれの電圧調整器 320 は、レール電圧 V_R を、それぞれの電圧調整器 320 が関連付けられている複数の電力レール 206 のうちの 1 つに出力し、最高で既定の調整器電流 I_R を関連付けられた電力レール 206 に供給する。逆に、スタンバイモードは、それぞれの電圧調整器 320（例えば、320RA ~ 320RD）がいずれの電力レール 206 も駆動するように割り当てられていないとき、及びそれぞれの電圧調整器 320（例えば、320E）が、それぞれの電圧調整器 320 が割り当てられている電力レール 206 に電流を供給することを一時的に無効にされているときに適用される。具体的には、図 3 に示す実施例では、フィールドプログラマブルアレイ 330 内の電圧調整器 320RA ~ 320RD は、冗長であり、いずれの電力レール 206 にも関連付けられていない。そのような電圧調整器 320RA ~ 320RD は、スタンバイモードで動作し、電圧調整器 320RA ~ 320RD が 1 つ以上の電力レール 206 を駆動するように再割り当てされるまで、スタンバイモードから出ない。それぞれの電力レール 206 に割り当てられた各電圧調整器 320 に関して、それぞれの電圧調整器 320 は、スタンバイモードに対応する第 1 のデューティサイクルでそれぞれの電力レール 206 に電流を供給することを無効にされてもよい。第 1 のデューティサイクルとは異なり、動作モードに対応する第 2 のデューティサイクルにおいて、それぞれの電圧調整器 320 は、それぞれの電力レール 206 に電力を提供し、電流を供給するようにアクティブ化されてもよい。例えば、電力レール 206-1 に関連付けられた電圧調整器 320E は、電圧調整器 320 が電力レール 206-1 に電流を供給しないスタンバイモードと、電圧調整器 320 が電力レール 206-1 に電流を供給することを有効にされる動作モードとに対応する交互のデューティサイクルで動作することができる。

【0042】

より具体的には、いくつかの実施形態では、各電圧調整器 320（例えば、電圧調整器 320RA ~ 320RD 及び 320E）は、ダミー負荷構成要素を提供するように構成されたバイパスユニットを含む。スタンバイモードでは、バイパスユニットは、（例えば、動作イネーブル信号 312 の制御下で）電圧調整器 320 の出力インターフェースから入力へのフィードバック経路をバイパスすることを有効にされ、それにより、それぞれの電圧調整器 320 が出力インターフェースを介していずれのレール電流 I_R にも寄与するのを無効にする。動作モードでは、バイパスユニットは、フィードバック経路をバイパスすることを無効にされ、電圧調整器は、出力インターフェースがレール電圧 V_R 及びレール電流 I_R の一部に対応する電力レール 206 に出力することを可能にするように、フィードバック経路で動作する。バイパスユニットに関する更なる詳細は、図 5B 及び図 6 ~ 図 10 を参照して以下で提供される。

【0043】

いくつかの実施形態では、半導体デバイス 300 は、1 つ以上の直流（DC）電力供給インターフェース 316 を更に含む。各 DC 電力供給インターフェース 316 は、別個の DC 供給電圧 V_{IN202} を受け取るように構成される。各電圧調整器 320 は、1 つ以上の DC 電力供給インターフェース 316 のそれぞれのサブセットに結合されており、対応する DC 供給電圧 V_{IN202} によって給電され、かつ対応する DC 供給電圧 V_{IN202} からそれぞれのレール電圧 V_R を生成するように構成される。

【0044】

図 4A は、いくつかの実施形態による、電圧調整器 320 のサブセットを使用してレール電圧 V_R においてレール電流 I_R を提供するプロセス 400 を示し、図 4B は、いくつかの実施形態による、1 つ以上の冗長な電圧調整器 320 に基づいてレール電圧 V_R においてレール電流 I_R を提供するプロセス 450 を示す。レール電流 I_R は、0 と最大レー

ル電流 I_{RLM} との間で変動することができる。電圧調整器 320 のサブセットの各々は、最大調整器電流 I_{RGM} までの調整器電流を提供するように構成される。電圧調整器 320 のサブセットは、最大レール電流 I_{RLM} と最大調整器電流 I_{RGM} との比に対応する第 1 の数の電圧調整器を有する。例えば、図 3 では、第 1 の電力レール 206-1 は、最大レール電流 I_{RLM} を出力することを要求され、各電圧調整器 320 は、最大調整器電流 I_{RGM} までのそれぞれの調整器電流を提供することができる。最大レール電流 I_{RLM} (例えば、0.6 A) と最大調整器電流 I_{RGM} (例えば、80 mA) とに従って、8 つの電圧調整器は、電力レール 206-1 に最大レール電流 I_{RLM} までのレール電流 I_R を提供することを要求される。

【0045】

いくつかの実施形態では、最大レール電流 I_{RLM} は、過渡負荷応答時間内にレール電圧 V_R に達するように、電力レール 206 の始動中に適用され、電力レール 206 は、その後、最大レール電流 I_{RLM} よりも小さい動作電流を動作させる。電力レール 206 は、電力レール 206 の各始動において過渡負荷応答時間内にレール電圧 V_R に達するように構成される。過渡負荷応答時間内にレール電圧 V_R に達するように電力レールに十分な電力を提供することは、始動中に最大調整器電流 I_{RGM} と最大レール電流 I_{RLM} とを提供することによって有効にされ、したがって、電圧調整器 320 の第 1 の数は、電力レール 206 の始動に必要な過渡負荷応答時間に部分的に基づいて決定される。しかしながら、いくつかの実施形態では、電力レールの始動においてそれぞれの電力レール 206 上で電圧をランプアップするとき、電力管理システム 500 によって提供される電流は、システムストレスを低減し、オーバーシュートを回避することなどのために、その電力レールの最大レール電流よりも著しく小さい。

【0046】

電力レール 206 の (始動とは対照的に、本明細書では通常動作と呼ばれることがある) 動作中に、SOC 102 に給電している動作電流 I_R は、変動し、最大レール電流 I_{RLM} を超えない。逆に、いくつかの実施形態では、SOC 102 の動作に給電するためにレール電流 I_R が使用されるとき、最大レール電流 I_{RLM} には、少なくとも時々、電力レール 206 の通常動作中に達する。動作電流は、0 と最大レール電流 I_{RLM} との間で変動する。電力レール 206 の始動とは対照的に、通常動作中では、電圧調整器 320 の第 1 の数は、各始動における電力レール 206 の過渡負荷応答時間ではなく、電力レール 206 の動作電流に基づいて決定される。電力レール 206 の過渡負荷応答時間は、最大レール電流 I_{RLM} よりも小さい過渡レール電流によって達成され得る。

【0047】

図 4 A を参照すると、電力レール 206 は、それぞれの時間において、それぞれの時間が電力レール 206 の始動に対応する又は通常動作に対応するかとは無関係に、瞬時レール電流 I_R を有する。いくつかの実施形態では、電力アレイコントローラ 302 は、電圧調整器 320 のサブセットの全てが電力レール 206 の瞬時レール電流 I_R を集合的に提供することを可能にするための、制御設定 (例えば、制御値 310 と動作イネーブル信号 312 と) を生成する。言い換えれば、いくつかの実施形態では、瞬時レール I_R が 0 と最大レール電流 I_{RLM} との間で変動するとき、電圧調整器 320 のサブセットのいずれも、スタンバイモードで動作しない。例えば、第 1 の電力レール 206-1 (図 3) は、ある時間に $0.5 I_{RLM}$ に等しい瞬時レール電流 I_R を出力し、最大レール電流 I_{RLM} を提供するように構成された全ての 8 つの電圧調整器は、 $0.5 I_{RLM}$ のみを集合的に提供するように電力アレイコントローラ 302 によって制御されながら、有効にされる。したがって、この実施例では、各電圧調整器 320 の電力能力の一部分のみが利用される。いくつかの状況では、瞬時レール電流 I_R に関連するレール電圧 V_R は、最大レール電流 I_{RLM} に関連するレール電圧 V_R とは第 1 のレール電圧誤差だけ異なる。電力アレイコントローラ 302 及び／又は電圧調整器 320 は、第 1 のレール電圧誤差をレールドリフト許容差 V_{RT} 内に維持 (例えば、制限又は制御) するように構成される。

【0048】

更に、いくつかの実施形態では、電圧調整器 320 のサブセットは、実質的に等しく瞬時レール電流 I_R に寄与するように制御される。例えば、各電圧調整器 320 は、それぞれの部分を瞬時レール電流 I_R に提供し、この部分は、同じ電力レール 206 に電力を提供するように構成された電圧調整器 320 の間で 5 %（又は 10 %、20 %、又は他の既定のマージン）よりも小さく変動する。各電圧調整器 320 は、それぞれの電圧調整器 320 によって提供されるそれぞれのレール電流 I_R の部分を、電圧調整器 320 のサブセット内の別個の電圧調整器 320 によって提供されるそれぞれのレール電流 I_R の少なくとも別の部分と平衡させるための、調整器間平衡回路を含むことができる。いくつかの実装形態では、調整器間平衡回路は、各電圧調整器 320 の内部にあり、それぞれの電圧調整器 320 によって提供されるそれぞれのレール電流 I_R の部分を、内部的に、及び同じ電力レール 206 に電力を提供するように構成された他の電圧調整器とは無関係に、それぞれのレール電流 I_R の部分を制御するための負のフィードバックとして使用する。

10

【0049】

図 4B を参照すると、いくつかの実施形態では、1 つ以上の電圧調整器 320 は、例えば、動作イネーブル信号 312 の制御下で、電圧調整器 320 のサブセット内で無効にされ、スタンバイモードで動作し、一方、電圧調整器 320 のサブセットの残りは、対応する電力レールの瞬時レール電流 I_R を集散的に提供することを有効にされる。1 つ以上の電圧調整器 320 は、第 2 の数の電圧調整器 320 を有し、第 2 の数は、瞬時レール電流 I_R と最大調整器電流 I_{RGM} との間の比較（例えば、それらの比）に従って決定される、又は等価的に、瞬時レール電流 I_R と最大レール電流 I_{RLM} との間の比較（例えば、それらの比）に従って決定される。例えば、電圧調整器 320 のサブセットは、8 つの電圧調整器を有し、第 2 の数は、1 と 7 との間の値に等しい。瞬時レール電流 I_R が第 1 の範囲、例えば、

20

【0050】

【数 1】

$$(0, \frac{1}{8} I_{RLM}]$$

にある場合、第 1 の電圧調整器 320A は、瞬時レール電流 I_R を提供することを有効にされる。それぞれの時間において、瞬時レール電流 I_R が増加して

30

【0051】

【数 2】

$$\frac{1}{8} I_{RLM}, \frac{1}{4} I_{RLM}, \frac{3}{8} I_{RLM}, \frac{1}{2} I_{RLM}, \frac{5}{8} I_{RLM}, \frac{3}{4} I_{RLM}, \text{ and } \frac{7}{8} I_{RLM}$$

を超過する場合、電圧調整器 320B、320C、320D、320E、320F、320G、及び 320H は、それらのそれぞれの時間に、対応するレール電流範囲内で瞬時レール電流 I_R を提供することを有効にされる（例えば、徐々に又は連続的に有効にされる）。更に、いくつかの実施形態では、第 2 の数の電圧調整器 320 がスタンバイモードで動作している間、電圧調整器 320 のサブセットの残りは、実質的に等しく瞬時レール電流 I_R に寄与するように制御され、例えば、各有効にされた動作電圧調整器 320 は、同じ電力レール 206 に関連付けられた電圧調整器 320 の間で 5 %（又は 10 %、20 %、又は他の既定のマージン）よりも小さく変動するそれぞれの部分を瞬時レール電流 I_R に提供する。

40

【0052】

いくつかの状況では、1 つ以上の電圧調整器 320 がスタンバイモードで動作するとき、瞬時レール電流 I_R に関連付けられたレール電圧 V_R は、最大レール電流 I_{RLM} に関連付けられたレール電圧 V_R とは第 2 のレール電圧誤差だけ異なる。第 2 のレール電圧誤

50

差は、第2のレール電圧誤差をレールドリフト許容差 V_{RT} 内に維持（例えば、制限又は制御）するように（例えば、電力アレイコントローラ302及び／又は電圧調整器320によって）制御される。同じレール電流 I_R が少なくとも1つの冗長な調整器とともに（図4B）又は冗長な調整器なしに（図4A）提供されるとき、第2のレール電圧誤差は、第1のレール電圧誤差よりも小さく、冗長な調整器（単数又は複数）320の関与により、より複雑な調整器制御を用いてより高い精度のレール電圧 V_R が提供される。

【0053】

上記で説明したように、各電力レール206は、それぞれの第1の数の電圧調整器320に対応し、それぞれの第2の数の電圧調整器320は、スタンバイモードで動作するように一度に有効にされ、それぞれの第2の数は、瞬時レール電流 I_R に従って動的に変化する。第2の数は、負荷情報314と、少なくとも1つの性能基準（例えば、出力リップル電圧、電力供給除去率、負荷過渡応答、出力ノイズ、及び／又は電力効率）を満たすように構成された電力状態ポリシーに基づいて決定される。一実施例では、第2の数の電圧調整器320は、電力レールを駆動するための電力変換効率を最大化するように動的に調整される。別の言い方をすれば、いくつかの実施形態では、電子デバイスが電源投入され、電力レール206を介して1つ以上の他の半導体デバイス（例えば、SoC102）に電力を提供している間の任意の時点において、それぞれの電圧調整器の制御設定（例えば、動作イネーブル信号312）によって指定されるように、電圧調整器320の第1のサブセットは、動作モードにあり、電圧調整器320の第2のサブセットは、バイパスモードにある。制御設定は、電力アレイコントローラ302によって、負荷情報314及び電力状態ポリシーに基づいて決定される。

【0054】

調整器調整プロセス402中に、追加の電圧調整器320D及び320Eは、スタンバイモードから動作モードに切り替わる。電力レール206を駆動する電圧調整器320A～320Eの内部電圧調整器コントローラは、瞬時レール電流 I_R に関連付けられたレール電圧 V_R のレール電圧誤差を補正するために、これらの電圧調整器320A～320Eの動作点を動的に調整する。この調整器調整プロセス402は、電圧調整器320A～320Eに含まれるループ制御フィルタの時定数に起因して比較的遅い。特に、モード間で切り替わる追加の電圧調整器320D及び320Eの制御ループは、動作モードにおいて電力レール206を駆動した電圧調整器320A～320Cの残りの制御ループの動作を妨害し、電力レール206のレール電圧 V_R の偏差を引き起こすことがある。したがって、いくつかの実施形態では、スタンバイモードで動作する冗長な電圧調整器320B～320Hのうちのいずれかは、同じ電力レール206の他の動作電圧調整器と同じ動作点（例えば、レール電圧 V_R の同じ出力電圧を含む）にバイアスされる。これは、冗長な電圧調整器（単数又は複数）320が電力レール206を駆動する際に動作電圧調整器（単数又は複数）320に加わるときに動作電圧調整器320の出力（すなわち、レール電圧 V_R ）に対する外乱を低減するのに役立つ。同じ動作点が与えられると、電力レール206に関連付けられた各それぞれの電圧調整器320は、スタンバイモードから動作モードに遷移し、既定の期間内に、例えば、1、2、5、又は10マイクロ秒内に、既定の調整器電流を電力レール206に提供するように構成される。

【0055】

図5Aは、いくつかの実施形態による、フィールドプログラマブルアレイ330における電圧調整器のうちの1つである電圧調整器320のブロック図である。フィールドプログラマブルアレイ330において、電力レール206は、その電力レール206に対応するレール電圧 V_R を集散的に提供するように構成された複数の電圧調整器320に電氣的に結合されている。各電圧調整器320は、出力インターフェース502と、1つ以上の駆動経路504と、電圧調整器コントローラ506とを含む。出力インターフェース502は、レール電圧 V_R を出力するために電力レール206に電氣的に結合されている。1つ以上の駆動経路504は、電圧調整器コントローラ506と出力インターフェース502との間に並列に結合され、各駆動経路504は、電力レール206にそれぞれの経路電

流 I_P を提供するためにそれぞれの位相中に動作周波数で動作するように構成される。それぞれの経路電流 I_P は、電力レール 206 に導入されるレール電流 I_R の一部分となる。電圧調整器コントローラ 506 は、電力アレイコントローラ 302 から制御設定（例えば、制御値 310 と動作イネーブル信号 312 と）を受信し、1 つ以上の駆動経路 504 を制御するための経路制御信号 508 を生成するように構成される。

【0056】

電圧調整器 320 は、出力インターフェース 502 を電圧調整器コントローラ 506 に結合するフィードバック経路 522 を含む。とは言うものの、電圧調整器コントローラ 506 は、出力インターフェース 502 の出力電圧を受け取るように構成されたフィードバック入力 540 を有する。電圧調整器コントローラ 506 は、出力インターフェース 502 の出力電圧に基づいて動的に経路制御信号 508 を調整し、制御値 310 によって定義されるようにレール電圧 V_R を生成するように構成される。特に、いくつかの実施形態では、経路制御信号 508 は、制御値 310 によって定義されたレール電圧 V_R との出力インターフェース 502 の出力電圧の比較に従って電圧調整器コントローラ 506 によって動的に調整されるデューティサイクルを定義する。

【0057】

いくつかの実施形態では、電圧調整器 320 は、組込みスイッチに基づいて動作するバック変換器、すなわち、DC-DC スwitch モード変換器を含む。各駆動経路 504 は、スイッチ構成要素 510 と、パルス幅変調 (pulse width modulation、PWM) ドライバ 512 とを含む。PWM ドライバ 512 は、電圧調整器コントローラ 506 とスイッチ構成要素 510 との間に結合されている。PWM ドライバ 512 は、スイッチ構成要素 510 を制御するために、周期信号 514（例えば、正弦波形、方形波形、三角波形、又は鋸波形を有する）と、経路制御信号 508 とを受信する。特に、経路制御信号 508 は、デューティサイクルを定義し、周期信号 514 は、1 つ以上の駆動経路 504 の動作周波数に等しい周波数を有する。PWM ドライバ 512 は、スイッチング信号 516 を生成するために周期信号 514 を経路制御信号 508 で修正するように構成される。スイッチ構成要素 510 は、動作周波数において、デューティサイクルに従ってオン及びオフになるようにスイッチング信号 516 によって制御される。スイッチ構成要素 510 はまた、DC 電力供給インターフェース 316 に結合され、対応する DC 供給電圧 V_{IN} によって給電されるように構成され、DC 供給電圧 V_{IN} は、それにより、デューティサイクルに従って動作周波数でスイッチ構成要素 510 のスイッチ出力 518 に出力される。スイッチ構成要素 510 のスイッチ出力 518 は、レール電圧 V_R を生成するために、受動負荷構成要素 520 によって更に調整（例えば、フィルタ処理）される。レール電圧 V_R は、出力インターフェース 502 を介して電力レール 206 に出力される。いくつかの実装形態では、レール電圧 V_R は、実質的に一定であり（例えば、リップル許容差よりも小さい出力リップル電圧を有し）、DC 供給電圧 V_{IN} と、デューティサイクルと、スイッチ構成要素 510 の変換効率との積に等しい平均的な大きさを有する。

【0058】

図 5B は、電圧調整器 320 の内部にバイパスユニット 528 を更に含む電圧調整器 320 のブロック図である。いくつかの実施形態では、各個々の電圧調整器 320 は、同じ電力レール 206 を駆動するように構成された任意の他の電圧調整器 320 とは独立して、バイパスユニット 528 を使用して電流出力を制御する。バイパスユニット 528 は、電圧調整器 320 が対応する電力レール 206 のレール電流 I_R に寄与するのを無効にされる、スタンバイモードを有効にするために使用される。スタンバイモードは、任意選択的に、電力レール 206 を駆動するために電圧調整器 320（例えば、図 3 の 320E）が適用されるときに、又はいずれかの電力レール 206 を駆動するために電圧調整器 320（例えば、図 3 の 320RA ~ 320RD）が適用されないときに適用される。バイパスユニット 528 は、1 つ以上の駆動経路 504 と電圧調整器コントローラ 506 とに結合され、電圧調整器 320 がスタンバイモードにあるときに電力レール 206 に結合された負荷の代わりに（例えば、受動 RC フィルタ又は能動フィルタを含む）ダミー負荷構成

10

20

30

40

50

要素を提供するように構成される。

【0059】

スタンバイモードでは、バイパスユニット528は、出力インターフェース502から電圧調整器コントローラ506の入力へのフィードバック経路522をバイパスすることを有効にされ、それにより、電圧調整器320がそれぞれのレール電流 I_R に寄与するのを無効にする。図5Bに示すような実施例では、第1のスイッチ530Aは、各駆動経路504内のスイッチング信号516を搬送する相互接続に挿入され、それを遮断し、スイッチ530Bは、フィードバック経路522に挿入され、それを遮断する。いくつかの実装形態では、スイッチ530A及び530Bの各々は、マルチプレクサを含み、電圧調整器320によって受信される動作イネーブル信号312によって制御される。バイパスユニット528は、各駆動経路504のスイッチ530Aとスイッチ530Bとの間に結合され、スイッチング信号516をインターセプトし、電圧調整器コントローラ506から電力レール206及びフィードバック経路522を分離するように構成される。したがって、バイパスユニット528は、スタンバイモードにおいて補助経路532がフィードバック経路522をバイパスすることを有効にする。バイパスユニット528の実装形態の一例は、以下で説明される図6に示されている。

10

【0060】

図6は、いくつかの実装形態による、バイパスモードにおける電圧調整器の動作と動作モードにおける電圧調整器の動作との間の高速遷移を容易にするための補助ループ602を有する電圧調整器320の回路図である。電圧調整器コントローラ506は、駆動経路504A～504Bの各々に結合され、それに経路制御信号508を提供する。フィードバック経路522は、駆動経路504A～504Bの出力インターフェース502を電圧調整器コントローラ506のフィードバック入力540に接続する。いくつかの実装形態では、電圧調整器コントローラ506は、デジタルアナログ変換器(digital-to-analog converter、DAC)608と、誤差増幅器610と、増幅器フィードバック回路を含み、駆動経路504A～504Bのためのパルス幅変調を可能にするように構成される。制御値310は、誤差増幅器610の入力において受け取られる基準電圧(例えば、基準電圧704、図7)を生成するために、DAC608によって適用される。増幅器フィードバック回路とフィードバック経路522とは、基準電圧に一致するように、出力インターフェース502において出力されるレール電圧 V_R を動的に制御する。特に、経路制御信号508は、レール電圧 V_R と基準電圧を一致させるように駆動経路504A～504Bのデューティサイクルを制御するために、電圧調整器コントローラ506によって生成される。いくつかの状況では、電力アレイコントローラ302はまた、それぞれのレール電圧 V_R とそれぞれのレール電流 I_R とを生成することを可能にするために、各電圧調整器320に動作イネーブル信号312を提供する。いくつかの実装形態では、動作イネーブル信号312は、任意選択的に、誤差増幅器610及び／又はDAC608を制御する(例えば、有効にする及び無効にする)ために適用され、それによって、電圧調整器320がいずれの電力レール206にも関連付けられていない冗長な電圧調整器(例えば、図3の320RA～320RD)であるときに、電圧調整器320全体を無効にする。

20

30

【0061】

上記で説明したように、電圧調整器320は、電圧調整器320(例えば、320RA～320RD)がいずれの電力レール206にも給電することを有効にされない、又は電圧調整器320(例えば、図4Bの320H)が電力レール206に結合されているが、電力レール206の対応するレール電流 I_R に寄与するのを一時的に無効にされる、スタンバイモードを有する。いくつかの実装形態では、電圧調整器320がいずれかの電力レール206に結合されているかどうかにかかわらず、電圧調整器320は、1つ以上の駆動経路504と、バイパスユニット528とを含む。電圧調整器320の電圧調整器コントローラ506は、1つ以上の駆動経路504に結合された出力508と、フィードバック経路522によって出力インターフェース502に結合されたフィードバック入力540とを有する。バイパスユニット528は、1つ以上の駆動経路504及び電圧調整器コ

40

50

ントローラ 506 に結合され、ダミー負荷構成要素 604 を提供するように構成される。スタンバイモードでは、バイパスユニット 528 が有効にされたとき、補助ループ 602 が形成され、出力インターフェース 502 から電圧調整器コントローラ 506 の入力へのフィードバック経路 522 をバイパスし、1 つ以上のスイッチング構成要素 606 でダミー負荷構成要素 604 を駆動する。したがって、補助ループ 602 は、バイパスユニット 528 を含み、スタンバイモードでは、電圧調整器 320 が電力レール 206 の対応するレール電流 I_R に寄与するのを無効にするために、フィードバック経路 522 の代わりに有効にされる。補助ループ 602 が有効にされたとき、電圧調整器 320 はスタンバイモードにあるので、フィードバック経路 522 は、無効にされる。

【0062】

特に、スタンバイモードでは、バイパスユニット 528 は、各駆動経路 504 のスイッチ構成要素 510 と受動負荷構成要素 520 とをバイパスすることを有効にされる。各駆動経路 504 は、PWM ドライバ 512 と、スイッチ構成要素 510 と、バイパスユニット 528 とに結合されたマルチプレクサ 530A を更に含む。マルチプレクサ 530A は、スタンバイモードにおいてバイパスユニット 528 を選択し、スイッチ構成要素 510 を選択解除し、PWM ドライバ 512 をバイパスユニット 528 に電氣的に結合するように構成される。電圧調整器 320 は、電圧調整器コントローラ 506 のフィードバック入力 540 と出力インターフェース 502 との間に結合されたマルチプレクサ 530B を更に含む。マルチプレクサ 530B は、バイパスユニット 538 を選択し、かつ電圧調整器コントローラ 506 の入力のために出力インターフェース 502 を選択解除するために、各駆動経路 504 のマルチプレクサ 530A と同時に動作するように構成される。いくつかの実施形態では、動作イネーブル信号 312 は、スタンバイモードを有効にするようにマルチプレクサ 530A 及びマルチプレクサ 530B を同時に制御するために使用される。これらの手段によって、スタンバイモードにおいて、各駆動経路 504 のスイッチ構成要素 510 と受動負荷構成要素 520 とは、バイパスユニット 528 によってスキップされる一方で、電圧調整器コントローラ 506 と各駆動経路 504 の PWM ドライバ 512 とは、バイパスユニット 528 内のダミー負荷構成要素 604 及びスイッチング構成要素 606 とともに動作し続ける。

【0063】

要約すれば、電圧調整器 320 がスタンバイモードにあるとき、補助ループ 602 は、電圧調整器 320 を完全に停止することなしに出力インターフェース 502 を分離するために形成される（又は有効にされる）。電圧調整器コントローラ 506 と駆動経路 504 の PWM ドライバ 512 とは、スタンバイモードで動作可能なままであり、電圧調整器 320 は、それがスタンバイモードから回復して動作モードで動作を再開するとき、迅速にウェイクアップし、望ましい過渡応答時間を維持することが可能になる。例えば、いくつかの状況では、電圧調整器コントローラ 506 と駆動経路 504 の PWM ドライバ 512 とは、スタンバイモード及び動作モードの両方において同じ動作点（例えば、フィードバック入力 540 におけるレール電圧 V_R ）を維持することによって、動作モードへの迅速な切り替えを可能にする。その上、駆動経路 504 のスイッチング構成要素 510 は、分離され、無効にされ、ダミー負荷構成要素 604 とスイッチング構成要素 606 とは、駆動経路 504 のスイッチング構成要素 510 と負荷構成要素 520 とよりも少ない電力を消費するように設計されている。一実施例では、電圧調整器 320 は、動作モードにおいて 1.5 A のレール電流で電力レール 206 を駆動し、スタンバイモードにおいてダミー負荷構成要素 604 及びスイッチング構成要素 606 を駆動している間に、100 mA 未満を消費する。これにより、スタンバイモードにおいて電圧調整器 320 の電力消費量を効率的に節約する。

【0064】

逆に、いくつかの実施形態又はいくつかの状況では、それぞれの電圧調整器 320（例えば、図 3 の電圧調整器 320RA ~ 320RD のいずれか）は、いずれの電力レール 206 も駆動するように割り当てられず、完全に停止される、又はスタンバイモードで動作

10

20

30

40

50

することができる。スタンバイモードでは、電圧調整器コントローラ 506 と駆動経路 504 の PWM ドライバ 512 とは、動作可能であり、バイパスユニット 528 は、駆動経路 504 のスイッチング構成要素 510 及び負荷構成要素 520 をバイパスすることを有効にされる。電力レール 206 に結合されたとき、そのような冗長な電圧調整器 320 は、スタンバイモードから動作モードへの遷移時に、レール電圧 V_R を出力し、電力レール 206 の対応するレール電流 I_R に電流を迅速に（例えば、過渡応答時間で）寄与させることができる。しかしながら、電圧調整器 320 が停止された場合、電圧調整器コントローラ 506 と駆動経路 504 の PWM ドライバ 512 とは、動作イネーブル信号 312 の制御下で無効にされる。電力レール 206 に結合されたとき、そのような冗長な電圧調整器 320 は、電力レール 206 の対応するレール電流 I_R に寄与することができる前に、スタンバイモードから動作モードに遷移するときに再始動しなければならない。再始動プロセスは、しばしば遅く、電圧調整器 320 が完全に停止された状態から回復するときに比較的長い過渡応答時間を損なうが、動作電圧調整器コントローラ 506 及び PWM ドライバ 512 を有するバイパスユニット 528 の適用は、迅速なモード切り替え及び低電力消費の両方を可能にする。

10

20

30

40

50

【0065】

図 7 は、いくつかの実施形態による、フィルタベースの補助ループ 602 を有する例示的な電圧調整器 320 の回路図である。補償器 702 は、駆動経路 504 に結合され、それに経路制御信号 508 を提供する。フィードバック経路 522 は、電圧調整器 320 の出力インターフェース 502 を補償器 702 のフィードバック入力 540 に接続する。補償器 702 は、DAC 608 に結合され、駆動経路 504 のパルス幅変調を可能にするように構成される。制御値 310 は、補償器 702 の基準入力において受け取られる基準電圧 704 を生成するために、DAC 608 によって適用される。補償器 702 は、出力インターフェース 502 において出力されるレール電圧 V_R を動的に制御して、DAC 608 によって出力される基準電圧 704 に一致させる。特に、経路制御信号 508 は、レール電圧 V_R と基準電圧 704 を一致させるように駆動経路 504 のデューティサイクルを制御するために、補償器 702 によって生成される。いくつかの状況では、電力アレイコントローラ 302 はまた、それぞれのレール電圧 V_R 及びそれぞれのレール電流 I_R を生成することを可能にするために、動作イネーブル信号 312 を各電圧調整器 320 に提供し、動作イネーブル信号 312 は、それぞれの電圧調整器 320 のためのスタンバイモード及び動作モードのうちの 1 つを有効にするためにスイッチ 530 を制御する。いくつかの実施形態では、補償器 702 は、タイプ II 補償器及びタイプ III 補償器のうちの 1 つである。いくつかの実施形態では、タイプ III 補償器は、例えば、フィードバック経路 522 に対応するフィードバックループと補助ループ 602 との両方を安定に保つために、閾値位相マージンを超える位相マージンが必要とされる実装形態に使用される。

【0066】

駆動経路 504 のスイッチ構成要素 510 は、上側スイッチングトランジスタ 706 A 及び下側スイッチングトランジスタ 706 B を含む。上側スイッチングトランジスタ 706 A は、DC 供給電圧 V_{IN} 202 と受動負荷構成要素 520 との間に結合され、PWM ドライバ 512 によって生成されたスイッチング信号 516 を受信し変換する上側レベルシフタ 708 A によって制御される。下側スイッチングトランジスタ 706 B は、低 DC 供給電圧（例えば、回路接地と呼ばれることもある接地）と受動負荷構成要素 520 との間に結合され、PWM ドライバ 512 によって生成されたスイッチング信号 516 を受信し変換する下側レベルシフタ 708 B によって制御される。

【0067】

電圧調整器 320 は、バイパスユニット 528 の入力及び出力においてスイッチ 530 A 及びスイッチ 530 B に結合されたバイパスユニット 528 を更に含む。スイッチ 530 A ' は、駆動経路 504 においてスイッチング信号 516 を搬送する相互接続に挿入され、それを遮断し、スイッチ 530 A ' は、フィードバック経路 522 に挿入され、それを遮断する。バイパスユニット 528 は、スイッチ 530 A、530 A '、530 B、及

び530B'を介して、駆動経路504のスイッチ構成要素510及び受動負荷構成要素520に並列に結合されている。スイッチ530A及び530A'は、任意選択的に、互いに結合された、又は単一入力2出力マルチプレクサに統合された、2つの別個のスイッチである。スイッチ530B及び530B'は、任意選択的に、互いに結合された、又は2入力1出力マルチプレクサに統合された、2つの別個のスイッチである。スタンバイモードでは、スイッチ530A及び530Bが有効にされ、スイッチ530A'及び530B'が無効にされ、その結果、補助経路532が有効にされて、出力インターフェース502から補償器702のフィードバック入力へのフィードバック経路522をバイパスする。したがって、電圧調整器320は、電圧調整器320が駆動するように割り当てられている電力レール206のそれぞれのレール電流 I_R に寄与することを無効にされる。動作モードでは、スイッチ530A'及び530B'が有効にされ、スイッチ530A及び530Bが無効にされ、その結果、補助経路532が無効にされ、スイッチ構成要素510及び受動負荷構成要素520が有効にされて、レール電圧 V_R を電力レール206に出力する。スイッチ530A、530A'、530B、及び530B'の各々は、動作イネーブル信号312又はその相補信号によって制御される。

10

20

30

40

50

【0068】

バイパスユニット528は、上側スイッチングトランジスタ714A及び下側スイッチングトランジスタ714Bを有するバイパススイッチング構成要素606を含む。上側スイッチングトランジスタ714Aは、DC供給電圧 V_{IN} 202とダミー負荷構成要素604との間に結合され、スタンバイモードにおいてPWMドライバ512によって生成されたスイッチング信号516を受信し変換する上側レベルシフタ716Aによって制御される。下側スイッチングトランジスタ714Bは、低DC供給電圧（例えば、接地）とダミー負荷構成要素604との間に結合され、スタンバイモードにおいてPWMドライバ512によって生成されたスイッチング信号516を受信し変換する下側レベルシフタ716Bによって制御される。図示されていないいくつかの実施形態では、ダミー負荷構成要素604は、インダクターキャパシタ（inductor-capacitor、LC）タンクを含む。いくつかの実施形態では、ダミー負荷構成要素604は、LCタンクを模倣するために能動フィルタ720を含む。能動フィルタ720は、バイパスユニット528のバイパス出力722に結合され、演算増幅器及び受動フィードバック構成要素を含む。一実施例では、能動フィルタ720は、2次サレンキーフィルタである。これらの手段によって、補助ループ602は、複製された電力段及び能動フィルタ720に基づいて確立され、電圧調整器320の出力インターフェース502に関与することなく、電圧調整器320の閉ループ制御を可能にする。

【0069】

動作モードでは、スイッチ530A及び530Bは、無効にされ、スイッチ530A'及び530B'は、有効にされる。制御ループ制御は、出力インターフェース502から補償器702のフィードバック入力へのフィードバック経路522によって形成される。補償器702は、電力レール206に給電するレール電圧 V_R を生成するように駆動経路504を制御するための経路制御信号508を生成する。逆に、スタンバイモードでは、経路制御信号508は、電力消費を低減するために電力段を縮小しながら、電力段を複製するように構成される。スイッチング信号516によって駆動されると、能動フィルタ720は、電力段を縮小して電力消費を節約する目的を果たすことができる。特に、基準電圧704が与えられると、出力インターフェース502及びバイパス出力722における出力電圧は、補償器702によってローパスフィルタリングされる。

【0070】

いくつかの実施形態では、スタンバイモードにおける電圧調整器320のバイパス出力722において出力されるバイパス電圧は、動作モードにおける電圧調整器320の出力インターフェース502において出力されるレール電圧 V_R に実質的に等しい（例えば、既定の誤差マージン内で）。代替的に、いくつかの実施形態では、スタンバイモードにおける電圧調整器320のバイパス出力722において出力されるバイパス電圧は、レール

電圧 V_R に等しくなく、閾値電圧差未満のレール電圧 V_R からの偏差を有する。いくつかの実施形態では、電圧調整器 320 の出力インターフェース 502 及びバイパス出力 722 は、PMIC ダイ 118 上で互いに物理的に近接して配置されている。これらの手段によって、スタンバイモードが動作モードに変更されるとき、電圧調整器 320 は、既定の期間内に（例えば、10 マイクロ秒内に）既定の調整器電流 I_R 及びレール電圧 V_R を電力レール 206 に提供することができる。

【0071】

図 7 を参照すると、いくつかの実施形態では、電圧調整器 320 は、1 つの駆動経路 504 のみを含み、バイパスユニット 528 は、スタンバイモードにおいて電圧調整器 320 の 1 つの駆動経路 504 の一部をバイパスするように構成された 1 つのバイパス経路 724 のみを含む。代替的に、いくつかの実施形態では、電圧調整器 320 は、複数の駆動経路 504 を含み、バイパスユニット 528 は、電圧調整器 320 の複数の駆動経路 504 をバイパスするように構成された複数のバイパス経路 724 を含む。バイパス経路 724 は、駆動経路 504 と同じ数の経路、又は異なる数の経路を有する。追加的及び代替的に、いくつかの実施形態では、電圧調整器 320 は、複数の駆動経路 504 を含み、バイパスユニット 528 は、スタンバイモードにおいて電圧調整器 320 の複数の駆動経路 504 をバイパスするように構成された 1 つのバイパス経路 724 のみを含む。

【0072】

図 8 は、いくつかの実施形態による、電力レール 206 を駆動するように構成された、電圧調整器のフィールドプログラマブルアレイの複数の電圧調整器 800 の回路図である。複数の電圧調整器 800 は、第 1 の電圧調整器 800A と、第 2 の電圧調整器 800B と、第 3 の電圧調整器 800C とを含む。電圧調整器 800A ~ 800C は、互いに同一である。この実施例では、各電圧調整器 800 は、図 7 を参照して上述した電圧調整器 320 と同じ回路構成を有する。具体的には、各電圧調整器 800 は、駆動経路 504 及びバイパス経路 724 に結合された補償器 702 を含む。補償器 702 は、経路制御信号 508 を駆動経路 504 に提供する。フィードバック経路 522 は、駆動経路 504 に結合された出力インターフェース 502 を補償器 702 のフィードバック入力 540 に接続する。補償器 702 の基準入力は、DAC 608 に結合され、制御値 310 に従って DAC 608 によって生成された基準電圧 704 を受け取るように構成される。補償器 702 は、出力インターフェース 502 において出力されたレール電圧 V_R を動的に制御して、駆動経路 504 のパルス幅変調を可能にすることによって、基準電圧 704 に一致させる。特に、経路制御信号 508 は、レール電圧 V_R と基準電圧 704 を一致させるように駆動経路 504 のデューティサイクルを制御するために、補償器 702 によって生成される。バイパスユニット 528 は、バイパス経路 724 上に結合され、スイッチ 530 は、バイパスユニット 528 を PWM ドライバ 512 及び補償器 702 と並列に結合するように適用され、それによって、電力レール 206 に結合されている出力インターフェース 502 を含む駆動経路 504 の一部がスタンバイモードにおいてバイパスされることを可能にする。

【0073】

電圧調整器 800A ~ 800C の出力インターフェース 502 は、同じ電力レール 206 に電氣的に結合されている。しかしながら、電圧調整器 800A ~ 800C の各々は、別個の対応する動作イネーブル信号 312 によって電力レール 206 を駆動するように独立して制御される。各電圧調整器 800 において、その電圧調整器の動作イネーブル信号 312 は、スイッチ 530 を制御して、フィードバック経路 522 及び補助経路 532 のうちの 1 つのみを選択的に有効にする。更に、電圧調整器 800A ~ 800C は、スイッチ構成要素 510 及びバイパススイッチング構成要素 606 に結合された同じ DC 供給電圧 $V_{EN}202$ 及び低 DC 供給電圧（例えば、接地）を共有する。いくつかの実施形態では、電圧調整器 800A ~ 800C の制御値 310 は、互いに同一であり、その結果、電圧調整器 800A ~ 800C の PWM ドライバ 512 は、異なる電圧調整器 800A ~ 800C において同じデューティサイクルを有するスイッチング信号 516 を生成する。代

替的に、いくつかの実施形態では、電圧調整器 800A～800C の制御値 310 は、電圧調整器 800A～800C の動作イネーブル信号 312 によって独立して制御される。

【0074】

いくつかの状況では、第1及び第2の電圧調整器 800A 及び 800B の各々は、動作モードにおいて電力レール 206 を駆動するように動作する。それぞれの電圧調整器 800A 及び 800B のフィードバック経路 522 は、動作モードにおいて、それらのそれぞれの電圧調整器 800A 及び 800B の出力インターフェース 502 とフィードバック入力 540 との間で有効にされる。逆に、第3の電圧調整器 800C は、第3の電圧調整器 800C のバイパスユニット 528 が第3の電圧調整器 800C のフィードバック経路 522 をバイパスすることを有効にされるスタンバイモードにおいて、電力レール 206 から電氣的に分離される。

10

【0075】

代替的に、いくつかの状況では、第1及び第2の電圧調整器 800A 及び 800B の各々は、スタンバイモードで動作し、それぞれの電圧調整器 800A 及び 800B のバイパスユニット 528 は、それぞれの電圧調整器 800A 及び 800B の出力インターフェース 502 とフィードバック入力 540 との間のフィードバック経路 522 をバイパスすることを有効にされる。逆に、第3の電圧調整器 800C は、電圧調整器 800C のフィードバック経路 522 が動作モードにおいて電圧調整器 800C の出力インターフェース 502 とフィードバック入力 540 との間で有効にされる動作モードで動作する。代替的に及び追加的に、いくつかの状況では、3つ全ての電圧調整器 800A～800C は、各かつ全ての電圧調整器 800A～800C のフィードバック経路 522 がそれぞれの電圧調整器 800A～800C の出力インターフェース 502 とフィードバック入力 540 との間で有効にされる動作モードで動作する。

20

【0076】

図8を参照すると、複数の電圧調整器 800 は、構成可能な方法で電力レール 206 を駆動するように構成される。いくつかの実施形態では、各電圧調整器 800 は、他の電圧調整器 800 との相対的不整合（例えば、オフセット誤差、利得誤差、及び／又は帯域幅誤差）を最小限にするようにトリミングされる。図1Bに示すように完全に統合又は組み立てられた SOC102 及び PMIC118 に、インサイチュ及び並列トリミング機構が任意選択的に適用される。インサイチュ及び並列トリミングの間、各電圧調整器 800 は、それぞれの補助ループ 602 を有効にし、それぞれのフィードバック経路 522 を無効にする。これらの手段によって、各電圧調整器 800 の利得及びオフセット誤差は、電力シーケンス問題を引き起こすことなく調整される。

30

【0077】

いくつかの状況下では、複数の電圧調整器 800 が電源投入される。DC 供給電圧（例えば、電圧 202）が最初に印加されるとき、フィードバックベースの電圧調整器 800 によって出力されるレール電圧 V_R 間の電圧差は、大きく、電圧調整器 800 を互いに対抗させ、電圧調整器 800 の電源投入プロセスを遅くさせる。これは、迅速な電力状態遷移にとって望ましくない。この状態を回避するために、いくつかの実施形態では、同じ電力レールに結合された電圧調整器 800 は、電力レール 206 に結合される前にアナログ信号レベルで事前調整される。具体的には、いくつかの状況では、電圧調整器 800 の出力インターフェース 502 は、DC 供給電圧が最初に印加されるときに、電力レール 206 から電氣的に分離される。スタンバイモード及び動作モードは、各電圧調整器 800 の電源投入プロセス中に順次適用される。各電圧調整器 800 の補助ループ 602 は、それぞれの電圧調整器 800 が安定化されてバイパス出力 722 においてレール電圧 V_R を出力するまで、電源投入動作中に最初に有効にされ、フィードバック経路 522 は、それぞれの電圧調整器 800 を電力レール 206 に結合するためにその後有効にされる。

40

【0078】

代替的に、電源投入動作中、各電圧調整器 800 は、動作モードで開始する。各電圧調整器 800 の出力インターフェース 502 における出力電圧が監視され、閾値開始電圧と

50

比較される。各電圧調整器 800 について、出力電圧が閾値開始電圧を超えるという判定に従って、電圧調整器 800 の出力インターフェース 502 は、電力レール 206 に電氣的に結合される。より具体的には、一実施例では、閾値開始電圧は、1 V であり、レール電圧 V_R は、1.8 V である。電圧調整器 800 A ~ 800 C は、調整器間の反作用を回避するために、それぞれ別々に電源投入される。各電圧調整器 800 A ~ 800 C について別々に、出力電圧がその電圧調整器（例えば、800 A）の出力インターフェース 502 において 1 V に達するという判定に従って、その電圧調整器（例えば、800 A）の出力インターフェース 502 は、例えば、電圧調整器（例えば、800 A）の出力インターフェース 502 と電力レール 206 との間に結合されたスイッチを使用して、電力レール 206 に電氣的に結合される。

10

【0079】

電源投入試験中、PMIC 118 上の各電圧調整器 800 の通常ループは、SOC 102 を駆動するためのレール電圧 V_R をランプアップするように動作する。いくつかの状況では、SOC 102 及び PMIC 118 のうちの 1 つが故障し、ハードウェア障害状態を発生させることがある。現場故障診断のために、SOC 102 及び PMIC 118 の異なる電圧調整器 800 の中から欠陥位置が識別される必要がある。したがって、SOC 102 及び電圧調整器 800 の各々は、分離され、別々に監視されてもよく、すなわち、各 SOC 102 又は電圧調整器 800 は、任意の他の SOC 102 又は電圧調整器 800 から別々に動作することができる。一実施例では、各電圧調整器 800 は、バイパスユニット 528 が出力インターフェース 502 から補償器 702 のフィードバック入力 540 へのフィードバック経路 522 をバイパスすることを有効にされるスタンバイモードに入ることによって、SOC 102 又は他の電圧調整器（単数又は複数）800 から分離される。

20

【0080】

図 9 A は、いくつかの実施形態による、複数の駆動経路 504 を有する電圧調整器 320 の、本明細書では多相駆動部 900 と呼ばれる部分 900 の回路図であり、図 9 B は、いくつかの実施形態による、複数のバイパス経路 724 を有する電圧調整器 320 の、本明細書では多相バイパス部 920 と呼ばれる別の部分 920 の回路図である。駆動部 900 は、2 つの並列駆動経路 504 A 及び 504 B の一部分に対応し、バイパス部 920 は、2 つの並列バイパス経路 724 A 及び 724 B に対応する。駆動部 900 の各駆動経路 504 A 又は 504 B の一部分、及びバイパス部 920 のそれぞれのバイパス経路 724 は、スイッチ 530 を介して互いに並列に結合されている。図 5 B を参照すると、スイッチ 530 は、PWM ドライバ 512 及び電圧調整器コントローラ 506 のフィードバック入力 540 に電氣的に結合される駆動部 900 又はバイパス部 920 のいずれか（例えば、一方）を選択する。駆動経路 504 に加えて、駆動部 900 は、各駆動経路 504 が結合されている出力インターフェース 502 を更に含む。完全な電圧調整器概略図（例えば、図 6）に示すように、出力インターフェース 502 は、電圧調整器コントローラ 506 のフィードバック入力 540 に結合されている。出力インターフェース 502 はまた、電力レール 206 に結合され、電圧調整器 320 によって生成されたレール電圧 V_R を提供し、最高で既定の調整器電流を電力レール 206 に供給するように構成される。

30

【0081】

各駆動経路 504（例えば、504 A 又は 504 B）は、（図 6 に示すような）スイッチ構成要素 510 と、受動負荷構成要素 520 と、PWM ドライバ 512 とを含み、同じ電圧調整器 320 内の他の駆動経路（単数又は複数）504 と並列に配置されている。各駆動経路 504 は、それぞれの経路電流 I_P を電力レール 206 に提供するために、それぞれの位相中に動作周波数で動作するように構成される。それぞれの経路電流 I_P は、電力レール 206 に導入されるレール電流 I_R の一部分となる。駆動部 900（図 9 A）は、第 1 の数の駆動経路 504 を含み、バイパス部 920（図 9 B）は、第 2 の数のバイパス経路 724 を有する。任意選択的に、第 2 の数は、各バイパス経路 724 がそれぞれの単一駆動経路 504 のスイッチ構成要素 510 及び受動負荷構成要素 520 をバイパスするように構成されるように、第 1 の数に等しい。動作モードにおいてそれぞれの単一の駆

40

50

動経路 504 を駆動する同じ PWM ドライバ 512 は、スタンバイモードにおいて対応するバイパス経路 724 を駆動するように構成される。したがって、スタンバイモードでは、各バイパス経路 724 は、それぞれの位相中に動作周波数で動作するように構成され、異なるバイパス経路 724 は、任意選択的に、異なる PWM ドライバ 512 の制御下で異なる位相を有する。

【0082】

いくつかの実施形態では、バイパス部 920 は、（例えば、図 5 B の）電圧調整器 320 のバイパスユニット 528 として機能する。いくつかの実施形態では、バイパス部 920 は、複数のバイパススイッチング構成要素（例えば、図 6 の構成要素 606、又は図 9 B 及び図 9 D の構成要素 714 A 及び 714 B）と、複数のバイパススイッチング構成要素 606 とバイパスユニット 528 のバイパス出力 722 との間に結合された単一のダミー負荷構成要素 604 とを含む。この実施例では、ダミー負荷構成要素 604 は、能動フィルタ 720（例えば、2 次サレンキーフィルタ）を含み、バイパスユニット 528 の複数のバイパス経路 724 は、同じ能動フィルタ 720 を共有する。この観点から、能動フィルタ 720 は、並列バイパススイッチング構成要素 606 からの複数の入力を有する加算フィルタとして機能する。逆に、図 9 B 及び図 9 D に示されないいくつかの実施形態では、バイパスユニット 528 は、複数のバイパス経路 724 を有し、各バイパス経路 724 は、別個の能動フィルタ 720 に結合された別個のバイパススイッチ構成要素 606 を有する。異なる能動フィルタ 720 のバイパス出力 722 は、任意選択的に、互いに結合されている、又は互いから分離している。

【0083】

各バイパススイッチング構成要素 606 は、それぞれの駆動経路 504 に対応し、スタンバイモードにおいて、対応するそれぞれの駆動経路 504 の一部をバイパスするように構成される。具体的には、駆動経路 504 のスイッチ構成要素 510 は、DC 供給電圧 V_{IN202} への電流経路を生成するように構成された上側スイッチングトランジスタ 706 A と、低 DC 供給電圧（例えば、接地）への電流経路を生成するように構成された下側スイッチングトランジスタ 706 B とを含む。バイパス経路 724 のバイパススイッチング構成要素 606 はまた、DC 供給電圧 V_{IN202} への電流経路を生成するように構成された上側スイッチングトランジスタ 714 A と、低 DC 供給電圧（例えば、接地）を生成するように構成された下側スイッチングトランジスタ 714 B とを有する。いくつかの実施形態では、バイパス経路 724 の上側スイッチングトランジスタ 714 A は、駆動経路 504 の上側スイッチングトランジスタ 706 A よりも小さいトランジスタサイズを有し、バイパス経路 724 の下側スイッチングトランジスタ 714 B は、駆動経路 504 の下側スイッチングトランジスタ 706 B よりも小さいトランジスタサイズを有する。

【0084】

図 9 C 及び図 9 D は、いくつかの実施形態による、動作モード及びバイパスモードそれぞれで動作する電圧調整器 320 の等価回路 940 及び 960 の回路図である。電圧調整器 320 は、2 相バック変換器である。スタンバイモード（図 9 D）では、バイパスユニット 528 は、出力インターフェース 502 から電圧調整器コントローラ 506（具体的には、その中の補償器 702）のフィードバック入力 540 へのフィードバック経路 522 をバイパスすることを有効にされ、電圧調整器 320 は、電力レール 206 に電流を供給しない。電圧調整器 320 は、スタンバイモードにおいて第 1 の交流（alternating current、AC）ループ応答を有する。第 1 の AC ループ応答は、第 1 の低周波数利得、第 1 の遮断周波数、及び第 1 の位相マージンを有する。動作モード（図 9 C）では、バイパスユニット 528 は、フィードバック経路 522 をバイパスすることを無効にされ、電圧調整器 320 は、最高で既定の調整器電流を電力レール 206 に供給する。電圧調整器 320 は、動作モードにおいて第 2 の AC ループ応答を有する。第 2 の AC ループ応答は、第 2 の低周波数利得、第 2 の遮断周波数、及び第 2 の位相マージンを有する。第 1 及び第 2 の低周波数利得は、互いに実質的に等しく、例えば、第 1 の閾値未満の第 1 の利得差を有する。第 1 及び第 2 の遮断周波数は、互いに実質的に等しく、例えば、第 2 の閾値

(5 kHz など) 未満の第 2 の周波数差を有する。第 1 及び第 2 の位相マージンは、互いに実質的に等しく、例えば、第 3 の閾値 (5° など) 未満の第 3 の位相マージン差を有する。

【0085】

電圧調整器 320 は、バイパスユニット 528 内の能動フィルタ 720 を適用する。能動フィルタ 720 は、十分な品質係数 (例えば、品質係数閾値よりも大きい) を有する LC フィルタ周波数応答を提供する。スタンバイモードでは、補助ループ 602 は、位相マージン及び利得マージンに基づいて安定化される。位相マージンは、位相マージン閾値よりも大きく、利得マージンは、利得マージン閾値よりも大きい。能動フィルタ 720 は、大きい負荷 (例えば、閾値負荷より大きい負荷) に対して十分な駆動能力を有する演算増幅器 902 を含む。加えて、動作モードでは、バイパス出力 722 は、電力レール 206 から分離され、したがって、電力レール 206 に結合された SOC 102 の動作を妨害しない。

10

【0086】

(例えば、図 9C の) いくつかの実施形態では、1 つ以上のバイパス経路 724 を有するバイパスユニット 528 は、バック変換器内のフィードバック経路 522 をバイパスするために適用される。いくつかの実施形態では、1 つ以上のバイパス経路 724 を有するバイパスユニット 528 は、ブースト変換器又はバックブースト変換器内のフィードバック経路 522 をバイパスするために同様に適用されることに留意されたい。

【0087】

20

図 10 は、いくつかの実施形態による、電子デバイスの電力レール 206 を駆動する方法 1000 のフロー図である。いくつかの実施形態では、電子デバイスは、SOC 102 と PMIC 118 とを垂直に集積した集積半導体デバイス 180 を含む。いくつかの実施形態では、電子デバイスは、回路板上に実装された SOC 102 及び PMIC 118 を含む。電力レール 206 は、SOC 102 の動作を駆動するために PMIC 118 によって提供される。電子デバイスは、電力レール 206 に電氣的に結合され、かつレール電圧 V_R 及びレール電流 I_R を電力レール 206 のうちの 1 つに提供するように構成された、複数の電圧調整器 320 を有する。

【0088】

電子デバイスは、レール電圧 V_R 及びレール電流 I_R を電力レール 206 に生成し提供する (1002)。各それぞれの電圧調整器 320 は、電力レール 206 に結合された出力インターフェースを有し、それぞれの電圧調整器 320 が動作モードにあるとき、レール電圧 V_R を提供し、最高で、既定の調整器電流を電力レール 206 に供給するように構成される (1004)。電子デバイスは、複数の電圧調整器の各それぞれの電圧調整器 320 のための制御設定を取得する (1006)。各それぞれの電圧調整器 320 の制御設定は、それぞれの電圧調整器 320 がスタンバイモードで動作するスタンバイ電圧調整器であるか又は動作モードで動作する動作電圧調整器であるかを決定する (1008)。各スタンバイ電圧調整器 320 (例えば、図 8 の調整器 800C) は、スタンバイ電圧調整器 320 が電力レール 206 に電流を供給しないように、スタンバイ電圧調整器のバイパスユニット 528 が出力インターフェース 502 から電圧調整器コントローラ 506 の入力 540 へのフィードバック経路 522 をバイパスすることを有効にする (1010)。各動作電圧調整器 320 (例えば、図 8 の調整器 800A 又は 800B) は、それぞれの電圧調整器 320 が電力レール 206 に電流を供給するように、バイパスユニット 528 がフィードバック経路 522 をバイパスすることを無効にする (1012)。

30

40

【0089】

いくつかの実施形態では、複数の電圧調整器の各それぞれの電圧調整器 320 は、制御設定の変更に従って、スタンバイモードから動作モードに遷移し、既定の期間内に (例えば、1、2、5、又は 10 マイクロ秒内に) 既定の調整器電流を電力レール 206 に提供するように構成される。とは言うものの、いくつかの状況では、既定の期間は、0.1 ~ 10 マイクロ秒の範囲内である。各電圧調整器 320 がスタンバイモードにおいて完全に

50

停止されない場合、それぞれの電圧調整器 320 は、スタンバイモードから動作モードに迅速に切り替えて、既定の調整器電流を電力レール 206 に提供することができる。

【0090】

いくつかの実施形態では、各それぞれの電圧調整器 320 について、制御設定は、制御値 310 及び動作イネーブル信号 312 を含む。制御値 310 は、レール電圧 V_R の大きさを定義し、動作イネーブル信号 312 は、バイパスユニット 528 がフィードバック経路 522 をバイパスすることを有効にされるスタンバイモード、又はバイパスユニット 528 がフィードバック経路 522 をバイパスすることを無効にされる動作モードのいずれかで動作するように、それぞれの電圧調整器 320 を制御するように構成され、それによって、レール電圧 V_R に関連して電力レール 206 に導入される総電流を制御する。具体的には、動作イネーブル信号 312 は、電圧調整器コントローラ 506 及び PWM ドライバ 512 に電氣的に結合されるバイパスユニット 528 及びフィードバック経路 522 のうちの 1 つを選択するために、制御スイッチ 530 に適用される。

10

【0091】

いくつかの実施形態では、各それぞれの電圧調整器 320 は、出力インターフェース 502 に結合された 1 つ以上の駆動経路 504 を含み、動作周波数で動作するように構成される。それぞれの電圧調整器 320 の電圧調整器コントローラ 506 は、1 つ以上の駆動経路 504 に結合された出力 508 と、フィードバック経路 522 によって出力インターフェース 502 に結合された入力 540 とを有する。電圧調整器コントローラ 506 は、1 つ以上の駆動経路 504 及びバイパスユニット 528 を制御するように構成される。

20

【0092】

いくつかの実施形態では、電子デバイスは、電力レール 206 に関連付けられた負荷状態及び電力状態ポリシーに基づいて、電力レール 206 に結合された各それぞれの電圧調整器 320 のための制御設定を動的かつリアルタイムに決定する (1014)。

【0093】

いくつかの実施形態では、図 5B を参照すると、各電圧調整器は、出力インターフェース 502 及び電圧調整器コントローラ 506 に結合された 1 つ以上の駆動経路 504 を含む。各駆動経路 504 は、出力インターフェース 502 に結合された受動負荷構成要素 520 と、動作周波数を有する周期信号 514 を受信し、周期信号 514 を変調してスイッチング信号 516 に別個の位相を与えるように構成されたドライバ 512 と、ドライバ 512 及び受動負荷構成要素 520 に結合された電力スイッチ構成要素 510 とを更に含む。電力スイッチ構成要素 510 は、スイッチング信号 516 の制御下で、受動負荷構成要素 520 を 1 つ以上の DC 供給電圧 V_{IN} に結合するように構成される。更に、いくつかの実施形態では、スタンバイモードでは、バイパスユニット 528 は、各駆動経路 504 の電力スイッチ構成要素 510 及び受動負荷構成要素 520 をバイパスすることを有効にされ、各駆動経路 504 は、ドライバ 512、電力スイッチ構成要素 510、及びバイパスユニット 528 に結合された第 1 のマルチプレクサ 530A を更に含む。第 1 のマルチプレクサ 530A は、スタンバイモードを有効にし、すなわち、バイパスユニット 528 へのアクセスを選択し、駆動経路 504 のドライバ 512 に電氣的に結合される電力スイッチ構成要素 510 へのアクセスを選択解除するように、制御設定 (具体的には、動作イネーブル信号 312) によって制御されるように構成される。加えて、各電圧調整器 320 は、電圧調整器コントローラ 506 の入力 540、電力レール 206 の出力インターフェース 502、及びバイパスユニット 528 のバイパス出力 722 に結合された第 2 のマルチプレクサ 530B を更に含む。第 2 のマルチプレクサ 530B は、スタンバイモードを有効にし、すなわち、バイパスユニット 528 のバイパス出力 722 を選択し、電圧調整器コントローラ 506 の入力 540 に結合される電力レール 206 の出力インターフェース 502 を選択解除するように、第 1 のマルチプレクサ 530A と同時に、制御設定 (具体的には、動作イネーブル信号 312) によって制御されるように構成される。

30

40

【0094】

いくつかの実施形態では、図 6 及び図 7 を参照すると、バイパスユニット 538 は、1

50

つ以上のバイパス経路 724 を含み、各バイパス経路 724 は、第 1 のサイズのバイパススイッチングトランジスタ 714 を有するそれぞれのバイパススイッチング構成要素 606 を含む。各ドライバ経路 504 のスイッチ構成要素 510 は、第 2 のサイズを有する経路スイッチングトランジスタ 706 を有する。経路スイッチングトランジスタ 706 の第 2 のサイズは、バイパススイッチングトランジスタ 714 の第 1 のサイズよりも大きい。
【0095】

いくつかの実施形態では、複数の電圧調整器 320 は、電力アレイコントローラ 506 に電氣的に結合されている。電力アレイコントローラ 506 は、電力レール 206 に結合された各電圧調整器 320 のための制御設定を決定するように構成される。更に、いくつかの実施形態では、各電圧調整器 320 について、制御設定は、電力レール 206 に関連付けられた負荷状態及び電力状態ポリシーに基づいて、電力アレイコントローラ 506 によって動的かつリアルタイムに調整される。例えば、電力状態ポリシーは、制御設定が複数の電圧調整器の電力変換効率を最大化すること、又は電圧調整器 320 の品質係数が品質係数閾値よりも大きいことを要求する。

10

【0096】

本出願の様々な実施形態では、PMIC は、複数の電力レールにレール電圧を提供するように構成された電圧調整器のフィールドプログラマブルアレイを有する。各電力レールは、フィールドプログラマブルアレイ内の複数の同一の電圧調整器に関連付けられているが、いくつかの実施形態では、フィールドプログラマブルアレイは、いずれの電力レールを駆動するためにも使用されない 1 つ以上の冗長な電圧調整器を更に含む。各電力レールについて、同一の電圧調整器の全ては、いくつかの状況では、最大駆動能力を提供するためにそれぞれの電力レールを駆動するように結合され、一方、スタンバイ電圧調整器のサブセットは、いくつかの他の状況では、スタンバイ持続時間中にそれぞれの電力レールから分離されていてもよい。スタンバイ持続時間の間、スタンバイモードは、動作モードにおいて電力レールを駆動する電圧調整器を冗長な又はスタンバイ電圧調整器に変換することを有効にされる。このスタンバイモードでは、電圧調整器のバイパスユニットは、出力インターフェースから電圧調整器コントローラの入力へのフィードバック経路をバイパスすることを有効にされ、電圧調整器は、対応する電力レールに電流を供給しない。電圧調整器は、スタンバイモードにおいて完全に停止されず、動作モードに遷移して、既定の調整器電流を電力レールに迅速に（例えば、数マイクロ秒内に）提供することができる。

20

30

【0097】

少なくとも以下の番号付きの条項において、実装例について説明する。

条項 1：レール電圧を提供するように構成された電力レールと、電力レールに電氣的に結合され、レール電圧を集散的に提供するように構成された複数の電圧調整器であって、複数の電圧調整器の各々が、電力レールに結合され、かつレール電圧を提供して最高で既定の調整器電流を電力レールに供給するように構成された、出力インターフェースと、出力インターフェースに結合され、動作周波数で動作するように構成された、1 つ以上の駆動経路と、1 つ以上の駆動経路に結合された出力及びフィードバック経路によって出力インターフェースに結合された入力を有し、1 つ以上の駆動経路を制御するように構成された、電圧調整器コントローラと、1 つ以上の駆動経路及び電圧調整器コントローラに結合されたバイパスユニットと、を含む、複数の電圧調整器と、を備え、複数の電圧調整器の各それぞれの電圧調整器が、制御設定に従って、バイパスユニットが出力インターフェースから電圧調整器コントローラの入力へのフィードバック経路をバイパスすることを有効にされ、それぞれの電圧調整器が電力レールに電流を供給しないスタンバイモード、又はバイパスユニットがフィードバック経路をバイパスすることを無効にされ、それぞれの電圧調整器が最高で既定の調整器電流を電力レールに供給する動作モードのいずれかで動作するように構成される、電子デバイス。

40

【0098】

条項 2：複数の電圧調整器の各それぞれの電圧調整器が、制御設定の変更に従って、スタンバイモードから動作モードに遷移し、既定の期間内に既定の調整器電流を電力レール

50

に提供するように構成される、条項 1 に記載の電子デバイス。

【0099】

条項 3：各それぞれの電圧調整器について、制御設定が、制御値及び動作イネーブル信号を含み、制御値が、レール電圧の大きさを定義し、動作イネーブル信号が、バイパスユニットがフィードバック経路をバイパスすることを有効にされるスタンバイモード、又はバイパスユニットがフィードバック経路をバイパスすることを無効にされる動作モードのいずれかで動作するように、それぞれの電圧調整器を制御するように構成される、条項 1 に記載の電子デバイス。

【0100】

条項 4：1 つ以上の駆動経路の各々が、出力インターフェースに結合された受動負荷構成要素と、動作周波数を有する周期信号を受信し、周期信号を変調してスイッチング信号に別個の位相を与えるように構成されたドライバと、ドライバ及び受動負荷構成要素に結合された電力スイッチング構成要素であって、スイッチング信号の制御下で受動負荷構成要素を 1 つ以上の DC 供給電圧に結合するように構成された、電力スイッチング構成要素と、を更に備える、条項 1 に記載の電子デバイス。

【0101】

条項 5：スタンバイモードにおいて、バイパスユニットが、各駆動経路の電力スイッチング構成要素及び受動負荷構成要素をバイパスすることを有効にされ、1 つ以上の駆動経路の各々が、ドライバ、電力スイッチング構成要素、及びバイパスユニットに結合された第 1 のマルチプレクサを更に備え、第 1 のマルチプレクサが、第 1 のマルチプレクサがバイパスユニットへのアクセスを選択し、駆動経路のドライバに電氣的に結合される電力スイッチング構成要素へのアクセスを選択解除するスタンバイモードを有効にするように、制御設定によって制御されるように構成される、条項 4 に記載の電子デバイス。

【0102】

条項 6：各それぞれの電圧調整器が、電圧調整器コントローラの入力、電力レールの出力インターフェース、及びバイパスユニットの出力に結合された第 2 のマルチプレクサを更に備え、第 2 のマルチプレクサが、第 2 のマルチプレクサがバイパスユニットの出力を選択し、電圧調整器コントローラの入力に結合される電力レールの出力インターフェースを選択解除するスタンバイモードを有効にするように、第 1 のマルチプレクサと同時に、制御設定によって制御されるように構成される、条項 5 に記載の電子デバイス。

【0103】

条項 7：バイパスユニットが、1 つ以上のバイパス経路を含み、各バイパス経路が、第 1 のサイズのバイパススイッチングトランジスタを有するそれぞれのバイパススイッチング構成要素を含み、各ドライバ経路の電力スイッチング構成要素が、第 2 のサイズを有する経路スイッチングトランジスタを有し、経路スイッチングトランジスタの第 2 のサイズが、バイパススイッチングトランジスタの第 1 のサイズよりも大きい、条項 4 に記載の電子デバイス。

【0104】

条項 8：複数の電圧調整器が、電力アレイコントローラに電氣的に結合され、電力アレイコントローラが、電力レールに結合された各電圧調整器の制御設定を決定するように構成される、条項 1 から 7 のいずれか一項に記載の電子デバイス。

【0105】

条項 9：各電圧調整器について、制御設定が、電力レールに関連付けられた負荷状態及び電力状態ポリシーに基づいて、電力アレイコントローラによって動的かつリアルタイムに調整される、条項 8 に記載の電子デバイス。

【0106】

条項 10：バイパスユニットが、1 つ以上のバイパス経路を含み、各バイパス経路が、それぞれのバイパススイッチング構成要素と、バイパススイッチング構成要素とバイパスユニットの出力との間に結合されたそれぞれのダミー負荷構成要素とを有し、各バイパス経路が、スタンバイモードにおいてフィードバック経路のそれぞれの駆動経路をバイパス

10

20

30

40

50

するように構成される、条項 1 から 6 のいずれか一項に記載の電子デバイス。

【0107】

条項 11：各バイパス経路について、それぞれのダミー負荷構成要素が、能動フィルタを含む、条項 10 に記載の電子デバイス。

【0108】

条項 12：能動フィルタが、2 次サレンキーフィルタである、条項 11 に記載の電子デバイス。

【0109】

条項 13：各それぞれの電圧調整器について、バイパスユニットが、スタンバイモードにおいて電力レールから電氣的に分離され、スタンバイモードにおいてレール電圧を出力し、レール電圧を電圧調整器コントローラの入力に提供するように構成され、スタンバイモードが動作モードに変更されると、それぞれの電圧調整器が、既定の期間内に既定の調整器電流を電力レールに提供することができるようになっている、条項 1 から 12 のいずれか一項に記載の電子デバイス。

10

【0110】

条項 14：バイパスユニットが、1 つ以上のバイパススイッチング構成要素と、1 つ以上のバイパススイッチング構成要素とバイパスユニットの出力との間に結合されたダミー負荷構成要素とを含み、各バイパススイッチング構成要素が、スタンバイモードにおいてそれぞれの駆動経路に結合されている、条項 1 に記載の電子デバイス。

【0111】

条項 15：ダミー負荷構成要素が、能動フィルタのうちの 1 つを含み、能動フィルタが、サレンキーフィルタである、条項 14 に記載の電子デバイス。

20

【0112】

条項 16：複数の電圧調整器が、第 1 の電圧調整器、第 2 の電圧調整器、及び第 3 の電圧調整器を含み、第 1 及び第 2 の電圧調整器の各々が、動作モードにおいて電力レールを駆動するように動作し、それぞれの電圧調整器のフィードバック経路が、動作モードにおいてそれぞれの電圧調整器の出力インターフェースと入力との間で有効にされ、第 3 の電圧調整器が、第 3 の電圧調整器のバイパスユニットが第 3 の電圧調整器のフィードバック経路をバイパスすることを有効にされるスタンバイモードにおいて電力レールから電氣的に分離されている、条項 1 から 15 のいずれか一項に記載の電子デバイス。

30

【0113】

条項 17：電力レールに結合された複数の電圧調整器が、互いに同一である、条項 1 から 16 のいずれか一項に記載の電子デバイス。

【0114】

条項 18：各電圧調整器が、スタンバイモードにおいて第 1 の交流（AC）ループ応答を有し、第 1 の AC ループ応答が、第 1 の低周波数利得、第 1 の遮断周波数、及び第 1 の位相マージンを有し、各電圧調整器が、動作モードにおいて第 2 の AC ループ応答を有し、第 2 の AC ループ応答が、第 2 の低周波数利得、第 2 の遮断周波数、及び第 2 の位相マージンを有し、第 1 の低周波数利得と第 2 の低周波数利得との間の第 1 の差が、第 1 の閾値未満であり、第 1 の遮断周波数と第 2 の遮断周波数との間の第 2 の差が、第 2 の閾値未満であり、第 1 の位相マージンと第 2 の位相マージンとの間の第 3 の差が、第 3 の閾値未満である、条項 1 から 17 のいずれか一項に記載の電子デバイス。

40

【0115】

条項 19：電力レールを駆動する方法であって、電力レールに電氣的に結合された複数の電圧調整器を有する電子デバイスにおいて、電力レールを駆動するためにレール電圧及びレール電流を生成することであって、各それぞれの電圧調整器が、電力レールに結合された出力インターフェースを有し、それぞれの電圧調整器が動作モードにあるとき、レール電圧を提供し、最高で既定の調整器電流を電力レールに供給するように構成される、ことと、複数の電圧調整器の各それぞれの電圧調整器のための制御設定であって、それぞれの電圧調整器がスタンバイモードで動作するスタンバイ電圧調整器であるか又は動作モー

50

ドで動作する動作電圧調整器であるかを決定する、各それぞれの電圧調整器のための制御設定を取得することと、各スタンバイ電圧調整器において、スタンバイ電圧調整器が電力レールに電流を供給しないように、スタンバイ電圧調整器のバイパスユニットが出力インターフェースから電圧調整器コントローラの入力へのフィードバック経路をバイパスすることを有効にすることと、各動作電圧調整器において、それぞれの電圧調整器が電力レールに電流を供給するように、バイパスユニットがフィードバック経路をバイパスすることを無効にすることと、を更に含む、方法。

【0116】

条項20：各それぞれの電圧調整器が、出力インターフェースに結合され、動作周波数で動作するように構成された、1つ以上の駆動経路を含み、それぞれの電圧調整器の電圧調整器コントローラが、1つ以上の駆動経路に結合された出力及びフィードバック経路によって出力インターフェースに結合された入力を有し、1つ以上の駆動経路を制御するように構成され、バイパスユニットが、1つ以上の駆動経路及び電圧調整器コントローラに結合されている、条項19に記載の方法。

10

【0117】

条項21：電力レールに関連付けられた負荷状態及び電力状態ポリシーに基づいて、電力レールに結合された各それぞれの電圧調整器のための制御設定を動的かつリアルタイムに決定することを更に含む、条項19に記載の方法。

【0118】

条項22：電力レールに電氣的に結合された複数の電圧調整器を有する電子デバイスによって実行されるように構成された1つ以上のプログラムを記憶する非一時的コンピュータ可読記憶媒体であって、1つ以上のプログラムが、電子デバイスによって実行されると、電子デバイスに条項19から22のいずれか一項に記載の方法を実行させる命令を含む、非一時的コンピュータ可読記憶媒体。

20

【0119】

条項23：電力レールに電氣的に結合された複数の電圧調整器を有する電子デバイスにおいて電力レールを駆動するための装置であって、条項19から22のいずれか一項に記載の方法を実行する少なくとも1つの手段を備える、装置。

【0120】

上記の説明は、特定の実装形態に関して提供されている。しかしながら、上記の例示的な説明は、網羅的であることも、開示された正確な形態に限定することも意図されていない。多くの修正及びバリエーションが、上記の教示の観点から可能である。実装形態は、開示される原理と、それらの実際的適用例とを最も良く説明することによって、他者が、本開示と、企図される特定の使用に適した様々な修正を伴う様々な実装形態とを最も良く利用することを可能にするために、選定及び説明されたものである。

30

【0121】

本明細書の様々な記載された実装形態の説明において使用される用語は、特定の実装形態について説明するためのものにすぎず、限定することを意図されていない。様々な記載された実装形態の説明と添付の特許請求の範囲とにおいて使用される単数形「a」、「an」及び「the」は、文脈が別段に明確に示すのでなければ、複数形をも含むことが意図される。また、本明細書で使用される「及び／又は」という用語は、関連する列挙された項目のうちの1つ又は複数のあらゆるすべての可能な組合せを参照及び包含することが理解されよう。更に、本明細書で使用される「含む (includes)」、「含む (including)」、「備える (comprises)」、及び／又は「備える (comprising)」という用語は、述べられた特徴、整数、ステップ、動作、要素、及び／又は構成要素の存在を明示するが、1つ又は複数の他の特徴、整数、ステップ、動作、要素、構成要素、及び／又はそれらのグループの存在又は追加を排除しないことが理解されよう。更に、「第1の」、「第2の」などの用語が、様々な要素について説明するために本明細書で使われるが、これらの要素は、これらの用語によって限定されるべきではないことが理解されよう。これらの用語は、ある要素を別の要素と区別するために使用されるにすぎない。

40

50

【0122】

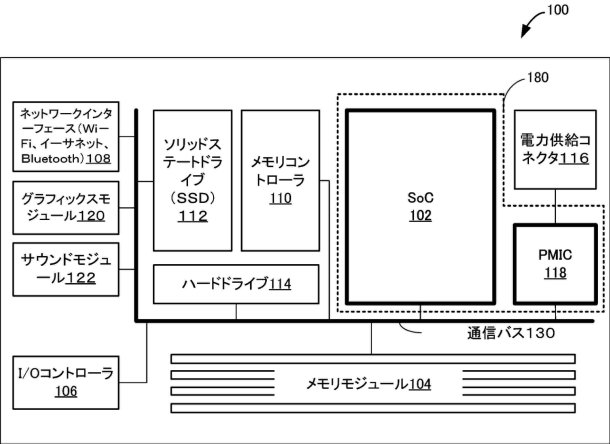
本明細書で使用されるとき、「場合 (if)」という用語は、任意選択的に、文脈に応じて、「とき (when)」又は「時に (upon)」又は「を判定したことに応じて」又は「を検出したことに応じて」又は「という判定に従って」を意味するように解釈される。同様に、「と判定された場合」あるいは「『述べられた条件又はイベント』が検出された場合」という句は、任意選択的に、文脈に応じて、「を判定すると」あるいは「を判定したことに応じて」あるいは「『述べられた条件又はイベント』を検出すると」あるいは「『述べられた条件又はイベント』を検出したことに応じて」あるいは「『述べられた条件又はイベント』が検出されたという判定に従って」を意味するように解釈される。

【0123】

様々な図面は、特定の順序でいくつかの論理ステージを示しているが、順序に依存しないステージは、並べ替えられてもよく、他のステージは、組み合わせられてもよく、又は分割されてもよい。いくつかの再順序付け又は他のグループ化が具体的に述べられているが、他のものは当業者には明らかであり、したがって、本明細書で提示される順序付け及びグループ化は、代替の網羅的リストではない。更に、ステージは、ハードウェア、ファームウェア、ソフトウェア、又はそれらの任意の組合せで実装することができることを認識されたい。

【図面】

【図1A】



【図1B】

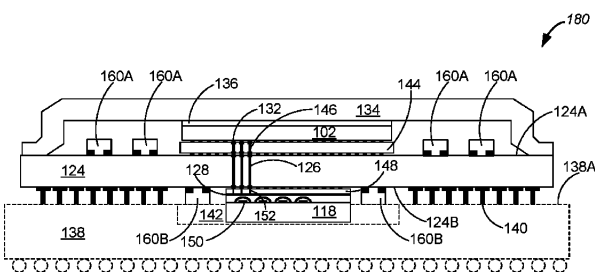


Figure 1B

10

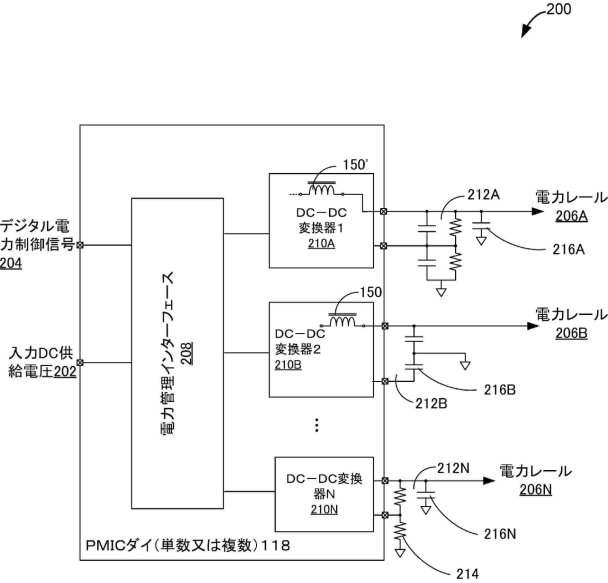
20

30

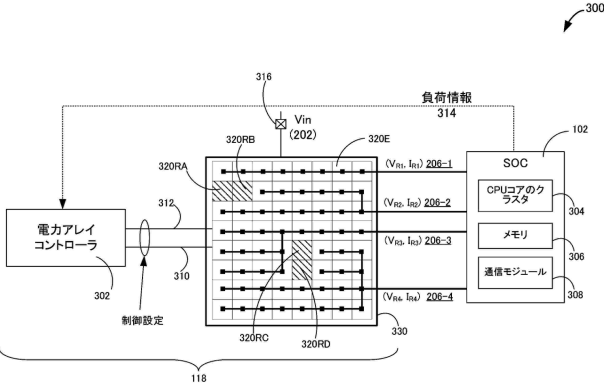
40

50

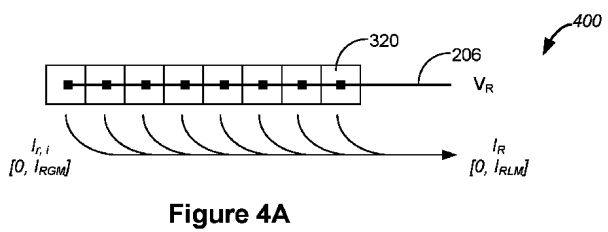
【図 2】



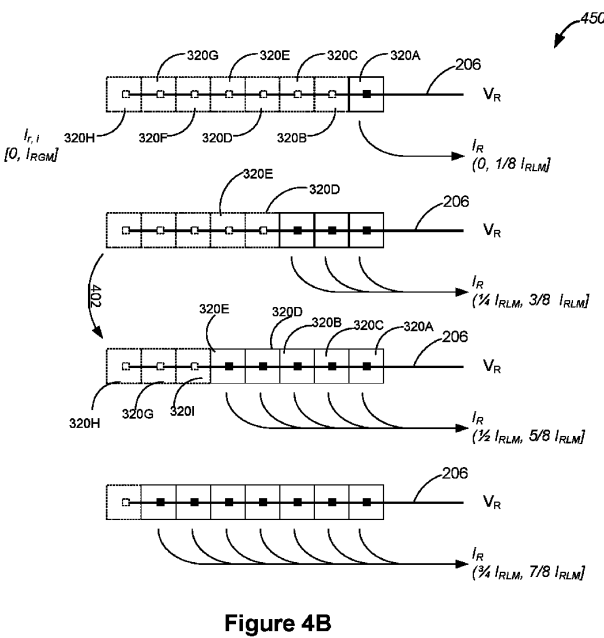
【図 3】



【図 4 A】



【図 4 B】



10

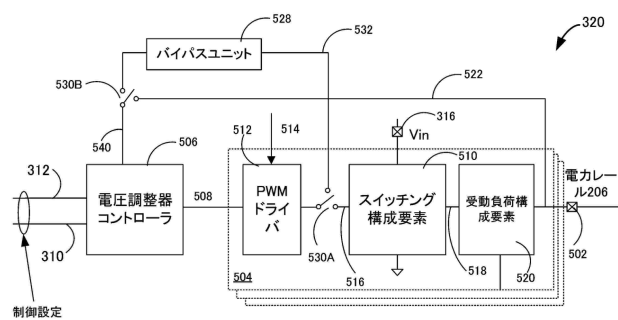
20

30

40

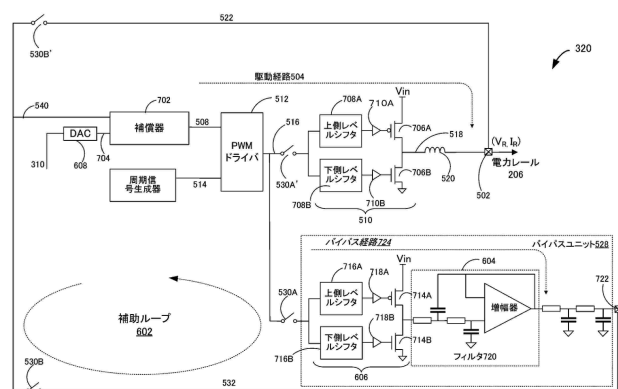
50

【図 5 B】



10

【圖 7】



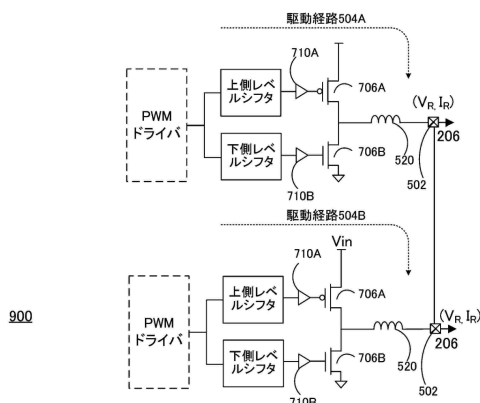
20

30

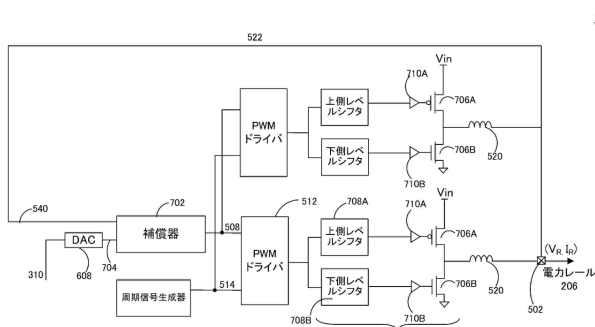
40

50

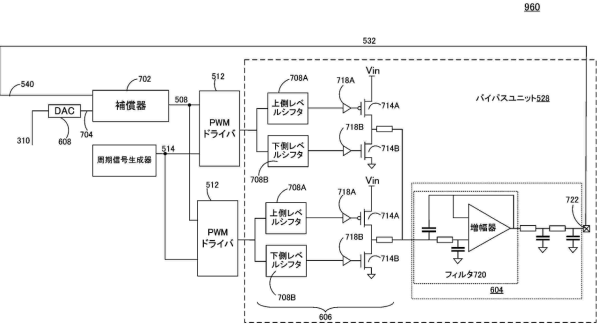
【図 9 A】



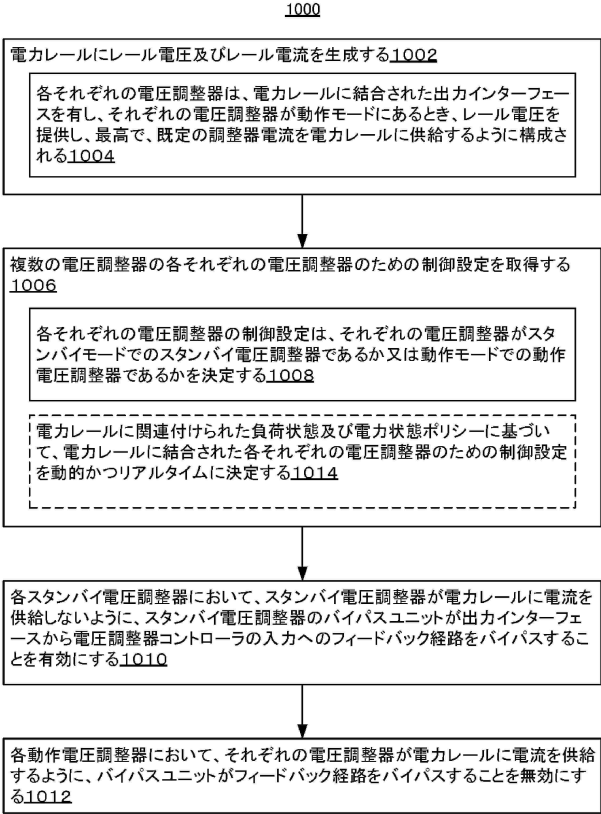
【図 9 C】



【図 9 D】



【図 1 0】



10

20

30

40

50

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No
PCT/US2022/073681

A. CLASSIFICATION OF SUBJECT MATTER INV. H02M3/158 H02M1/36 G06F1/26 ADD.		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H02M		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) EPO-Internal, WPI Data		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2015/380930 A1 (SMITH MICHAEL FRANCIS [US]) 31 December 2015 (2015-12-31) paragraph [0028]; figures 2, 5, 7 paragraph [0030] paragraph [0033] paragraph [0037] - paragraph [0038] paragraph [0047] paragraph [0053] -----	1-27
A	US 2007/279950 A1 (SUGIYAMA AKIO [JP] ET AL) 6 December 2007 (2007-12-06) paragraph [0045] - paragraph [0048]; figure 1 -----	1-27
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 13 October 2022		Date of mailing of the international search report 21/10/2022
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Authorized officer Gusia, Sorin

Form PCT/ISA/210 (second sheet) (April 2005)

INTERNATIONAL SEARCH REPORT					International application No PCT/US2022/073681	
Information on patent family members						
Patent document cited in search report		Publication date	Patent family member(s)		Publication date	
US 2015380930	A1	31-12-2015	CN	105322641 A	10-02-2016	
			CN	205335963 U	22-06-2016	
			US	2015380930 A1	31-12-2015	
			WO	2015200437 A1	30-12-2015	

US 2007279950	A1	06-12-2007	CN	101090230 A	19-12-2007	
			JP	4886364 B2	29-02-2012	
			JP	2007325430 A	13-12-2007	
			US	2007279950 A1	06-12-2007	

10

20

30

40

50

フロントページの続き

,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,D
K,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),O
A(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,B
B,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CV,CZ,DE,DJ,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB
,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IQ,IR,IS,IT,JO,JP,KE,KG,KH,KN,KP,KR,KW,KZ,LA,LC,LK,
LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,
QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,W
S,ZA,ZM,ZW

1 2 1 ・ サン・ディエゴ・モアハウス・ドライヴ・ 5 7 7 5

(72)発明者 ガン・レン
 アメリカ合衆国・カリフォルニア・ 9 2 1 2 1 ・ サン・ディエゴ・モアハウス・ドライヴ・ 5 7 7
 5

(72)発明者 ジョセフ・ディベネ
 アメリカ合衆国・カリフォルニア・ 9 2 1 2 1 ・ サン・ディエゴ・モアハウス・ドライヴ・ 5 7 7
 5

(72)発明者 シルス・ジアイ
 アメリカ合衆国・カリフォルニア・ 9 2 1 2 1 ・ サン・ディエゴ・モアハウス・ドライヴ・ 5 7 7
 5

F ターム (参考) 5H730 AS01 AS05 BB13 BB57 BB82 BB88 EE59 FD01 FG05