

WO 2016/143608 A1



OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

実施形態のモータ制御装置によれば、電流検出制御部は、モータが低速回転領域にある際に電流検出率が高いと 2 相 PWM 信号を出力させ、電流検出部に 1 相は固定、他の 1 相は可変のタイミングで電流を検出させる第 1 検出方式とし、電流検出率が低いと 3 相 PWM 信号を出力させ、電流検出部に固定のタイミングで 2 相の電流を検出させる第 2 検出方式とする。電流検出率が中間の状態では 2 相 PWM 信号を出力させて、1 相の電流検出を可変タイミングにしている状態で、搬送波周期内にデューティパルスが出力されている 2 相が第 2 相及び第 3 相で、前記 2 相のうち一方のデューティが減少して 2 相の電流が検出不可になると、第 1 相のデューティパルスを所定値だけ発生させて第 2 相及び第 3 相のデューティパルスを前記所定値だけ増加させ、且つ他の 1 相の電流検出も可変タイミングにする第 3 検出方式とする。

明 細 書

発明の名称：

モータ制御装置、ヒートポンプシステム及び空気調和機

技術分野

[0001] 本発明の実施形態は、3相ブリッジ接続された複数のスイッチング素子をPWM制御することで、インバータ回路を介してモータを制御する制御装置、及びその制御装置を備えてなるヒートポンプシステム並びに空気調和機に関する。

背景技術

[0002] モータを制御するためにU、V、W各相の電流を検出する場合、インバータ回路の直流部に挿入した1つのシャント抵抗を用いて電流検出を行う技術がある。この方式で3相の全ての電流を検出するには、PWM（Pulse Width Modulation、パルス幅変調）キャリア（搬送波）の1周期内において、2相以上の電流を検出できるように3相のPWM信号パターンを発生させる必要がある。そのため、1周期内におけるPWM信号の位相をシフトさせることで常に2相以上の電流を、騒音を増大させることなく検出できるモータ制御装置が提案されている。

先行技術文献

特許文献

[0003] 特許文献1：第5178799号公報

発明の概要

発明が解決しようとする課題

[0004] また、3相モータをPWM制御する方式には、3相変調方式と2相変調方式とがある。3相変調方式ではインバータ回路におけるスイッチング損失が増加する。したがって、損失の増加を抑制する観点では2相変調方式を採用するのが望ましい。しかしながら、特許文献1に開示されている電流検出方式を採用すると、モータの低速回転領域では電流の検出が困難になるという

問題がある。

- [0005] そこで、スイッチング損失の増加を回避しつつ、1つの電流検出素子による電流検出方式を採用できるモータ制御装置、及びその制御装置を備えてなるヒートポンプシステム並びに空気調和機を提供する。

課題を解決するための手段

- [0006] 実施形態のモータ制御装置によれば、電流検出部は、インバータ回路の直流側に接続される電流検出素子が電流値に対応して発生した信号とPWM信号パターンとに基づいてモータの相電流を検出し、ロータ位置決定部は、前記相電流に基づいてロータ位置を決定し、PWM信号生成部は、ロータ位置に追従するように2相又は3相のPWM信号パターンを生成する。
- [0007] 電流検出率算出部は、前記2相又は3相のPWM信号パターンに応じて電流検出率を求め、タイミング調整部は、電流検出部がPWM信号の搬送波周期内において、2相の電流を固定されたタイミングで検出するか、又はインバータ回路に対する出力電圧の大きさに応じた可変のタイミングで検出するように調整する。
- [0008] このとき、PWM信号生成部は、3相のPWM信号パターンのうち第1相については、搬送波周期の任意の位相を基準として遅れ側、進み側の双方向にデューティを増減させ、第2相については、搬送波周期の任意の位相を基準として遅れ側、進み側の一方にデューティを増減させ、第3相については、搬送波周期の任意の位相を基準として前記方向とは逆方向にデューティを増減させるように3相のPWM信号パターンを生成する。
- [0009] そして、電流検出制御部は、モータが低速回転領域にある際に、電流検出率が高い状態では2相のPWM信号パターンを出力させて、電流検出部に1相は固定のタイミングで、他の1相は可変のタイミングで電流を検出させる第1検出方式とし、電流検出率が低い状態では3相のPWM信号パターンを出力させて、電流検出部に固定のタイミングで2相の電流を検出させる第2検出方式とする。
- [0010] また、電流検出率が中間の状態では2相のPWM信号パターンを出力させ

て、1相の電流検出を可変タイミングとしている状態で、搬送波周期内にデューティパルスが出力されている2相が第2相及び第3相であり、前記2相のうち一方のデューティが減少することで2相の電流が検出できない状態になると、第1相のデューティパルスを所定値だけ発生させると共に、第2相及び第3相のデューティパルスを前記所定値だけ増加させ、且つ他の1相の電流検出も可変タイミングにする第3検出方式とするようにPWM信号生成部及びタイミング調整部を制御する。

図面の簡単な説明

- [0011] [図1]第1実施形態であり、モータ制御装置の構成を示す機能ブロック図
- [図2]ヒートポンプシステムの構成を示す図
- [図3]エアコンの運転を開始させた場合、圧縮機に内蔵されるモータの回転数の変化と、電流検出を何れの方法で行うかの切り換えを示す図
- [図4]図3に対応した駆動制御方式及び電流検出方式の切り換えを概略的に示すフローチャート
- [図5]モータの回転数領域に対応して選択する電流検出方式を示す図
- [図6]変調率に応じた各検出方式の電流検出率を示す図
- [図7]第4検出方式を説明するもので、キャリアの半周期毎に実行される割り込み処理を示すフローチャート
- [図8]図7に示す処理の実行時間イメージをPWMキャリア波形と共に示す図
- [図9]3相PWMデューティパルスの出力位相を示す図
- [図10]ステップS13の処理内容を示すフローチャート
- [図11]図10の処理により分別されるパターン（1～11）に対応する、2相PWMパルスの波形例を示す図
- [図12]ステップS14の処理内容を示すフローチャート
- [図13]（a）は最大デューティが95%、（b）は最大デューティが105%の場合の3相PWM信号と、それらに対応するセクタ及びパターンを示す図
- [図14]ステップS15の処理内容を示すフローチャート

[図15]U 0, V 0, W 0と、V 0__b a i, W 0__b a iとの定義を示す図

[図16]ステップS 1 6 の処理内容を示すフローチャート（その 1）

[図17]ステップS 1 6 の処理内容を示すフローチャート（その 2）

[図18]ステップS 1 7 の処理内容を示すフローチャート

[図19]図 1 8 の処理に対応する 2 相 PWM 信号の変更例を示す図

[図20]ステップS 3 の処理内容を示すフローチャート（その 1）

[図21]ステップS 3 の処理内容を示すフローチャート（その 2）

[図22]ステップS 3 の処理内容を示すフローチャート（その 3）

[図23]（a）はパターン及びセクタの組み合わせに対応する 2 相変調の P W M 信号波形と第 1 及び第 2 電流検出タイミングを示す図、（b）は実際の制御状態における P W M 信号波形と、対応するパターンとセクタとの組み合わせを示す図（その 1）

[図24]図 2 3 相当図（その 2）

[図25]図 2 3 相当図（その 3）

[図26]図 2 3 相当図（その 4）

[図27]図 2 3 （a）相当図であり、パターン（4～1 1）について示す図

[図28]パターン（2）又は（3）の場合の、検出タイミングの変更例を示す図

[図29]パターン（1）の場合の、検出タイミングの変更例を示す図

[図30]変調率 1. 0 の場合の（a）第 4 検出方式により、（b）は特許文献 1 により検出されたモータ電流波形を示す図

[図31]第 3 検出方式（その 1）を説明するもので、特徴的な P W M 信号パターンを例示する図

[図32]図 2 5 相当図

[図33]図 2 6 相当図

[図34]図 1 6 相当図（その 1）

[図35]図 1 7 相当図

[図36]図 1 6 相当図（その 2）

[図37]図 2 2 相当図

[図38]第 3 検出方式（その 2）を説明するもので、第 3 検出方式（その 1）により検出されたモータ電流波形で電流が検出できない区間を示す図

[図39]特徴的な PWM 信号パターンを例示する図

[図40]図 1 0 に示す処理に続いて実行される処理を示すフローチャート

[図41]図 1 6 に示す処理に続いて実行される処理を示すフローチャート

[図42]図 2 0 に示す処理に続いて実行される処理を示すフローチャート

[図43]ステップ S 1 1 の一部分の処理内容を示すフローチャート

[図44]特徴的な PWM 信号パターンを例示する図（その 1）

[図45]ステップ S 1 0 の一部分の処理内容を示すフローチャート

[図46]特徴的な PWM 信号パターンを例示する図（その 2）

[図47]ステップ S 9 の一部分の処理内容を示すフローチャート

[図48]特徴的な PWM 信号パターンを例示する図

[図49]検出されたモータ電流波形を示す図

[図50]第 1 及び第 2 検出方式を説明するもので、2 相変調を行う場合、キャリア周期毎に実行される割り込み処理を示すフローチャート

[図51]（a）は、2 相変調の場合に PWM デューティパルスが出力される位相と、抵抗素子の端子電圧を A/D 変換するタイミングとを示す図、（b）は、直交電圧 V_α 、 V_β に基づいて 2 相 PWM デューティを算出するためのテーブルを示す図、（c）はセクタを $\alpha\beta$ 座標上で示す図

[図52]3 相変調を行う場合、キャリア周期の半周期毎に実行される割り込み処理を示すフローチャート

[図53]図 5 1 （b）相当図

[図54]モータの速度領域判定処理を示すフローチャート

[図55]電流検出率計算処理を示すフローチャート

[図56]電流検出が不可になる領域を示すベクトル図

[図57]低速領域における電流検出方式の選択処理を示すフローチャート

[図58]中速領域における電流検出方式の選択処理を示すフローチャート

[図59]高速領域における電流検出方式の選択処理を示すフローチャート

[図60]120° 通電による矩形波駆動方式のPWM信号波形を示す図

[図61]図60に対応する各相の出力電圧波形を示す図

[図62]150° 通電による矩形波駆動方式のPWM信号波形を示す図

[図63]図62に対応する各相の出力電圧波形を示す図

[図64]各電流検出方式に対応した割り込み周期の設定処理を示すフローチャート

[図65]第2実施形態であり、高速領域における電流検出方式の選択処理を示すフローチャート

[図66]第3実施形態であり、3相変調を行う場合、キャリア周期の半周期毎に実行される割り込み処理を示すフローチャート

[図67]図66に示す処理の実行時間イメージをPWMキャリア波形と共に示す図

[図68]第4実施形態であり、2相変調、3相変調に対応した運転中概略処理を示すフローチャート

[図69]図3相変調を行う場合、キャリア周期の半周期毎に実行される割り込み処理を示すフローチャート

[図70]図69のステップS326bの処理内容を説明する図

発明を実施するための形態

[0012] (第1実施形態)

以下、ヒートポンプシステムの一例として、空気調和機の圧縮機モータを駆動する第1実施形態について図1から図64を参照して説明する。図2において、ヒートポンプシステム1を構成する圧縮機(負荷)2は、圧縮部3とモータ4を同一の鉄製密閉容器5内に収容して構成され、モータ4のロータシャフトが圧縮部3に連結されている。そして、圧縮機2、四方弁6、室内側熱交換器7、減圧装置8、室外側熱交換器9は、熱伝達媒体流路たるパイプにより閉ループを構成するように接続されている。尚、圧縮機2は、例えばロータリ型の圧縮機であり、モータ4は、例えば3相IPM(Interior

Permanent Magnet) モータ (ブラシレスDCモータ) である。空気調和機Eは、上記のヒートポンプシステム1を有して構成されている。

[0013] 四方弁6は、暖房時には実線で示す状態にあり、圧縮機2の圧縮部3で圧縮された高温冷媒は、四方弁6から室内側熱交換器7に供給されて凝縮される。その後、冷媒は減圧装置8で減圧され、低温となって室外側熱交換器9に流れ、ここで蒸発して圧縮機2へと戻る。一方、冷房時には、四方弁6は破線で示す状態に切り替えられる。このため、圧縮機2の圧縮部3で圧縮された高温冷媒は、四方弁6から室外側熱交換器9に供給されて凝縮される。その後、冷媒は減圧装置8で減圧され、低温となって室内側熱交換器7に流れ、ここで蒸発して圧縮機2へと戻る。そして、室内側、室外側の各熱交換器7, 9には、それぞれファン10, 11により送風が行われ、その送風により各熱交換器7, 9と室内空気、室外空気の熱交換が効率良く行われるように構成されている。

[0014] 図1は、モータ制御装置の構成を示す機能ブロック図である。直流電源部21は、直流電源のシンボルで示しているが、商用交流電源から直流電源を生成している場合には、整流回路や平滑コンデンサ等を含んでいる。直流電源部21には、正側母線22a, 負側母線22bを介してインバータ回路 (直流交流変換器) 23が接続されている。負側母線22b側には電流検出素子であるシャント抵抗24が挿入されている。インバータ回路23は、スイッチング素子として例えばNチャネル型のパワーMOSFET25 (U+, V+, W+, U-, V-, W-) を3相ブリッジ接続して構成されている。インバータ回路23の各相出力端子は、それぞれモータ4の各相巻線に接続されている。

[0015] シャント抵抗 (電流検出素子) 24の端子電圧 (電流値に対応した信号) は、電流検出部 (電流検出部, タイミング調整部) 27により検出される。電流検出部27は、前記端子電圧をA/D変換して読み込むと、インバータ回路3に出力される2相又は3相のPWM信号パターンに基づいてU, V, W各相の電流 I_u , I_v , I_w を検出する。電流検出部27が検出した各相

電流は、ベクトル演算部（ロータ位置決定部、PWM信号生成部）30に入力される。

[0016] ベクトル演算部30では、制御条件を設定するマイクロコンピュータ等の機能部分よりモータ4の回転速度指令 ω_{ref} が与えられると、推定したモータ4の実際の回転速度との差分に基づいてトルク電流指令 I_{qref} が生成される。モータ4の各相電流 I_u 、 I_v 、 I_w からはモータ4のロータ位置 θ が決定され、そのロータ位置 θ を用いるベクトル制御演算によりトルク電流 I_q 、励磁電流 I_d が算出される。

[0017] トルク電流指令 I_{qref} とトルク電流 I_q との差分に対しては、例えばPI制御演算が行われて電圧指令 V_q が生成される。励磁電流 I_d 側についても同様に処理されて電圧指令 V_d が生成される。電圧指令 V_q 、 V_d は、上記ロータ位置 θ を用いて三相電圧 V_u 、 V_v 、 V_w に変換される。三相電圧 V_u 、 V_v 、 V_w は、DUTY生成部（PWM信号生成部）31に入力され、各相のPWM信号を生成するためのデューティ U_DUTY 、 V_DUTY 、 W_DUTY が決定される。

[0018] 各相デューティ U 、 V 、 W_DUTY は、PWM信号生成部（PWM信号生成部）32に与えられ、キャリアとのレベルが比較されて2相又は3相PWM信号が生成される。また、2相又は3相PWM信号を反転させて下アーム側の信号も生成され、必要に応じてデッドタイムが付加された後、それらが駆動回路33に出力される。駆動回路33は、与えられたPWM信号に従い、インバータ回路23を構成する6つのパワーMOSFET25（ $U+$ 、 $V+$ 、 $W+$ 、 $U-$ 、 $V-$ 、 $W-$ ）の各ゲートにゲート信号を出力する。この時上アーム側のゲート信号については、必要なレベルだけ昇圧した電位で出力する。PWM信号生成部31が3相PWM信号を生成する方式については、例えば特許文献1に開示がある第4実施形態の方式を用いる。

[0019] その他、ベクトル演算部30は、トルク電流 I_q 及び励磁電流 I_d を消費電力演算部34に出力し、トルク電流 I_q 、励磁電流 I_d 及び励磁電圧 V_d に基づいて推定速度 ω_e を演算し、消費電力演算部34及び検出方式選択部

35に出力する。消費電力演算部34は、入力される各電流に基づいて消費電力Wを次式により演算すると、検出方式選択部（電流検出制御部）35に出力する。

$$[0020] \quad W = \omega_e \times T = \omega_e \times P / 2 \times \{ \phi \times I_q + (L_d - L_q) \} \times I_d \times I_q \cdots (1)$$

但し、Tはモータ出力トルク、Pはモータ4の極数、 ϕ は電気子巻線鎖交磁束、 L_d はd軸インダクタンス、 L_q はq軸インダクタンスである。尚、消費電力演算部34については、第3実施形態で説明する。

[0021] 電流検出率算出部（電流検出率算出部）36は、ベクトル演算部30より入力される三相電圧 V_u 、 V_v 、 V_w に基づいて、電流検出部27におけるキャリア周期毎の電流検出率を算出する。その算出結果は、検出方式選択部35に出力される。速度変動検出部37は、電流検出部27が出力する相電流の変化周期に基づいて、モータ4の回転速度及び速度の変動度合いを検出し、検出結果を検出方式選択部35に出力する。検出方式選択部35は、これらの入力情報に基づいて、電流検出部27における2相の電流の検出方式を選択する。そのため、検出方式選択部35は、PWM信号生成部32に対しても、2相変調／3相変調を切替えるための信号を出力する。また、PWM信号生成部32からは、電流検出部27に対して電流検出タイミング信号が出力される。

[0022] また、DUTY生成部31とは別個に、矩形波駆動演算部38が設けられている。PWM信号生成部32は、後述する特定の速度領域においてモータ4の回転速度が安定すると、矩形波駆動演算部38より入力される 120° 又は 150° 矩形波の駆動信号を駆動回路33に出力する。尚、以上において、構成27～38（駆動回路33を除く）の機能は、CPUを含むマイクロコンピュータのハードウェア及びソフトウェアにより実現される機能である。

[0023] 次に、本実施形態の作用について図3から図64を参照して説明する。図3は、エアコンによる冷房運転を開始させた場合の、圧縮機2に内蔵される

モータ４の回転数の変化と、PWMキャリア周期内における２相電流検出を後述する第１～第４検出方式の何れで行うかの切り換え状態を示している。

また、図４は、図３に対応した駆動制御方式の切り換えを概略的に示すフローチャートである。

[0024] 図４に示すように、エアコンの運転が開始された圧縮機２の起動時には、３相変調でPWM制御を行う（Ｓ３０１）。モータ４の回転数が低い領域ではセンサレス駆動方式が実行できないため、強制転流によりモータ４を駆動する（Ｓ３０２）。そして、回転数がある程度上昇すると位置センサレス駆動方式に切り換える（Ｓ３０３）。その後は、モータ４の回転領域（低速、中速、高速）、及び後述するように電流検出率に応じて、電流検出部２７における２相の電流の検出方式を選択する（Ｓ３０４～Ｓ３０７）。

[0025] 図３に示すように、エアコンの運転開始直後は、エアコンが設置されている部屋内の温度を迅速に低下させるためモータ４の回転数を急激に上昇させて高速領域に至る。この場合、起動直後及びセンサレス駆動が可能になるまで回転数を上昇させる間は第２検出方式を実行し（Ｓ３０１～Ｓ３０３）、その後に第１又は第３検出方式を実行する（Ｓ３０７）。運転開始直後に急激に出力を上昇させたことで室内温度が低下すると、モータ４の回転数を低下させて中速領域に至る。この場合は第１若しくは第４検出方式又は矩形波駆動方式を実行する（Ｓ３０６）。そして、室内温度が安定して低速領域に至ると、第１～第３検出方式の何れかを実行する（Ｓ３０５）。

[0026] 以降は、上述した電流検出方式の切り換え制御について、より詳細に説明する。電流検出方式は、図５に示すように、モータ４の回転速度領域の高低と、各領域における電流検出率の高低とに応じて決定される。高速領域では、電流検出率９０％に閾値Ｘ１が設定されており、閾値Ｘ１以上では第１検出方式、閾値Ｘ１未満では第３検出方式に切り替える。中速領域では、電流検出率８５％に閾値Ｘ２が設定されており、閾値Ｘ２以上では第１検出方式、閾値Ｘ２未満では第４検出方式に切り替える。また、中速領域では、前述のようにモータ４の回転速度が安定すると、矩形波駆動方式に切り替える。

そして、低速領域では、電流検出率 90%, 80% にそれぞれ閾値 $\times 3$, $\times 4$ が設定されており、閾値 $\times 3$ 以上では第 1 検出方式、閾値 $\times 3$ 未満で且つ閾値 $\times 4$ では第 3 検出方式、閾値 $\times 4$ 未満では第 2 検出方式に切り替える。

[0027] ここで、第 1 ～ 第 4 検出方式について説明する。

＜第 1 検出方式＞

一般的な 2 相変調における電流検出方式であり、1 相の電流はキャリア周期の中心位相における固定のタイミングで検出し、他の 1 相の電流は、デューティの変化に応じた可変のタイミングで検出を行う（従来 2 相変調，特開 2014-171321 号公報参照）。

[0028] ＜第 2 検出方式＞

特許文献 1 に開示されている電流検出方式であり、3 相変調において 2 相の電流共に固定のタイミングで検出する（新 3 相変調）。

[0029] ＜第 3 検出方式＞

2 相変調と 3 相変調との混合である。2 相変調において 1 相の電流検出を固定タイミングとし、他の 1 相の電流検出を可変タイミングとしている状態で、キャリア周期内にデューティパルスが出力されている 2 相がキャリア周期の中心位相を基準として遅れ側，進み側それぞれの方にデューティを増減させる第 2 相及び第 3 相である。これら 2 相のうち一方のデューティが減少して 2 相の電流が検出できなくなると、中心位相を基準として双方向にデューティを増減させる第 1 相のデューティパルスを所定値だけ発生させると共に、第 2 相及び第 3 相のデューティパルスを前記所定値だけ増加させて 3 相変調に切替える。加えて、固定タイミングで検出を行っている他の 1 相の電流検出も、可変タイミングにする。この方式についての詳細は後述する。

[0030] ＜第 4 検出方式＞

これについても詳細を後述するが、上記「従来 2 相変調」に対して「新 2 相変調」となる方式である。

[0031] 図 5 に示しているように、従来、2 相変調について行っている第 1 検出方式の電流検出率は、モータの回転数が変化するのに応じて増減する。そこで

、回転数の領域ごとに消費電力、駆動騒音及び電流検出率を考慮して、最適となる検出方式を選択して切り換える。図6は、変調率の高低に応じた各検出方式により電流検出率を示す。消費電力の観点からは、極力2相変調を採用するのが望ましい。

[0032] 中速領域に対応する変調率での電流検出率は、第2検出方式の方が第1検出方式よりも高くなっている。しかし、第2検出方式は駆動騒音がより大きくなるというデメリットがある。そこで、中速領域では、第1検出方式を優先的に選択し、電流検出率が低下した場合に第2検出方式を選択する。

[0033] 低速領域に対応する変調率では、第1及び第4検出方式の電流検出率は何れも低く、第2及び第3検出方式の電流検出率は何れも100%である。この領域で2相変調から3相変調に切替えると、その切り換えのタイミングで電流検出が不能になるおそれがある。そこで、電流検出率が低下するのに応じて、第1→第3→第2の順で検出方式を選択する。

[0034] そして、変調率が100%付近の領域では、第3>第1>第4の順で電流検出率が高い。また、変調率が100%を超える図5に示す高速領域では、第1検出方式の電流検出率が低下する。したがって、第1検出方式を消費電力の観点から優先的に選択し、電流検出率が低下した場合に第3検出方式を選択する。

[0035] 以降では、第3及び第4検出方式について説明するが、先に第4検出方式について説明する。

＜第4検出方式＞

図7は、キャリアの半周期毎に実行される割り込み処理を示すフローチャートである。すなわち、キャリアである三角波振幅のピークとボトムとにおいてPWM割り込みが発生する。まず、フラグM_INT_flg=0（リセット）か否かを判断し（S1）、「0」であれば電流検出部27においてA/D変換されたデータを抽出すると（S2）、そのデータに基づいて3相電流を検出する（S3）。尚、ステップS3では、後述する「StartF」の処理が実行される。

[0036] ここで、電流検出部 27 におけるシャント抵抗 24 の端子電圧の A/D 変換処理は、図 3 に示す処理とは別個に 1 キャリア周期内で 2 回実行されており（実行タイミングについては後述する）、A/D 変換されたデータは、例えばレジスタ等に格納されている。したがって、ステップ S 2 の処理は、上記レジスタに格納されているデータを読み出すことになる。

[0037] 次に、3 相電流からベクトル制御演算によりモータ 4 のロータ位置 (θ) を推定し (S 4)、周波数制御（速度制御、S 5）及び電流制御（PI 制御等）を実行する (S 6)。それから、フラグ M_INT_flg を「1」にする (S 7)。続くステップ S 8～S 10 の処理は、DUTY 生成部 31 において行われる。PWM 信号生成部 32 より与えられるキャリアカウンタの値を参照し、アップカウント中か、ダウンカウント中かを判断する (S 8)。アップカウント中であれば D_Pwm_set_2() をセットし (S 9)、ダウンカウント中であれば D_Pwm_set1() をセットする (S 10)。これらについては図 8 及び図 9 を参照して説明する。

[0038] また、ステップ S 1 でフラグ M_INT_flg が「1（セット）」であれば (N O) 2 相の PWM 信号を出力し (S 11)、フラグ M_INT_flg を「0」にする (S 12)。それから、「Start A～E」の処理が実行されると (S 13～S 17)、ステップ S 8 に移行する。つまり、上記の PWM 割り込み処理では、周期の前半でステップ S 2～S 8、S 10 を実行し、周期の後半でステップ S 11～S 17、S 8、S 9 を実行することになる。

[0039] 図 8 は、2 相変調時における割り込み処理の実行時間イメージを、PWM キャリア波形と共に示すものである。エアコンにおいては、1 つの制御回路（マイコン）により、圧縮機 2 に並行して、室外機に対応する熱交換器 9 のファン 11 を駆動するモータも制御する。尚、室内機に対応する熱交換器 7 のファン 10 を駆動するモータは、別の制御回路やドライバ IC などにより制御される。

[0040] そこで、図 8 では、(a) に図 3 に示す圧縮機 2 のモータ制御に関する処理時間 (1)～(4) を、(b) に上記ファン 11 のモータ（ファンモータ

）制御に関する処理時間（５）を示している。すなわち、三角波振幅のボトムでPWM割り込みが発生すると、図３に示す処理を実行した後に、ファンモータについてもモータ電流を検出してベクトル制御を行う。図中に丸数字で示す処理（１）～（４）については、処理（１）及び（３）はステップＳ２～Ｓ８に対応し、処理（２），（４）はそれぞれステップＳ９，Ｓ１０に対応している。この場合、ファンモータの制御（５）は、処理（４）を実行した後に行われる。

[0041] 図９は、各相PWMデューティパルスの出力位相を示したもので、前述したように特許文献１に開示されている方式を用いる。すなわち、３相のうち第１相は、三角波振幅のボトムを基準として遅れ側，進み側の双方向にデューティを増減させる。また、第２相については、前記ボトムを基準として例えば進み位相側にデューティを増減させ、第３相については、前記ボトムを基準として遅れ位相側にデューティを増減させる。この例では、第１，第２，第３相がそれぞれＵ，Ｖ，Ｗ相となっているが、勿論これらの対応は任意である。三角波振幅のピークで割り込みが発生するとキャリアカウンタはダウンカウント中であるから、D_Pwm_set_2()により、今回のキャリア周期前半分のデューティパルスを出力する。尚、Ｕ，Ｖ，Ｗ各相のデューティ値は、ステップＳ１１で演算されたデューティ値（後述する U_0 ， V_0 ， W_0 ）を２倍したものである。

[0042] Ｕ相については、デューティの $1/2$ のパルスが、ピークでの割り込みが発生した後のタイミングからボトムまでの期間に出力される。Ｖ相については、デューティが５０％未満であれば、そのパルスは、Ｕ相と同様にピークでの割り込みが発生した後のタイミングからボトムまでの期間に出力される。また、Ｗ相については、デューティが５０％を超えると、その超えた分のパルスは、ピークでの割り込みが発生したタイミングからボトムに達するまでの期間に出力される。したがって、D_Pwm_set_2()により出力されるのはこれらのパルスとなる。

[0043] 一方、三角波振幅のボトムで割り込みが発生するとキャリアカウンタはア

ップカウント中であるから、D_Pwm_set_1()により、今回のキャリア周期後半分のデューティパルスを出力する。U相については、前半と同様にデューティの $1/2$ のパルスが、ボトムでの割り込みが発生した後のタイミングからピークまでの期間に出力される。V相については、デューティが50%を超えると、その超えた分のパルスは、ボトムでの割り込みが発生したタイミングからピークに達するまでの期間に出力される。また、W相については、デューティが50%未満であれば、そのパルスは、U相と同様にボトムでの割り込みが発生した後のタイミングからピークまでの期間に出力される。したがって、D_Pwm_set_1()により出力されるのはこれらのパルスとなる。

[0044] 尚、図9は3相のデューティパルスを示しているが、実際の駆動形式は2相変調であるため、これらのうち2相のデューティパルスだけが出力される。

次に、図10及び図11を参照して、ステップS13の処理(Start A)について説明する。この処理では、2相変調のPWM信号における各相デューティパルスの大小関係により、パターン(0)～(11)に分別している。尚、これらのパターンは後述する処理において、変数p_t_nで示されている。ここでのパターン分けは、以下の条件に基づいている。

[0045] 前記電流検出部27が、電流検出可能な最小デューティを最小幅とし、最大デューティ(100%)より、前記最小幅を減じたものを最大幅としている。例えば、電流検出可能な最小時間が $10\mu s$ であり、キャリア周波数が4kHzであれば、最小幅は4%、最大幅は96%となる。また、最大幅未満で且つ最小幅を超えるデューティを中間幅とすると、2相PWM信号の出力パターンを、U、V、W相のデューティの以下の組み合わせでパターン分けする。

[0046] (1) U相が中間幅で、V又はW相が最大幅以上の場合
(2, 3) V又はW相の何れか一方が中間幅で、他方が最大幅以上の場合

(4, 6) U相と、V又はW相とが何れも最大幅以上の場合

(5) V相と、W相とが何れも最大幅以上の場合

(7) U相が0以上で、V又はW相の何れかが最小幅未満の場合

(8, 9) V又はW相の何れかが0以上で、他方が最小幅未満の場合

(10, 11) U相が最小幅未満で、V又はW相の何れかが0以上の場合

(0) : (1) ~ (11) 以外の場合

[0047] 図10に示すステップS21~S33では、上記の条件に従いパターン(変数 p_{tn}) (0) ~ (11) を分別している。図11には、パターン(1) ~ (11) に対応する2相PWM信号パターンを示す。これらのうちパターン(4) ~ (11) については、出力電圧が極めて大きい過変調状態に対応する。尚、パターン(7) について示しているのは、W相のデューティが最小幅以下の場合である。

[0048] 次に、図12を参照して、ステップS14の処理(Start B)について説明する。この処理では、2相変調のPWM信号における各相デューティパルスの相対的な大小関係により、セクタ(0) ~ (5) に分別している。尚、これらのセクタは後述する処理において、変数 $sector$ で示されている。ここでのセクタ分けは、以下の条件に基づいている。

(0) U相が最大で且つV相 > W相

(1) U相が最大で且つV相 < W相

(2) V相が最大で且つU相 > W相

(3) V相が最大で且つU相 < W相

(4) W相が最大で且つU相 > V相

(5) W相が最大で且つU相 < V相

[0049] 図12に示すステップS41~S45では、上記の条件に従い $sector$ (0) ~ (5) を判別している。図13は、実際にPWM信号を出力した場合に応じて変化するセクタとパターンとを示している。(a) は最大デューティが最大幅の近傍である95%の場合であり、セクタは(0) ~ (5) に、パ

ターンは(0)～(3)，(8)～(10)で変化している。(b)は最大デューティが最大幅を超えた105%（過変調状態）の場合であり、セクタは(0)～(5)で変化するが、パターンは(0)～(9)で変化している。すなわち、出力電圧が高くなるほど、パターン(0)～(3)が占める時間幅が広がり、それらのパターン(0)～(3)が切り替わる境界で、パターン(4)～(11)が発生する区間が増えていることが判る。

[0050] 次に、図14を参照して、ステップS15の処理（Start C）について説明する。この処理では、パターンとセクタとの組み合わせに応じて、電流検出部27が、キャリア周期内でシャント抵抗24の端子電圧をA/D変換するタイミングを決定している。尚、図中の α は、上述した電流検出可能時間や電流検出精度等を考慮して設定する（例えば、デューティ5～10%）。PWM_MAXはデューティの最大値：100%である。

[0051] また、図中のU0，V0，W0は、図15（a）に示すように、キャリア周期の中間点（ボトム）を基点として当初決定されたU，V，W相デューティの1/2に相当する時間である。そして、V0_bai，W0_baiは、図15（b）に示すように、図9に示すパターンで3相PWM信号を出力するためにV，W相のデューティパルスをシフトした際に、キャリア周期の中間点を基点として伸びるパルスの長さに相当する。そしてtimeは、U，V，W各相のA/D変換タイミングを示す変数である。

[0052] ステップS53は、パターン(1)且つセクタ(2)の場合であり、A/D変換タイミングを(PWM_MAX- α)に設定している。

ステップS54は、パターン(1)且つセクタ(4)の場合であり、A/D変換タイミングを(PWM_MAX- α)に設定している。

[0053] ステップS58は、パターン(3)且つセクタ(3)の場合で、且つV0_baiが(PWM_MAX×2)を超える過変調の場合であり（S57：YES）、A/D変換タイミングを α に設定している。また、ステップS59は、ステップS57で「NO」の場合であり、A/D変換タイミングを(PWM_MAX×2-V0_bai+ α)に設定している。

- [0054] ステップS 6 2は、パターン（2）且つセクタ（5）の場合で、且つW0_baiが $(PWM_MAX \times 2)$ を超える過変調の場合であり（S 6 1 : YES）、A/D変換タイミングを α に設定している。また、ステップS 6 3は、ステップS 6 1で「NO」の場合であり、A/D変換タイミングを $(PWM_MAX \times 2 - W0_bai + \alpha)$ に設定している。
- [0055] 次に、図1 6及び図1 7を参照して、ステップS 1 6の処理（Start D）について説明する。この処理では、パターンとセクタとの組み合わせに応じて、電流検出部2 7が、キャリア周期内でA/D変換するタイミングを、キャリア周期の冒頭（ピーク）から1/2期間（ボトム）までのダウンカウント期間と、1/2期間からキャリア周期の終わりまでのアップカウント期間とにおいて、それぞれ何れのタイミングで行うかを決定している。前者が第1検出タイミング、後者が第2検出タイミングとなる。
- [0056] 尚、Start Cのフローと、Start Dのフローとでは、パターン及びセクタの組み合わせによる場合分けが一致している。したがって、それぞれのタイミングを設定する変数timeは、Start Cにおける同じ組み合わせに対応するものを使用する。
- [0057] パターン（0）の場合は（S 7 1 : YES）、図1 1に示すパターン（1）～（1 1）以外の場合であり、2相の電流をそれぞれ固定したタイミングで検出可能である。したがって、ダウンカウント/アップカウントのADタイミングを、それぞれ α に設定する（S 7 2）。すなわち、キャリア周期の冒頭から残カウント値が α に達したタイミングと、キャリア周期の1/2から時間 α が経過したタイミングとでA/D変換を行う。
- [0058] パターン（1）で且つセクタ（2）の場合は（S 7 4 : YES）、U相のA/D変換タイミングをアップカウント期間でtime、すなわちステップS 5 3で決定された $(PWM_MAX - \alpha)$ に設定する。また、ダウンカウント期間は α に設定する（S 7 5）。
- [0059] パターン（1）で且つセクタ（4）の場合は（S 7 6 : YES）、アップカウント期間 α に設定し、ダウンカウント期間をtime、すなわち、ステップ

S 5 4 で決定された ($PWM_MAX - \alpha$) に設定する (S 7 7)。また、パターン (1) で且つセクタ (2~4) 以外の場合は (S 7 6 : NO)、アップカウント期間、ダウンカウント期間をそれぞれ α に設定する (S 7 8)。

[0060] パターン (3) で且つセクタ (3) の場合は (S 8 0 : YES)、アップカウント期間を $time$ 、すなわちステップ S 5 8 で決定された α 、若しくはステップ S 5 9 で決定された ($PWM_MAX \times 2 - V0_bai + \alpha$) に設定する。一方、ダウンカウント期間は α に設定する (S 8 1)。

[0061] パターン (3) で且つセクタ (5) の場合は (S 8 2 : YES)、アップカウント期間のタイミングを α に設定する。また、ダウンカウント期間のタイミングを、 $time$ に、すなわちステップ S 6 0 で決定された ($PWM_MAX - \alpha$) に設定する (S 8 3)。また、パターン (3) で且つセクタ (3, 5) 以外の場合は (S 8 2 : NO)、アップカウント期間、ダウンカウント期間をそれぞれ α に設定する (S 8 4)。

[0062] 図 1 7 において、パターン (2) で且つセクタ (5) の場合は (S 8 6 : YES)、アップカウント期間のタイミングを α に設定し、ダウンカウント期間のタイミングを $time$ に、すなわちステップ S 6 2 で決定された α 、若しくはステップ S 6 3 で決定された ($PWM_MAX \times 2 - W0_bai + \alpha$) に設定する (S 8 7)。

[0063] また、パターン (2) でなければ (S 8 5 : NO)、更にパターン (1 0), (1 1) かを判断する (S 8 5 a, 8 5 c)。パターン (1 0) であれば (S 8 5 a : YES)、アップカウント期間のタイミングを α に、ダウンカウント期間のタイミングを $\alpha \times 2$ に設定する (S 8 5 b)。パターン (1 1) であれば (S 8 5 c : YES)、アップカウント期間のタイミングを $\alpha \times 2$ に、ダウンカウント期間のタイミングを α に設定する (S 8 5 d)。そして、パターン (2) で且つセクタ (5) でなければ (S 8 6 : NO)、又はパターン (1 1) でなければ (S 8 5 c : NO)、アップカウント期間、ダウンカウント期間のタイミングをそれぞれ α に設定する (S 8 8)。

[0064] 次に、図 1 8 及び図 1 9 を参照して、ステップ S 1 7 の処理 (S t a r t

E) について説明する。この処理では、第2相(V)と第3相(W)との何れか一方について、デューティパルスの増減方向を変更するために使用する変数shiftを「0~2」の何れかに設定する。まず、V相のデューティが最大幅以上で且つ100%未満であれば(S91: YES)、W0_baiが、PWM_MAX(図中はMAX)×2よりV0_baiを減じた差に最小幅を加算した値よりも小さく、且つW0_baiが100%未満(=W相デューティ<50%)であるか否かを判断する(S92)。この条件が成立すると(YES)変数shiftを「1」に設定し(S93)、成立しなければ(NO)変数shiftを「0」に設定する(S94)。

[0065] 一方、ステップS91で「NO」と判断した場合で、W相のデューティが最大幅以上で且つ100%未満であれば(S95: YES)、V0_baiが、PWM_MAX×2よりW0_baiを減じた差に最小幅を加算した値よりも小さく、且つV0_baiが100%未満(=V相デューティ<50%)であるか否かを判断する(S96)。この条件が成立すると(YES)変数shiftを「2」に設定し(S97)、成立しなければ(NO)、変数shiftを「0」に設定する(S98)。

[0066] 図19(a), (b)は、パターン(3)の場合を例示している。パターン(3)は、V相のデューティが最大幅以上であり、且つW相のデューティが最小幅以上の場合である。図19(a)に示すように、固定の第1検出タイミングではV相電流が検出され、可変の第2検出タイミングでは負のU相電流が検出される。しかし、この状態からV, W相デューティの少なくとも一方が減少する方向に変化することで、第2検出タイミングにおいてV, W相デューティパルスが重複する期間がなくなると、負のU相電流が検出されず、第1検出タイミングと同じV相電流若しくはW相電流が検出されてしまう。

[0067] そこで、図19(b)に示すように、W相デューティを増加させる方向をV相デューティと同じ方向に変更する。これにより、固定の第1検出タイミングでは負のU相電流が検出され、可変の第2検出タイミングではV相電流

が検出されるように入れ替わる。したがって、V相デューティが減少すれば、それに合わせて第2検出タイミングを図中右方向にシフトさせて対応すれば良い。また、W相デューティが減少しても、最小幅以上であれば、固定の第1検出タイミングで検出が可能である。

[0068] また、図19(c)は、パターン(3)の場合で変数shiftを「1」に設定するケースである。図中丸数字の「1」を付した矢印は、ステップS92の条件判定における「 $\text{MAX} \times 2$ (PWM_MAX $\times 2$) より $V0_bai$ を減じた差」に最小幅を加算した値を示しており、丸数字の「2」を付した矢印は $W0_bai$ を示している。ここで変数shiftを「1」に設定するのは、アップカウント区間のV相デューティの左端(可変端)側とW相デューティの右端(可変端)側とが重複するケースである。

[0069] また、図19(d)は、パターン(2)の場合で変数shiftを「2」に設定するケースである。図中丸数字の「3」を付した矢印は、ステップS96の条件判定における「 $\text{MAX} \times 2$ より $W0_bai$ を減じた差」に最小幅を加算した値を示しており、丸数字の「4」を付した矢印は $V0_bai$ を示している。ここで変数shiftを「2」に設定するのは、図19(c)と同様に、ダウンカウント区間のV相デューティの左端(可変端)側とW相デューティの右端(可変端)側とが重複するケースである。

[0070] 次に、図20から図22を参照して、ステップS3の処理(Start F)について説明する。この処理では、以上までの処理で決定されたパターンとセクタとの組み合わせ、及びその組み合わせにより決定された相電流の第1、第2検出タイミングにより、キャリア周期内で2相の電流を検出(A/D変換)する。そして、検出した2相の電流から、3相の電流を求める。

[0071] 図20に示すパターン(4)～(11)については、図11で示したように、何れか1相以上の出力電圧が極めて大きい過変調状態のケースであり、キャリア周期内で2相の出力を検出することが困難であるから、1相のみの電流を検出する。パターン(4)、(7)、(8)、(10)であればダウンカウントタイミングで、パターン(5)、(6)、(9)、(11)であ

ればアップカウントタイミングで、それぞれW相（S 1 0 2）、U相（S 1 0 4）、V相（S 1 0 6）、U相（S 1 0 8）、V相（S 1 1 0）、W相（S 1 1 2）、V相（S 1 1 4）、W相（S 1 1 6）電流を取得する。尚、U相デューティが最小幅以下となるパターン（1 0）、（1 1）の場合、電流検出タイミングは $\alpha \times 2$ とする。

[0072] 図21において、セクタ（0）であれば、第1検出タイミング（ダウンカウント時）、第2検出タイミング（アップカウント時）によりW、U相電流を検出し、V相電流は検出した2相電流から演算により求める（S 1 1 8）。尚、図21及び図22において、変数R_Iuに格納するA/D変換値（右辺）に符号－を付しているのは、A/D変換器の入力側で反転増幅を行っているためである。検出されるW相電流の符号は負であるため、R_Iwに格納する際に符号－は付さない。以下、説明上、符号－の有無については言及しない。

[0073] セクタ（1）であれば、第1、第2検出タイミングによりU、V相電流を検出し、W相電流は演算により求める（S 1 2 0）。セクタ（2）の場合は、パターン（1）か否かを判断し（ステップS 1 2 2）、パターン（1）であれば（YES）第1、第2検出タイミングによりW、V相電流を検出する（S 1 2 3）。一方、パターン（1）でなければ（NO）第1、第2検出タイミングによりW、U相電流を検出し、V相電流は演算により求める（S 1 2 4）。

[0074] セクタ（3）であれば（S 1 2 5：YES）、変数shiftが「1」か否かを判断し（S 1 2 6）、「1」であれば（YES）第1、第2検出タイミングによりU、V相電流を検出する（S 1 2 7）。一方、「1」でなければ（NO）パターン（1）か否かを判断し（S 1 2 8）、パターン（1）であれば（YES）第1、第2検出タイミングによりV、U相電流を検出する（S 1 2 9）。一方、パターン（1）でなければ（NO）第1、第2検出タイミングによりV、W相電流を検出する（S 1 3 0）。

[0075] 一方、ステップS 1 2 5においてセクタ（3）でなければ（NO）、図2

2に示すように、更にセクタ（4）か否か（S 1 3 1）、パターン（1）か否か（S 1 3 2）が判断される。セクタ（4）で且つパターン（1）の場合（S 1 3 2 : YES）、第1、第2検出タイミングによりW、V相電流を検出する（S 1 3 3）。また、パターン（1）でなければ（S 1 3 2 : NO）、第1、第2検出タイミングによりU、V相電流を検出する（S 1 3 4）。

[0076] また、ステップS 1 3 1でセクタ（4）でなければ（NO）セクタ（5）のケースであり、変数shiftが「2」か否か（S 1 3 5）が判断される。変数shiftが「2」の場合（YES）、第1、第2検出タイミングによりW、U相電流を検出する（S 1 3 6）。また、ステップS 1 3 5で「NO」と判断すると、パターン（2）か否かが判断され（S 1 3 7）、パターン（2）であれば（YES）、第1、第2検出タイミングによりU、W相電流を検出する（S 1 3 8）。パターン（2）でなければ（S 1 3 7 : NO）、第1、第2検出タイミングによりV、W相電流を検出する（S 1 4 1）。

[0077] 以上に述べたパターンとセクタとの組み合わせに応じて、最終的に第1、第2電流検出タイミングがどのように決まるかを、図23から図27を参照して説明する。図23はパターン（0）の場合であり、セクタは（0～5）の全てを取り得る。（b）は実際の2相変調のPWM信号波形と、対応するパターンとセクタとの組み合わせを示す。セクタに応じて検出対象となる相は異なるが、第1、第2電流検出タイミングは、何れも固定タイミング（ダウンカウント、アップカウントの何れも α ）となる。

[0078] 図24はパターン（1）の場合であり、セクタは（2，4）となる。これらの場合も、第1、第2電流検出タイミングは何れも固定タイミングである。但し、一方は α 、他方は（PMW_MAX - α ）となる。

[0079] 図25はパターン（2）の場合であり、セクタは（5）だけとなるが、W0_baiがPMW_MAX×2を超えるか否か、シフト（2）か否かに応じて3つのケースに分かれる。W0_baiがPMW_MAX×2を超える場合、第1、第2電流検出タイミングは何れも固定となる。W0_baiがPMW_MAX×2を超えない場合、第1電流検出タイミングは可変となり、しかも、シフト（2）の場合は、V相

のデューティ増減方向をW相と同じにする。その結果、検出対象となる相は、 $(U, W) \rightarrow (W, U)$ に変更される。

[0080] 図26はパターン(3)の場合であり、セクタは(3)のみとなるが、更に $V0_bai$ が $PWM_MAX \times 2$ を超えるか否か、シフト(1)か否かに応じて3つのケースに分かれる。 $V0_bai$ が $PWM_MAX \times 2$ を超える場合、第1, 第2電流検出タイミングは何れも固定となる。 $V0_bai$ が $PWM_MAX \times 2$ を超えない場合、第2電流検出タイミングは可変となり、しかも、シフト(1)の場合は、W相のデューティ増減方向をV相と同じにする。その結果、検出対象となる相は、 $(V, U) \rightarrow (U, V)$ に変更される。図27はパターン(4)～(11)の場合で、図20に対応している。

[0081] 図28は、パターン(2)又は(3)の場合における検出タイミングの特徴的な変化の一例を示す。(a)に示すように、V, W相デューティパルスが互いに重複する期間が無い状態で出力されており、第1, 第2検出タイミングにおいて、それぞれV, W相電流を検出している状態から、W相デューティが96%を超えることでキャリア周期の前半でV, W相デューティパルスが互いに重複する期間が発生する。この場合、第1検出タイミングで検出される電流の相はU相(－)に変更される。

[0082] この状態から、V又はW相デューティが減少すると、第1検出タイミングが固定のままではV, W相デューティパルスが互いに重複する期間より外れて、U相電流が検出できなくなる可能性がある。そこで、第1検出タイミングを可変にして、V, W相デューティパルスの重複期間内で継続してU相電流を検出する。

[0083] 図28(b)は、V相デューティが96%を超えることで、キャリア周期の後半でV, W相デューティパルスが互いに重複する期間が発生したケースである。この場合、第2検出タイミングで検出される電流の相はU相(－)に変更される。この状態から、V又はW相デューティが減少すると、第2検出タイミングが固定のままではV, W相デューティパルスが互いに重複する期間より外れて、U相電流が検出できなくなる可能性がある。そこで、第2

検出タイミングを可変にして、V、W相デューティパルスの重複期間内で継続してU相電流を検出する。

[0084] 図29は、パターン(1)の場合における検出タイミングの特徴的な変化の一例を示す。(a)に示すように、U、V相デューティパルスが互いに重複する期間がキャリア周期の前半のみで生じており、第1、第2検出タイミングでそれぞれW(−)、U相電流を検出している。この状態から、V相デューティが96%を超えることでキャリア周期の後半でも重複する期間が発生する。この場合、第2検出タイミングで検出される電流もW相(−)となってしまう。したがって、第2検出タイミングを変更して、V相デューティパルスのみが発生している期間でV相電流を検出する。この状態を維持するためには、第2検出タイミングを変更したタイミングで固定する(但し、V相デューティの変化によっては可変にしても良い)。

[0085] 図29(b)は、W相デューティが96%を超えることで、キャリア周期の前半でU、W相デューティパルスが互いに重複する期間が発生したケースである。この場合、第1検出タイミングを変更して、W相デューティパルスのみが発生している期間でW相電流を検出する。この状態を維持するためには、第1検出タイミングを変更したタイミングで固定する(但し、W相デューティの変化によっては可変にしても良い)。

[0086] 図30は、変調率がほぼ1.0の場合に、(a)本実施形態の方式で検出されるモータ電流の波形と、(b)特許文献1の方式で検出されるモータ電流の波形とを示している。この図から明らかなように、本実施形態の方が電流検出率が向上する結果、電流波形はより歪が少なく正弦波に近いものとなっている。

[0087] 以上のように第4検出方式によれば、電流検出部27は、インバータ回路23の直流側に接続されるシャント抵抗24が電流値に対応して発生した信号とPWM信号パターンとに基づいてモータ4の相電流 I_u 、 I_v 、 I_w を検出し、ベクトル制御部30は相電流に基づいてロータ位置 θ を決定し、PWM信号生成部32と共に、ロータ位置 θ に追従するように3相のうち何れ

か2相のPWM信号パターンを生成する。このとき、PWM信号生成部32は、3相PWM信号パターンのU相は、キャリア周期のボトムを基準として遅れ側、進み側の双方向にデューティを増減させ、V相は、前記ボトムを基準として遅れ側、進み側の一方向に、W相は前記方向とは逆方向にデューティを増減させる。

[0088] そして、電流検出タイミング調整部34は、キャリア周期内において、2相変調における一方の相については固定されたタイミングで電流を検出し、他方の相については、固定されたタイミングで電流を検出するか、又は前記インバータ回路23に対する出力電圧の大きさに応じた可変のタイミングで電流を検出可能となるように検出タイミングを調整する。したがって、出力電圧が高く、過変調状態となる領域においても電流検出率を向上させることができ、スイッチング損失を抑制しつつ制御精度の向上を図ることができる。

[0089] また、電流検出タイミング調整部34は、前記他方の相についての電流検出を、予め定めた固定タイミングとするか、固定タイミングより変化させたタイミングとするかを、2相のPWM信号パターンに応じて決定する。具体的には、電流検出部27が、電流検出可能な最小デューティを最小幅とし、その最小幅に基づいて最大幅、中間幅を定め、2相PWM信号の出力パターンを、前記各幅の何れかに該当する3相デューティの組み合わせでパターン（0～11）に場合分けし、3相デューティの大小関係によりセクタ（0～5）に場合分けする。そして、パターン（0～11）とセクタ（0～5）との組み合わせに応じて、前記他方の相についての電流検出を、予め定めた固定タイミングとするか、変化させたタイミングとするかを決定する。

[0090] これにより、2相変調におけるPWM信号の各組合せに応じて、電流検出タイミングの他方を可変にするか否かを妥当に判定できる。また、出力電圧が極めて高い過変調状態において、実質的に1相の電流しか検出できない状態についても確実に見極めて、電流検出を行い、極力モータ制御に利用することができる。

- [0091] 電流検出タイミング調整部34は、他方の相についての電流検出を予め定めた固定タイミングとしており、キャリア周期内にデューティパルスが出力されている2相がV、W相であって、双方の固定タイミングで検出される2相の電流がV、W相である状態から、これら2相のデューティパルスの出力タイミングに重なる期間が発生すると、検出対象とする相の一方をU相に変更する。したがって、確実に2相の電流を検出できる。
- [0092] また、電流検出タイミング調整部34は、検出対象とする相の一方をU相に変更した後に、V又はW相のデューティパルスが互いに重なる期間が変動すると、U相の検出が可能となる範囲で、電流検出タイミングを変更する。これにより、変更した検出対象相を維持するようにして、再度変更を重ねることを極力防止できる。
- [0093] また、電流検出タイミング調整部34は、キャリア周期内にデューティパルスが出力されている2相が、U相とV又はW相とであって、双方の固定タイミングで検出される2相の電流がU相とW又はV相とである状態から、U相の電流が検出できない状態になると、他方の相についての電流検出を可変タイミングとして、検出対象とする相の一方をU相からV又はW相に変更する。したがって、この場合も確実に2相の電流を検出できる。そして、電流検出タイミング調整部34は、前記他方の相についての電流検出タイミングを一度変更した後に、その変更後のタイミングを固定してV又はW相の電流を検出する。この場合も、変更後の検出対象相を維持して再度変更を重ねることを極力防止できる。
- [0094] 更に、電流検出タイミング調整部34は、キャリア周期内にデューティパルスが出力されている2相がV及びW相であり、これらの一方のデューティが減少することで2相の電流が検出できなくなると、デューティが小さい方の相のデューティ増減方向を、他の相と同じ方向に変更する。これにより、2相のデューティパルスが互いに重なる期間が発生するようになり、2相の電流が検出可能となる。
- [0095] 更に、圧縮機2と、室外側熱交換器9と、減圧装置8と、室内側熱交換器

7とを備えるヒートポンプシステム1を備える空気調和機Eについて、圧縮機2を構成するモータ4を制御対象とするので、ヒートポンプシステム1及び空気調和機Eの運転効率を向上させることができる。

[0096] <第3検出方式（その1）>

第4検出方式では、例えば図26に示したように、パターン（3）で且つセクタ（3）の組み合わせで変数shiftが「1」になると、W相のデューティ増減方向をV相と同じ方向に変更した。第3検出方式（その1）では、同じケースについて異なる対応を行う。

[0097] すなわち、図31（a）に示すように、U相のデューティパルスも出力させる。そして、前記デューティパルスの分だけV，W相のデューティパルスを増加させて、一時的に3相変調状態にする。この場合、U，V，W間の相間電圧に変化はないので、出力電圧自体は変化しない。更にこの時、第1電流検出タイミングについても可変とする。これにより、第2検出タイミングの検出対象となる相を変更させることなく電流検出率が向上する。

[0098] また、図31（b）は、第4検出方式の説明では図25に示した、パターン（2）で且つセクタ（5）の組み合わせで変数shiftが「2」になるケースに対応する。この場合も同様に、U相のデューティパルスも出力させ、前記デューティパルスの分だけV，W相のデューティパルスを増加させて一時的に3相変調状態にする。これらの処理パターンを含む一覧を、図32及び図33（図25及び図26相当図）に示している。

[0099] 図34から図36は、図16及び図17に相当するStartDのフローチャートである。ただし、図34は、図16におけるステップS71～S79のみを示しており、ステップS79で「YES」と判断すると、図36に示す処理に移行する。図35では、パターン（2）で且つセクタ（5）の場合に（S86：YES）変数shiftが「0」か否かを判断し（S151）、変数shiftが「0」であれば（YES）ステップS87を実行する。一方、変数shiftが「0」でなければ（NO）、第1，第2検出タイミングを、U相デューティパルスに α を加えたものに設定する（S152）。

[0100] 図36では、パターン(3)で且つセクタ(3)の場合に(S80:YES)変数shiftが「0」か否かを判断し(S153)、変数shiftが「0」であれば(YES)ステップS81を実行する。一方、変数shiftが「0」でなければ(NO)、S152と同様の処理となる(S154)。また、パターン(3)で且つセクタ(5)の場合も(S82:YES)変数shiftが「0」か否かを判断し(S157)、変数shiftが「0」であれば(YES)ステップS83を実行する。一方、変数shiftが「0」でなければ(NO)、S152と同様の処理となる(S156)。また、図37は図22相当図であり、StartFの処理の一部である。

[0101] 以上のように第3検出方式(その1)では、電流検出タイミング調整部34は、他方の相についての電流検出を可変タイミングとしており、キャリア周期内にデューティパルスが出力されている2相がV及びW相であり、これら2相のうち一方のデューティが減少することで2相の電流が検出できない状態になると、U相のデューティパルスを所定値だけ発生させると共に、V及びW相のデューティパルスを前記所定値だけ増加させる。そして、一方の相についての電流検出も可変タイミングとする。これにより、電流検出率を向上させることができる。

[0102] <第3検出方式(その2)>

次に、第3検出方式(その2)について図38から図49を参照して説明する。第1、第2実施形態では、図38に破線で示すように、モータ4の回転数に関わらず相電流が1相分しか検出できない区間が発生する。そこで、図39に示すように、U、V、W相のPWMパルスに対し、2相の電流が検出可能となる最小幅のパルスを加えることで、第2実施形態と同様に2相変調を一時的に3相変調化する。

[0103] 図39に示す例では、(a)2相変調の状態ではV相のデューティが小さいため、2回ともU相電流を検出することになる。(b)これに対して、所定デューティ値のW相パルスを追加すると共に、前記デューティ値をU、V相パルスにも追加することで3相変調化すると、W、V相電流(何れも負)

が検出可能となる。この場合、U、V、Wの2相間の電圧（相間電圧）に変化はないのでモータ4に対する出力電圧自体は変化せず、電流検出率を向上させることができる。

[0104] 図40は、図10に示すStart Aのフローチャートを実行した後に続いて実行される処理（Start A+）である。この処理では、2相変調のPWM信号における各相デューティパルスの大小関係に応じて、変数Ptn_3phs_chで示されるパターン（0）～（5）に分別する。ここでのパターン分けは、以下の条件に基づいている。

[0105] 電流検出部27が電流検出可能となる最小デューティを最小幅とし、最大デューティ（100%）より前記最小幅を減じたものを最大幅としている。例えば、電流検出可能な最小時間が $10\mu s$ であり、キャリア周波数が4kHzであれば、最小幅は4%、最大幅は96%となる。2相PWM信号の出力パターンを、U、V、W相のデューティの以下の組み合わせでパターン分けする。U0bai_2, V0bai_2, W0bai_2は、ステップS11で演算される2相変調時のU、V、W相のデューティ値の2倍である。

- [0106] （1）W0bai_2が最大幅未満又はV0bai_2が最大幅未満 で、且つU0bai_2/2又はV0bai_2又はW0bai_2が最小幅未満で且つ0以上
- （2）W0bai_2が最大幅以上又はV0bai_2が最大幅以上で、且つU0bai_2の1/2が最小幅以上で、且つV0bai_2が最小幅未満で且つ0以上
- （3）W0bai_2が最大幅以上又はV0bai_2が最大幅以上で、且つU0bai_2の1/2が最小幅以上で、且つW0bai_2が最小幅未満で且つ0以上
- （4）W0bai_2が最大幅以上又はV0bai_2が最大幅以上で、且つU0bai_2の1/2が最小幅未満で且つ0以上で、且つV0bai_2がW0bai_2より大きい
- （5）W0bai_2が最大幅以上又はV0bai_2が最大幅以上で、且つU0bai_2の1/2が最小幅未満且つ0以上で、且つV0bai_2がW0bai_2より小さい
- （0）上記以外の場合

上記の条件に従い、パターン（0）～（5）；変数Ptn_3phs_chを分別している。

- [0107] 図41は、図16及び図17に示すStartDのフローチャートにおいて、ステップS88の実行後に移行する処理（StartD+）であり、変数Ptn_3phs_chに応じて、アップカウント及びダウンカウント時のADタイミングを決定している。Ptn_3phs_chが（2）～（5）の場合に、アップカウント、ダウンカウント時で電流検出タイミングを $\alpha \times 3$ としているのは（S172, S174）、1相分のPWMパルスがONしているタイミングで電流検出するためであり、倍率は他の値、例えば2倍でも良い。パターン（0）、（1）の場合は、2回とも固定タイミング α となる（S175）。
- [0108] 図42は、図20から図22に示すStartFのフローチャートにおいて、ステップS141の実行後に移行する処理（StartF+）であり、Ptn_3phs_chに応じて電流を検出する2相を決定する。
- [0109] 図43は、ステップS11に相当するPWM出力のフローチャートである。この処理では2相変調用のデューティU02, V02, W02を決定するため、Ptn_3phs_ch=0の場合は、3相変調で計算された各デューティ値U0, V0, W0よりU, V, W相の最小デューティ値Min_Dutyを減算する（S192）。一方、Ptn_3phs_ch $\neq$ 0の場合は、補正デューティ値となるDutyChang=Min_Duty- α とすることで3相変調化する（S195）。
- [0110] 図44に、2相変調時のPWM出力を3相変調化したPWMパルス波形を示す。この例では、2相変調ではパルス出力が無かったU相を、パルス幅 $\alpha \times 2$ で出力すると共に、V, W相パルスにもパルス幅 $\alpha \times 2$ を追加することで3相変調化している。
- [0111] 図45は、ステップS10に相当するD_Pwm_set_1()のU相デューティ値を決定する部分のフローチャートである。第3実施形態では、2相変調時のPWM出力を3相変調化するが、図46に示すように、例えばPtn_3phs_ch=4の場合、電流検出時間が十分に確保できない場合がある。この例では、V相パルスのデューティが100%に近づく大きな値となっていることで（a）2相変調時は2回ともV相電流を検出するが、（b）W相パルスを追加して3相変調化し、（c）更にU相パルスを図中左方向にシフトさせて（

キャリア周期の中心を基点として進み方向にパルスを延ばすように出力) 電流検出時間を増加させ、一方のタイミングでW相電流(負)を検出可能にしている。

[0112] 尚、Ptn_3phs_ch=5の場合は、W相パルスのデューティが100%に近付くことで同様の問題が発生するが、3相変調化すると共に、U相パルスを図中右方向にシフトさせることで対応する。

[0113] 図45において、D_Pwm_set_1()では、Ptn_3phs_ch=2 or 5の場合はデューティ値をU0baiとし(S202)、Ptn_3phs_ch=3 or 4の場合はデューティ値を0とする(S204)。Ptn_3phs_ch=0 or 1の場合は、デューティ値をU0bai/2とする(S205)。

[0114] 図47は、ステップS9に相当するD_Pwm_set_2()のU相デューティ値を決定する部分のフローチャートである。D_Pwm_set_2()では、Ptn_3phs_ch=2 or 5の場合はデューティ値を0とし(S212)、Ptn_3phs_ch=3 or 4の場合はデューティ値をU0baiとする(S214)。Ptn_3phs_ch=0 or 1の場合は、デューティ値をU0bai/2とする(S215)。

[0115] これらの処理パターンを含む一覧を図48に示す。また、図49は、第3検出方式(その2)で検出されるモータ電流の波形を示している。この図から明らかなように、3相変調化により電流検出率が向上する結果、電流波形はより歪が少なくなり正弦波に近いものとなっている。

[0116] 以上のように第3検出方式(その2)によれば、2相変調における2相のパルスのうち、一方のデューティが減少することで2相の電流が検出できない状態になると、残り1相のデューティパルスを所定値だけ追加発生させて3相変調化すると共に、前記2相のデューティパルスを前記所定値だけ増加させる。さらに、2相のパルスのうち、一方のデューティが最大に近づくことで2相の電流が検出できない状態になると、同様に3相変調化させて最大となる相のデューティを増加させ、PWMパルスの大きさに応じてU相のPWMパルスの発生基点をシフトさせる。これにより、電流検出率を向上させることができる。

以上までが、第3、第4検出方式の説明である。

[0117] 次に、第1、第2検出方式について説明する。

＜第1検出方式（従来2相変調処理）＞

先ず、第1検出方式について図50及び図51を参照して説明する。図50は、2相変調を行う場合に、キャリア周期毎に実行される割り込み処理を示すフローチャートである。先ず、電流検出部27においてA/D変換されたデータを抽出すると（S311）、そのデータに基づいて3相電流を検出する（S312）。ここで、電流検出部27におけるシャント抵抗24の端子電圧のA/D変換処理は、図50に示す処理とは別個に1キャリア周期内で2回実行されており（実行タイミングについては後述する）、A/D変換されたデータは、例えばレジスタ等に格納されている。したがって、ステップS211の処理は、上記レジスタに格納されているデータを読み出すことになる。

[0118] 次に、3相電流からベクトル制御演算によりモータ4のロータ位置（ θ ）を推定し（S313）、周波数制御（速度制御、S314）及び電流制御（PI制御等）を実行する（S315）。そして、今回の演算処理で決定された2相PWMデューティを次回の周期で出力するためレジスタやメモリ等に格納すると（S316）。（ここで得られた2相PWMデューティは、次のキャリア周期における割り込み処理のステップS317で出力レジスタにセットされる。）それから、前回のキャリア周期で決定された2相PWMデューティを、出力用のレジスタにセットする（S317）。

[0119] 図51（a）は、2相変調の場合にPWMデューティパルスが出力される位相と、電流検出部27がシャント抵抗24の端子電圧をA/D変換するタイミングとを示している。この例では、U、V相のデューティパルスが三角波のボトムが中心位相となるように出力されている。1回目のA/D変換は上記ボトムのタイミングで実行される。この時検出される電流はW相の負電流となる。そして、2回目のA/D変換は、ボトムを起点として時間D2の経過後に、更にスイッチングディレイを考慮した微小時間 α が経過した時点

で実行される。この時検出される電流はU相の正電流となる。そして、V相電流は、上記2回のA/D変換結果に基づく演算で求められる。

[0120] また、図51(b)は、ベクトル制御の過程で得られる直交電圧 V_α 、 V_β に基づいて2相PWMデューティを算出するためのテーブルである。図51(b)の左方側、及び図8(c)に示すように、電圧 V_α 、 V_β の大小関係に応じてセクタ0～5が決定され、各セクタ毎に、パルス幅値D1、D2が電圧 V_α 、 V_β と補正值Hとに基づいて決定される。尚、補正值Hは、直流電源部21の電圧であるDC電圧に応じてデューティパルス幅を補正する項であり、次式で表される。

$$H = \sqrt{3} \times (\text{PWMレジスタ最大値}) \times 32768 / (\text{DC電圧})$$

… (2)

尚、「PWMレジスタ最大値」は、例えばレジスタが16ビットであれば65535である。

[0121] 図51(b)の右方側に示すPWMa、PWMb、PWMcは、図1ではベクトル演算部30が出力する3相電圧 V_u 、 V_v 、 V_w に対応するもので、各セクタに応じてパルス幅値D1、D2の和となるか或いはパルス幅値D2のみ、若しくは「0」となる。

[0122] <第2検出方式(新3相変調処理)>

以降は、3相変調処理について図52及び図53を参照して説明する。図52は、3相変調を行う場合に、キャリア周期の半周期毎に実行される割り込み処理を示すフローチャートである。ステップS321～S325については、図50に示すステップS311～S315と同様に実行されるが、続くステップS326では3相のPWMデューティが出力される。続くステップS327～S329の処理は、DUTY生成部31において行われる。PWM信号生成部32より与えられるキャリアカウンタの値を参照し、アップカウント中か、ダウンカウント中かを判断する(S327)。アップカウント中であればD_Pwm_set2()をセットし(S328)、ダウンカウント中であればD_Pwm_set1()をセットする(S329)。こ

れらについては図8及び図9を参照して説明する。

[0123] 図8において、3相変調の場合は、三角波のピークとボトムとにおいてPWM割り込みが発生する。図中に丸数字で示す処理(1)～(4)については、処理(1)及び(3)はステップS321～S327に対応し、処理(2)、(4)はそれぞれステップS328、S329に対応している。この場合、ファンモータの制御(5)は、処理(4)を実行した後に行われる。

[0124] 図9において、3相変調における2回のA/D変換タイミングは、三角波がボトムに達する直前と直後とする。前者のタイミングではW相電流が得られ、後者のタイミングではV相電流が得られることになる。尚、前者については、仮にボトムに一致するタイミングでA/D変換しても、各制御のタイミングや信号の遅れ等によりW相電流を得ることは可能である。

[0125] 図53は図51(b)相当図であるが、条件1～3、セクタ、D1、D2については2相変調の場合と全く同様であり、PWMa、PWMb、PWMcの決定部分のみが異なっている。これらの決定には、パルス幅値D1、D2だけでなく、補正值Hの説明で述べたPWMレジスタの最大値PDも要素となっている。

[0126] 次に、第1～第4検出方式を切り換える制御の詳細について、図54から図70を参照して説明する。図54は、検出方式選択部36により実行される制御内容を中心に示すフローチャートである。まず、電流検出率を計算するが(S331)、その計算処理は図55に示している。第1検出方式(従来2相変調)のPWM信号パターンについて出力デューティを計算すると(S334)、求めたデューティで2相の電流検出可能か否かを判断する(S335)。

[0127] 図56は、ベクトル図に電流検出不可周期をハッチングにより表している。上述したPWM出力デューティのベクトルが網掛けした範囲内にあれば(例えば1相のデューティが100%付近で、他の1相のデューティが0%付近にあるような場合)電流検出不可として判断し(S335: YES)、電流検出ができないキャリア周期(電流検出不可周期)としてカウントする(

S 3 3 6)。次に、電気角一周期が経過したか否かを、現在の推定角度 θ_{Est} を用いて判断し (S 3 3 7)、一周期が経過すると (Y E S)、その一周期での電流検出率を計算する (S 3 3 8)。

[0128] 電流検出率は、次式で求められる。

(電流検出率) = { (1 電気角周期相当カウンタ値) - (検出不可カウンタ値) }

／ (1 電気角周期相当カウンタ値) … (3)

例えば、電気角周波数が 2 0 H z, P W M キャリア周波数が 4 k H z であれば、1 電気角周期に相当するカウンタ値は「2 0 0」となる。その電気角周期内において電流検出不可周期が 2 0 回あれば、

(電流検出率) = (2 0 0 - 2 0) / 2 0 0 = 0. 9 = 9 0 (%)

となる。その後、検出不可カウントをクリアして (S 3 3 9) 計算処理を終了する。ステップ S 3 3 7 において電気角一周期経過していなければ (N O)、その時点で処理を終了する。

[0129] 再び、図 5 4 を参照する。続くステップ S 3 3 2, S 3 3 3 では、モータ 4 の現在回転数と回転数閾値、又はモータ出力電圧と出力電圧閾値とを比較して、現在駆動中のモータ 4 回転数領域 (高速 / 中速 / 低速) を判定する。モータ 4 の出力電圧 V_m は、ベクトル演算部 3 0 において演算される α 軸出力電圧 V_α と β 軸出力電圧 V_β とにより以下のように算出される。

$V_m = \sqrt{(V_\alpha^2 + V_\beta^2)}$ … (4)

低速領域は、例えば最小回転数近傍の回転数領域であり、高速領域は、例えば過変調制御が有効となる回転数領域である。そして、中速領域は、高速領域と低速領域との間にある速度領域である。

[0130] 図 5 7 は、低速領域での検出方式を選択する処理のフローチャートである。まず、第 1 検出方式の電流検出率と閾値 X 3 とを比較し (S 3 4 0)、電流検出率が高ければ (閾値より大) 第 1 検出方式を選択し (S 3 4 4)、電流検出率が低ければ (閾値以下) 第 1 検出方式の電流検出率と閾値 X 4 とを比較する (S 3 4 1)。電流検出率が高ければ (閾値より大) 第 3 検出方式

(2相+3相変調)を選択し(S343)、電流検出率が低ければ(閾値以下)第2検出方式(新3相変調)を選択する(S342)。

[0131] 低速領域では、第1検出方式の電流検出率が低下する傾向にあるが、消費電力を低減するには、第1検出方式を採用するのが好ましい。そこで、第1検出方式の電流検出率が閾値 $\times 3$ 以下になると第3検出方式を選択して電流検出率の向上を図る。更に、第3検出方式の電流検出率が閾値 $\times 4$ 以下になると第2検出方式を選択して、再度電流検出率の向上を図る。

[0132] 図58は、中速領域での検出方式を選択する処理のフローチャートである。まず、速度変動検出部37において、モータ4の機械角一回転間の現在推定速度 ω_{Est} の最大値と最小値を検出し、その差を求め速度変動幅とする(S345)。次に、モータ4の速度指令が変化しているかを、上位の制御装置より入力される目標速度 ω_{Ref} を用いて判定する(S346)。速度指令が一定であればステップS347に移行し、速度指令が変化していればステップS349に移行する。

[0133] ステップS347では、上述の速度変動幅と変動幅閾値とを比較する。速度変動幅が小さければ(閾値以下)矩形波駆動に切り換え(S348)、速度変動幅が大きければ(閾値より大)ステップS349に移行する。ステップS349では、第1検出方式の電流検出率と閾値 $\times 2$ とを比較し、電流検出率が高ければ(閾値より大)第1検出方式を選択する(S351)。一方、電流検出率が低ければ(閾値以下)第4検出方式(新2相変調)を選択する(S350)。

[0134] 中速領域では、低速領域と比較して変調率が高く電流検出率も高いため、消費電力の低減を重視して第1検出方式を採用するが、モータ負荷が小さくなった場合など電流検出率が閾値 $\times 2$ 以下になると第4検出方式を選択して電流検出率の向上を図る。また、速度指令が一定で、且つ速度変動幅が閾値以下であれば矩形波駆動に切り換えて、更に消費電力の低減を図る。

[0135] 図59は高速領域の検出方式を選択する処理のフローチャートである。ステップS353で第1検出方式の電流検出率と閾値 $\times 1$ とを比較し、電流検

出率が高ければ（閾値より大）第1検出方式を選択し（S355）、電流出率が低ければ（閾値以下）第3検出方式を選択する（S354）。過変調制御が有効となる高速領域では、第1検出方式の電流出率が低下して制御性が悪化する。そこで、第1検出方式の電流出率が閾値×1以下になると第3検出方式を選択して、電流出率の向上を図る。

[0136] ここで、図60から図63には、ステップS348で選択される矩形波駆動方式におけるPWM信号波形と出力電圧波形とを示すもので、図60及び図61は120°通電方式の場合、図62及び図63は150°通電方式の場合を示す。図60及び図62において、各相上側の波形が上側アームのオン区間を示し、下側の波形が下側アームのオン区間を示している。各相の無通電区間においてモータ4の誘起電圧が現れるので、そこで誘起電圧のゼロクロス点を検出することでロータ位置を検出できる。このように矩形波駆動方式を選択することで、スイッチング損失を更に低減する。

[0137] 図64は、エアコンの運転中における変調方式の切り換え処理を概略的に示すフローチャートである。ステップS361において、現在実行中の検出方式が第1検出方式であればステップS362に移行し、PWM割り込みを発生させる周期をキャリア周期と同じ1周期毎にする。そして、第1検出方式により電流データを取得してベクトル制御処理を行い、2相PWM信号パターンを生成出力する（S363）。

[0138] また、現在実行中の検出方式が第2～第4検出方式であればステップS361からS364に移行し、PWM割り込みを発生させる周期をキャリア周期の半周期毎にする。そして、第2～第4検出方式により電流データを取得してベクトル制御処理を行い、3相PWM信号パターンを生成出力する（S365）。

[0139] また、現在実行中の検出方式が矩形波駆動制御であれば、ステップS361からS366に移行し、PWM割り込みを発生させる周期をキャリア周期と同じ一周期毎にする。そして、矩形波駆動に応じた位置検出方式により矩形波駆動制御処理を行い、2相PWM信号パターンを生成出力する（S36

7)。尚、矩形波駆動の場合は、位置検出のために2相の電流を検出する必要はないが、過電流保護のために1相の電流のみ検出する。

[0140] 以上のように本実施形態によれば、電流検出部27は、インバータ回路23の直流側に接続されるシャント抵抗24が電流値に対応して発生した信号とPWM信号パターンとに基づいてモータ4の相電流 I_u , I_v , I_w を検出し、ベクトル演算部30は相電流に基づいてロータ位置 θ を決定し、PWM信号生成部32と共に、ロータ位置 θ に追従するように2相又は3相のPWM信号パターンを生成する。このとき、PWM信号生成部32は、3相のPWM信号パターンについては、何れか1相は、キャリア周期のボトムを基準として遅れ側、進み側の双方向にデューティを増減させ、他の1相は、前記ボトムを基準として遅れ側、進み側の一方向に、残りの1相は前記方向とは逆方向にデューティを増減させる。

[0141] また、PWM信号生成部32は、電流検出部27がPWM信号の搬送波周期内で固定若しくは可変の2点のタイミングで2相の電流を検出可能となるように3相のPWM信号パターンを生成し、又は3相全てを搬送波の中心から対称出力し、可変タイミングで電流を検出する2相のPWM信号パターンを生成する。そして、検出方式選択部35は、DUTY生成部31及びPWM信号生成部32に、モータ4が高速領域にある場合は、電流検出率に応じて第1, 第3検出方式を選択し、モータ4が低速領域にある場合は第1～第3検出方式の何れかを選択する。また、モータ4が中速領域にある場合は第1, 第4検出方式を選択する。これにより、モータ4の回転数領域に応じて必要な電流検出率を維持しながら、スイッチング損失を抑制しつつ制御精度の向上を図ることができる。

[0142] また、検出方式選択部35は、PWM信号のデューティ比やキャリア周期内における電流検出可能期間の長さを参照した結果に基づいて電流検出方式を選択する。したがって、PWM信号パターンの切り換えを、割り込み処理時間や電流検出可能期間の長さに基づいて妥当に行うことができる。

[0143] また、2相変調を行う場合はキャリア周期毎に割り込みを発生させ、3相

変調を生成させる場合はキャリア周期の $1/2$ 毎に割り込みを発生させるので、従来一般的に実行されている第 1 検出方式に対し、特許文献 1 で提示された第 2 検出方式を容易に導入できる。

[0144] 更に、圧縮機 2 と、室外側熱交換器 9 と、減圧装置 8 と、室内側熱交換器 7 とを備えるヒートポンプシステム 1 を備える空気調和機について、圧縮機 2 を構成するモータ 4 を制御対象とするので、ヒートポンプシステム 1 及び空気調和機の運転効率を向上させることができる。

[0145] (第 2 実施形態)

図 6 5 は第 2 実施形態を示す図 5 9 相当図であり、第 1 実施形態と同一部分には同一符号を付して説明を省略し、異なる部分について説明する。第 2 実施形態での高速領域における検出方式の選択処理では、ステップ S 3 5 3 , S 3 5 4 の間に、ステップ S 3 5 6 , S 3 5 7 が挿入されている。ステップ S 3 5 3 において「閾値以下」と判断すると、電流検出率を閾値 $X1'$ ($< X1$) と比較する (S 3 5 6)。そして、電流検出率が閾値 $X1'$ 以下になると、PWM 信号生成部 3 2 における PWM 周波数をより高くするように (例えば 4.5 kHz から 5 kHz に) 変更してから (S 3 5 7) 第 3 検出方式を実行する (S 3 5 4)。

[0146] 以上のように第 2 実施形態によれば、モータ 4 が高速回転領域にある際に、電流検出率が閾値 $X1'$ 以下になったと判断すると、キャリア周期をより短くするように調整するので、制御性を向上させることができる。

[0147] (第 3 実施形態)

図 6 6 及び図 6 7 は第 3 実施形態であり、図 6 6 は図 5 2 相当図である。図 6 6 に示すように、第 3 実施形態では、図 5 2 に示すフローチャートにステップ S 3 2 0 , S 3 2 5 a , S 3 2 6 a を追加し、ステップ S 3 2 6 を実行する箇所を変更している。すなわち、ステップ S 3 2 5 を実行すると、フラグ `M__Int__fig` を「1」にセットする (S 3 2 5 a)。上記のフラグは、既にキャリアの半周期においてステップ S 3 2 1 ~ S 3 2 5 の処理が実行済みであることを示す。

[0148] そして、冒頭のステップS 3 2 0において、フラグM__l n t__f l g = 1 (セット) か否かを判断し、「0 (リセット)」であれば (NO) ステップS 3 2 6を実行し、フラグM__l n t__f l gを「0」にする (S 3 2 6 a)。ステップS 3 2 5 a, 2 2 6 aを実行すると、ステップS 3 2 7に移行する。つまり、第3実施形態では、3相変調を実行する際のPWM割り込み処理では、周期の前半でステップS 3 2 0~S 3 2 5 a, S 3 2 7~S 3 2 9を実行し、周期の後半でステップS 3 2 0, S 3 2 6, S 3 2 6 a, S 3 2 7~S 3 2 9を実行することになる。

[0149] これにより、図6 6に示す割り込み処理時間 (1), (3) は、図5 2に従い処理する場合 (図8に示すケースに対応) に比較して何れも若干短くなっている。キャリア周期の後半では、室外機のファンモータ制御処理 (5) も実行するため、上記のように割り込み処理を分割することで周期の後半の処理時間に余裕を持たせることができる。尚、前半と後半とで分割する処理は、上記の例に限ることなく、適宜設定すれば良い。

[0150] (第4実施形態)

図6 8から図7 0は第4実施形態である。図6 8のステップS 3 7 1では、実行中の変調方式が2相変調, 3相変調の何れであるかを判断するが、何れの場合もキャリア周期の半周期毎に割り込みを発生させる (S 3 7 2, S 3 7 4)。そして、2相変調では、対応する第1又は第4検出方式により電流データを取得してベクトル制御処理を行い、2相PWM信号パターンを生成出力する (S 3 7 3)。また、3相変調では、対応する第2又は第3検出方式により電流データを取得してベクトル制御処理を行い、3相PWM信号パターンを生成出力する (S 3 7 5)。

[0151] 図6 9は図5 2相当図であるが、ステップS 3 2 6, S 3 2 7の間に、ステップS 3 2 6 b, S 3 2 6 cを追加することで2相変調, 3相変調で共通の処理となっている。すなわち、ステップS 3 2 6を実行すると、実行中の変調方式が2相, 3相の何れかを判断し (S 3 2 6 b)、3相変調であれば (NO) ステップS 3 2 7に移行する。一方、2相変調であれば (YES)

、ステップS 3 2 6 で求めた3相のPWMデューティを2相のPWMデューティに変換して（S 3 2 6 c）ステップS 3 2 7 に移行する。

[0152] 図70は、ステップS 3 2 6 cの処理内容を説明するものである。3相のPWMデューティが図70（a）に示すように得られたとする。これらの内、最小となるデューティをMIN d u t yに設定する（この例ではU相）。そして、その他の相（V，W）のデューティより、（MIN d u t y + τ ）を減じたものを2相PWMデューティとする。ここで、 τ はデッドタイム相当時間であるが、U相については勿論デューティはゼロとなる。したがって、この場合はV，W相による2相変調となる。このような方式で3相変調方式のPWMパターンを2相変調方式のパターンに変換することで、2相変調方式の場合についても3相変調方式と同様に、固定された2点のタイミングにおいて2相の電流を検出することが可能になる。

[0153] 以上のように第4実施形態によれば、2相変調，3相変調の何れの場合についてもキャリア周期の半周期毎にPWM割り込みを発生させて処理を行うようにした。すなわち、従来2相変調についてはキャリア周期の1周期毎に割り込み処理を行うのが一般的であることから、既に行われている2相変調制御に半周期毎に割り込み処理を行う新規な3相変調を組み合わせるとすれば、第1実施形態等の方が導入が容易である。

[0154] 一方、上記の組み合わせの制御に対応したプログラム等をゼロベースで作成することを想定すると、2相変調と3相変調とでPWM割り込みの発生パターンを変化させるよりは、何れも共通となるようにプログラム等を作成する方が効率が良いと言える。加えて、D U T Y生成部31は、2相のPWM信号パターンを生成する際に、3相のPWM信号パターンを生成し、それら3相のうちデューティが最小となる相のデューティをゼロに設定し、他の2相のデューティより最小相のデューティを減じたものを2相のPWM信号パターンとする。これにより、図69に示したように、2相変調と3相変調とで行う割り込み処理を極力共通にすることができ、しかも、何れの変調方式においても固定された2点のタイミングにおいて2相の電流を検出すること

ができる。

[0155] (その他の実施形態)

第1～第3相と、U、V、W相との対応関係は任意である。

キャリア周期や、PWMデューティの最小幅については、個別の設計に応じて適宜変更すれば良い。

第4実施形態の方式について、第2～第3実施形態を同様に実施しても良い。

また、第4実施形態は、3相PWMパターンを生成してから2相PWMパターンに変換するものに限らず、最初から図51に示すような2相PWMパターンを生成しても良い。

各相デューティパルスの配置を決定する方式については、特許文献1の第1～第3実施形態を適用しても良い。

消費電力Wについては、(1)式で演算して求めるものに限らず、電圧及び電流を直接計測して求めても良い。

[0156] 三角波キャリアのピークを周期の中心としても良い。

電流検出率に関する閾値X1～X4の値は、個別の製品に応じて変更して良い。

図3及び図4に示すモータの起動、強制転流、センサレス駆動時における電流検出方式を、第1検出方式としても良い。

[0157] 空気調和機に限ることなく、その他のヒートポンプシステムや、ヒートポンプシステムに限らず、2相変調方式と3相変調方式とを切り替えてモータを駆動制御するものであれば適用が可能である。

[0158] 本発明のいくつかの実施形態を説明したが、これらの実施形態は例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれると共に、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

産業上の利用分野

[0159] 本発明の実施形態は、3相ブリッジ接続された複数のスイッチング素子で構成されるインバータ回路をPWM制御することモータを制御する制御装置、及びそのモータ制御装置を使用して構成される空気調和機やヒートポンプシステム、2相変調方式と3相変調方式とを切り替えてモータを駆動制御するものに有効である。

請求の範囲

[請求項1]

3相ブリッジ接続された複数のスイッチング素子を所定のPWM信号パターンに従いオンオフ制御することで、直流を3相交流に変換するインバータ回路を介してモータを駆動するモータ制御装置において、

前記インバータ回路の直流側に接続され、電流値に対応する信号を発生する電流検出素子と、

前記モータの相電流に基づいてロータ位置を決定するロータ位置決定部と、

前記ロータ位置に追従するように2相又は3相のPWM信号パターンを生成するPWM信号生成部と、

前記電流検出素子に発生した信号と前記PWM信号パターンとに基づいて、前記モータの相電流を検出する電流検出部と、

前記2相又は3相のPWM信号パターンに応じて電流検出率を求める電流検出率算出部と、

前記電流検出部が、前記PWM信号の搬送波周期内において、2相の電流を固定されたタイミングで検出するか、又は前記インバータ回路に対する出力電圧の大きさに応じた可変のタイミングで検出するように調整するタイミング調整部とを備え、

前記PWM信号生成部は、前記3相のPWM信号パターンのうち何れか1相（第1相）については、前記搬送波周期の任意の位相を基準として遅れ側、進み側の双方向にデューティを増減させ、

他の1相（第2相）については、前記搬送波周期の任意の位相を基準として遅れ側、進み側の一方向にデューティを増減させ、

残りの1相（第3相）については、前記搬送波周期の任意の位相を基準として前記方向とは逆方向にデューティを増減させるように3相のPWM信号パターンを生成し、

前記モータが低速回転領域にある際に、前記電流検出率が高い状態

では2相のPWM信号パターンを出力させて、前記電流検出部に1相は固定のタイミングで、他の1相は可変のタイミングで電流を検出させる第1検出方式とし、

前記電流検出率が低い状態では3相のPWM信号パターンを出力させて、前記電流検出部に固定のタイミングで2相の電流を検出させる第2検出方式とし、

前記電流検出率が中間の状態では2相のPWM信号パターンを出力させて、1相の電流検出を可変タイミングとしている状態で、前記搬送波周期内にデューティパルスが出力されている2相が前記第2相及び前記第3相であり、前記2相のうち一方のデューティが減少することで2相の電流が検出できない状態になると、前記第1相のデューティパルスを所定値だけ発生させると共に、前記第2相及び前記第3相のデューティパルスを前記所定値だけ増加させ、且つ他の1相の電流検出も可変タイミングにする第3検出方式とするように、前記PWM信号生成部及び前記タイミング調整部を制御する電流検出制御部を有するモータ制御装置。

[請求項2] 前記電流検出制御部は、前記モータが高速回転領域にある際に、前記電流検出率が高い状態では前記第1検出方式とし、

前記電流検出率が低い状態では前記第3検出方式とする請求項1記載のモータ制御装置。

[請求項3] 前記電流検出制御部は、前記モータが中速回転領域にある際に、前記電流検出率が高い状態では前記第1検出方式とし、

前記電流検出率が低い状態では、前記PWM信号生成部に2相のPWM信号パターンを出力させて、前記電流検出部に一方の相については固定されたタイミングで電流を検出し、他方の相については、固定されたタイミングで電流を検出するか、又は前記インバータ回路に対する出力電圧の大きさに応じた可変のタイミングで電流を検出可能となるように検出タイミングを調整する第4検出方式とする請求項1又

は2記載のモータ制御装置。

[請求項4] 前記タイミング調整部は、前記第4検出方式において、前記他方の相についての電流検出を、予め定めた固定タイミングとするか、前記固定タイミングより変化させたタイミングとするかを、前記2相のPWM信号パターンに応じて決定する請求項3記載のモータ制御装置。

[請求項5] 前記タイミング調整部は、前記第4検出方式において、前記電流検出部が、電流検出可能な最小デューティを最小幅とし、最大デューティ（100%）より前記最小幅を減じたものを最大幅とし、前記最大幅未満で且つ前記最小幅を超えるデューティを中間幅とすると、2相PWM信号の出力パターンを、第1～第3相のデューティの以下の組み合わせでパターン（0～11）に分別し、

（1）第1相が中間幅で、第2又は第3相が最大幅以上の場合

（2，3）第2又は第3相の何れか一方が中間幅で、他方が最大幅以上の場合

（4，6）第1相と、第2又は第3相とが何れも最大幅以上の場合

（5）第2相と、第3相とが何れも最大幅以上の場合

（7）第1相が0以上で、第2又は第3相の何れかが最小幅未満の場合

（8，9）第2又は第3相の何れかが0以上で、他方が最小幅未満の場合

（10，11）第1相が最小幅未満で、第2又は第3相の何れかが0以上の場合

（0）：（1）～（11）以外の場合

また、第1～第3相のデューティにおける以下の大小関係により、セクタ（0～5）に分別すると、

（0）第1相が最大で且つ第2相>第3相

（1）第1相が最大で且つ第2相<第3相

(2) 第2相が最大で且つ第1相>第3相

(3) 第2相が最大でかつ第1相<第3相

(4) 第3相が最大で且つ第1相>第2相

(5) 第3相が最大で且つ第1相<第2相

前記パターン(0~11)と、前記セクタ(0~5)との組み合わせに応じて、前記他方の相についての電流検出を、予め定めた固定タイミングとするか、前記固定タイミングより変化させたタイミングとするかを決定する請求項4記載のモータ制御装置。

[請求項6] 前記タイミング調整部は、前記第4検出方式において、前記他方の相についての電流検出を予め定めた固定タイミングとしており、

前記搬送波周期内にデューティパルスが出力されている2相が前記第2相及び前記第3相であって、双方の固定タイミングで検出される2相の電流が前記第2相と前記第3相とである状態から、これら2相のデューティパルスの出力タイミングに重なる期間が発生すると、検出対象とする相の一方を前記第1相に変更する請求項3から5の何れか一項に記載のモータ制御装置。

[請求項7] 前記タイミング調整部は、前記第4検出方式において、検出対象とする相の一方を前記第1相に変更した後に、前記第2相及び前記第3相のデューティパルスが互いに重なる期間が変動すると、前記第1相の検出が可能となる範囲で、電流検出タイミングを変更する請求項6記載のモータ制御装置。

[請求項8] 前記タイミング調整部は、前記第4検出方式において、前記他方の相についての電流検出を予め定めた固定タイミングとしており、

前記搬送波周期内にデューティパルスが出力されている2相が、前記第1相と前記第2相又は前記第3相とであって、双方の固定タイミングで検出される2相の電流が前記第1相と前記第3相又は前記第2相とである状態から、

前記第1相の電流が検出できない状態になると、前記他方の相につ

いての電流検出を可変タイミングとして、検出対象とする相の一方を前記第2相又は前記第3相に変更する請求項3から7の何れか一項に記載のモータ制御装置。

[請求項9] 前記タイミング調整部は、前記第4検出方式において、前記他方の相についての電流検出タイミングを一度変更した後に、その変更後のタイミングを固定して前記第2相又は前記第3相の電流を検出する請求項8記載のモータ制御装置。

[請求項10] 前記タイミング調整部は、前記第4検出方式において、前記他方の相についての電流検出を予め定めた固定タイミングとしており、前記搬送波周期内にデューティパルスが出力されている2相が前記第2相及び前記第3相であり、前記2相のうち一方のデューティが減少することで2相の電流が検出できない状態になると、デューティが小さい方の相のデューティ増減方向を、他の相と同じ方向に変更する請求項3から9の何れか一項に記載のモータ制御装置。

[請求項11] 前記タイミング調整部は、前記第4検出方式において、前記他方の相についての電流検出を予め定めた固定タイミングとしており、デューティパルスが出力されている2相のうち一方のデューティが減少することで2相の電流が検出できない状態になると、残り1相のデューティパルスを所定値だけ発生させると共に、前記2相のデューティパルスを前記所定値だけ増加させ、

3相のうち最大となる相のデューティが増加することで2相の電流が検出できない状態になると、前記第1相のデューティパルスを、前記搬送波周期の任意の位相を基準として遅れ側、進み側の一方向にデューティを増減させる請求項3から9の何れか一項に記載のモータ制御装置。

[請求項12] 前記モータの回転速度の変動度合いを検出する回転変動検出部を備え、

前記電流検出制御部は、前記モータが中速回転領域にある際に、外

部より入力される前記モータの速度指令が一定であり、且つ前記回転速度の変動が閾値を下回ると、前記PWM信号生成部に矩形波駆動に対応したパルス信号を出力させる請求項1から11の何れか一項に記載のモータ制御装置。

[請求項13] 前記PWM信号生成部は、前記モータが高速回転領域にある際に、前記電流検出率が閾値を下回っていると判断すると、前記搬送波の周期をより短くするように調整する請求項1から12の何れか一項に記載のモータ制御装置

[請求項14] 前記各部の少なくとも一部は、マイクロコンピュータにより実現される機能であり、

前記電流検出制御部は、前記モータにより消費される電力値、前記PWM信号のデューティ比、前記モータの回転数、前記搬送波周期内における電流検出可能期間の長さの何れか1つ以上を参照した結果に基づいて、前記モータの回転領域を判別する請求項1から13の何れか一項に記載のモータ制御装置。

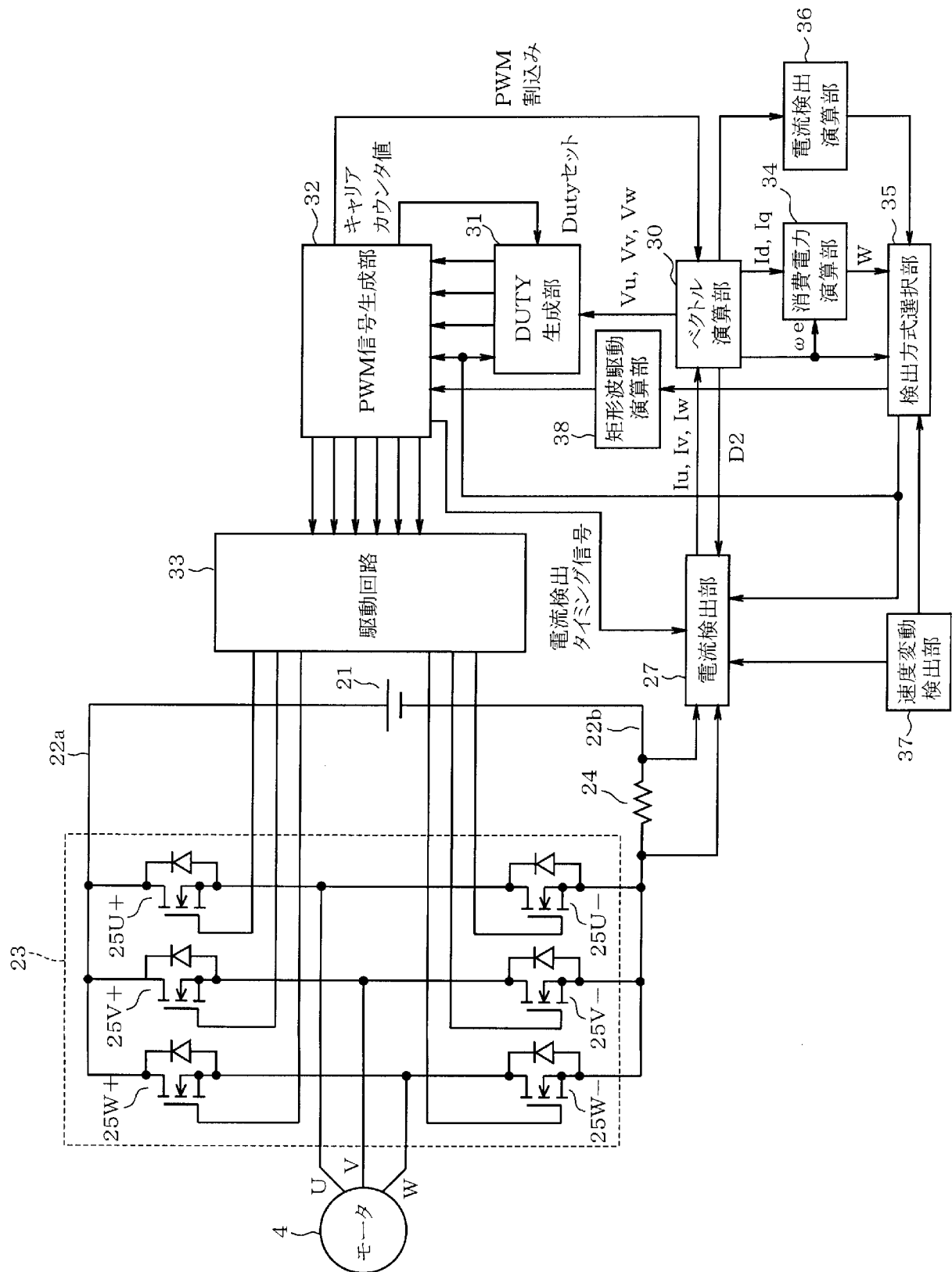
[請求項15] 前記各部の少なくとも一部は、マイクロコンピュータにより実現される機能であり、

前記PWM信号生成部に2相のPWM信号パターンを生成させる場合は、前記搬送波周期毎に前記マイクロコンピュータに対して処理を実行させるための割り込みを発生させ、3相のPWM信号パターンを生成させる場合は、前記搬送波周期の1/2毎に前記割り込みを発生させる請求項1から14の何れか一項に記載のモータ制御装置。

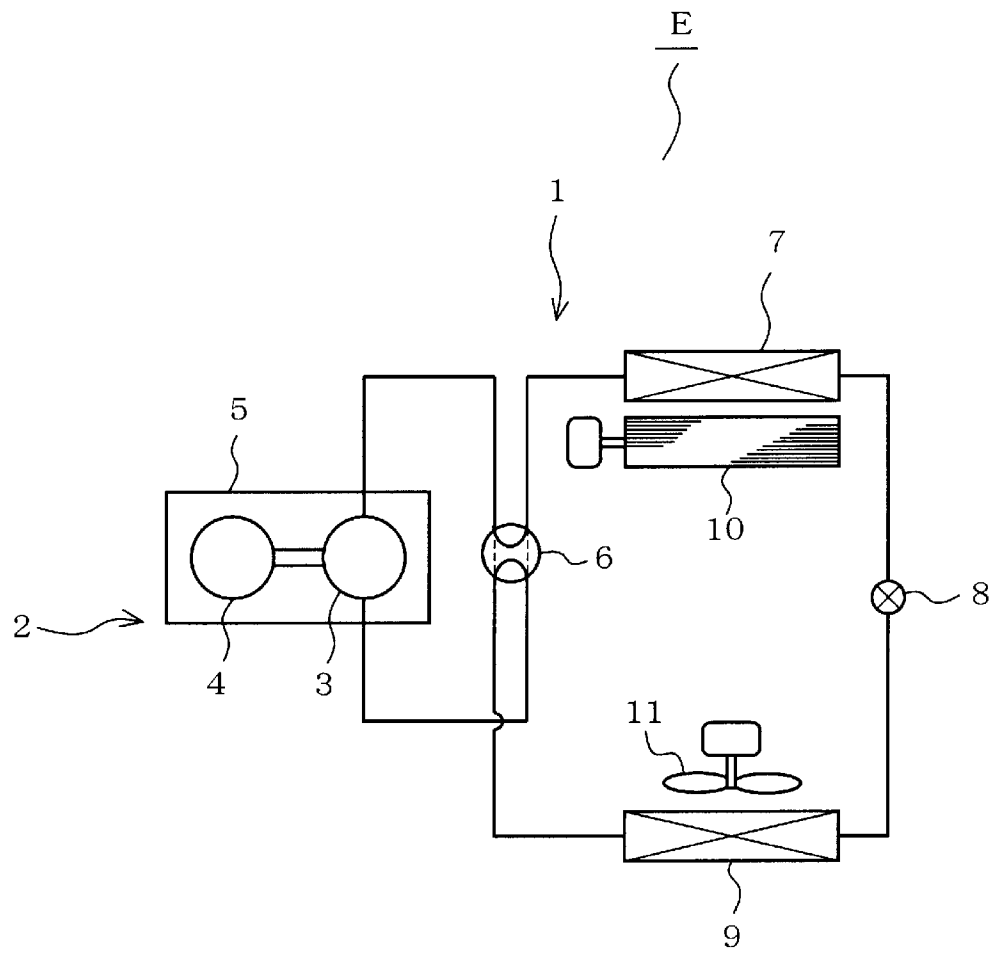
[請求項16] 前記各部の少なくとも一部は、マイクロコンピュータにより実現される機能であり、

前記PWM信号生成部に前記2相のPWM信号パターンを生成させる場合と、前記3相のPWM信号パターンを生成させる場合との何れについても、前記搬送波周期の1/2毎に前記割り込みを発生させる請求項1から15の何れか一項に記載のモータ制御装置。

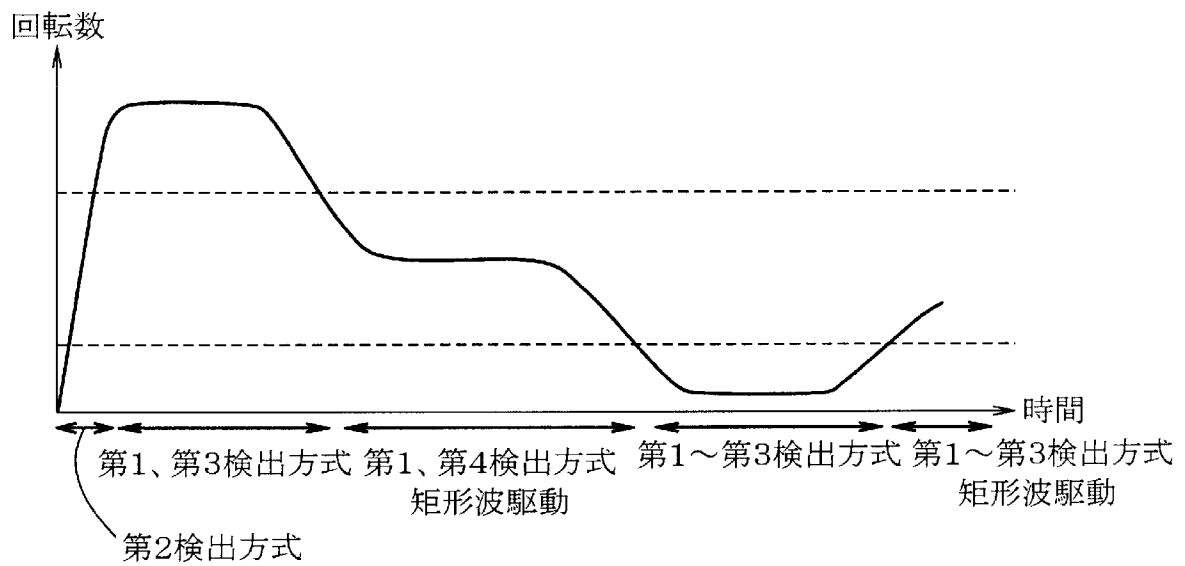
- [請求項17] 前記PWM信号生成部は、前記2相のPWM信号パターンを生成する際には、前記3相のPWM信号パターンを生成し、それら3相のうちデューティが最小となる相のデューティをゼロに設定し、他の2相のデューティより前記最小となる相のデューティを減じたものを前記2相のPWM信号パターンとする請求項16記載のモータ制御装置。
- [請求項18] 圧縮機と、熱交換器と、減圧装置を備え、
前記圧縮機を構成するモータは、請求項1から17の何れか一項に記載のモータ制御装置により制御されることを特徴とするヒートポンプシステム。
- [請求項19] 請求項18記載のヒートポンプシステムを備えて構成されることを特徴とする空気調和機。



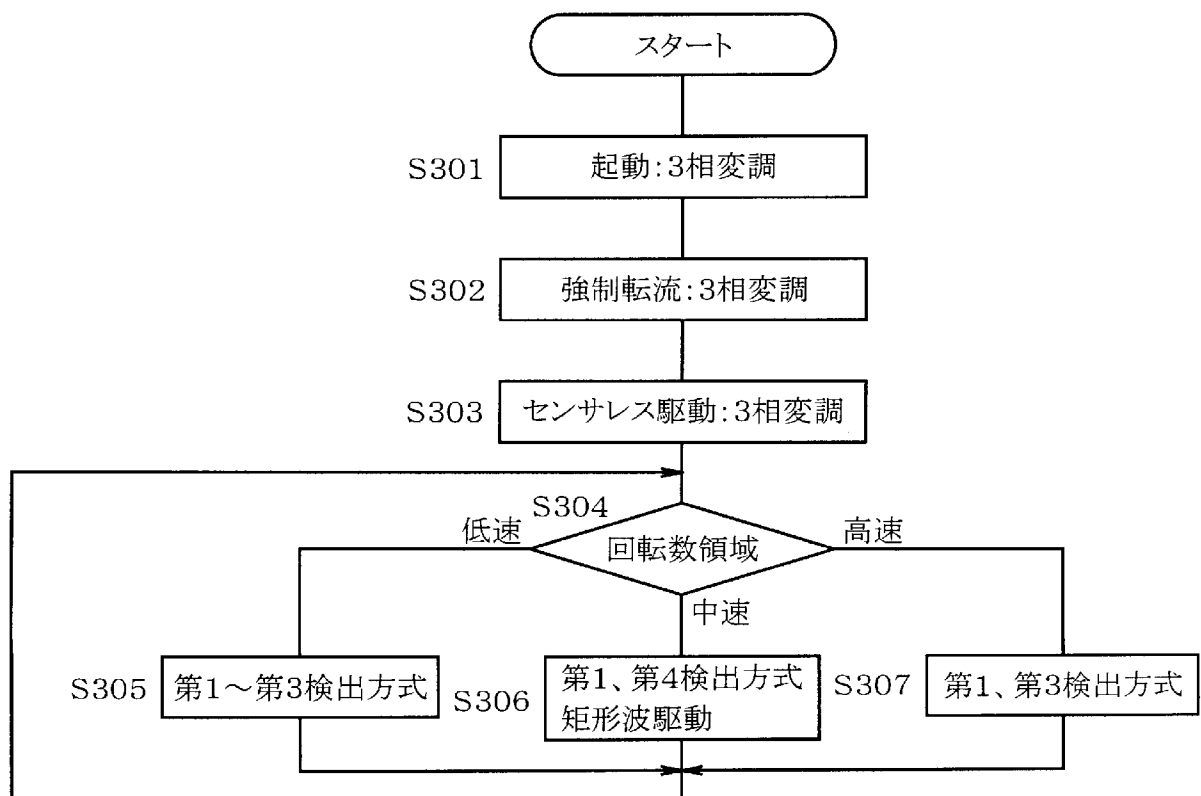
[図2]



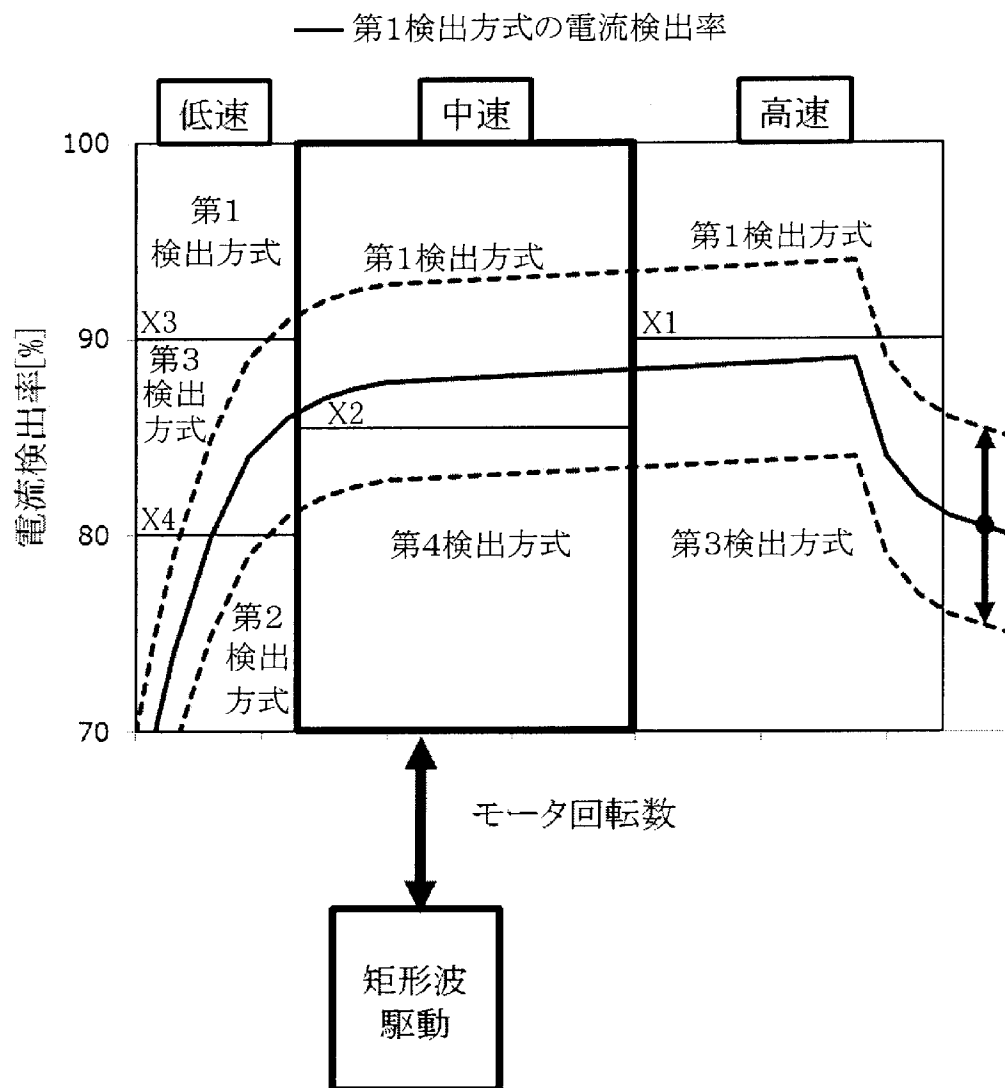
[図3]



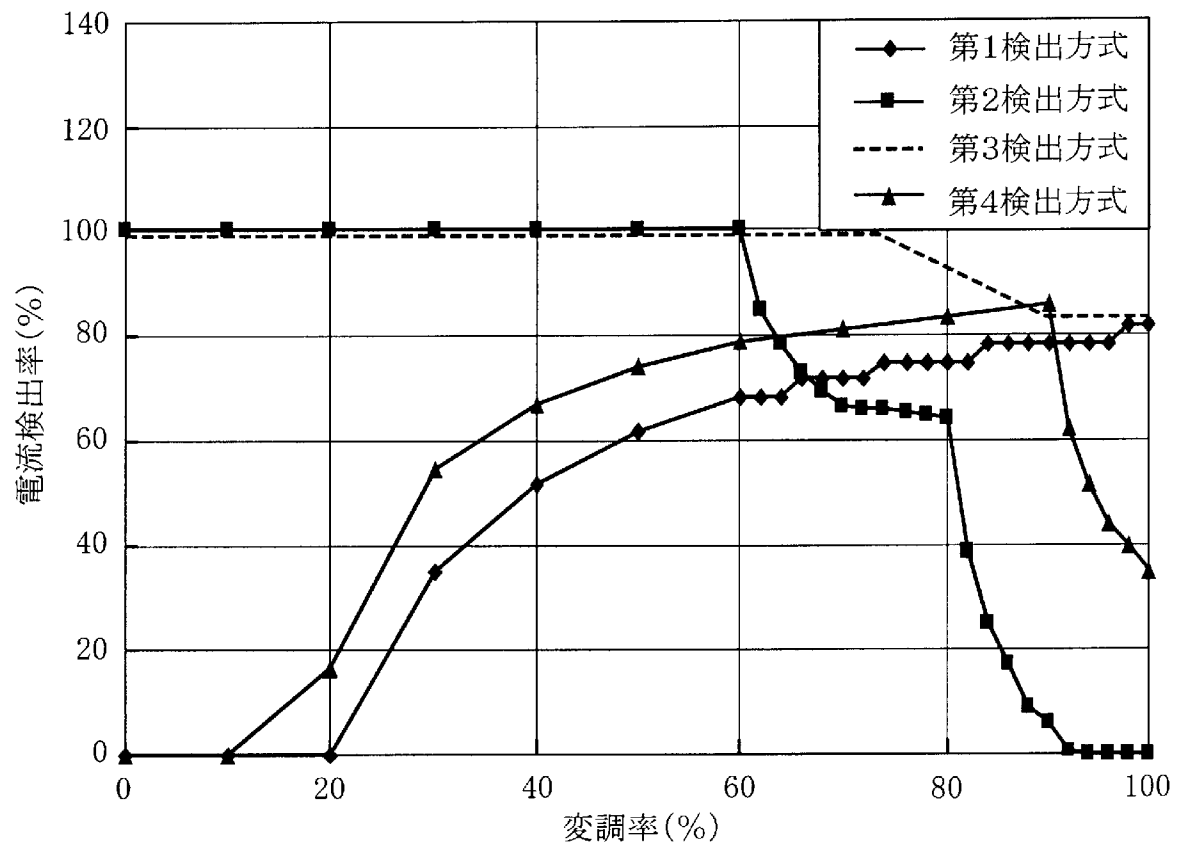
[図4]



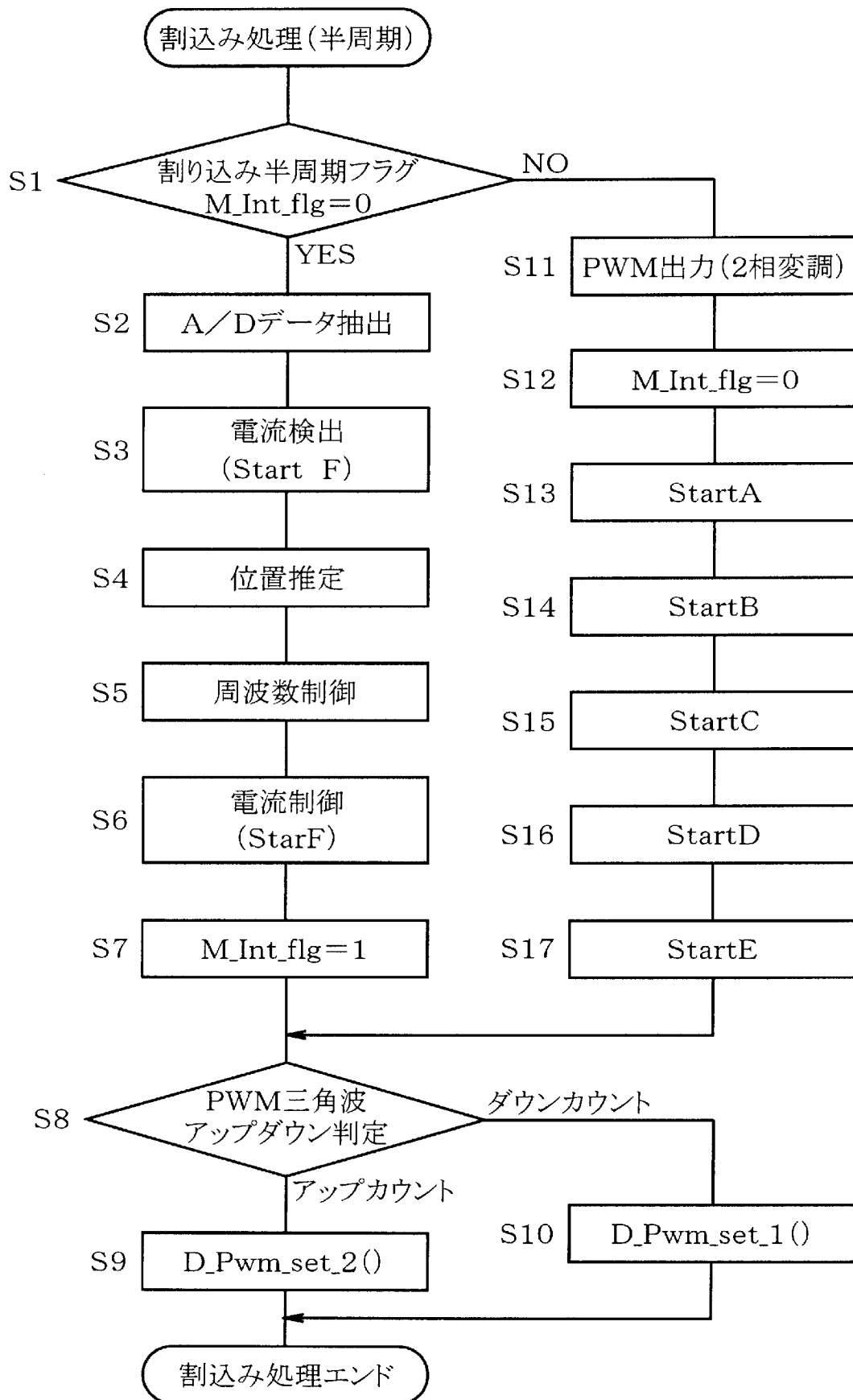
[図5]



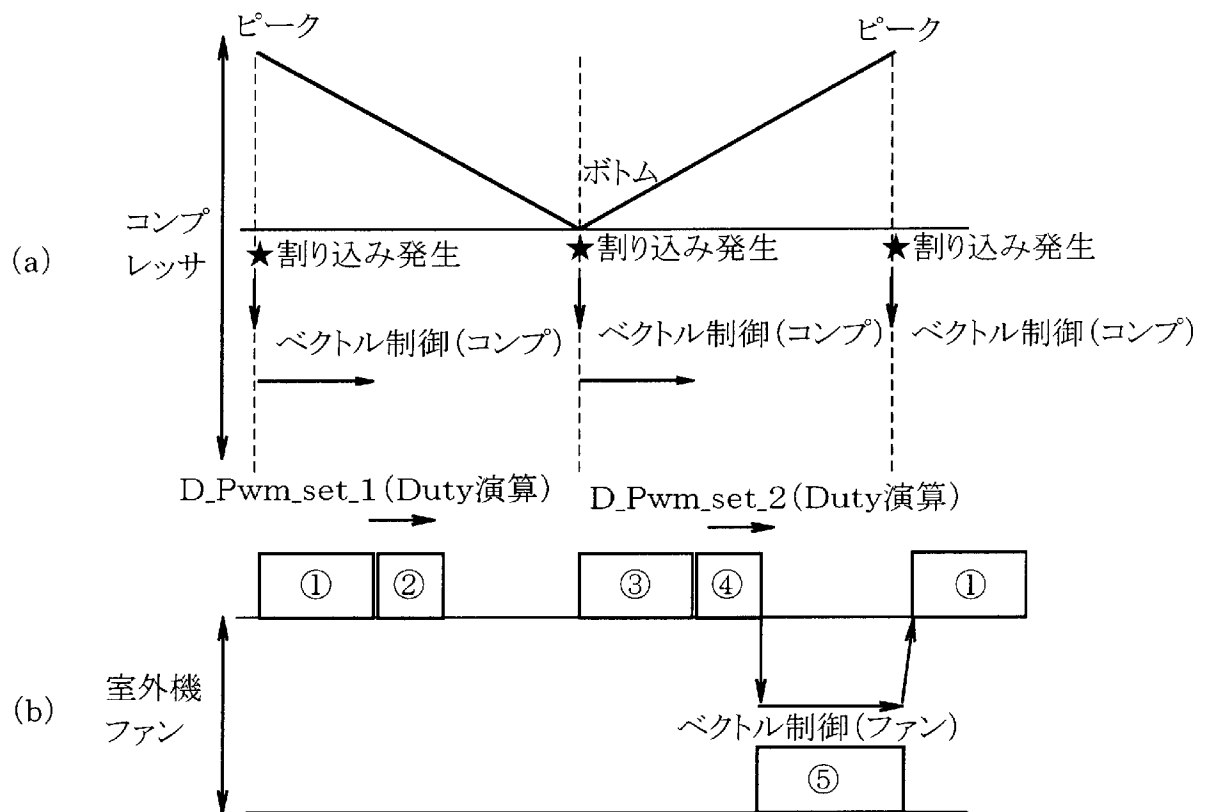
[図6]



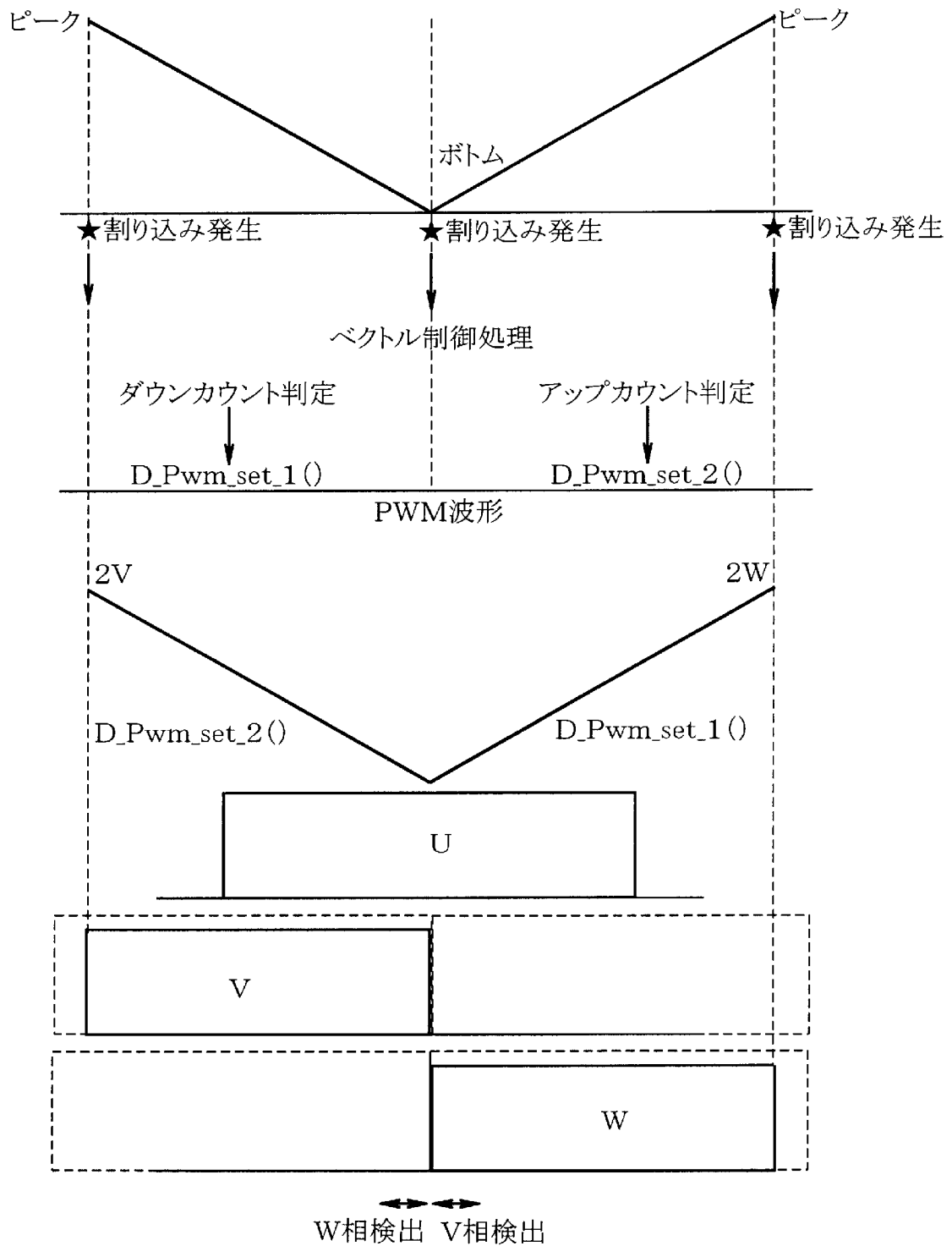
[図7]



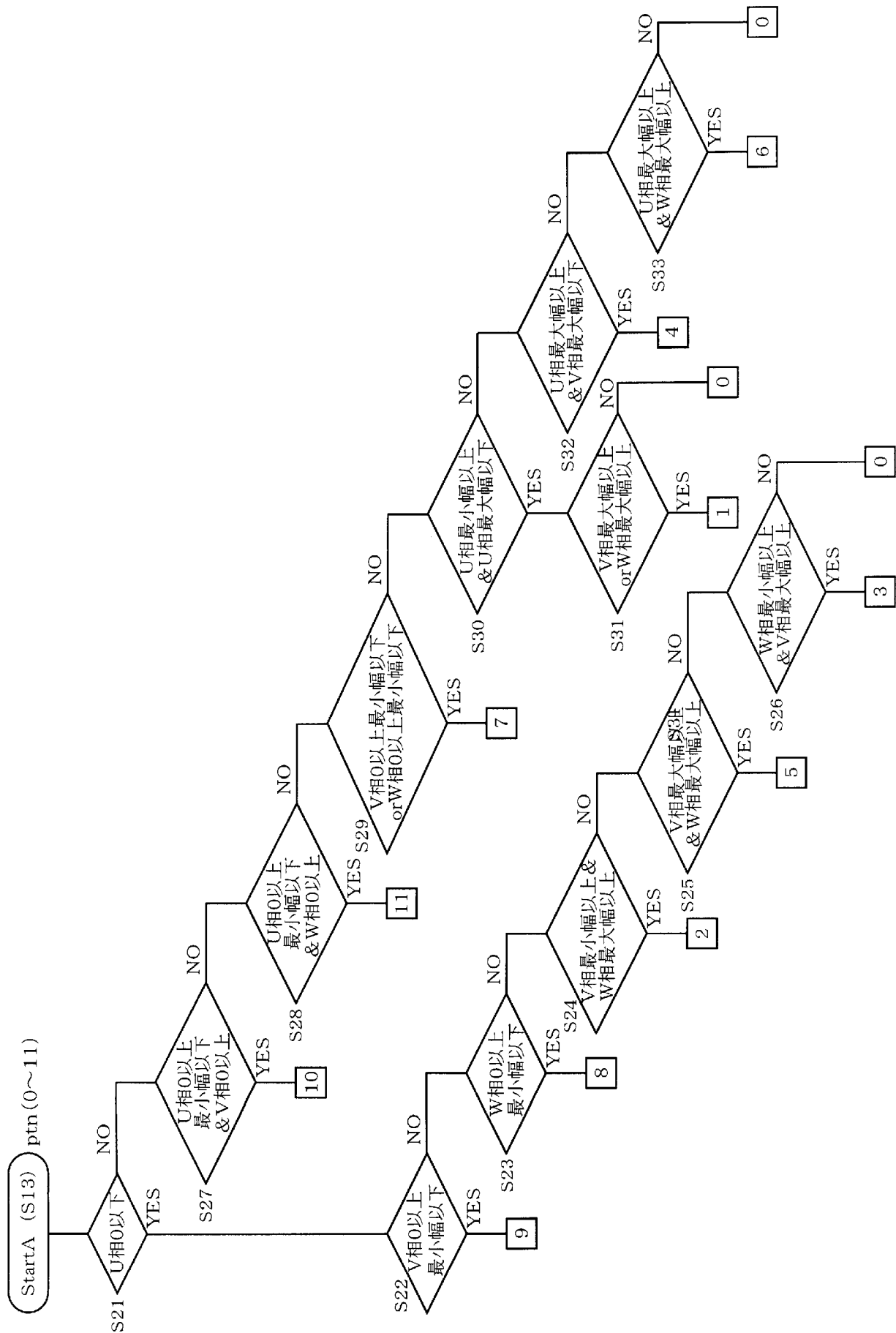
[図8]



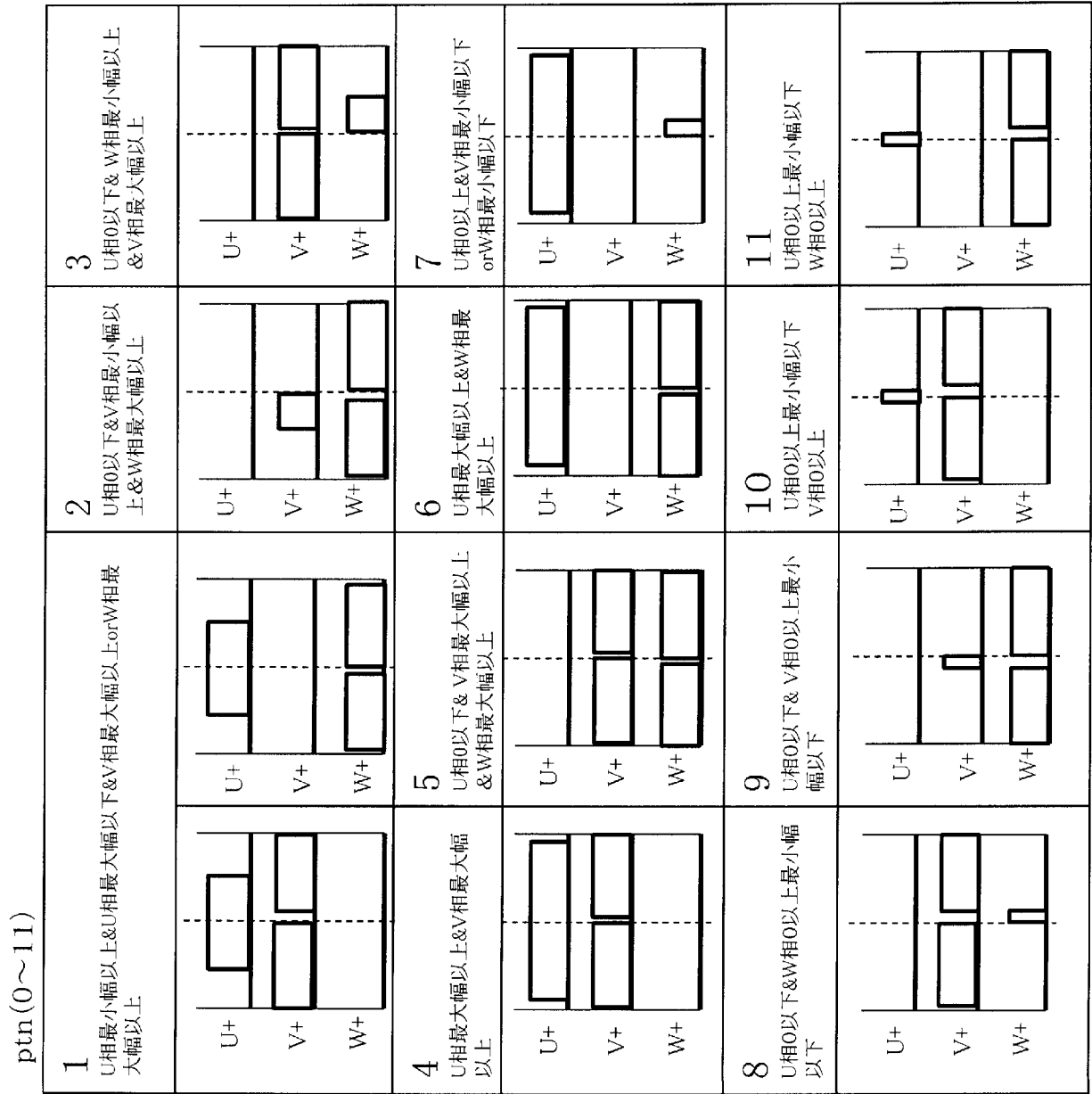
[図9]



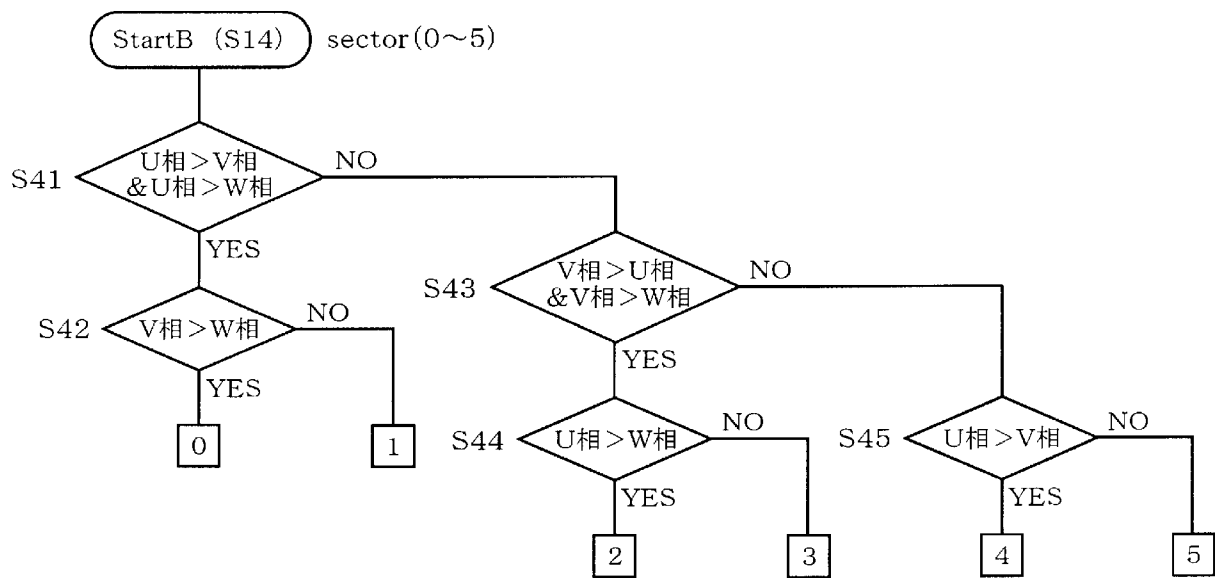
[図10]



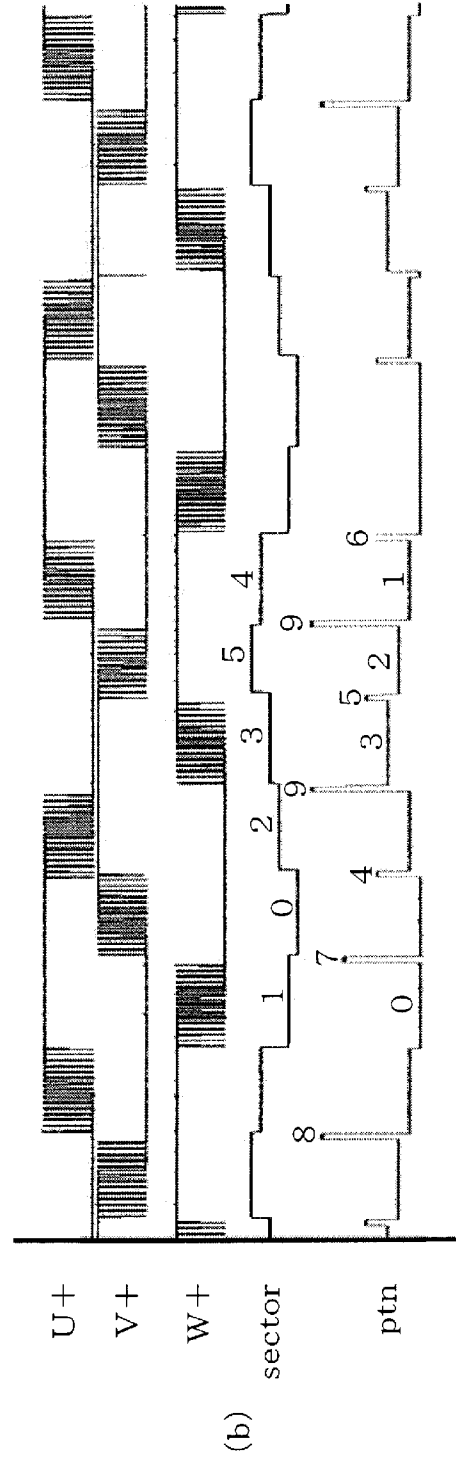
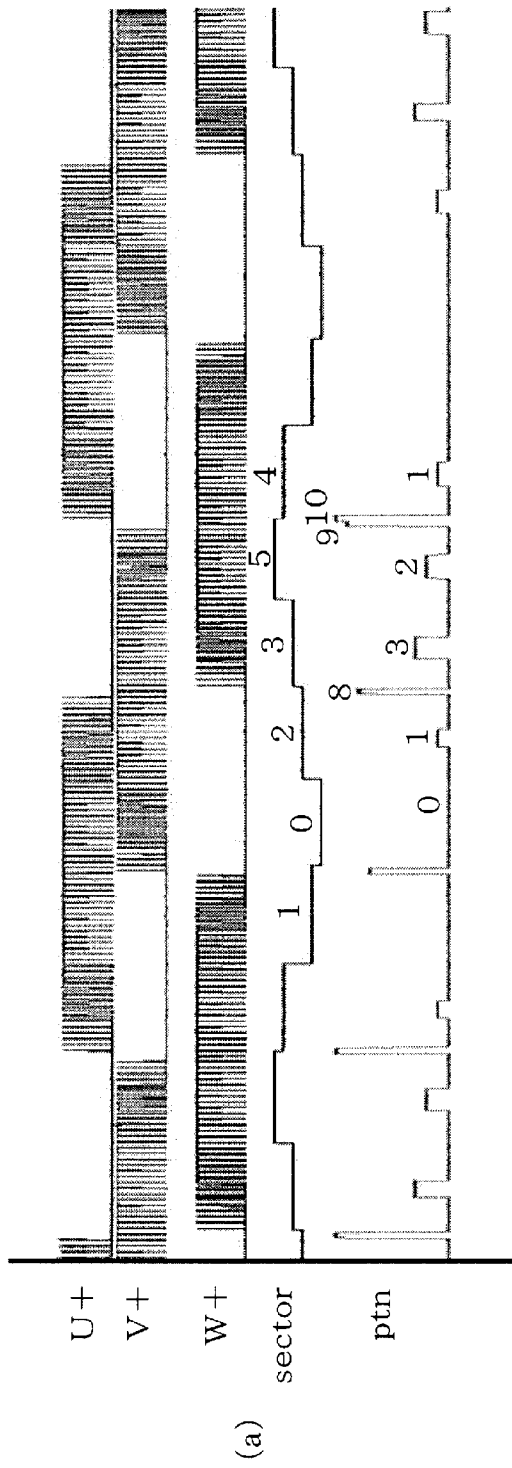
[図11]



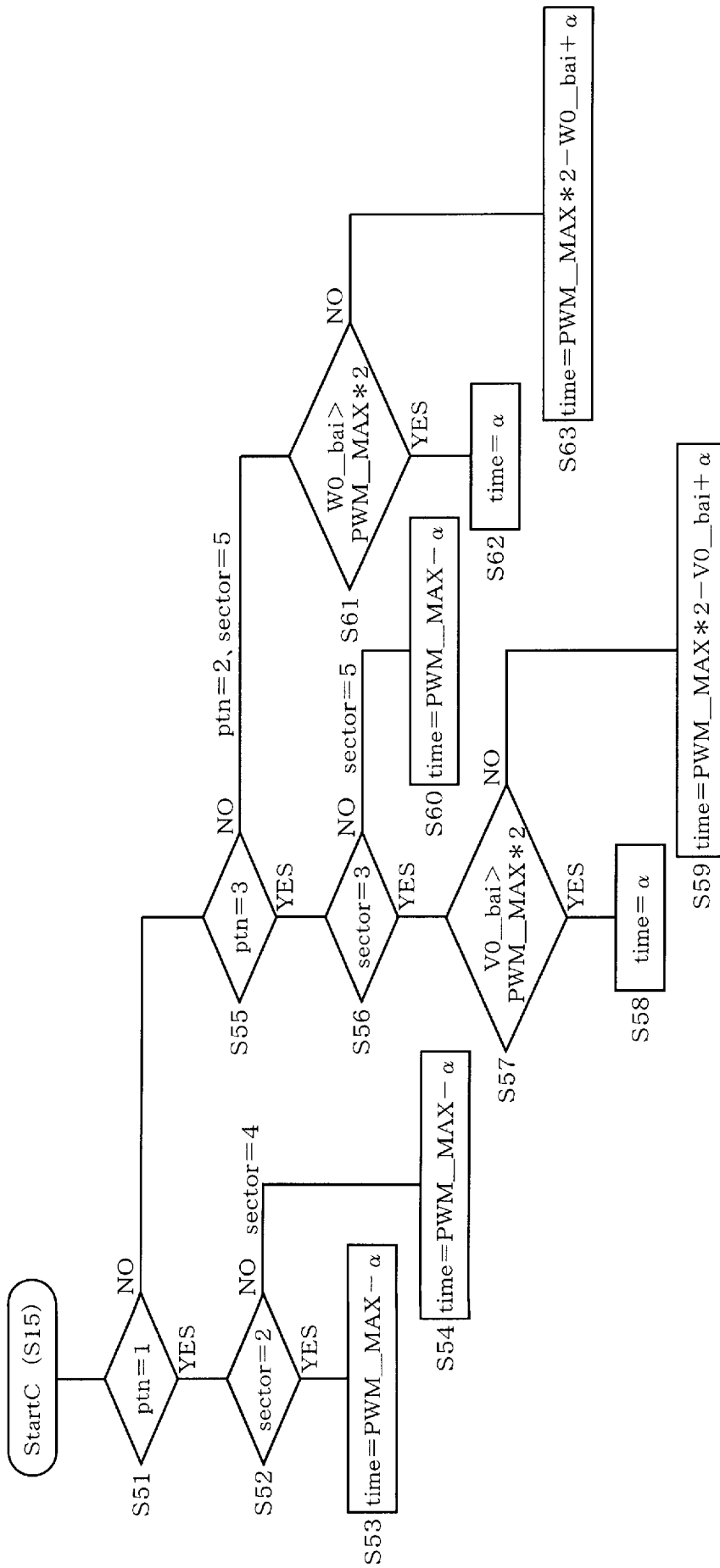
[図12]



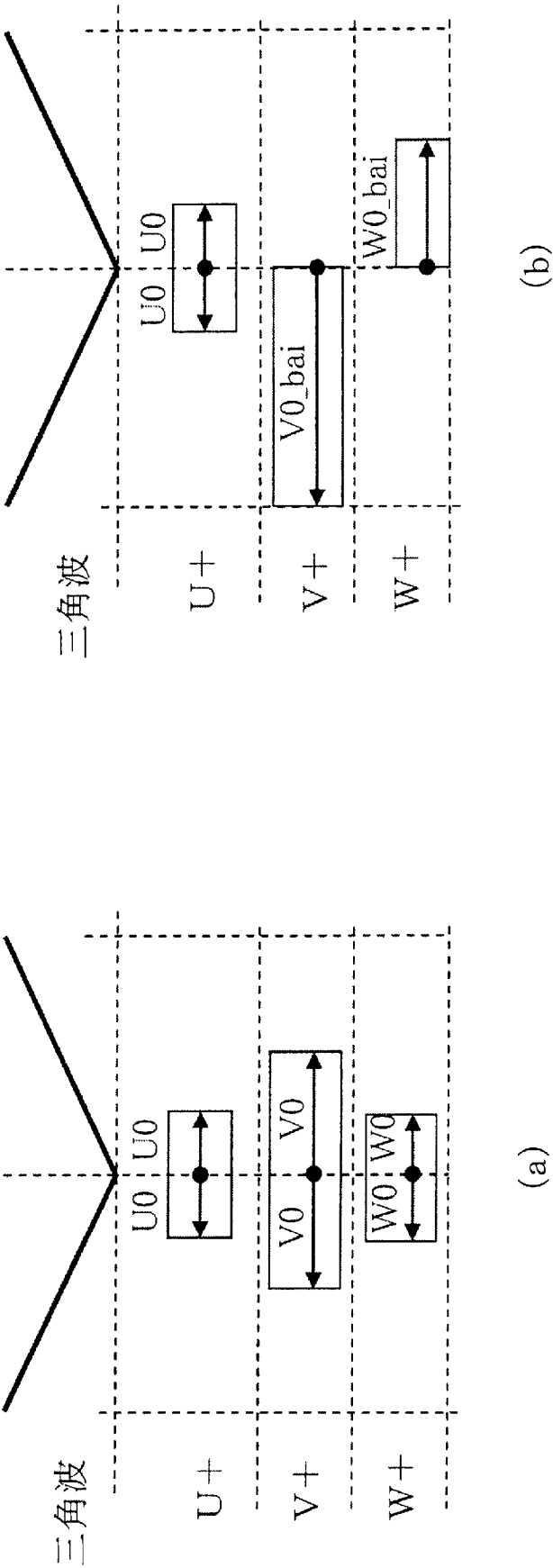
[図13]



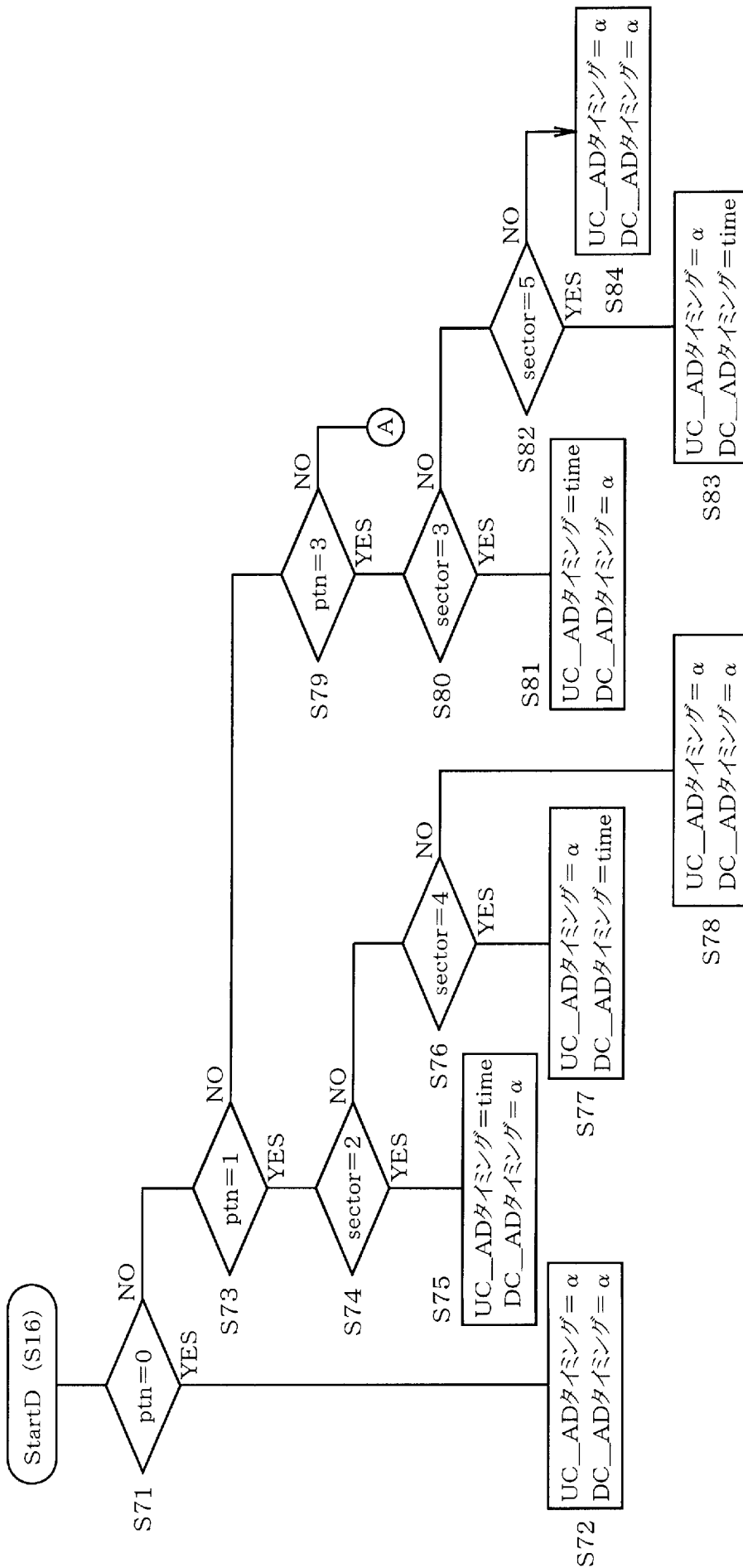
[図14]



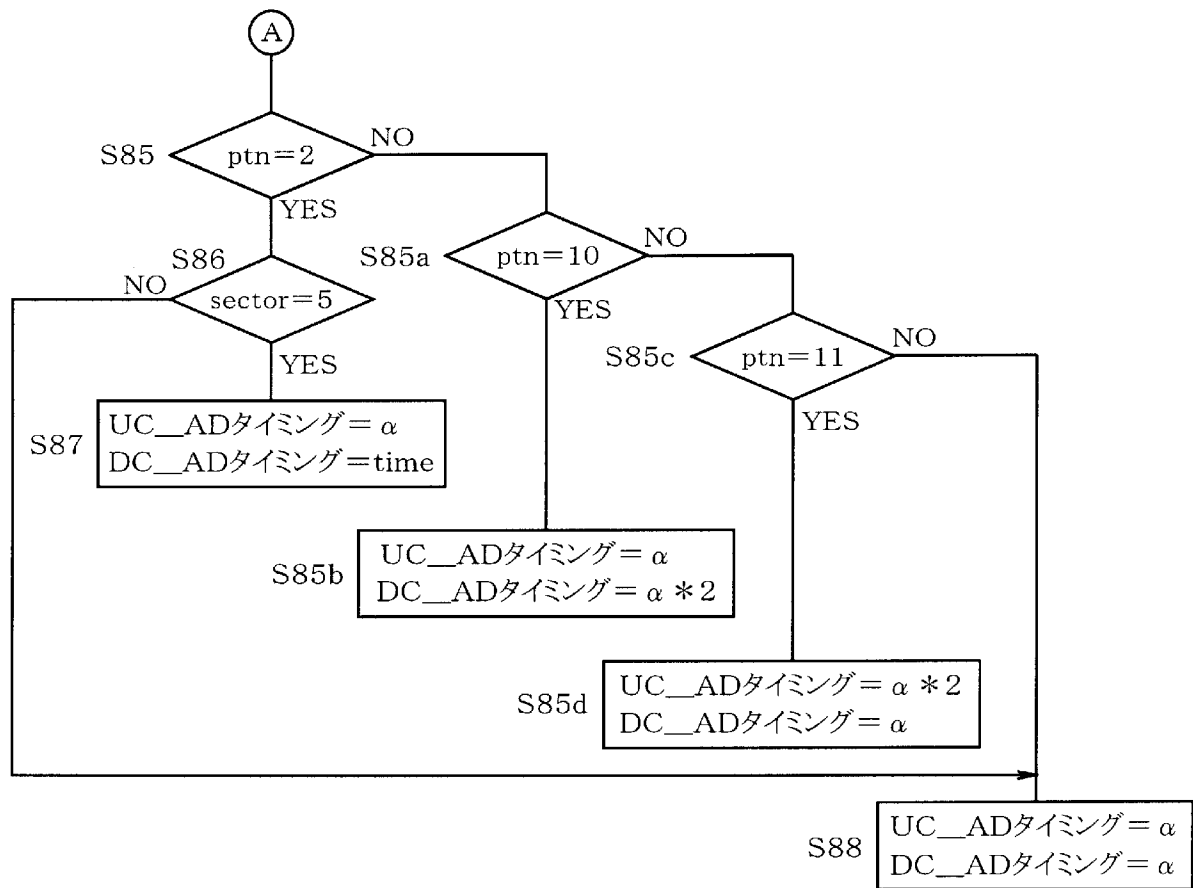
[図15]



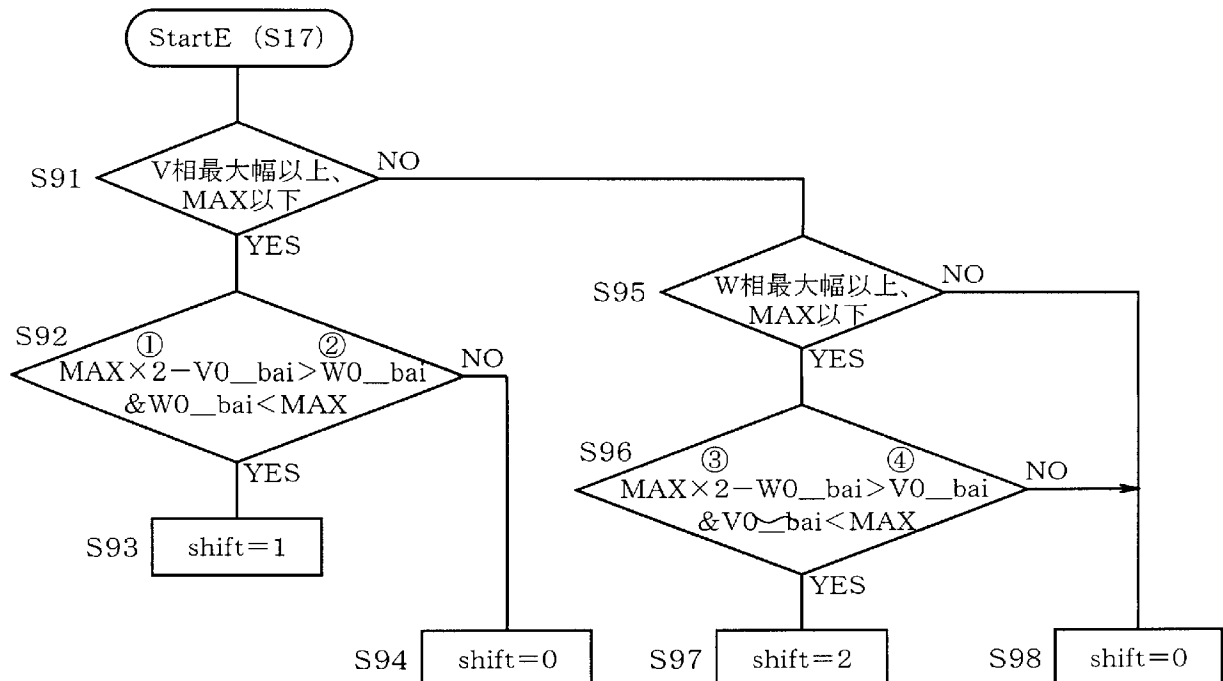
[図16]



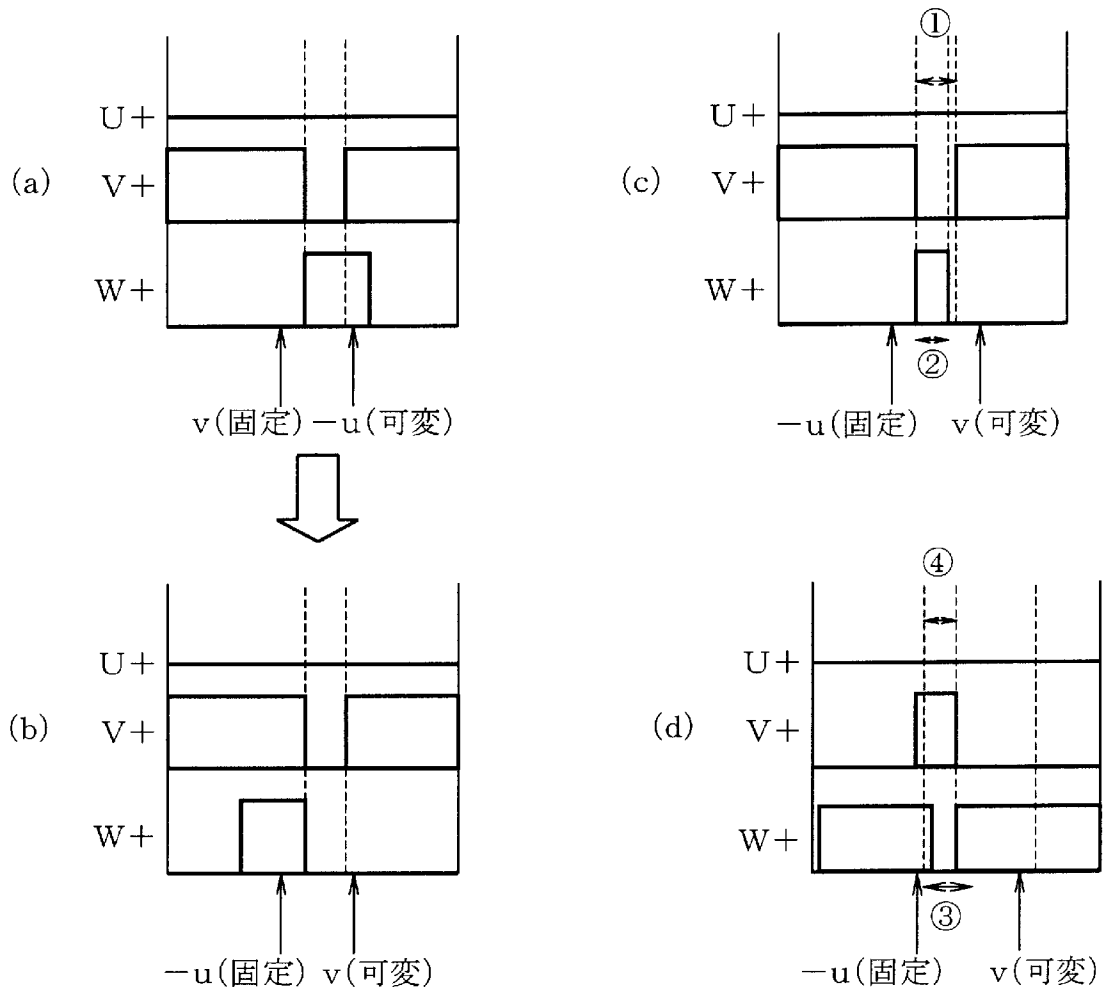
[図17]



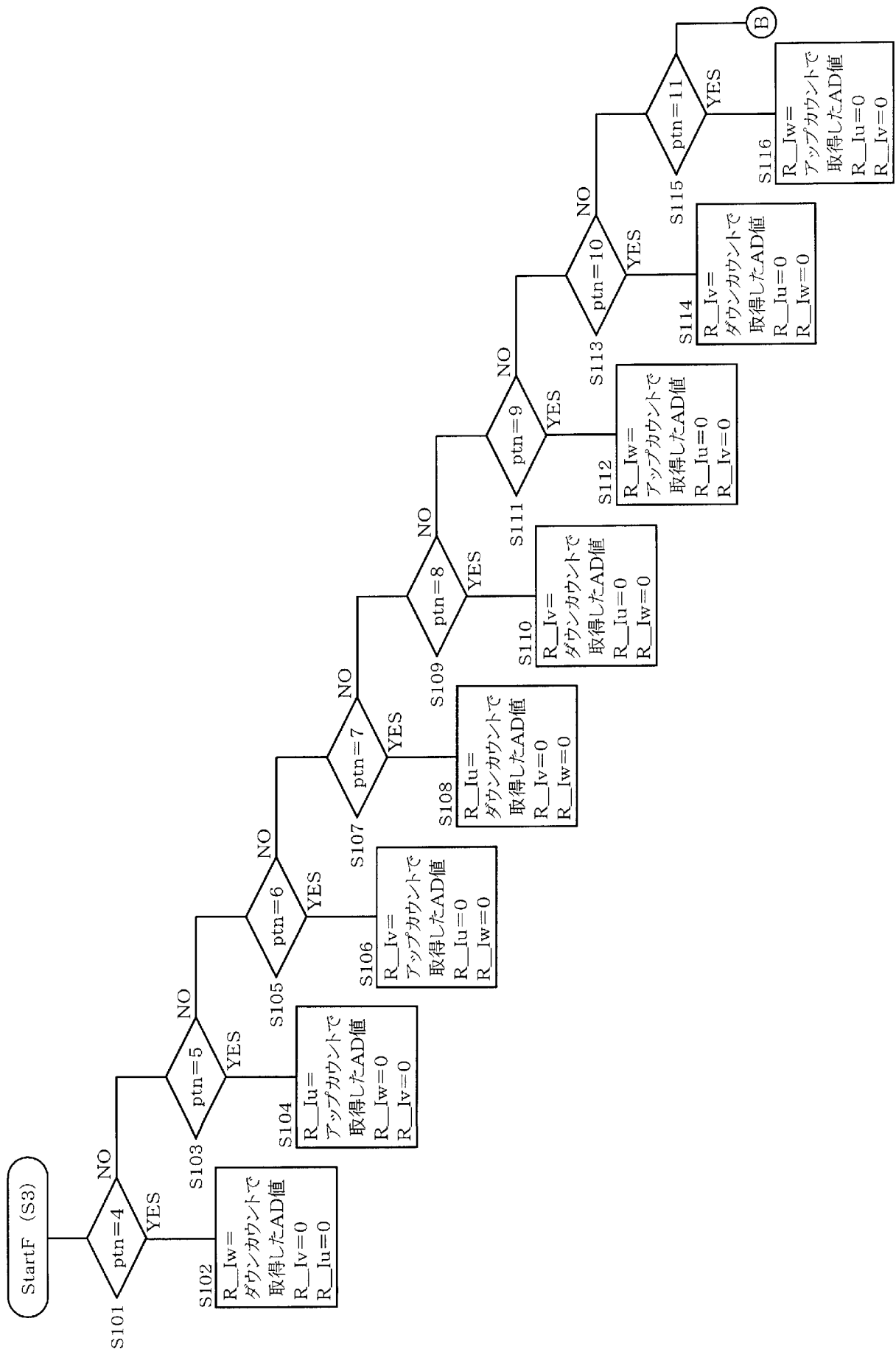
[図18]



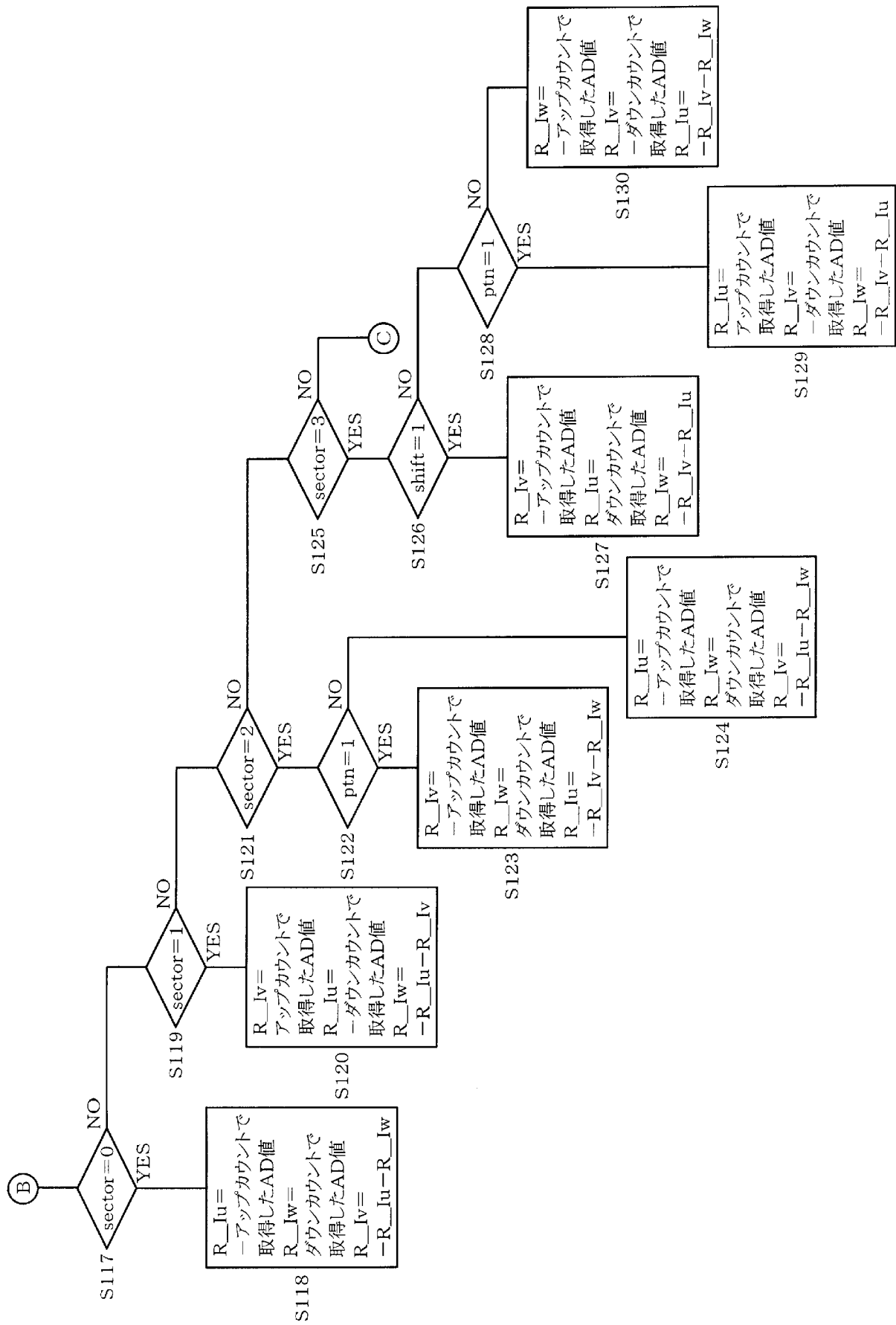
[図19]



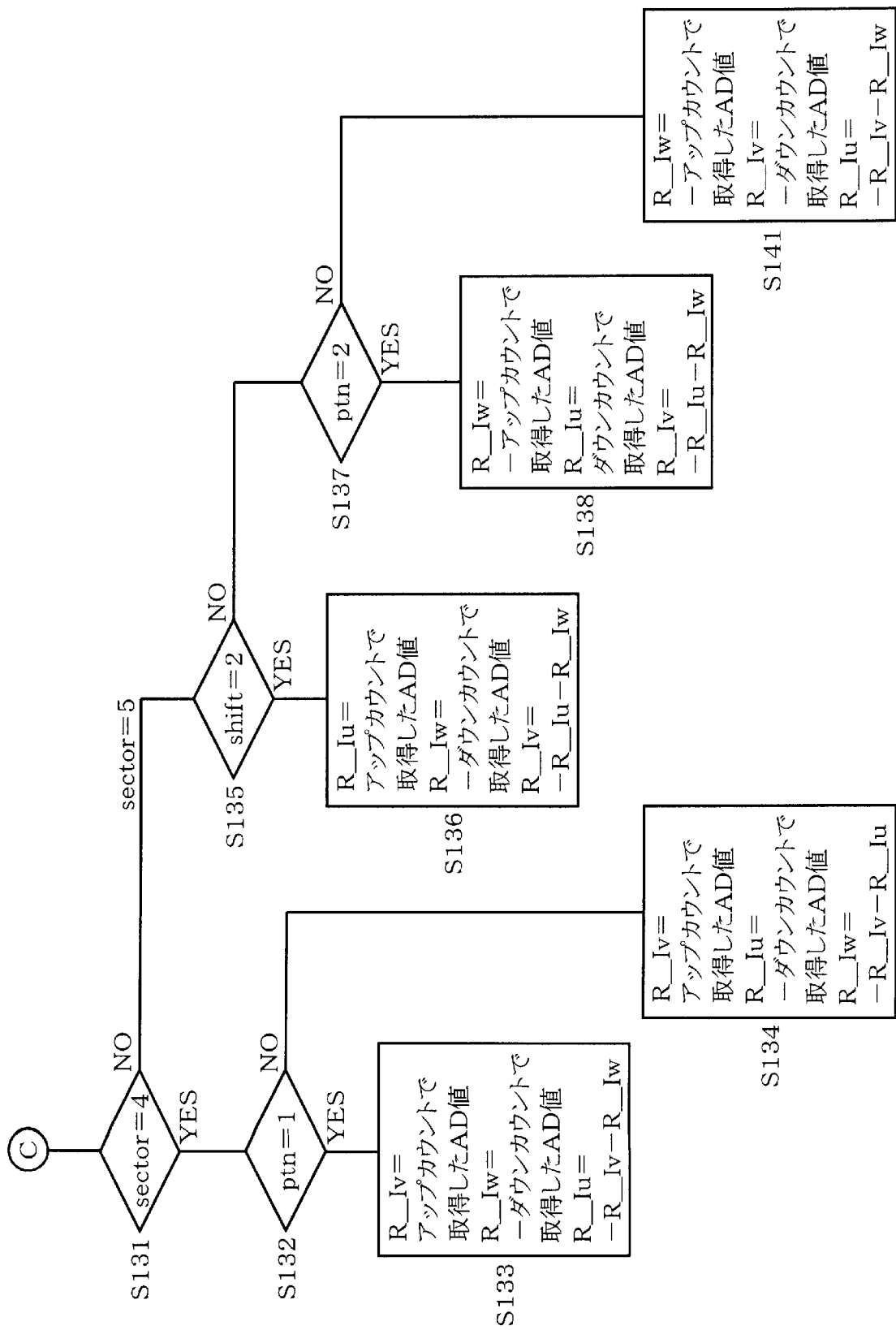
[図20]



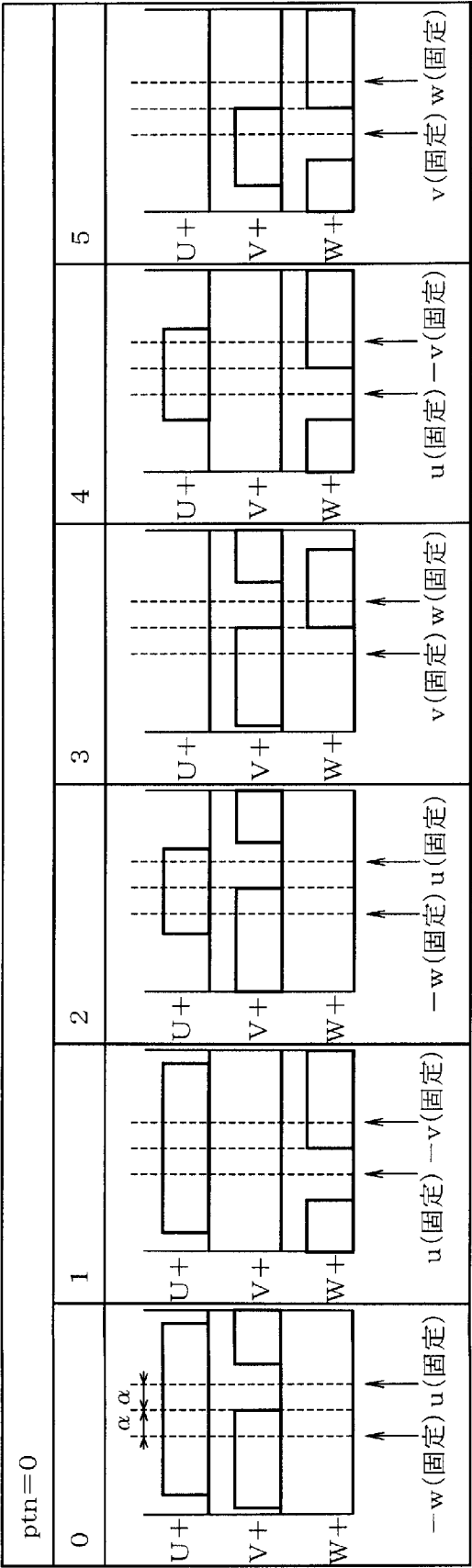
[図21]



[図22]



[図23]



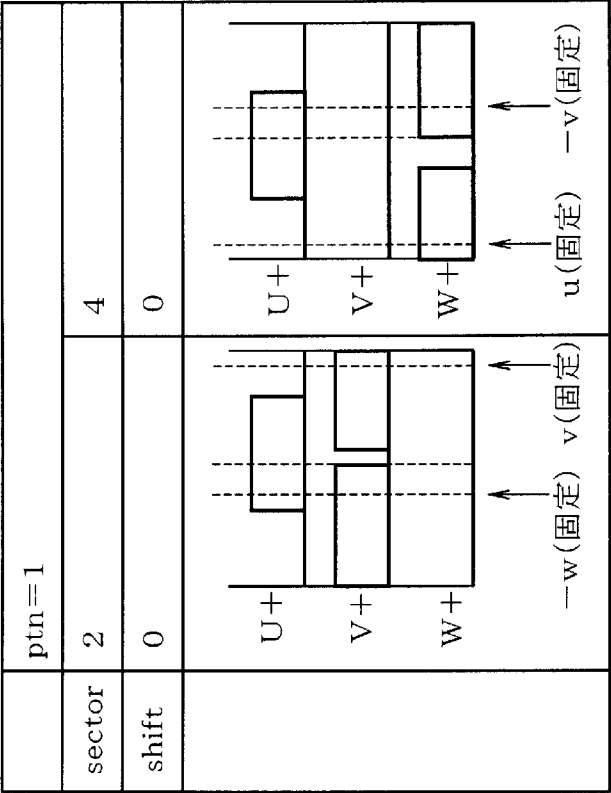
(a)



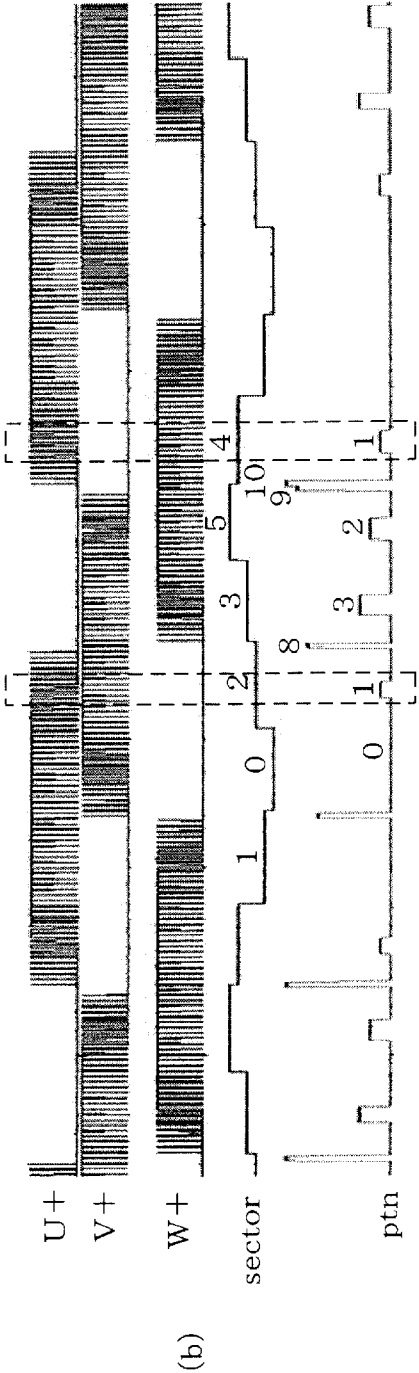
ptn 0

Copyright © 2016, Intel Corporation. All rights reserved. Intel, the Intel logo, and other marks contained herein are trademarks of Intel Corporation or its subsidiaries in the United States and other countries. Other marks contained herein are the property of their respective owners.

[図24]

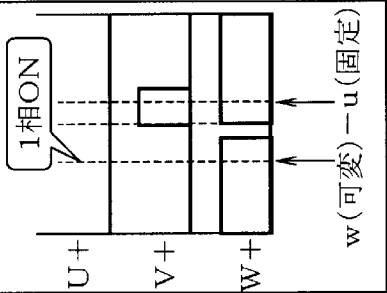
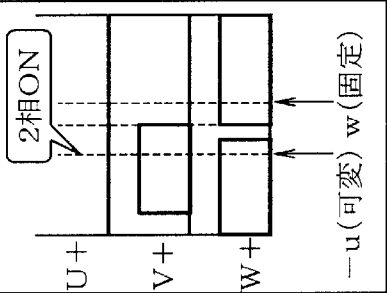
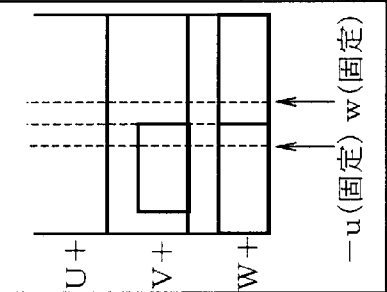


(a)



(b)

[図25]

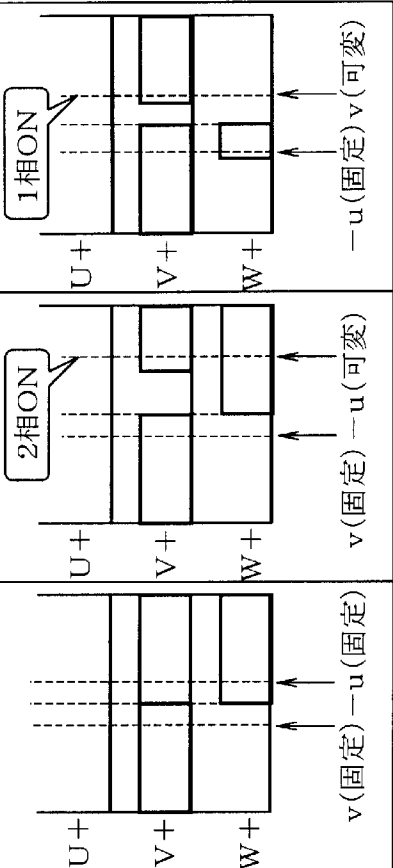
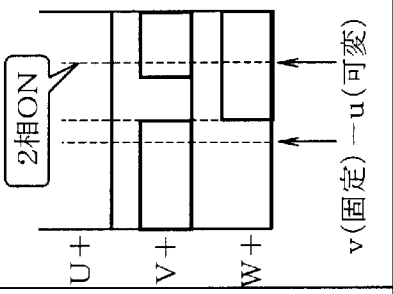
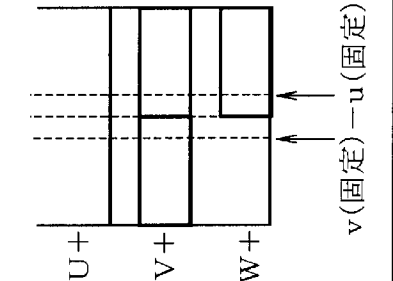
ptn=2			
sector	5	5	5
WO_bai> PWM_MAX*2	yes	no	no
shift	0	0	2
			
			
			

(a)



(b)

[図26]

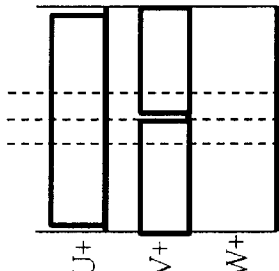
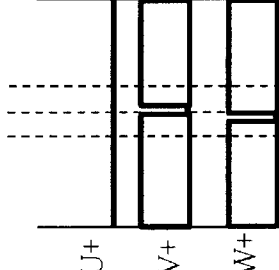
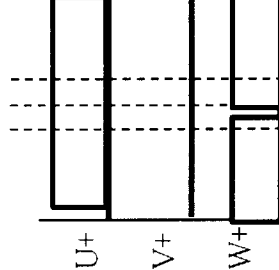
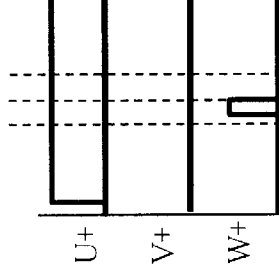
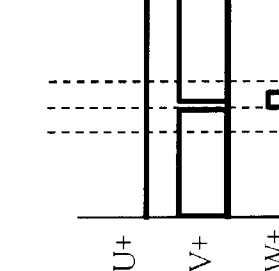
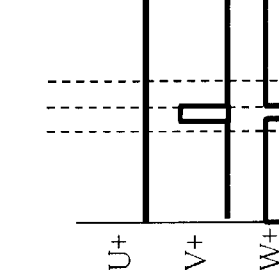
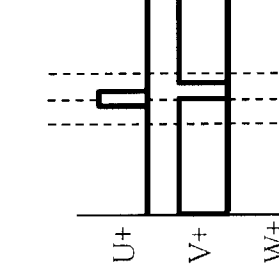
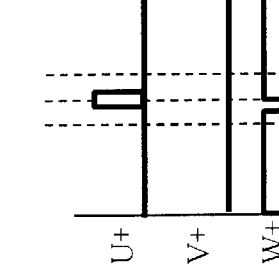
ptn=3			
sector	3	3	3
V0_bai> PWM_MAX*2	yes	no	no
shift	0	0	1
			
			
			

(a)

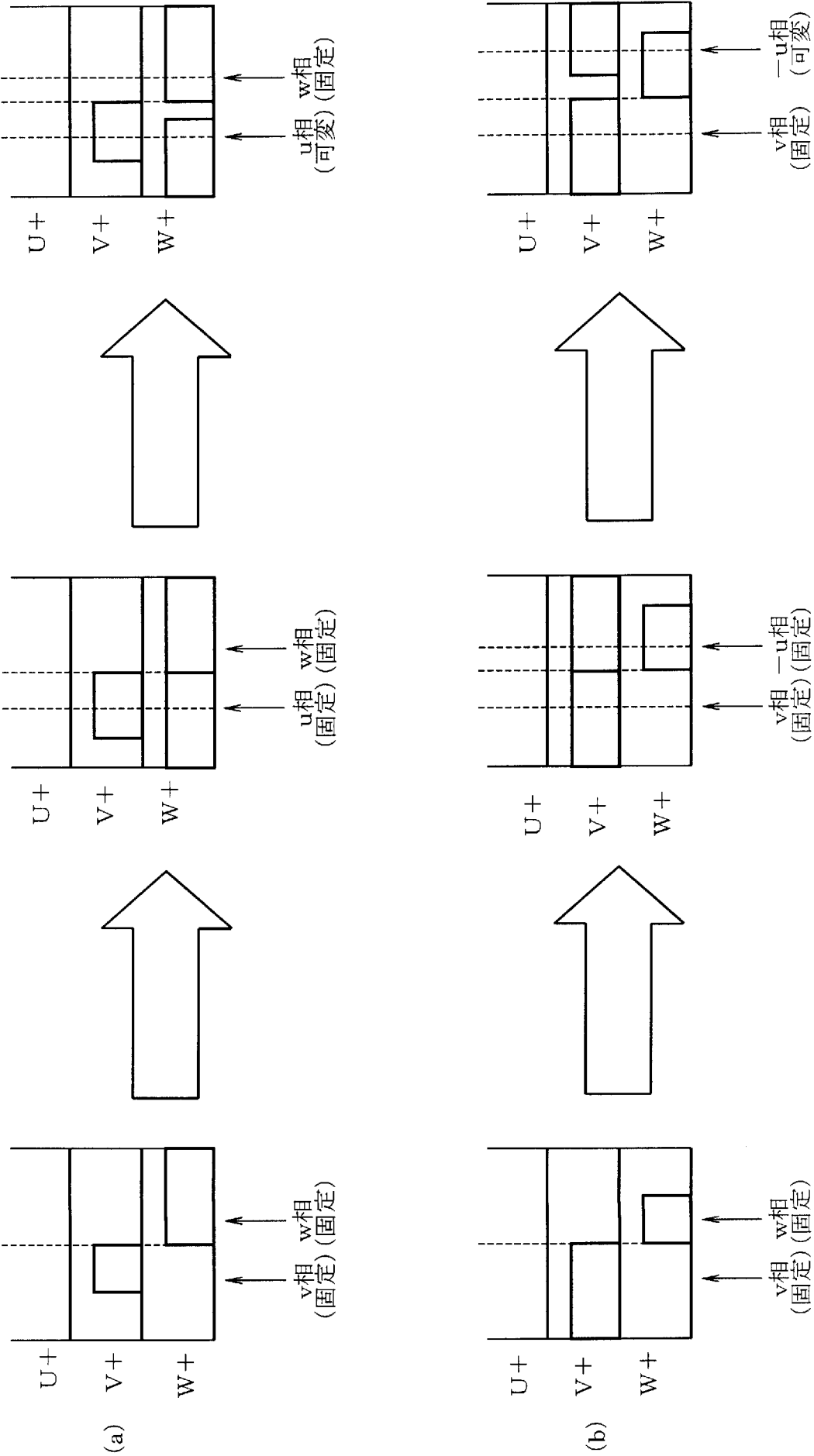


(b)

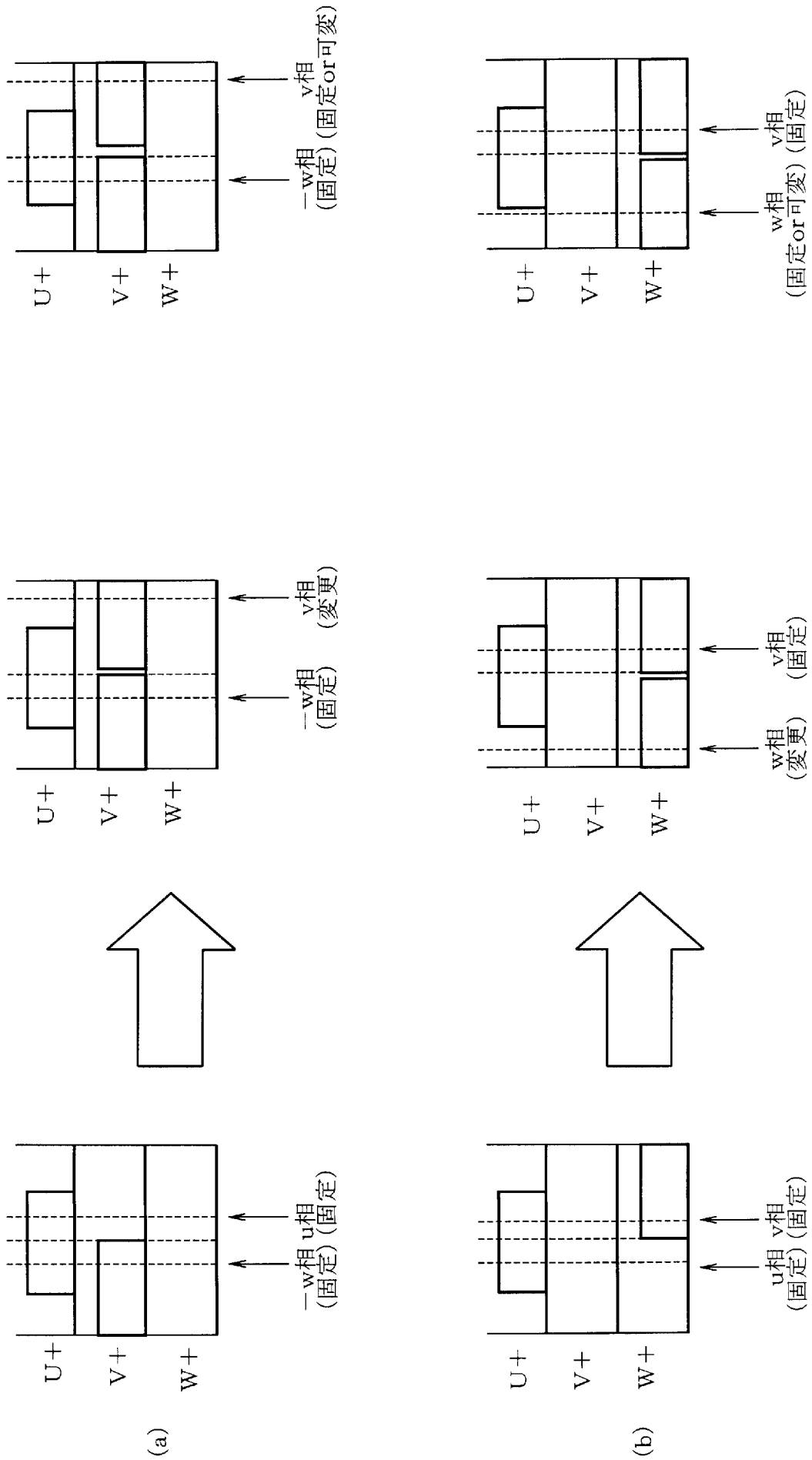
[図27]

ptn	4	5	6	7
				
ptn	8	9	10	11
				

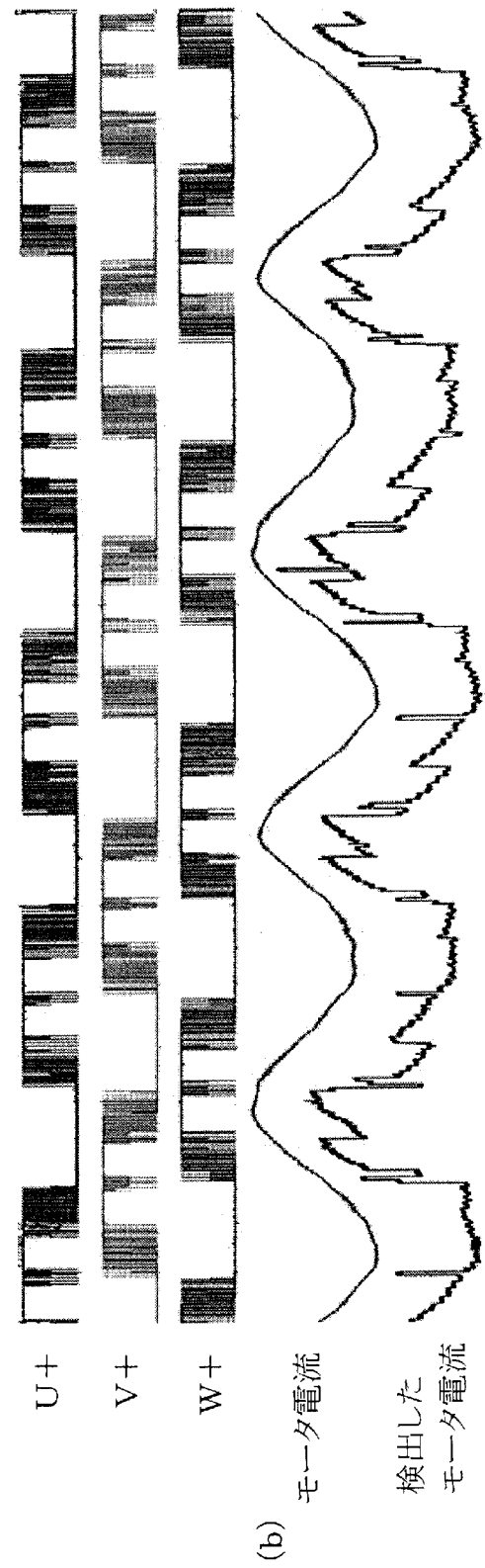
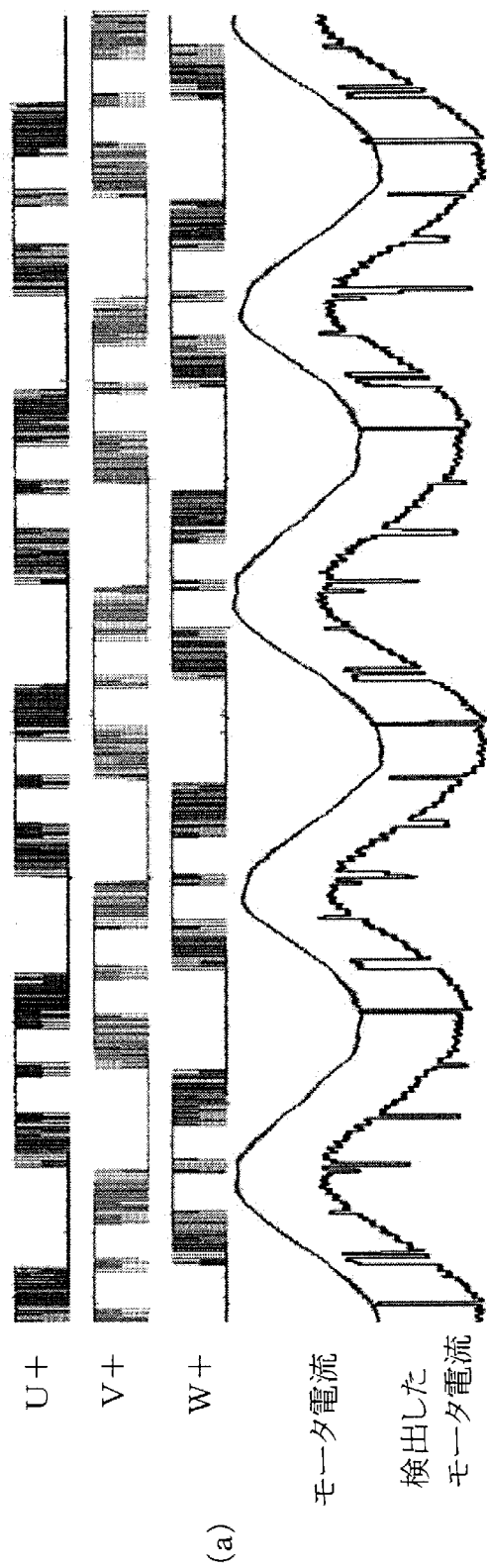
[図28]



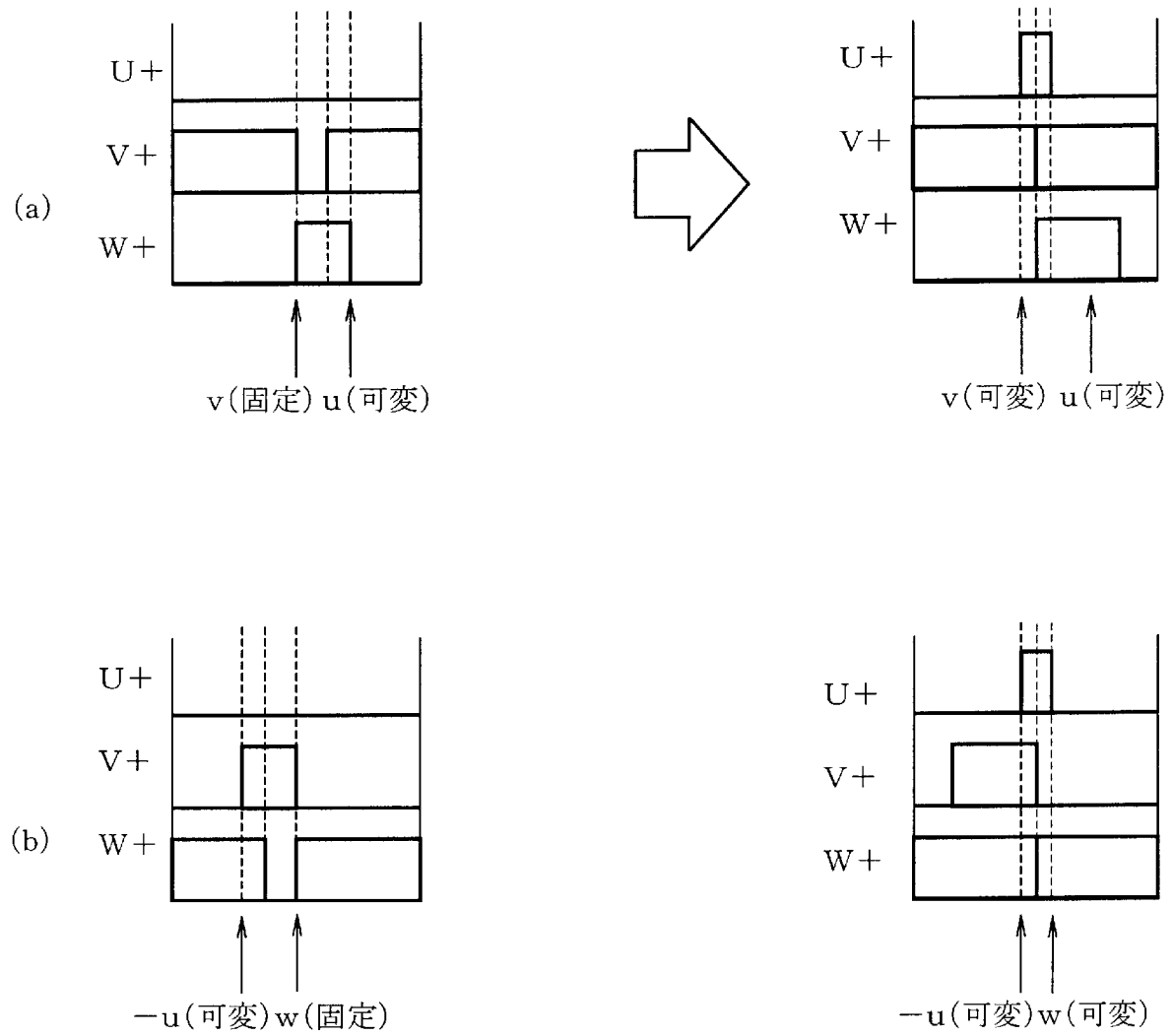
[図29]



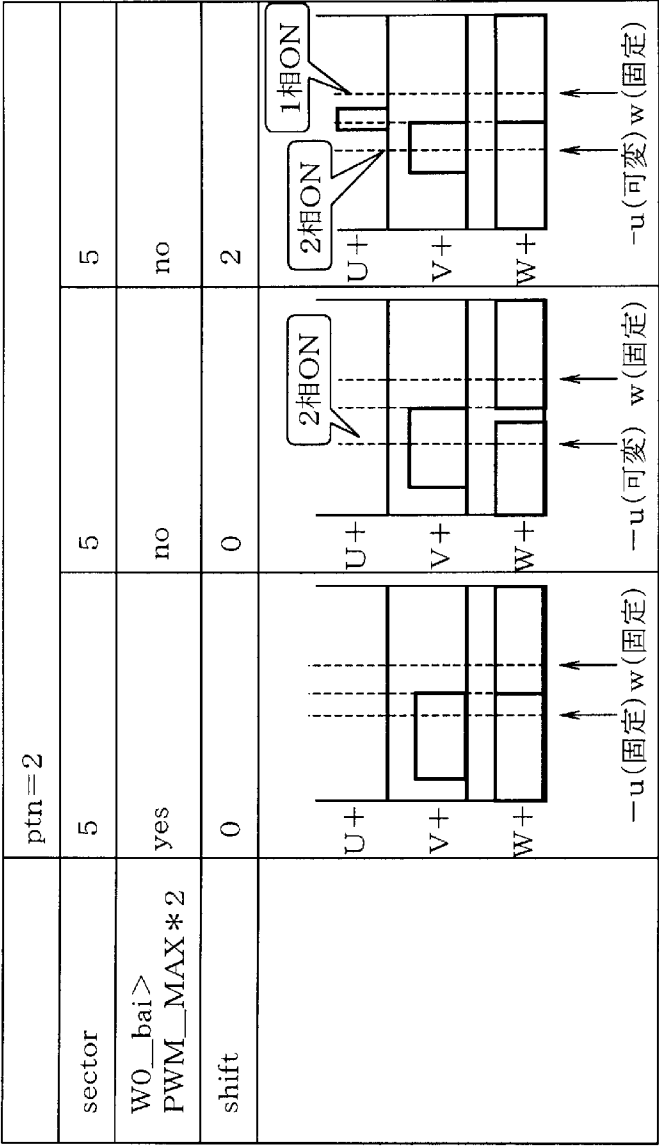
[図30]



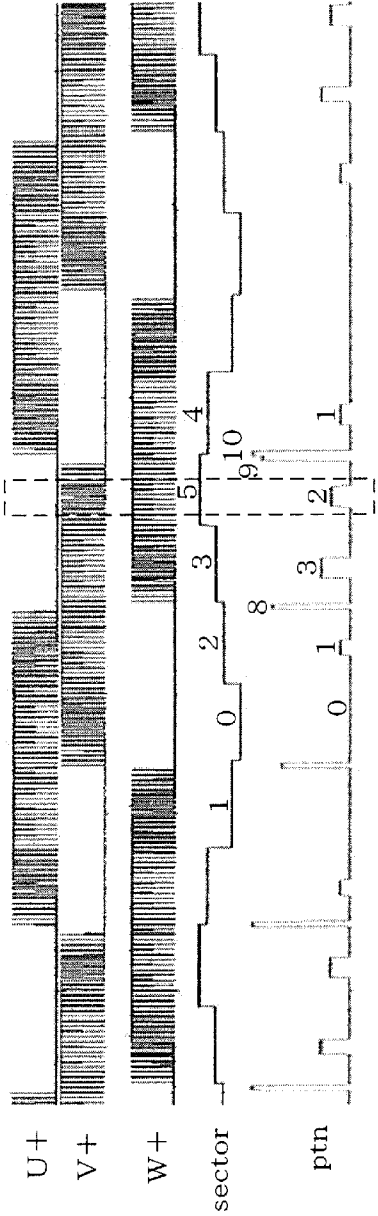
[図31]



[図32]



(a)

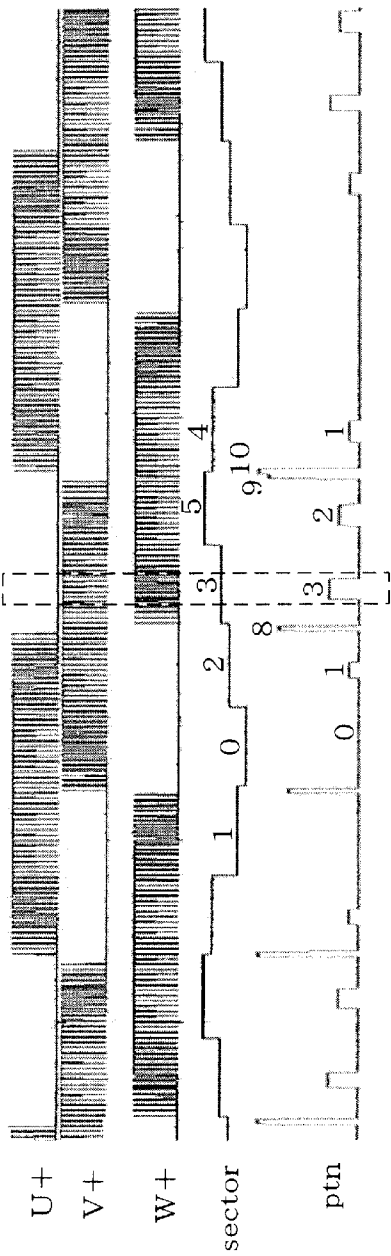


(b)

[図33]

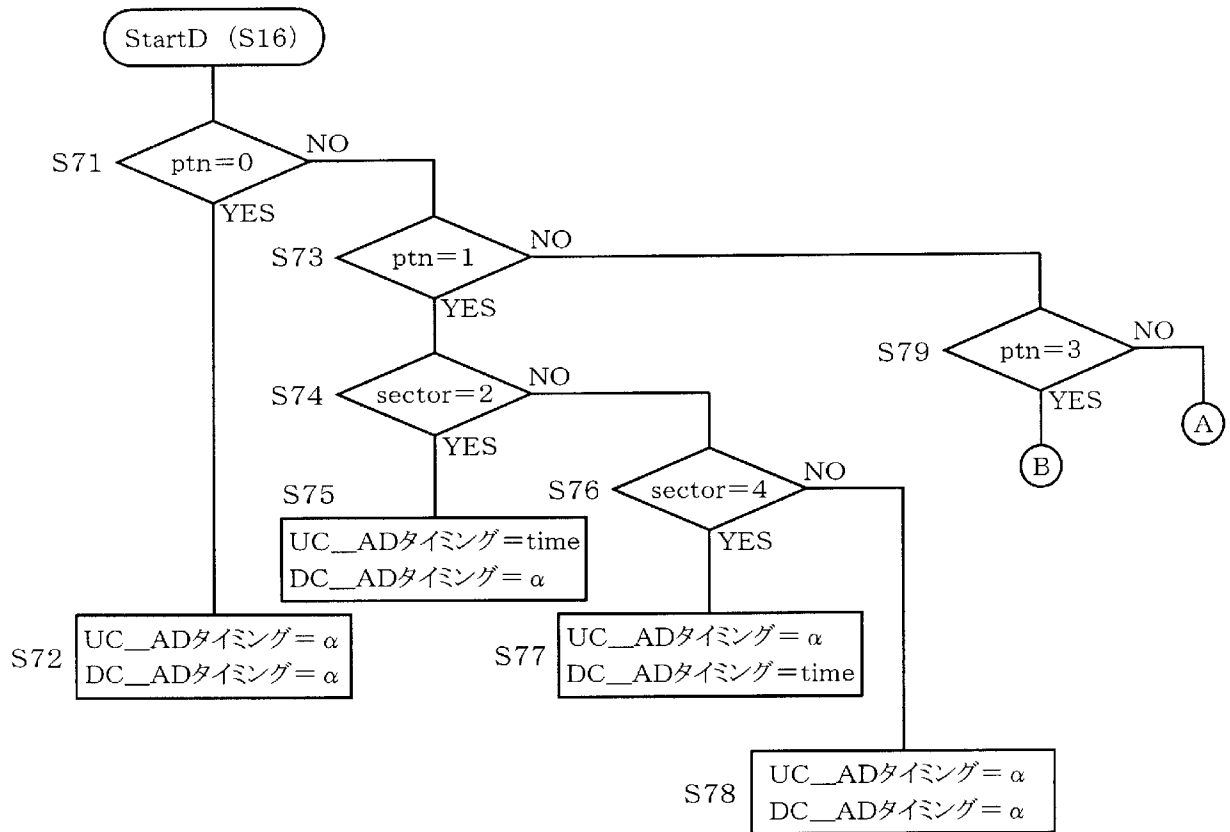
p _{tn} = 3		
sector	3	3
V _{0_bai} > PWM_MAX * 2	yes	no
shift	0	1

(a)

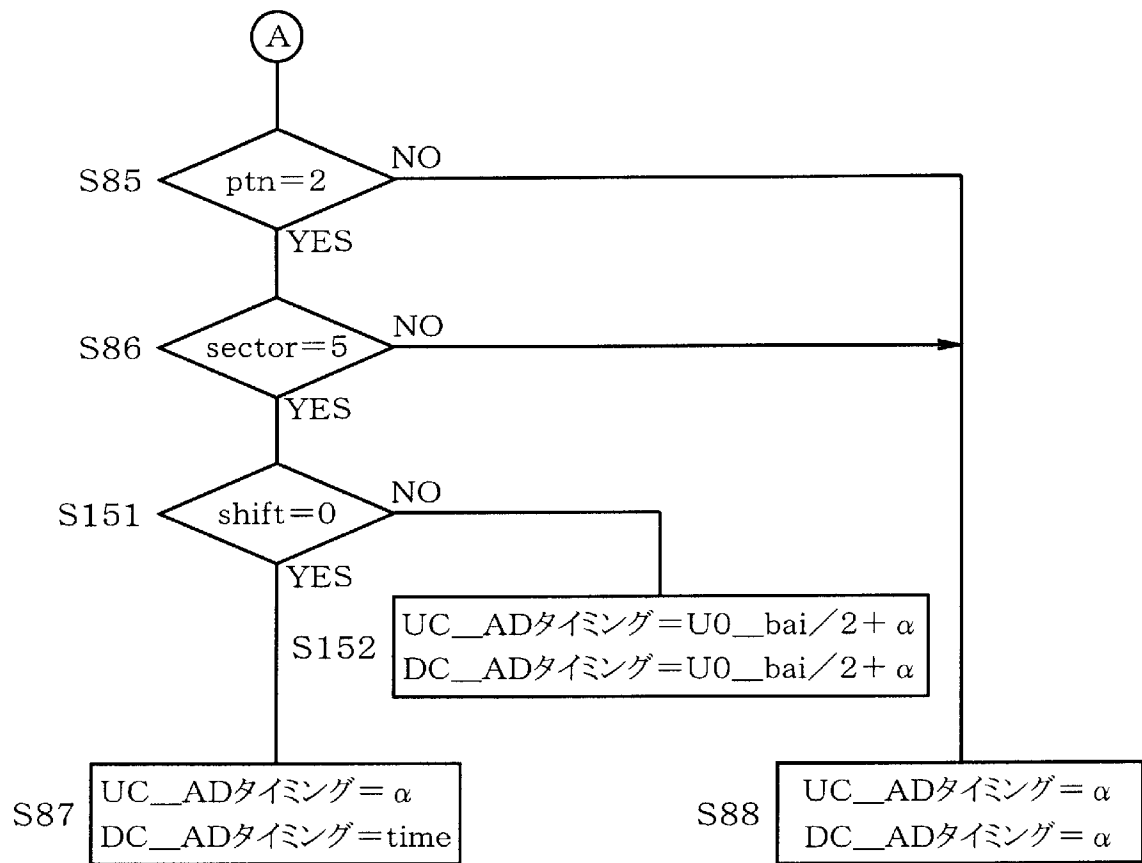


(b)

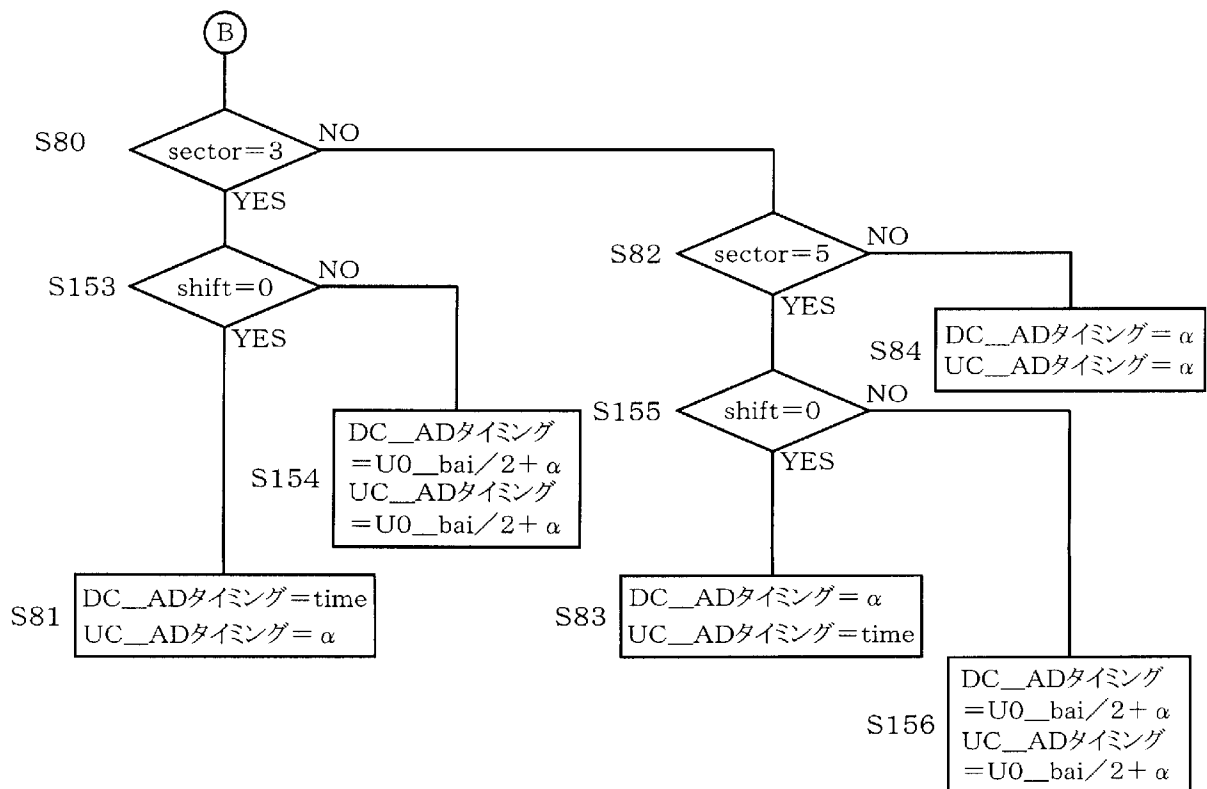
[図34]



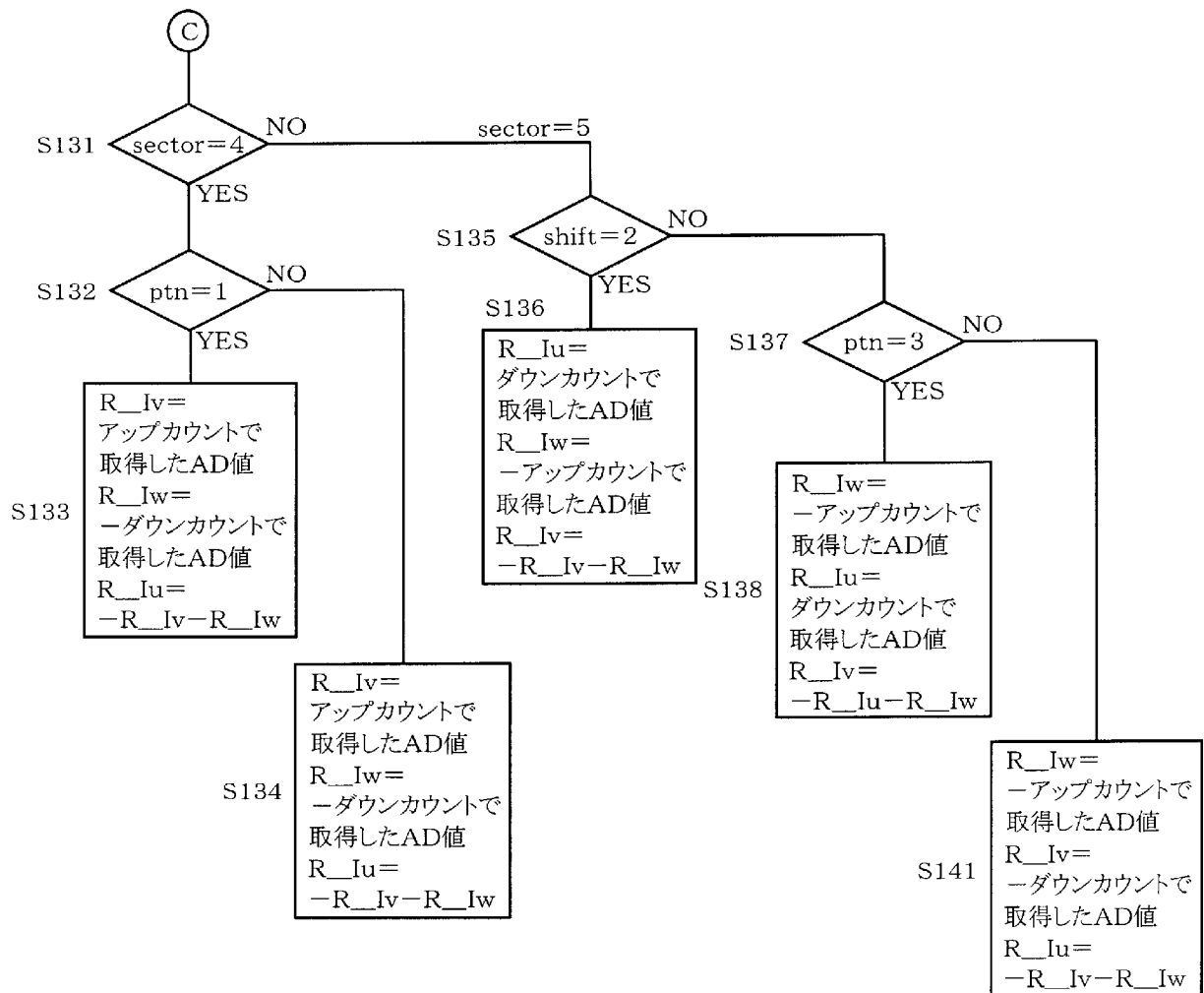
[図35]



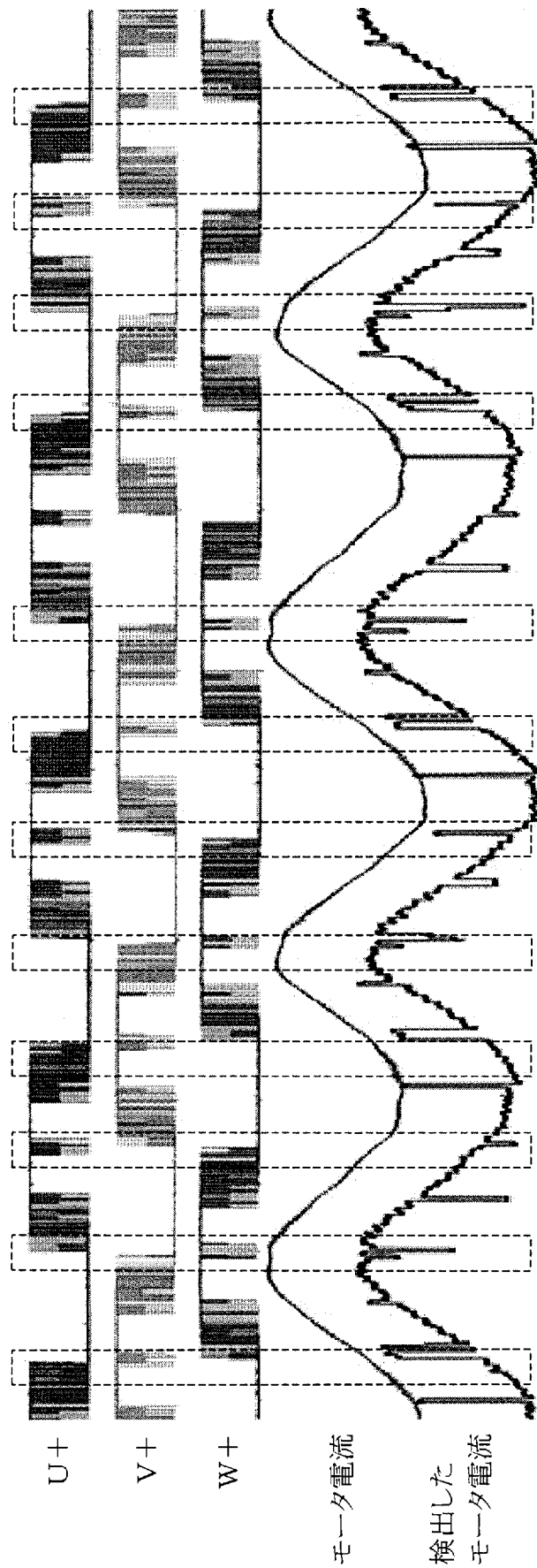
[図36]



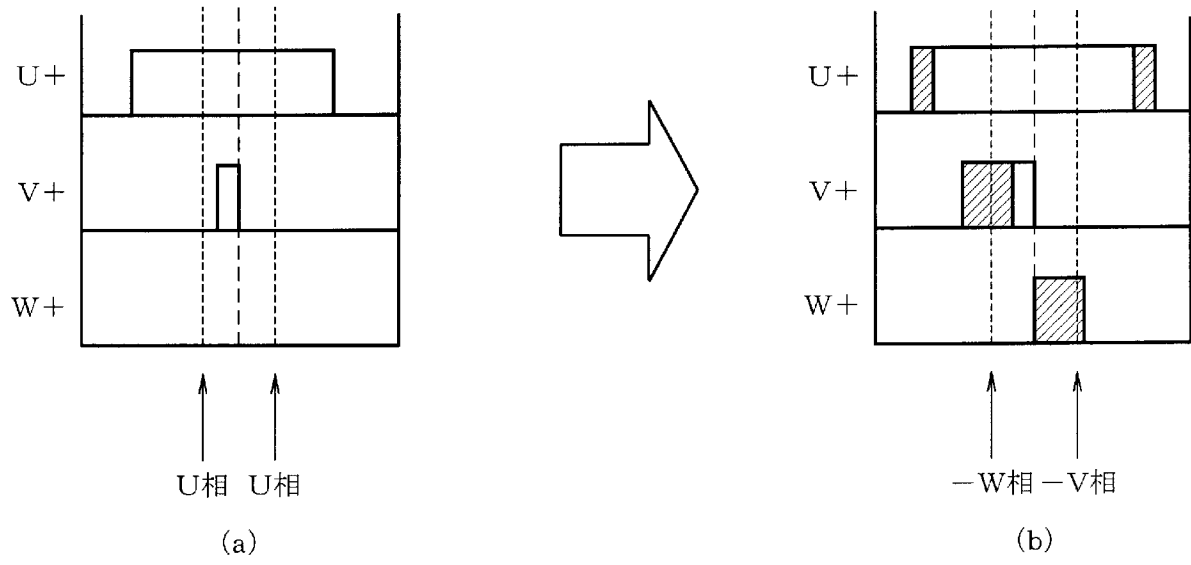
[図37]



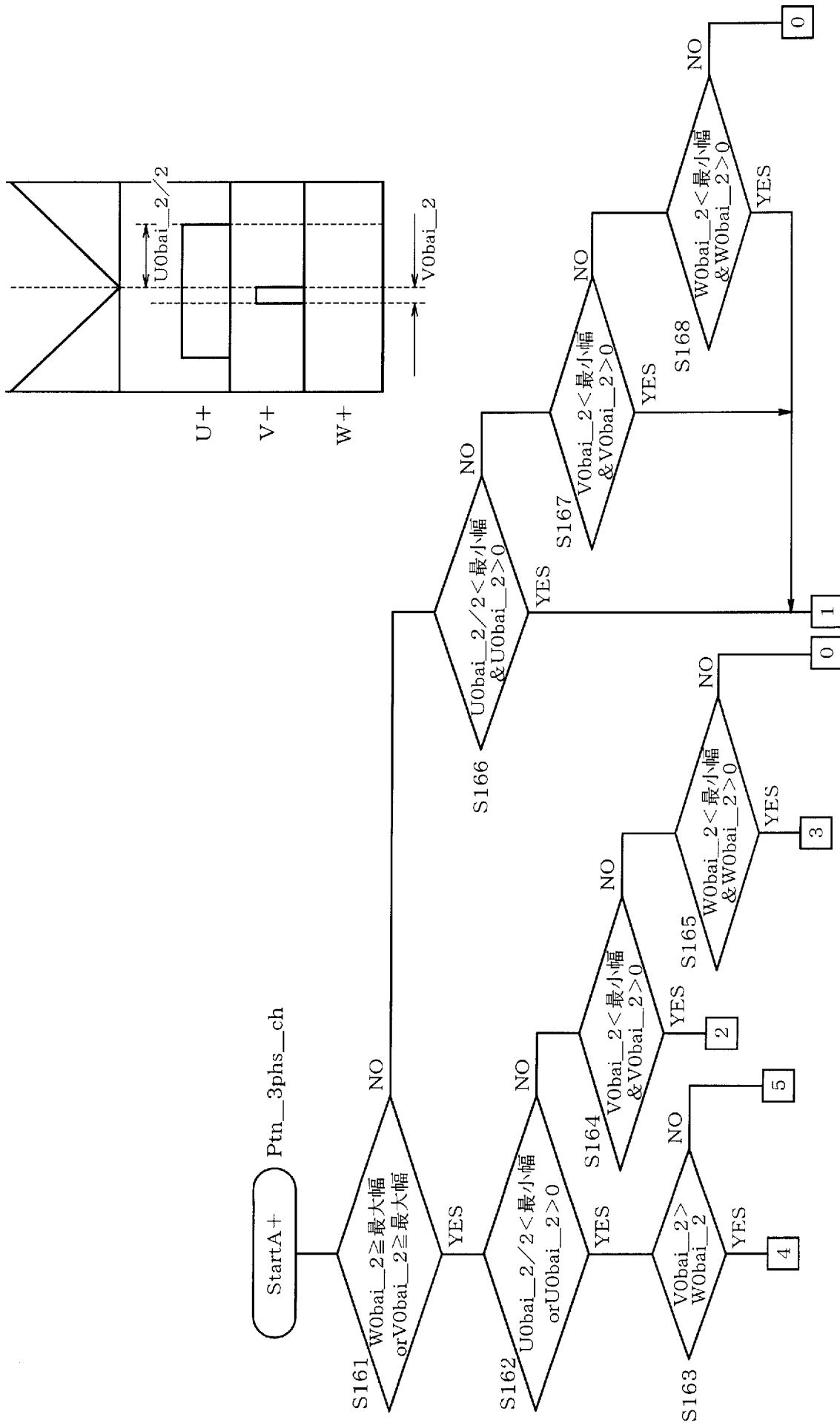
[図38]



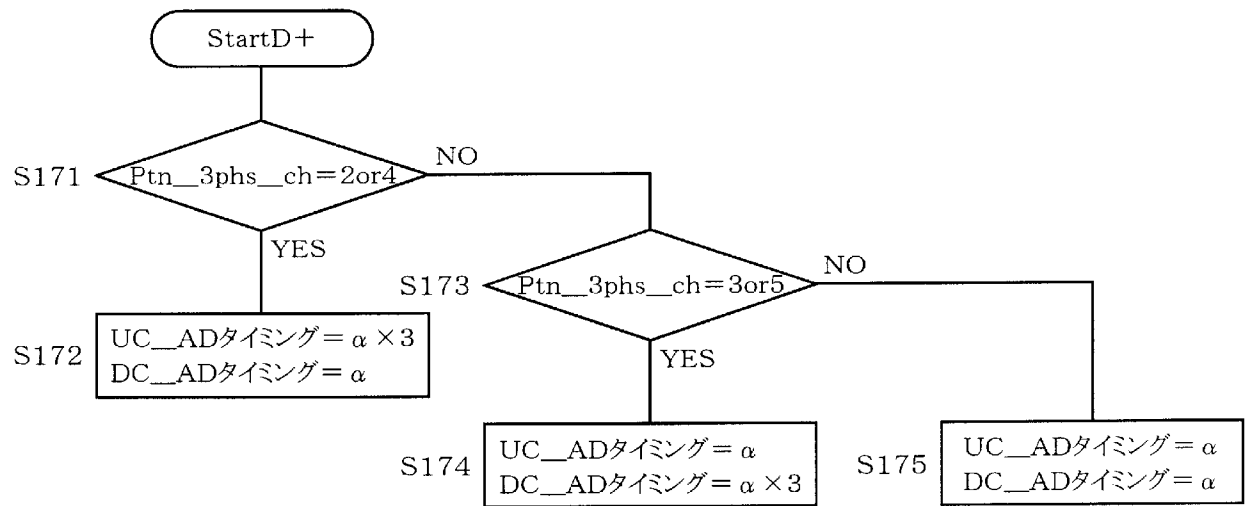
[図39]



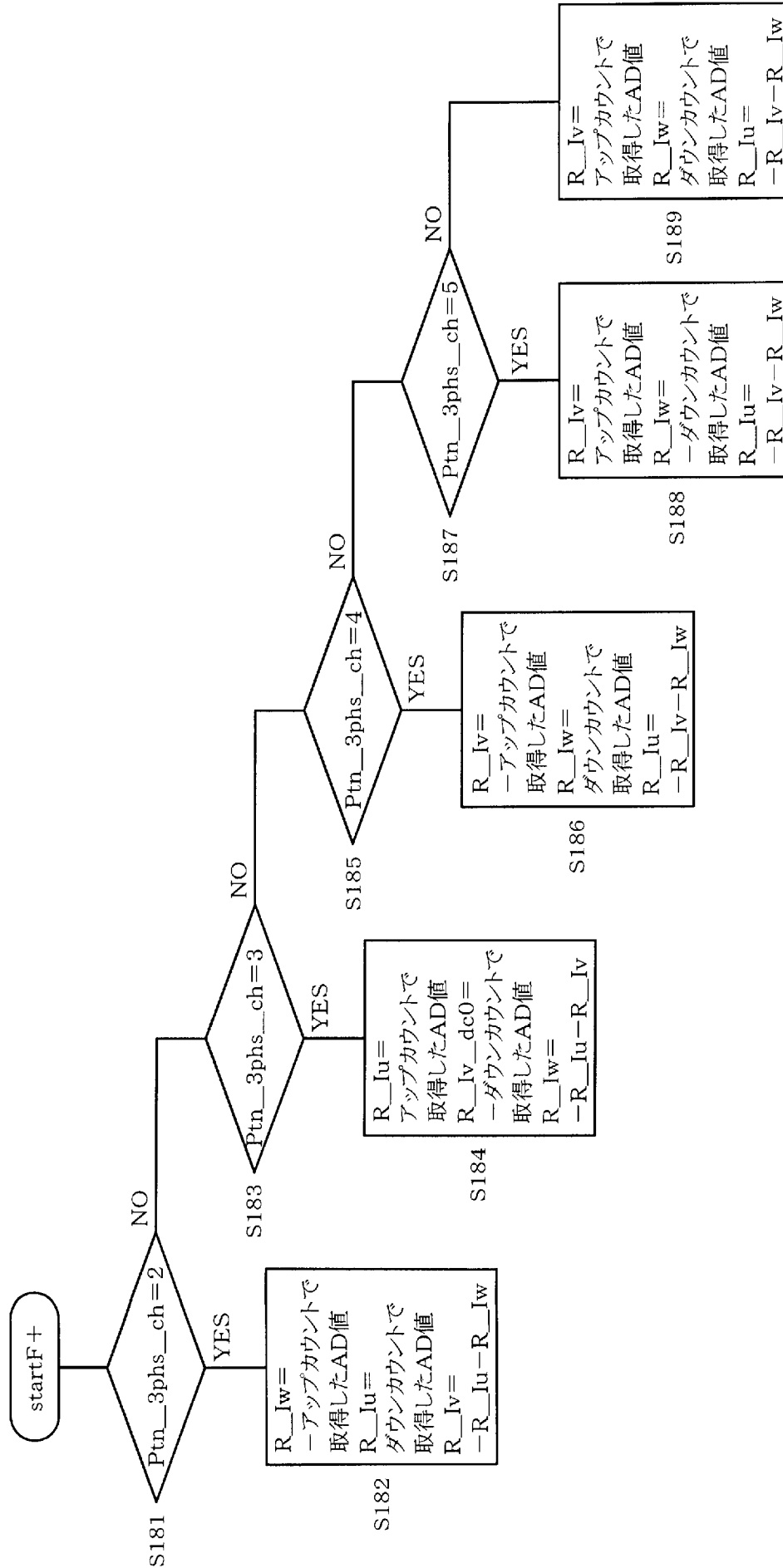
[図40]



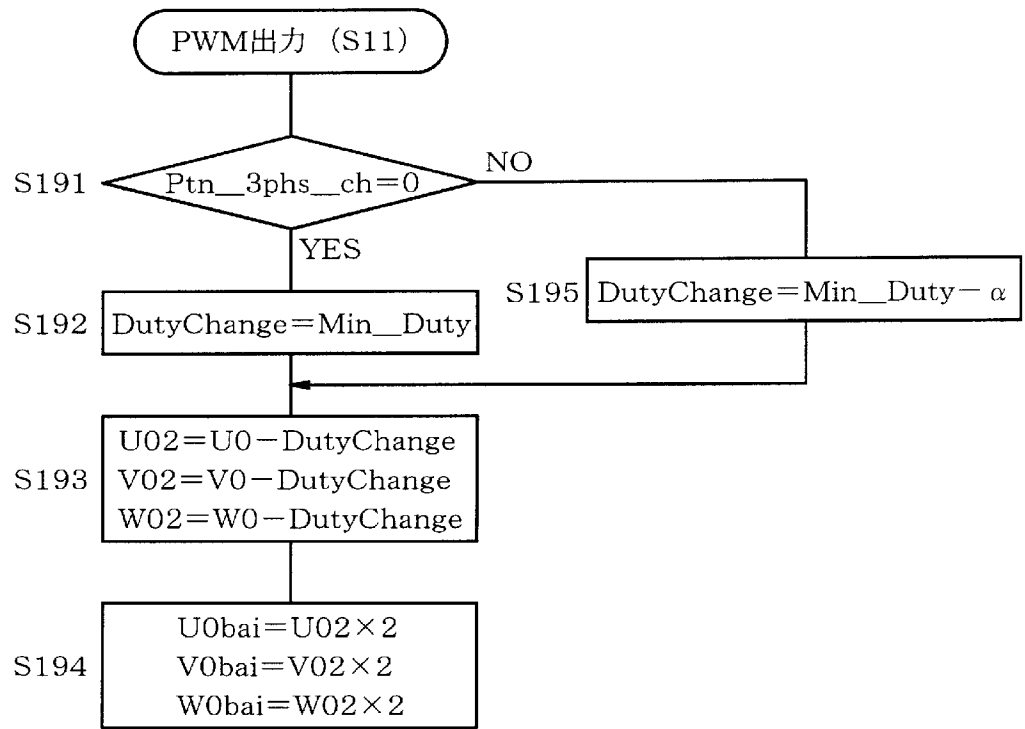
[図41]



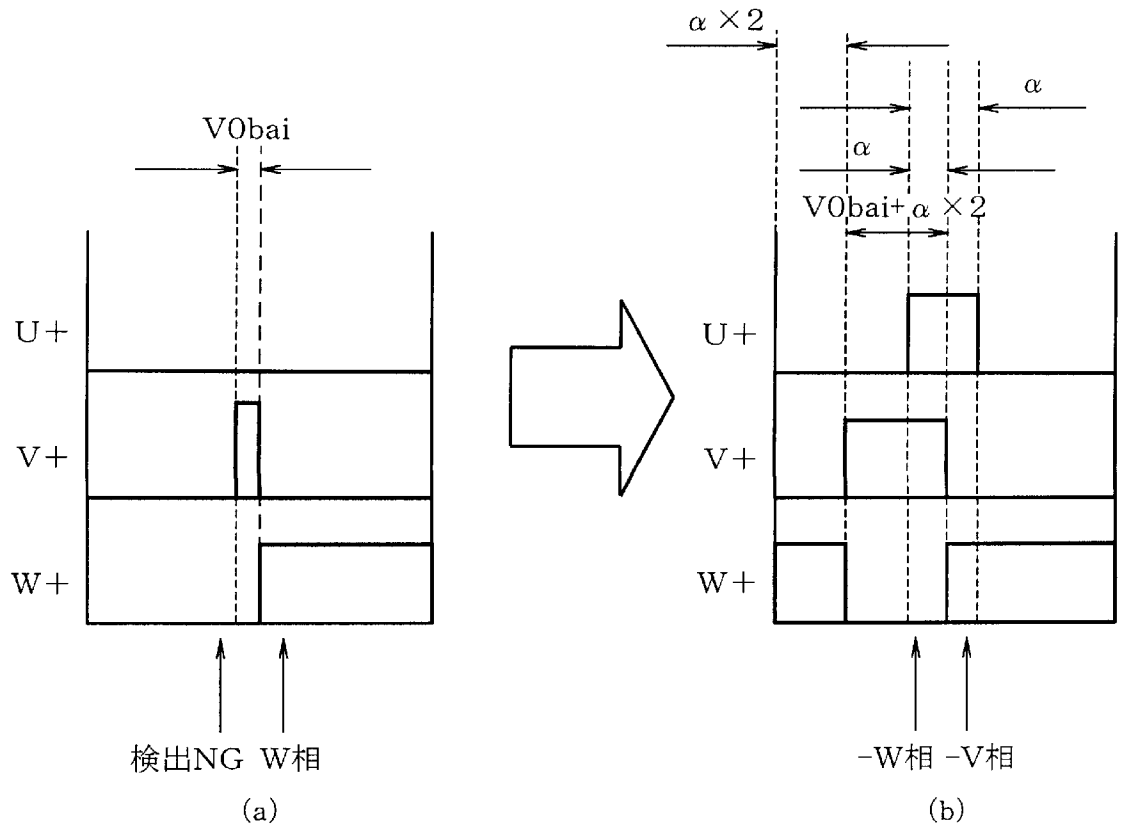
[図42]



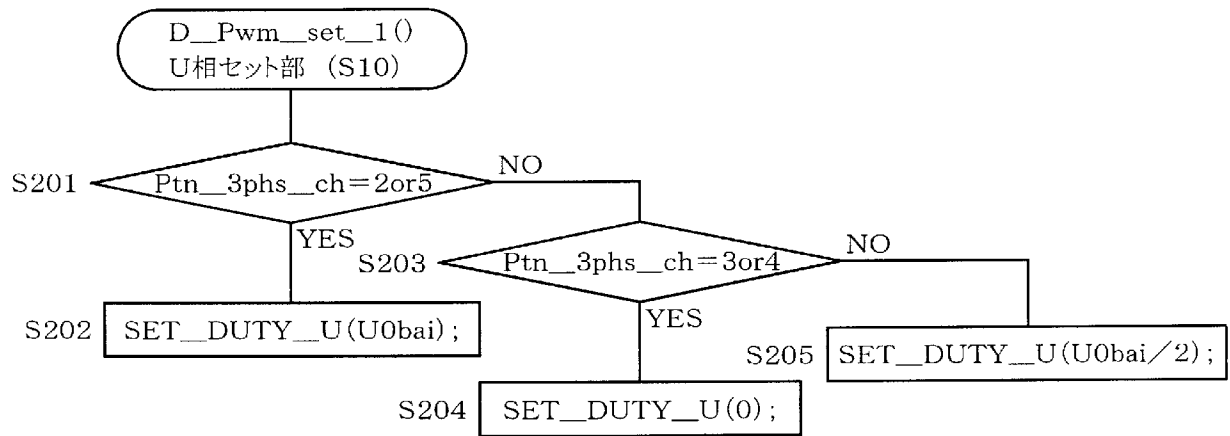
[図43]



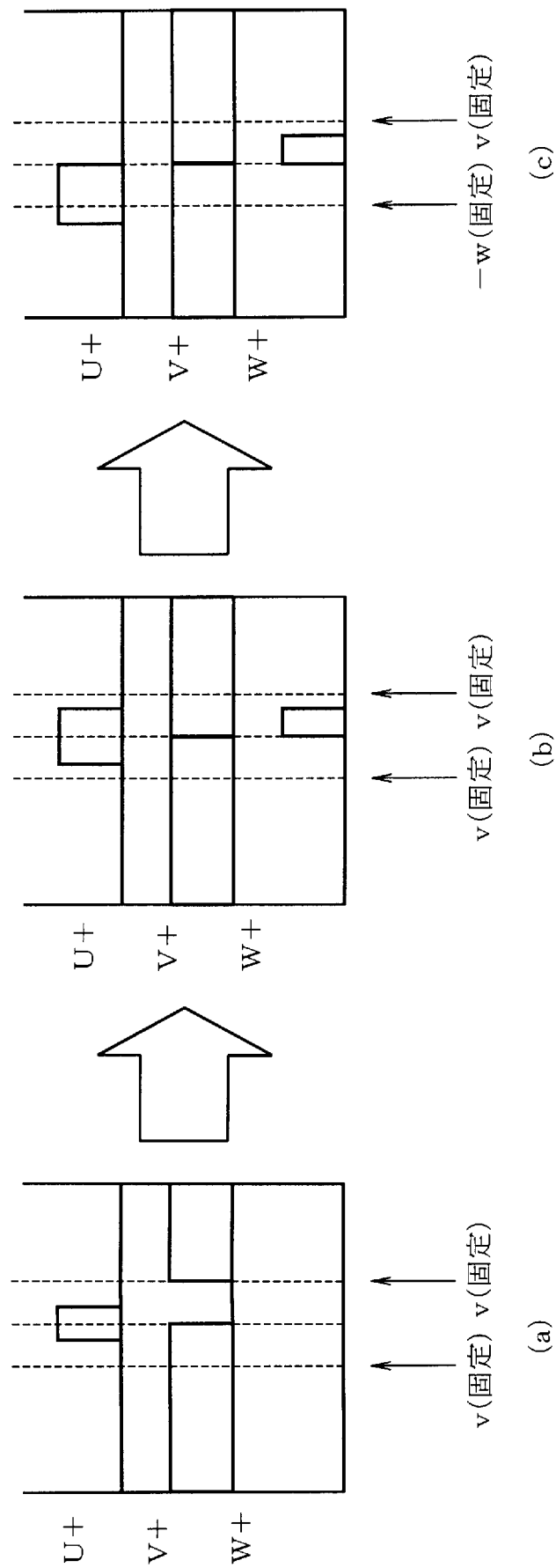
[図44]



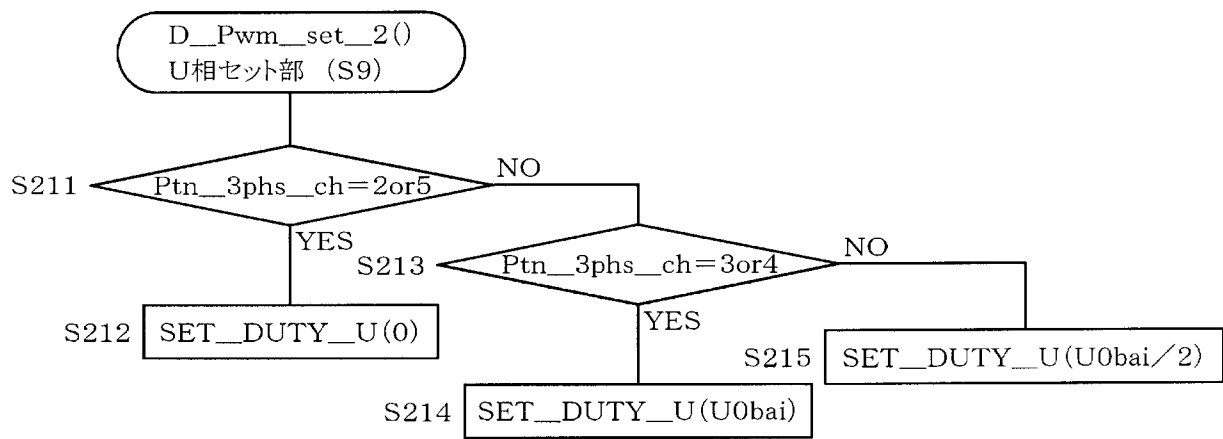
[図45]



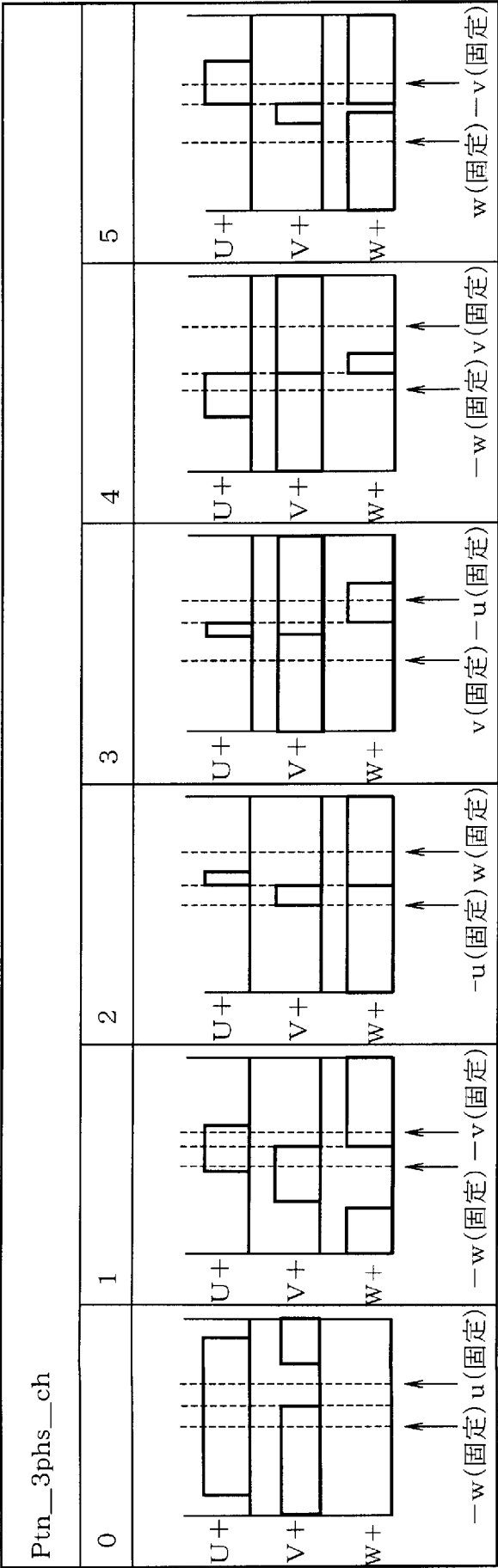
[図46]



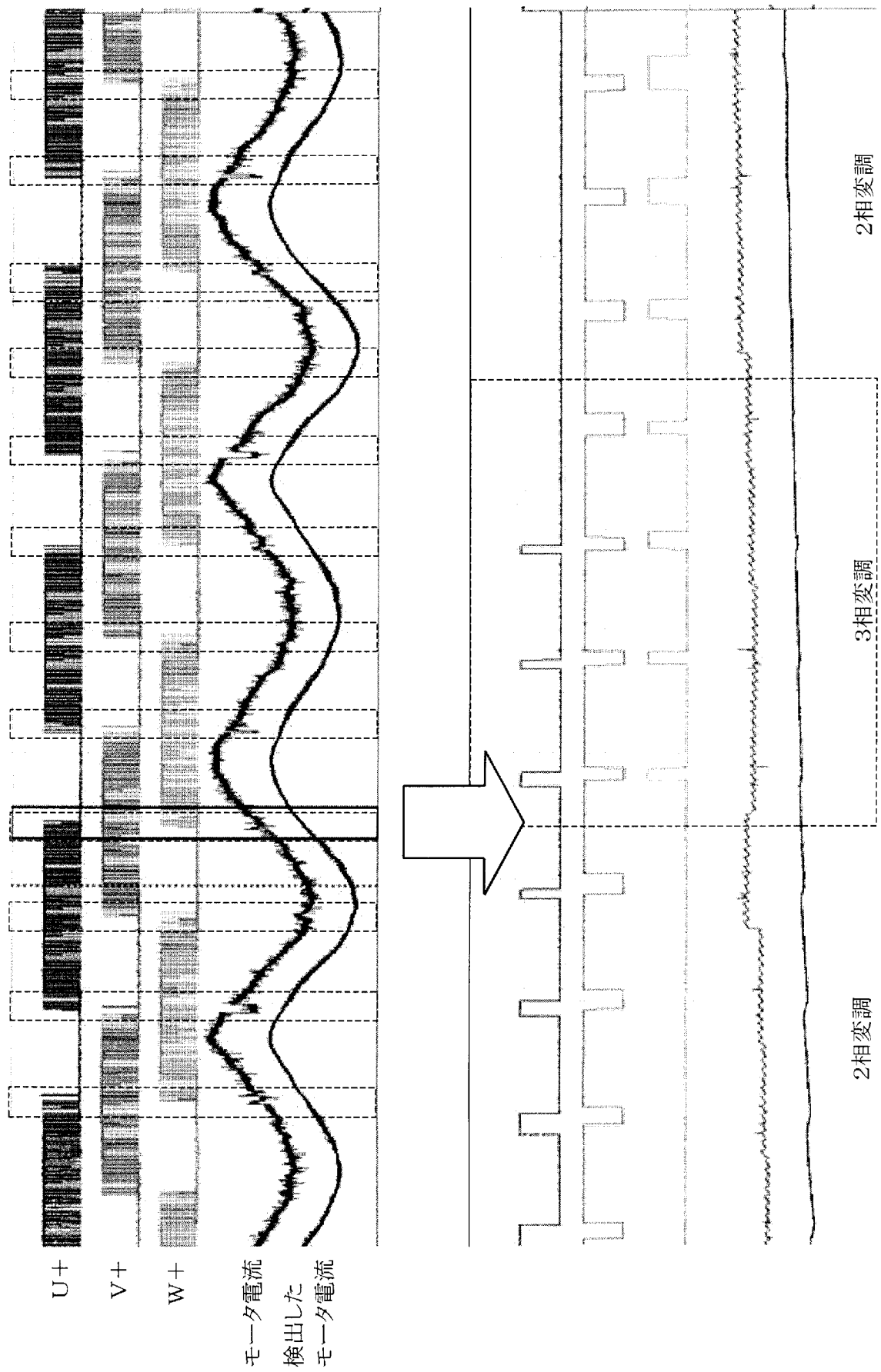
[図47]



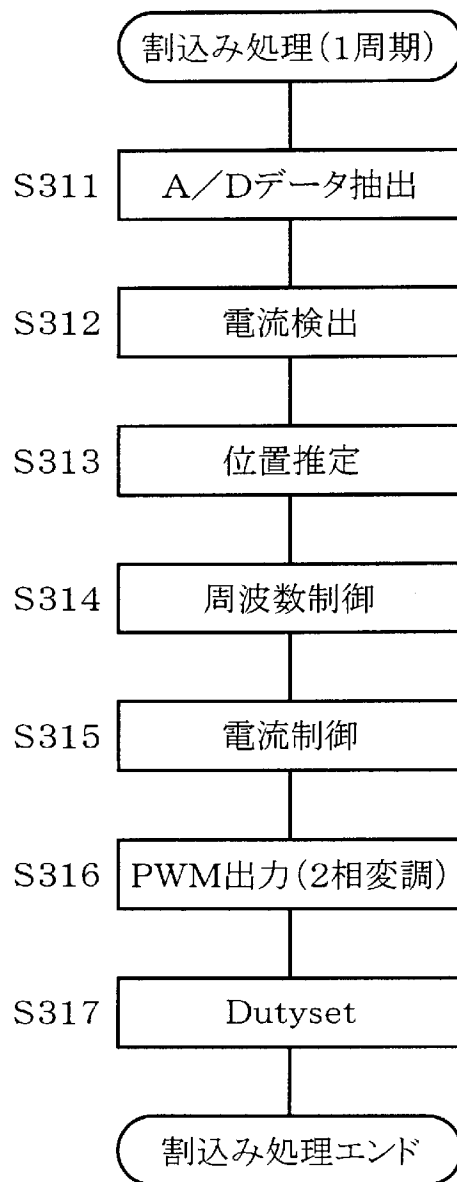
[図48]



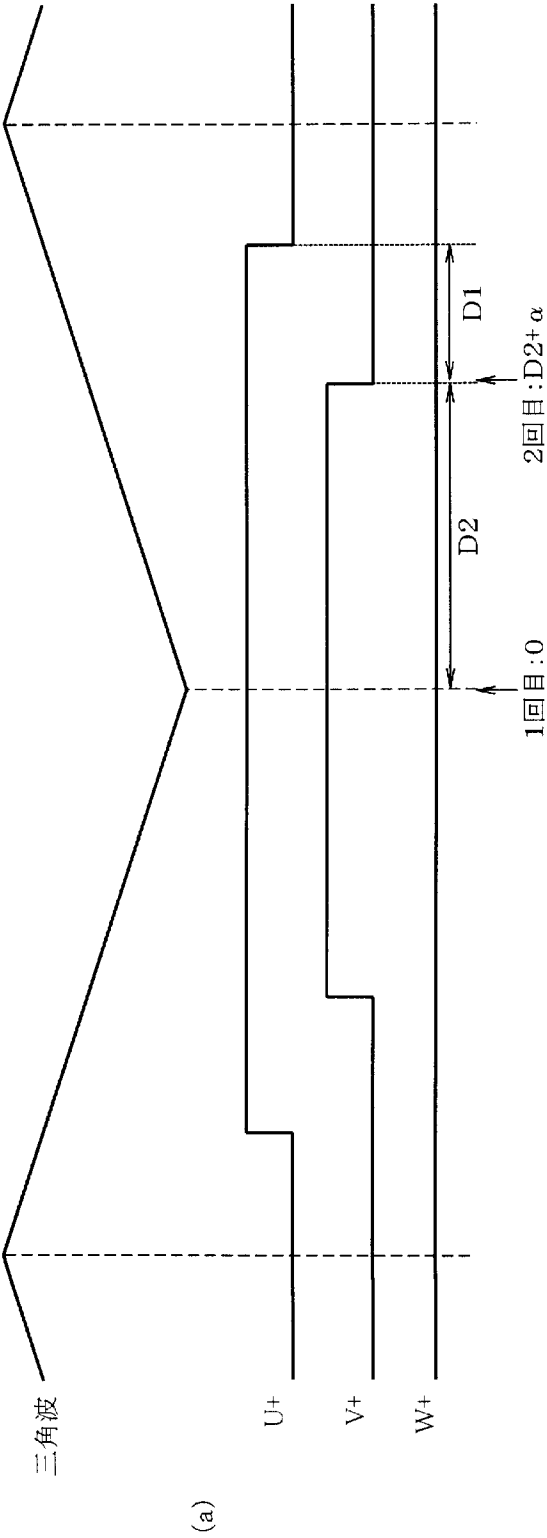
[図49]



[図50]

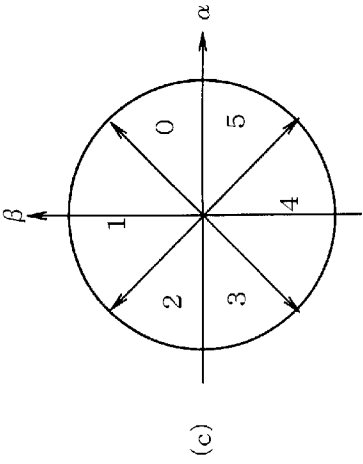


[図51]

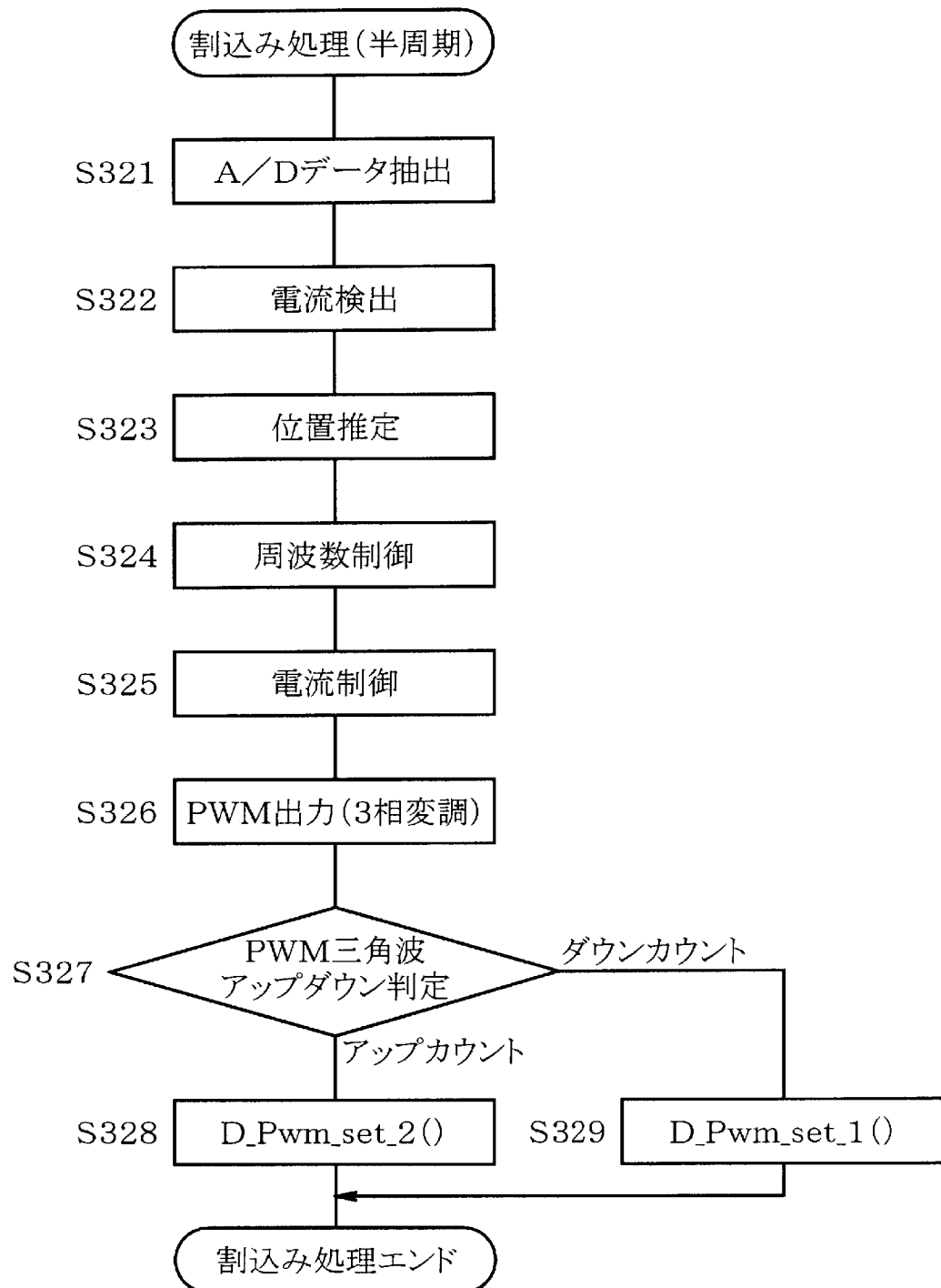


(b)

条件1	条件2	条件3	セクタ	D1	D2	PWMA	PWMB	PWMC
$V\alpha \geq 0$	$V\beta \geq 0$	$V\alpha \geq V\beta / \sqrt{3}$	0	$(\sqrt{3}/2 \cdot V\alpha - 1/2 \cdot V\beta) \cdot H$	$V\beta \cdot H$	D1+D2	D2	0
$V\alpha \geq 0$	$V\beta \geq 0$	$V\alpha < V\beta / \sqrt{3}$	1	$(-\sqrt{3}/2 \cdot V\alpha + 1/2 \cdot V\beta) \cdot H$	$(\sqrt{3}/2 \cdot V\alpha + 1/2 \cdot V\beta) \cdot H$	D2	D1+D2	0
$V\alpha < 0$	$V\beta \geq 0$	$-V\alpha \leq V\beta / \sqrt{3}$	1	$(-\sqrt{3}/2 \cdot V\alpha + 1/2 \cdot V\beta) \cdot H$	$(\sqrt{3}/2 \cdot V\alpha + 1/2 \cdot V\beta) \cdot H$	D2	D1+D2	0
$V\alpha < 0$	$V\beta \geq 0$	$-V\alpha \geq V\beta / \sqrt{3}$	2	$V\beta \cdot H$	$(-\sqrt{3}/2 \cdot V\alpha - 1/2 \cdot V\beta) \cdot H$	0	D1+D2	D2
$V\alpha < 0$	$V\beta < 0$	$V\alpha < V\beta / \sqrt{3}$	3	$-V\beta \cdot H$	$(-\sqrt{3}/2 \cdot V\alpha + 1/2 \cdot V\beta) \cdot H$	0	D2	D1+D2
$V\alpha < 0$	$V\beta < 0$	$V\alpha \geq V\beta / \sqrt{3}$	4	$(-\sqrt{3}/2 \cdot V\alpha - 1/2 \cdot V\beta) \cdot H$	$(\sqrt{3}/2 \cdot V\alpha - 1/2 \cdot V\beta) \cdot H$	D2	0	D1+D2
$V\alpha \geq 0$	$V\beta < 0$	$V\alpha \leq -V\beta / \sqrt{3}$	4	$(-\sqrt{3}/2 \cdot V\alpha - 1/2 \cdot V\beta) \cdot H$	$(\sqrt{3}/2 \cdot V\alpha - 1/2 \cdot V\beta) \cdot H$	D2	0	D1+D2
$V\alpha \geq 0$	$V\beta < 0$	$V\alpha \geq -V\beta / \sqrt{3}$	5	$(\sqrt{3}/2 \cdot V\alpha + 1/2 \cdot V\beta) \cdot H$	$-V\beta \cdot H$	D1+D2	0	D2



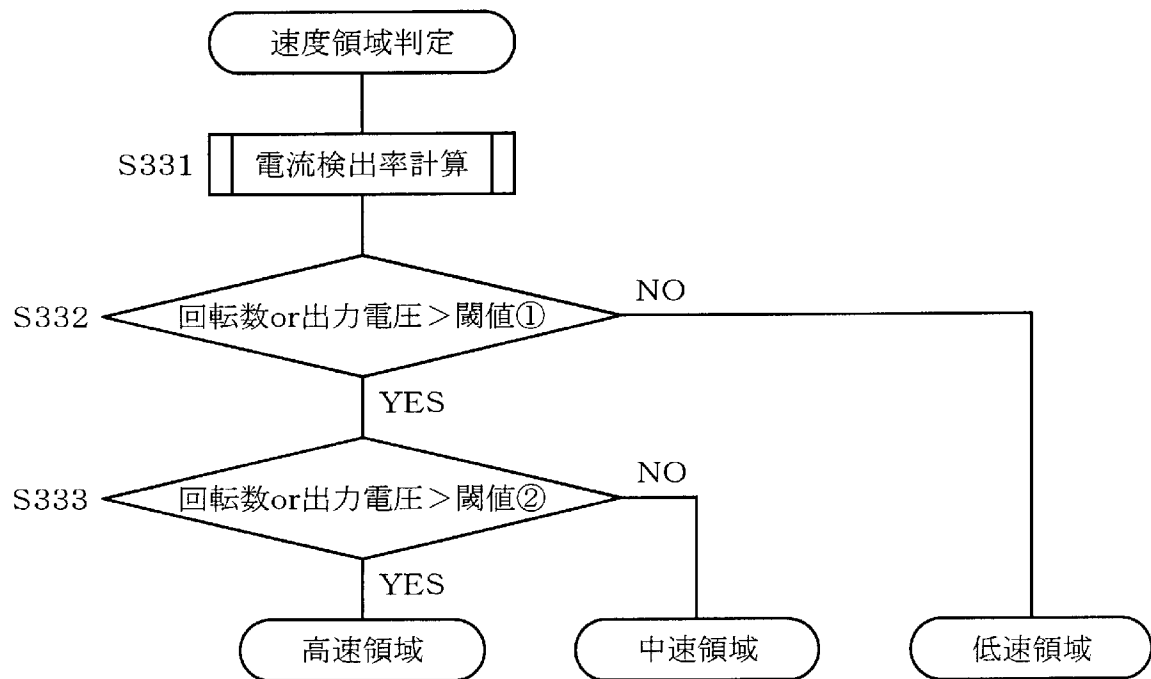
[図52]



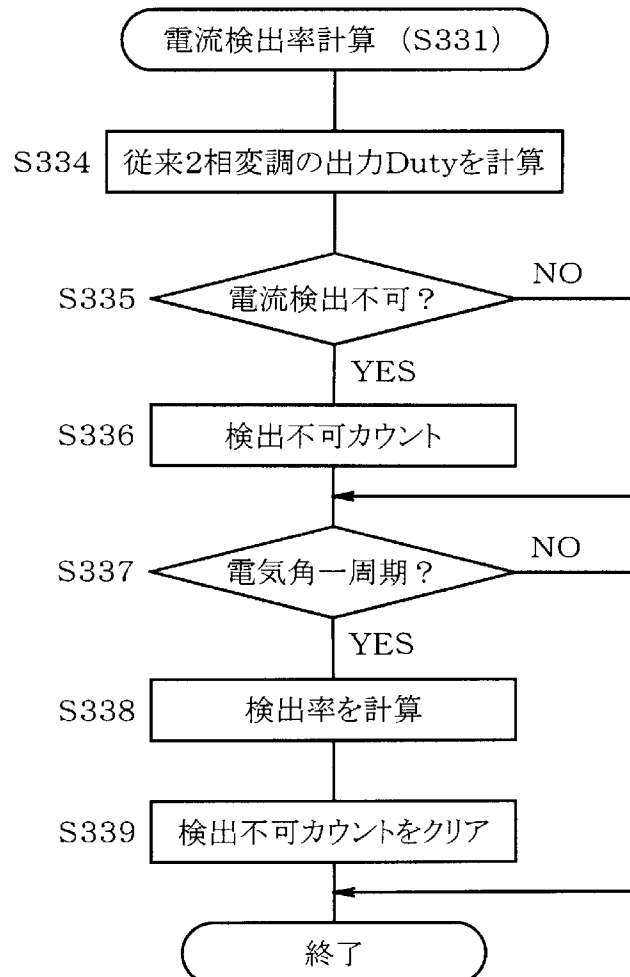
[図53]

条件1	条件2	条件3	セクタ	D1	D2	PWMA	PWMB	PWMC
$V\alpha \geq 0$	$V\beta \geq 0$	$V\alpha \geq V\beta / \sqrt{3}$	0	$(\sqrt{3}/2 \cdot V\alpha - 1/2 \cdot V\beta) \cdot H$	$V\beta \cdot H$	$(PD+D1+D2)/2$	$(PD-D1+D2)/2$	$(PD-D1-D2)/2$
$V\alpha \geq 0$	$V\beta \geq 0$	$V\alpha < V\beta / \sqrt{3}$	1	$(-\sqrt{3}/2 \cdot V\alpha + 1/2 \cdot V\beta) \cdot H$	$(\sqrt{3}/2 \cdot V\alpha + 1/2 \cdot V\beta) \cdot H$	$(PD-D1+D2)/2$	$(PD+D1+D2)/2$	$(PD-D1-D2)/2$
$V\alpha < 0$	$V\beta \geq 0$	$-V\alpha < V\beta / \sqrt{3}$	1	$(-\sqrt{3}/2 \cdot V\alpha + 1/2 \cdot V\beta) \cdot H$	$(\sqrt{3}/2 \cdot V\alpha + 1/2 \cdot V\beta) \cdot H$	$(PD-D1+D2)/2$	$(PD+D1+D2)/2$	$(PD-D1-D2)/2$
$V\alpha < 0$	$V\beta \geq 0$	$-V\alpha \geq V\beta / \sqrt{3}$	2	$V\beta \cdot H$	$(-\sqrt{3}/2 \cdot V\alpha - 1/2 \cdot V\beta) \cdot H$	$(PD-D1-D2)/2$	$(PD+D1+D2)/2$	$(PD-D1+D2)/2$
$V\alpha < 0$	$V\beta < 0$	$V\alpha \leq V\beta / \sqrt{3}$	3	$-V\beta \cdot H$	$(-\sqrt{3}/2 \cdot V\alpha + 1/2 \cdot V\beta) \cdot H$	$(PD-D1-D2)/2$	$(PD-D1+D2)/2$	$(PD+D1+D2)/2$
$V\alpha < 0$	$V\beta < 0$	$V\alpha > V\beta / \sqrt{3}$	4	$(-\sqrt{3}/2 \cdot V\alpha - 1/2 \cdot V\beta) \cdot H$	$(\sqrt{3}/2 \cdot V\alpha - 1/2 \cdot V\beta) \cdot H$	$(PD-D1+D2)/2$	$(PD-D1-D2)/2$	$(PD+D1+D2)/2$
$V\alpha \geq 0$	$V\beta < 0$	$V\alpha < -V\beta / \sqrt{3}$	4	$(-\sqrt{3}/2 \cdot V\alpha - 1/2 \cdot V\beta) \cdot H$	$(\sqrt{3}/2 \cdot V\alpha - 1/2 \cdot V\beta) \cdot H$	$(PD-D1+D2)/2$	$(PD-D1-D2)/2$	$(PD+D1+D2)/2$
$V\alpha \geq 0$	$V\beta < 0$	$V\alpha \geq -V\beta / \sqrt{3}$	5	$(\sqrt{3}/2 \cdot V\alpha + 1/2 \cdot V\beta) \cdot H$	$-V\beta \cdot H$	$(PD+D1+D2)/2$	$(PD-D1-D2)/2$	$(PD-D1+D2)/2$

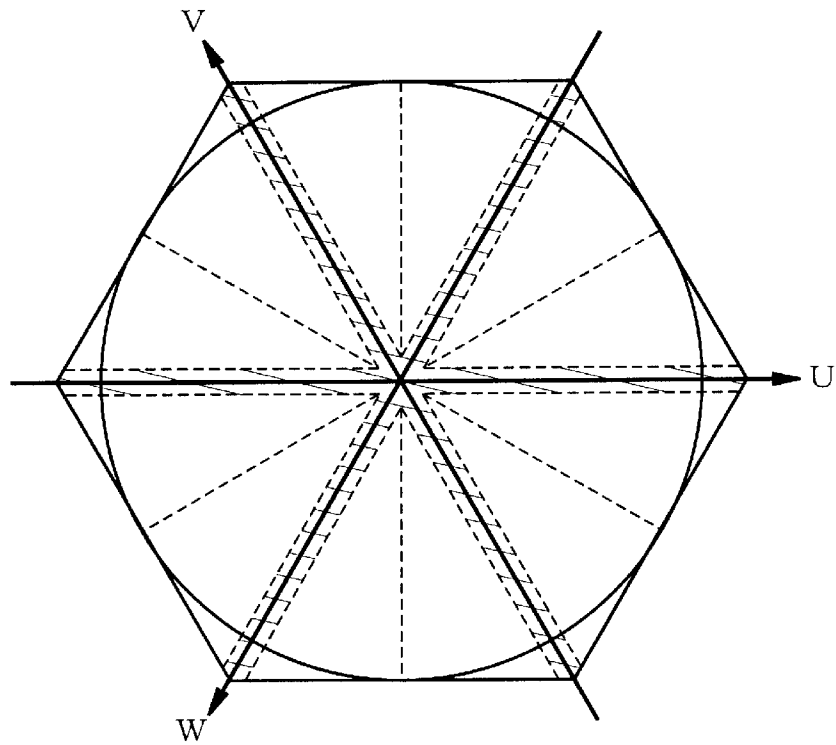
[図54]



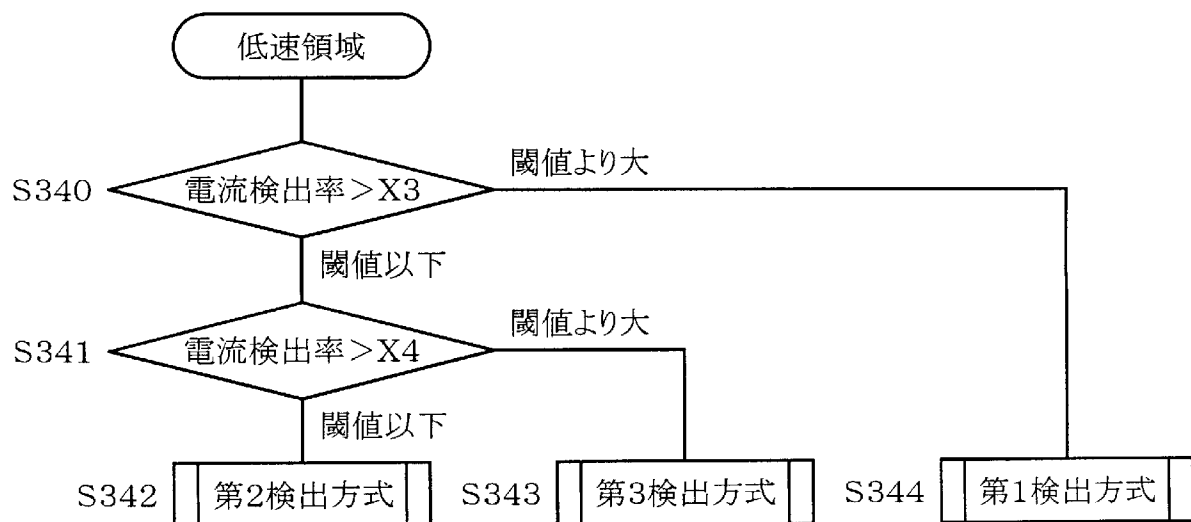
[図55]



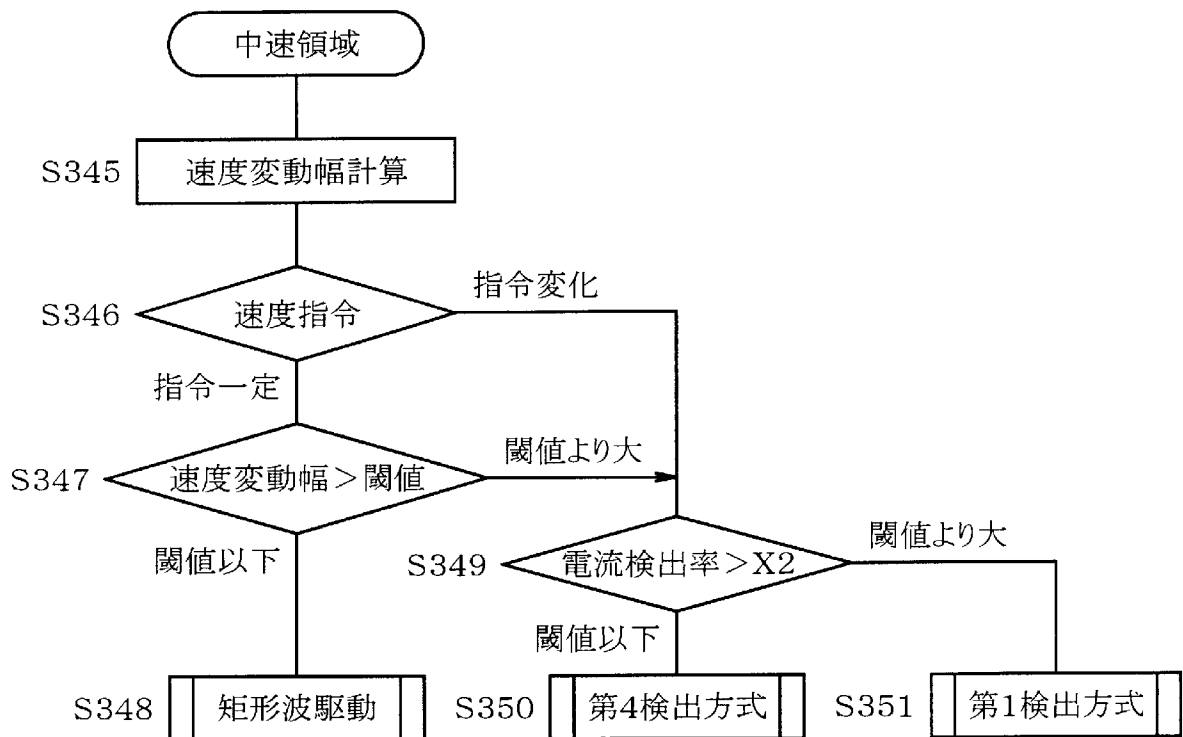
[図56]



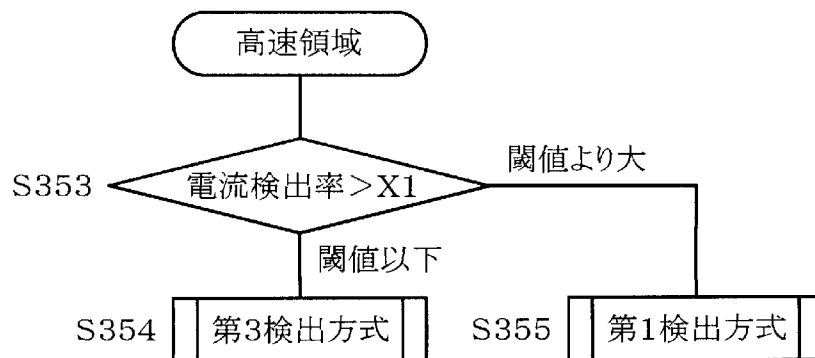
[図57]



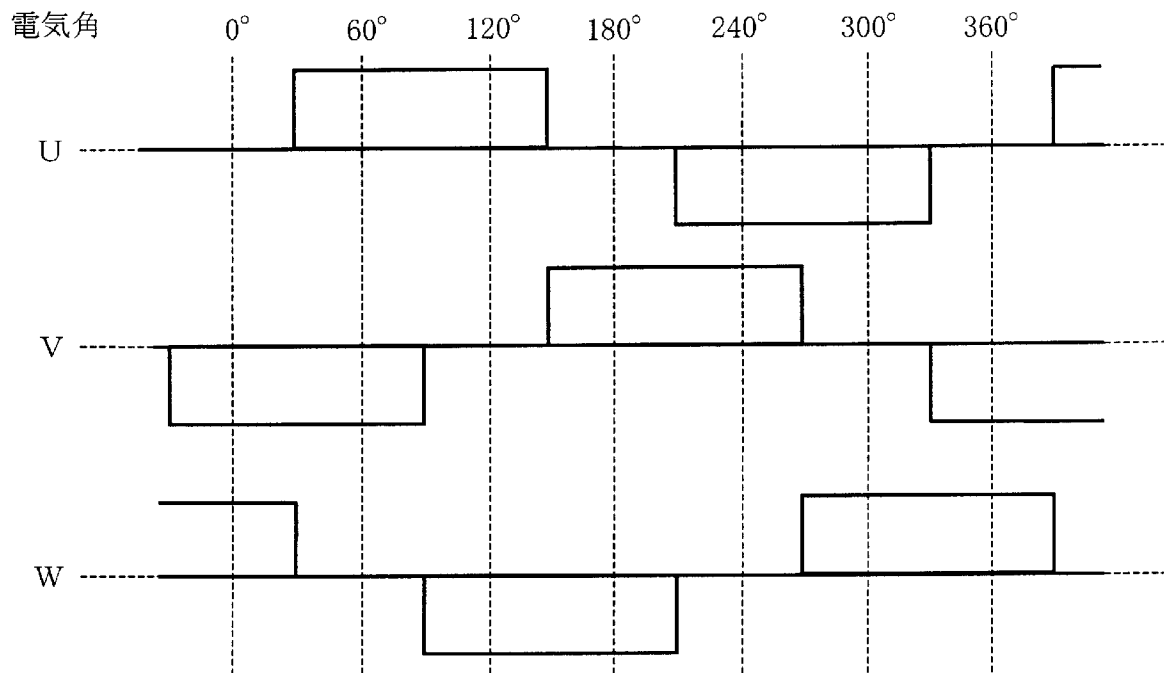
[図58]



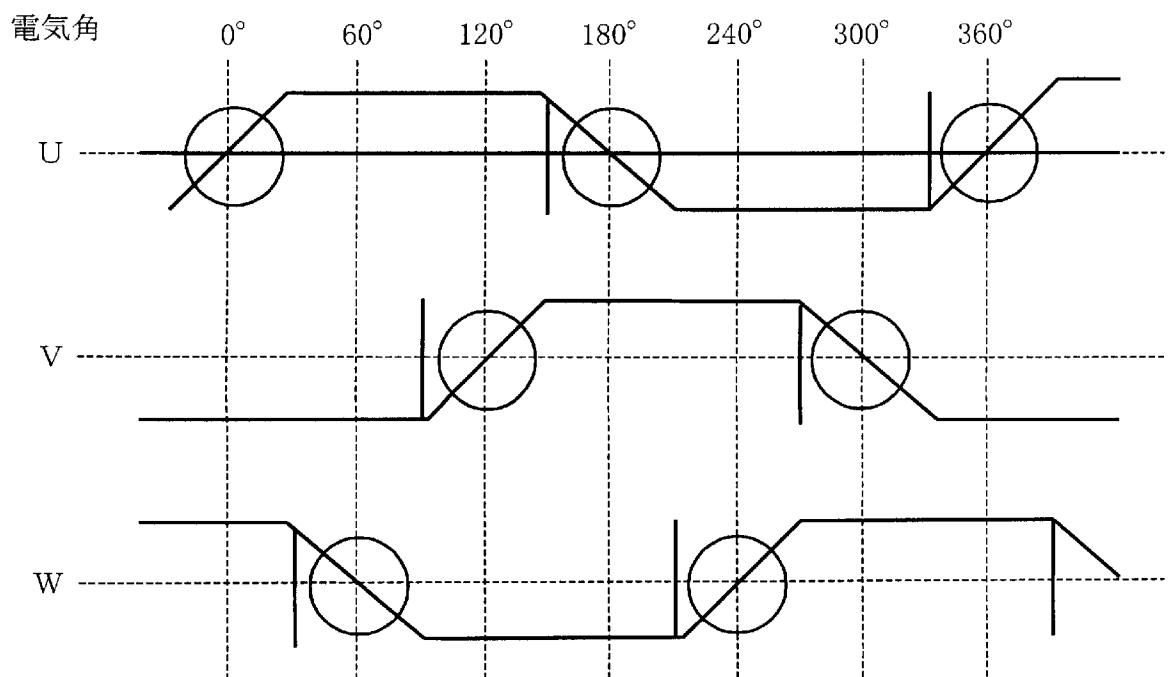
[図59]



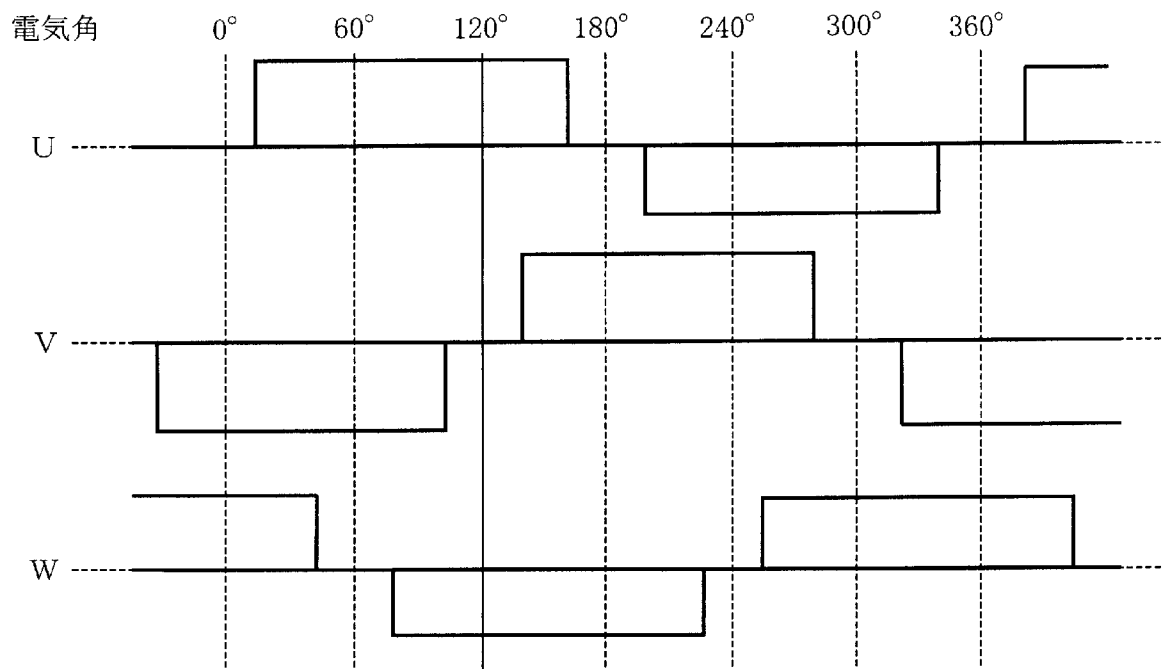
[図60]



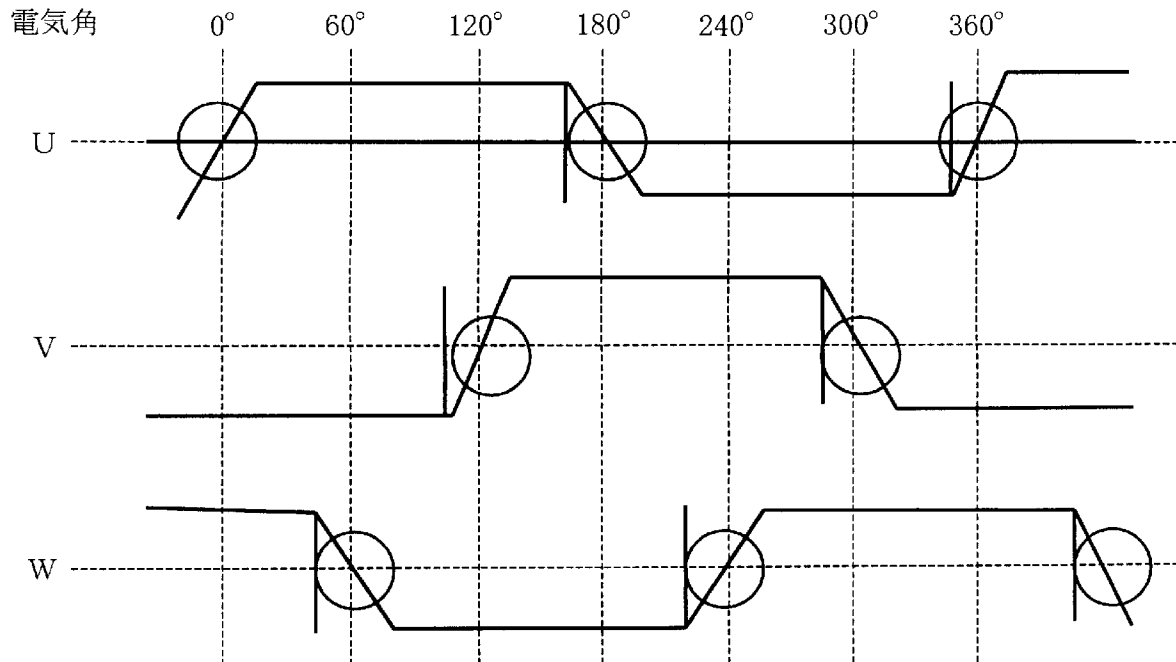
[図61]



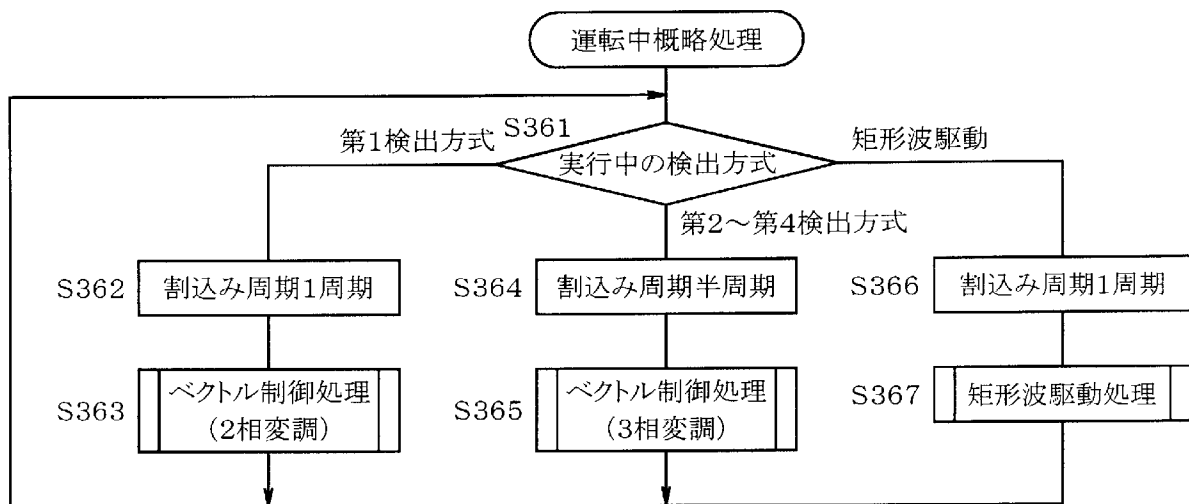
[図62]



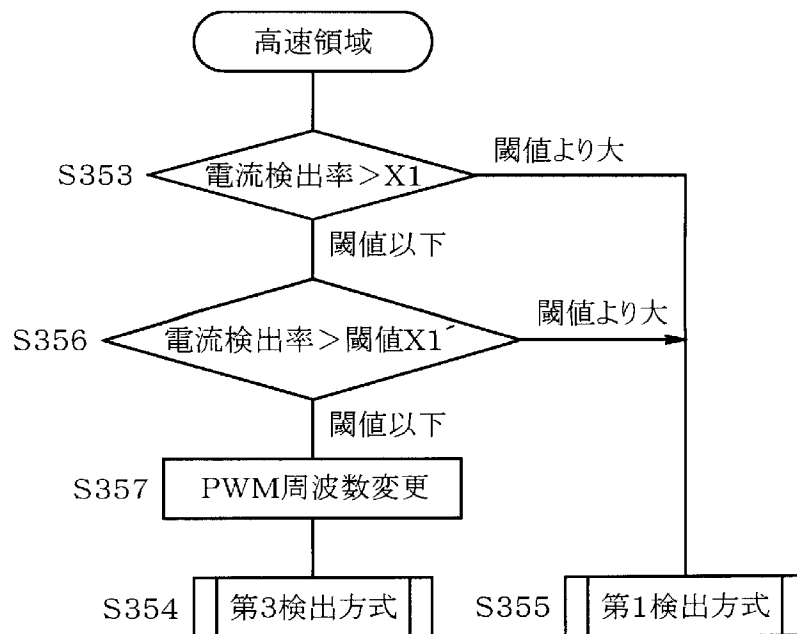
[図63]



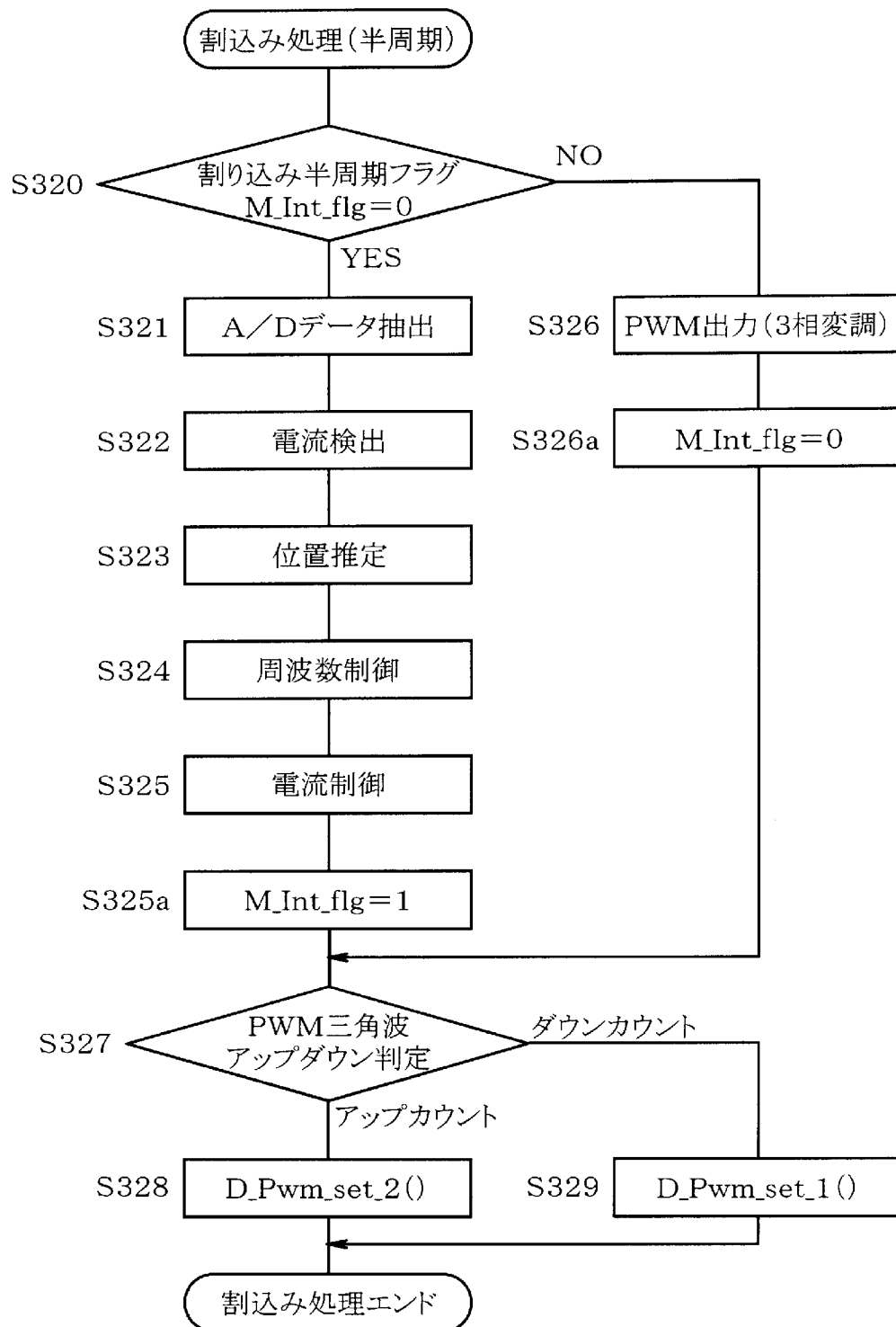
[図64]



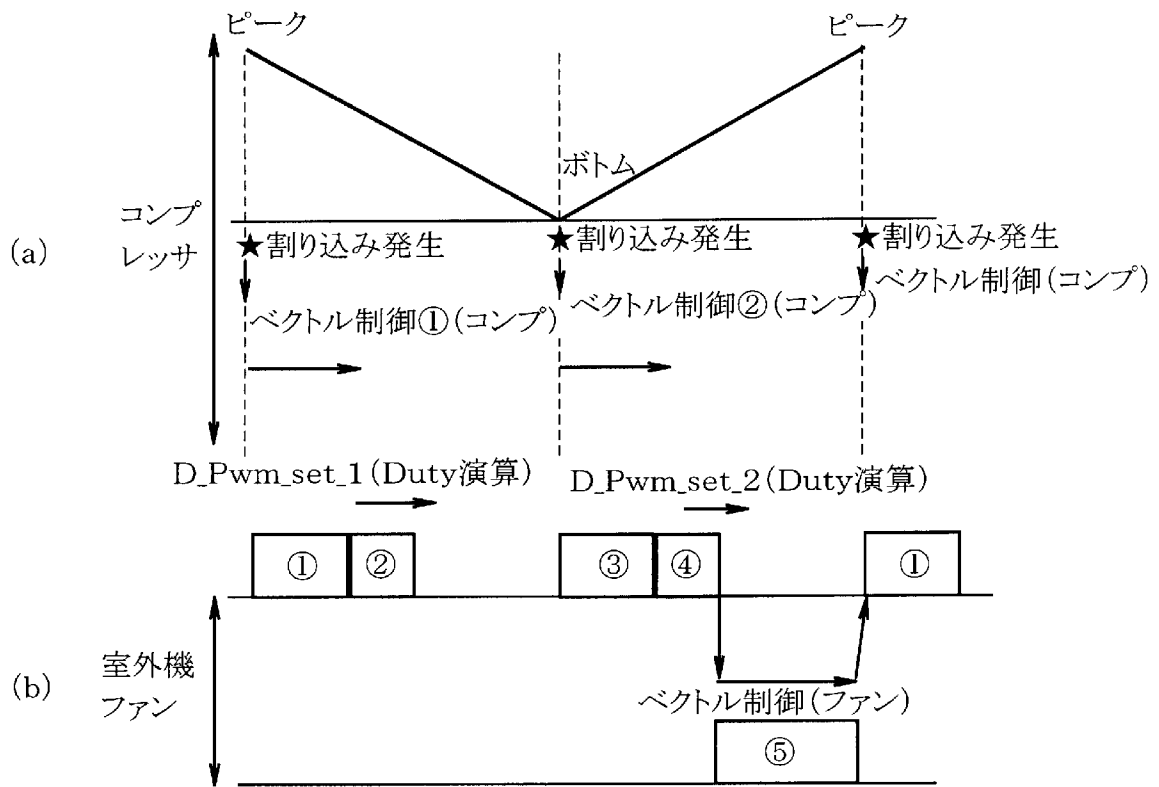
[図65]



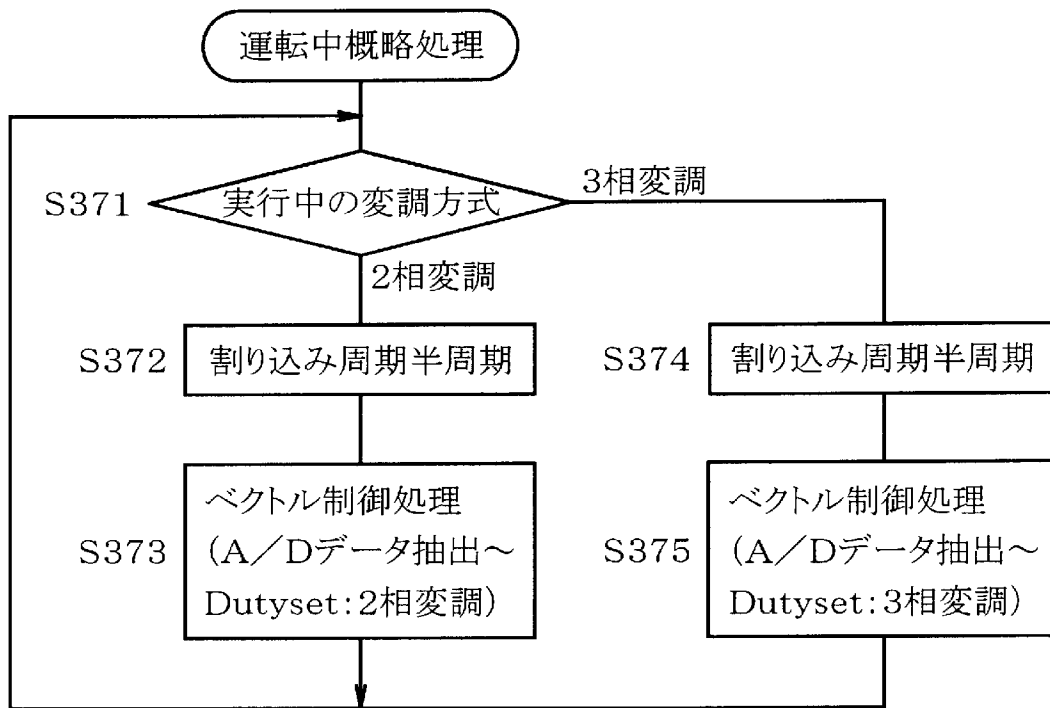
[図66]



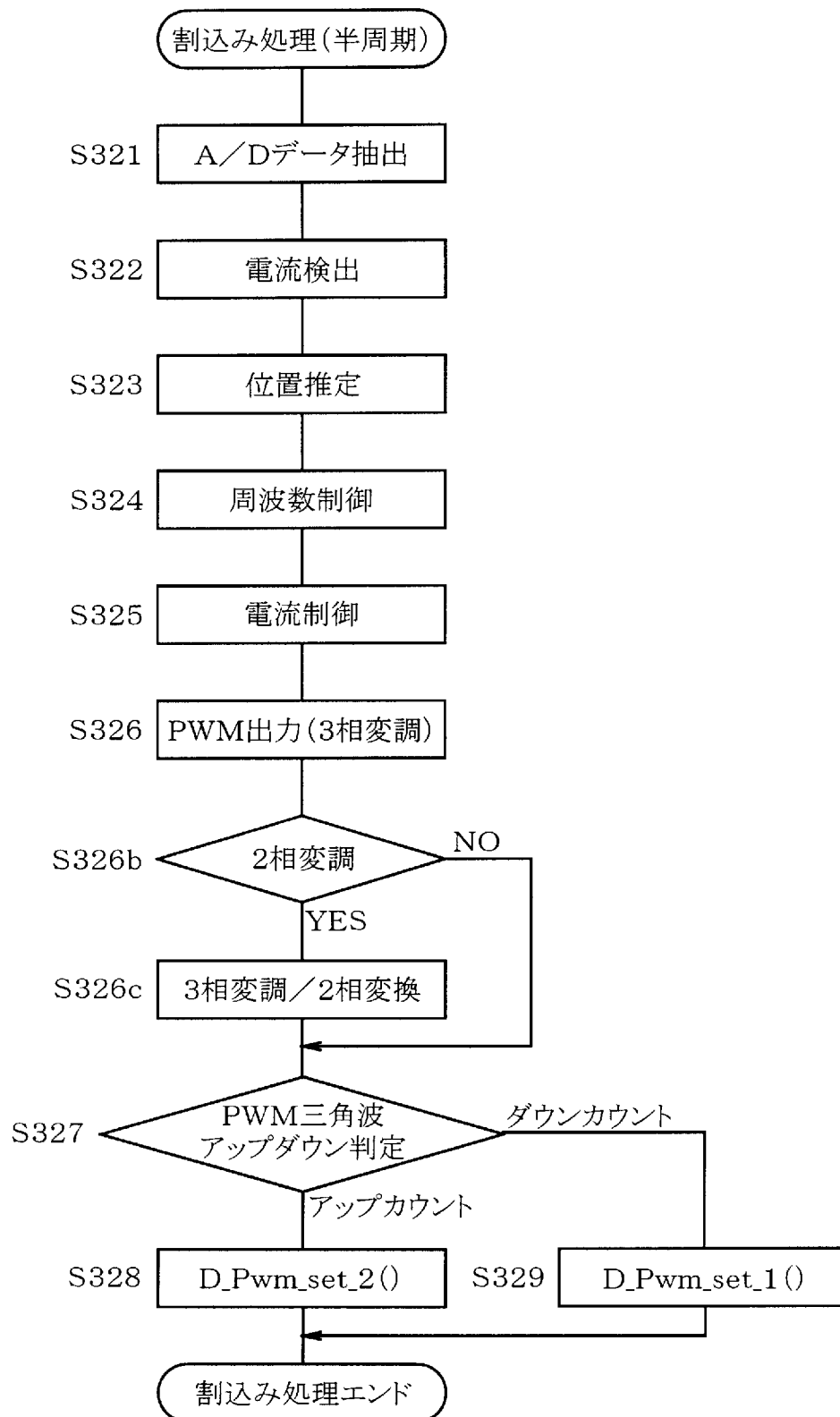
[図67]



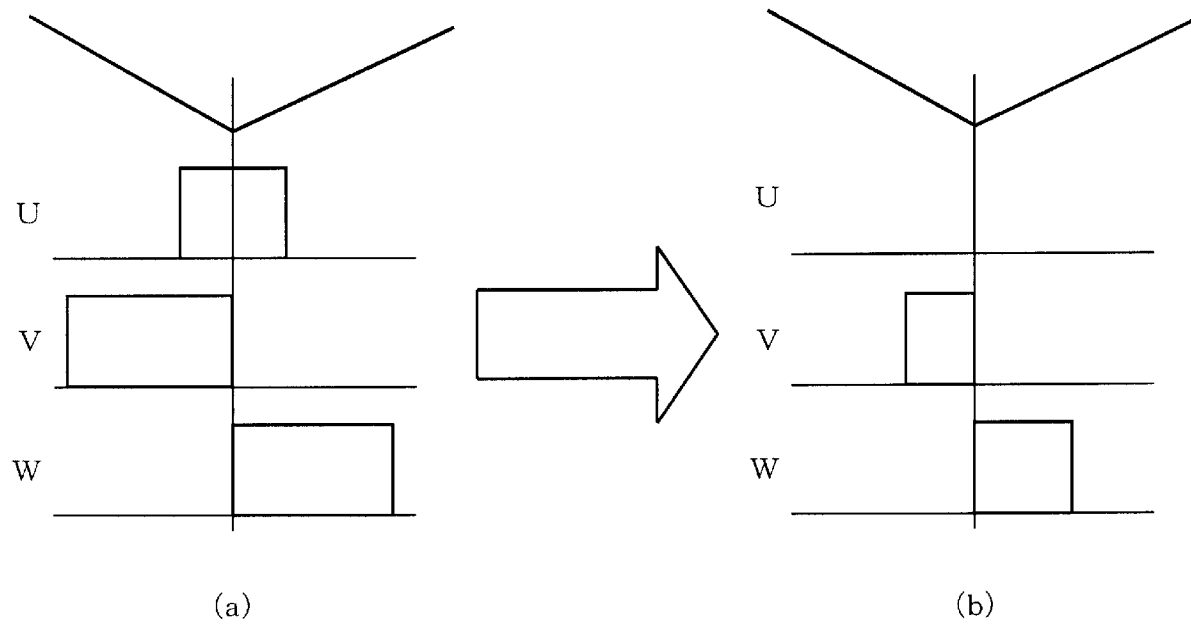
[図68]



[図69]



[図70]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/056249

A. CLASSIFICATION OF SUBJECT MATTER

H02P6/18(2016.01)i, F04B49/00(2006.01)i, F04B49/06(2006.01)i, H02P27/08(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02P6/18, F04B49/00, F04B49/06, H02P27/08

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 5178799 B2 (Toshiba Corp.), 10 April 2013 (10.04.2013), entire text; all drawings & US 2012/0074888 A1 entire text; all drawings & US 2014/0292241 A1 & CN 102420565 A	1-19
A	JP 2014-171321 A (Toshiba Corp.), 18 September 2014 (18.09.2014), paragraphs [0010] to [0049], [0057] to [0061]; fig. 1 to 14, 19 to 20 & CN 104038138 A	1-19

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
16 May 2016 (16.05.16)

Date of mailing of the international search report
24 May 2016 (24.05.16)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/056249

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P, A	JP 2015-084632 A (Toshiba Corp.), 30 April 2015 (30.04.2015), entire text; all drawings & US 2015/0075195 A1 entire text; all drawings	1-19
P, A	JP 2015-171215 A (Toshiba Corp.), 28 September 2015 (28.09.2015), entire text; all drawings & US 2015/0256117 A1 entire text; all drawings & CN 104901606 A	1-19

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H02P6/18(2016.01)i, F04B49/00(2006.01)i, F04B49/06(2006.01)i, H02P27/08(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H02P6/18, F04B49/00, F04B49/06, H02P27/08

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 6 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 6 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 6 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 5178799 B2 (株式会社東芝) 2013.04.10, 全文, 全図 & US 2012/0074888 A1, 全文, 全図 & US 2014/0292241 A1 & CN 102420565 A	1-19
A	JP 2014-171321 A (株式会社東芝) 2014.09.18, 段落[0010]-[0049], [0057]-[0061], [図 1]-[図 14], [図 19]-[図 20] & CN 104038138 A	1-19

☒ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

1 6 . 0 5 . 2 0 1 6

国際調査報告の発送日

2 4 . 0 5 . 2 0 1 6

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

宮崎 基樹

3 V

3 4 2 4

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 3 5 7

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
P, A	JP 2015-084632 A (株式会社東芝) 2015. 04. 30, 全文, 全図 & US 2015/0075195 A1, 全文, 全図	1-19
P, A	JP 2015-171215 A (株式会社東芝) 2015. 09. 28, 全文, 全図 & US 2015/0256117 A1, 全文, 全図 & CN 104901606 A	1-19