



(11) BR 112018005532-8 B1

(22) Data do Depósito: 20/09/2016

(45) Data de Concessão: 07/03/2023

República Federativa do Brasil

Ministério do Desenvolvimento, Indústria,
Comércio e Serviços

Instituto Nacional da Propriedade Industrial

(54) Título: SUPORTE DE ESFERA DE PACOTE EM NÍVEL DE WAFER (WLP) COM O USO DE ESTRUTURA DE CAVIDADE

(51) Int.Cl.: H01L 23/498.

(30) Prioridade Unionista: 20/09/2015 US 14/859,323.

(73) Titular(es): QUALCOMM INCORPORATED.

(72) Inventor(es): MARIO FRANCISCO VELEZ; DAVID FRANCIS BERDY; CHANGHAN HOBIE YUN; JONGHAE KIM; CHENGJIE ZUO; DAEIK DANIEL KIM; JE-HSIUNG JEFFREY LAN; NIRANJAN SUNIL MUDAKATTE; ROBERT PAUL MIKULKA.

(86) Pedido PCT: PCT US2016052631 de 20/09/2016

(87) Publicação PCT: WO 2017/049324 de 23/03/2017

(85) Data do Início da Fase Nacional: 20/03/2018

(57) Resumo: Trata-se de um dispositivo de circuito integrado em um pacote em nível de wafer (WLP) que inclui esferas de matriz de grade de esferas (BGA) fabricado com cavidades preenchidas com adesivos para confiabilidade de junta de solda aprimorada.

"SUPORTE DE ESFERA DE PACOTE EM NÍVEL DE WAFER (WLP) COM O
USO DE ESTRUTURA DE CAVIDADE"

CAMPO DA REVELAÇÃO

[01] Vários exemplos descritos no presente documento referem-se a dispositivos de circuito integrado, e mais particularmente, a dispositivos de circuito integrado com suporte de esfera de pacote em nível de wafer (WLP).

ANTECEDENTES

[02] Dispositivos passivos integrados (IPDs) com componentes analógicos como capacitores ou indutores estão sendo implementados em produtos eletrônicos com pequenos fatores forma. É desejável que os dispositivos passivos integrados (IPDs) sejam fabricados em pacotes de circuito integrado com áreas de projeção pequenas, por exemplo, pacotes em nível de wafer (WLPs). Um IPD pode ter uma porção significativa da área de pacote que tende a ser dominada por grandes indutores que reduzem a área disponível para esferas de uma matriz de grade de esferas (BGA) em um WLP. Devido à área relativamente pequena disponível para esferas BGA em um WLP, as esferas BGA perto do bloco de matriz ou área de metalização de subcolisão (UBM) do WLP podem exibir fraquezas mecânicas, prejudicando assim a confiabilidade da junta de solda nas esferas BGA. Portanto, há a necessidade de melhorar a confiabilidade da junta de solda das esferas BGA em um WLP, especialmente onde a área do pacote disponível para as esferas BGA é pequena em relação à área total do pacote.

SUMÁRIO

[03] Exemplos da revelação referem-se a

dispositivos de circuito integrado e métodos para a produção dos mesmos.

[04] Em um exemplo, é fornecido um dispositivo de circuito integrado, sendo que o dispositivo de circuito integrado inclui: um pacote; uma camada dielétrica que tem uma primeira e uma segunda superfícies, a primeira superfície da camada dielétrica disposta no pacote, a camada dielétrica tem uma pluralidade de cavidades rebaixadas da segunda superfície da camada dielétrica; uma pluralidade de blocos condutores dispostos dentro da camada dielétrica; uma pluralidade de condutores dispostos nos blocos condutores, os condutores separados da camada dielétrica pelo menos em parte pelas cavidades, respectivamente; e um adesivo disposto nas cavidades.

[05] Em outro exemplo, é fornecido um dispositivo passivo integrado, sendo que o dispositivo passivo integrado compreende: um pacote; uma camada dielétrica que tem uma primeira e uma segunda superfícies, a primeira superfície da camada dielétrica disposta no pacote, a camada dielétrica tem uma pluralidade de cavidades rebaixadas a partir da segunda superfície da camada dielétrica; uma pluralidade de blocos condutores dispostos dentro da camada dielétrica, sendo que os blocos compreendem uma pluralidade de camadas de redistribuição empilhadas (RDLs); uma pluralidade de condutores dispostos nos blocos condutores, os condutores separados da camada dielétrica pelo menos em parte pelas cavidades, respectivamente; e um adesivo disposto nas cavidades.

[06] Em ainda outro exemplo, é fornecido um método de fabricação de um dispositivo de circuito

integrado, sendo que o método compreende: fornecer um pacote; formar uma camada dielétrica tendo uma primeira superfície disposta no pacote e uma segunda superfície oposta à primeira superfície; formar uma pluralidade de cavidades rebaixadas a partir da segunda superfície da camada dielétrica; formar uma pluralidade de blocos condutores dentro da camada dielétrica; formar uma pluralidade de condutores nos blocos condutores; e fornecer um adesivo nas cavidades.

BREVE DESCRIÇÃO DAS FIGURAS

[07] Os desenhos anexos são apresentados para auxiliar na descrição de aspectos da revelação e são fornecidos somente para ilustração dos aspectos e não para limitação dos mesmos.

[08] A Figura 1 é uma vista em corte de um exemplo de um dispositivo de circuito integrado.

[09] A Figura 2 é uma vista em corte de outro exemplo de um dispositivo de circuito integrado.

[010] A Figura 3 é uma vista plana inferior do dispositivo de circuito integrado da Figura 1 ou 2.

[011] A Figura 4A é uma vista em corte que ilustra um exemplo de um primeiro processo na fabricação do exemplo do dispositivo de circuito integrado conforme mostrado na Figura 1.

[012] A Figura 4B é uma vista em corte que ilustra um exemplo de um segundo processo na fabricação do exemplo do dispositivo de circuito integrado conforme mostrado na Figura 1.

[013] A Figura 4C é uma vista em corte que ilustra um exemplo de um terceiro processo na fabricação do

exemplo do dispositivo de circuito integrado conforme mostrado na Figura 1.

[014] A Figura 4D é uma vista em corte que ilustra um exemplo de um quarto processo na fabricação do exemplo do dispositivo de circuito integrado conforme mostrado na Figura 1.

[015] A Figura 5A é uma vista em corte que ilustra um exemplo de um primeiro processo na fabricação do exemplo do dispositivo de circuito integrado conforme mostrado na Figura 2.

[016] A Figura 5B é uma vista em corte que ilustra um exemplo de um segundo processo na fabricação do exemplo do dispositivo de circuito integrado conforme mostrado na Figura 2.

[017] A Figura 5C é uma vista em corte que ilustra um exemplo de um terceiro processo na fabricação do exemplo do dispositivo de circuito integrado conforme mostrado na Figura 2.

[018] A Figura 6 é um fluxograma que ilustra um exemplo de um método de fabricação de um dispositivo de circuito integrado.

DESCRIÇÃO DETALHADA

[019] Os aspectos da revelação são descritos na descrição a seguir e desenhos relacionados direcionados às modalidades específicas. As modalidades alternativas podem ser concebidas sem se afastar do escopo da revelação. Adicionalmente, os elementos bem conhecidos não serão descritos em detalhes ou serão omitidos de modo a não obscurecer os detalhes relevantes da revelação.

[020] A palavra "exemplificativo" é usada no

presente documento para significar "servir como um exemplo, caso ou ilustração". Quaisquer detalhes descritos no presente documento como "exemplificativo" não devem ser interpretados necessariamente como preferencial ou vantajoso sobre outros exemplos. Da mesma forma, o termo "exemplos" não exige que todos os exemplos incluam o aspecto, vantagem ou modo de operação discutido.

[021] A terminologia usada no presente documento serve para o propósito de descrever aspectos particulares apenas e não se destina a ser limitante dos aspectos. Conforme usado no presente documento, as formas singulares "um", "uma" e "o" ou "a" se destinam a incluir as formas plurais também, a menos que o contexto indique claramente de outra maneira. Será verificado adicionalmente que os termos "compreende", "que compreende", "inclui" ou "que inclui" quando usados no presente documento, especificam a presença de recursos, números inteiros, etapas, operações, elementos ou componentes estabelecidos, mas não impede a presença ou adição de um ou mais outros recursos, números inteiros, etapas, operações, elementos, componentes ou grupos dos mesmos. Ademais, entende-se que a palavra "ou" tem o mesmo significado que o operador Booleano "OU", ou seja, a mesma abrange as possibilidades de "qualquer" e "ambos" e não é limitada a "ou exclusivo" ("XOR"), a menos que estabelecido expressamente de outra maneira. Entende-se também que o símbolo "&" entre duas palavras adjacentes tem o mesmo significado de "ou" a menos que estabelecido expressamente de outra maneira. Além disso, frases como "conectado a", "acoplado a" ou "em comunicação com" não se limitam a conexões diretas exceto

onde expressamente indicado em contrário.

[022] A Figura 1 é uma vista em corte de um exemplo de um dispositivo de circuito integrado. No exemplo mostrado na Figura 1, uma camada dielétrica 104 é fornecida em um pacote 102. A camada dielétrica 104 tem uma primeira superfície 106 que está em contato direto com o pacote 102 e uma segunda superfície 108 oposta à primeira superfície 106. Um adesivo 122 é fornecido dentro da camada dielétrica 104. Uma ou mais camadas de blocos condutores, por exemplo, duas camadas de blocos condutores 112a-c e 116a-c conectadas por vias condutoras 114a-c, respectivamente, conforme mostrado na Figura 1, são fornecidas dentro da camada dielétrica 104 e são pelo menos parcialmente circundadas pelo adesivo 122.

[023] A camada mais externa dos blocos condutores (por exemplo, 116a-c) pode estar apenas parcialmente dentro da reentrância ou cavidade. Em outras palavras, a camada mais externa dos blocos condutores (por exemplo, 116a-c) pode ter uma superfície que é exposta a fim de conectar eletricamente essa superfície a outro condutor. Nesse exemplo, as paredes laterais dos blocos condutores 112a, 112b, 112c, 114a, 114b, 114c, 116a, 116b e 116c ficam em contato direto com o adesivo 122. Alternativamente, uma única camada, duas camadas ou três ou mais camadas de blocos condutores podem ser fornecidas. Em um exemplo, uma pluralidade de condutores 120a, 120b e 120c são fornecidas nos blocos condutores 116a, 116b e 116c, respectivamente.

[024] Em um exemplo, o pacote 102 pode ser um pacote outro tipo de dispositivo com o uso de uma

tecnologia de divisor que utiliza esferas de matriz de grade de esferas (BGA), tais como pacote em nível de wafer (WLP). Em um exemplo, a camada dielétrica 104 pode ser uma camada de passivação, tal como uma camada de poliimida (PI), para proteger os blocos condutores de reações químicas com elementos externos. Em um exemplo, os blocos condutores 112a, 112b, 112c, 114a, 114b, 114c, 116a, 116b e 116c podem ser fornecidos como duas camadas de redistribuição (RDLs) e uma via que conecta as duas RDLs, por exemplo. Em um exemplo, os condutores 120a, 120b e 120c podem ser esferas de metal, tais como esferas BGA ou pilares, tais como pilares de cobre, por exemplo. Uma vista plana inferior do dispositivo de circuito integrado no exemplo ilustrado na Figura 1 é mostrada na Figura 3, que será descrita em mais detalhes abaixo. Um exemplo de processos para produzir o dispositivo de circuito integrado da Figura 1 será descrito em mais detalhes abaixo em relação às Figuras 4A a 1D.

[025] A Figuras 2 é uma vista em corte de um exemplo alternativo do dispositivo de circuito integrado. Como o exemplo mostrado na Figura 1, o exemplo ilustrado na Figura 2 inclui uma camada dielétrica 104 que tem uma primeira superfície 106 em contato direto com um pacote 102 e uma segunda superfície 108 oposta à primeira superfície 106. Uma ou mais camadas de blocos condutores, por exemplo, duas camadas de blocos condutores 112a-c e 116a-c conectadas por vias condutoras 114a-c, respectivamente, conforme mostrado na Figura 2, são fornecidas dentro da camada dielétrica 104 e são pelo menos parcialmente circundadas pelo adesivo 122. No exemplo alternativo

mostrado na Figura 2, as paredes laterais dos blocos condutores 112a-c e 116a-c e as vias condutoras 114a-c são circundadas pela camada dielétrica 104 em vez do adesivo 122 conforme mostrado na Figura 1. Na Figura 2, um adesivo 122 é fornecido dentro da camada dielétrica 104. O adesivo 122 pode ser fornecido dentro do dentro de reentrâncias ou cavidades em formato de rosca dentro da camada dielétrica 104 que circunda os blocos condutores 112a-c, 116b-c, e as vias condutoras 114a-c, uma vista plana inferior das quais é mostrada na Figura 3. Alternativamente, em vez de cavidades em formato de rosca circular em que o adesivo 122 é fornecido, tais cavidades podem ser conformadas como retângulos, hexágonos, octógonos ou outros polígonos.

[026] A camada mais externa dos blocos condutores (por exemplo, 116a-c) pode estar apenas parcialmente dentro da reentrância ou cavidade. Em outras palavras, a camada mais externa dos blocos condutores (por exemplo, 116a-c) pode ter uma superfície que é exposta a fim de conectar eletricamente essa superfície a outro condutor. No exemplo mostrado na Figura 2, as paredes laterais dos blocos condutores 112a, 112b, 112c, 114a, 114b, 114c, 116a, 116b e 116c ficam em contato direto com a camada dielétrica 104. Alternativamente, uma única camada, duas camadas ou três ou mais camadas de blocos condutores podem ser fornecidas. Em um exemplo, uma pluralidade de condutores 120a, 120b e 120c são fornecidos nos blocos condutores 116a, 116b e 116c, respectivamente.

[027] Em um exemplo, o pacote 102 conforme mostrado na Figura 2 pode ser um pacote ou outro tipo de dispositivo com o uso de tecnologia de divisor que utiliza

esferas BGA, tal como WLP. Em um exemplo, a camada dielétrica 104 pode ser uma camada de passivação, tal como uma camada PI, para proteger os blocos condutores de reações químicas com elementos externos. Em um exemplo, os blocos condutores 112a, 112b, 112c, 114a, 114b, 114c, 116a, 116b e 116c podem ser formados por duas RDLs e uma via que conecta as duas RDLs, por exemplo. Em um exemplo, os condutores 120a, 120b e 120c podem ser esferas de metal, tais como esferas BGA ou pilares, tais como pilares de cobre, por exemplo. Uma vista plana inferior do dispositivo de circuito integrado no exemplo ilustrado na Figura 2 é mostrada na Figura 3, que será descrita em mais detalhes abaixo. Um exemplo de processos para produzir o dispositivo de circuito integrado da Figura 2 será descrito em mais detalhes abaixo em relação às Figuras 5A-C.

[028] A Figura 3 é uma vista plana inferior que se aplica a ambos os exemplos dos dispositivos de circuito integrado das Figuras 1 e 2. Em outras palavras, as Figuras 1 e 2 podem ser consideradas como vistas em corte tomadas ao longo da linha transversal 302a-302b da Figura 3, por exemplo. Referindo-se à Figura 3, que mostra uma porção de uma vista plana inferior de um dispositivo de circuito integrado, uma pluralidade de condutores 304a, 304b, ... 304F é fornecida em um conjunto de três pilares e duas fileiras. Nessa vista plana inferior, o adesivo 122 separa cada um dos condutores 304a, 304b, ... 304f da camada dielétrica 104 do WLP. Em um exemplo, os condutores 304a, 304b, ... 304f compreendem esferas BGA. Alternativamente, os condutores 304a, 304b, ... 304f podem compreender outros tipos de condutores para fornecer

conexões elétricas, por exemplo, pilares, tais como pilares de cobre.

[029] O adesivo 122 pode compreender uma resina. Alternativamente, o adesivo 122 pode compreender um silicone, um epóxi, um material de vulcanização à temperatura ambiente (RTV) material ou um termoplástico. A camada dielétrica 104 pode compreender uma camada de passivação, tal como uma camada PI. Nos dois exemplos, conforme mostrado nas vistas em corte das Figuras 1 e 2, algumas das porções de cobertura de adesivo 122 dos condutores 120a, 120b e 120c para fornecer suporte adicional para os condutores 120a, 120b e 120c. Na Figura 3, o adesivo 122 é mostrado como circundando cada um dos condutores 304a, 304b, ... 304f na vista plana inferior. Na estrutura, conforme mostrado na Figura 3, o adesivo 122 fornece suporte mecânico para os condutores 304a, 304b, ... 304f. No exemplo em que os condutores 304a, 304b, ... 304f compreendem esferas BGA, que funcionam como juntas de solda para conexões elétricas para uma placa de circuito impresso (PCB), por exemplo, a confiabilidade mecânica das juntas de solda pode ser aprimorada pelo suporte mecânico fornecido pelo adesivo 122 que circunda os condutores 304a, 304b, ... 304f.

[030] A Figura 4A é uma vista em corte que ilustra um exemplo de um primeiro processo na fabricação do exemplo do dispositivo de circuito integrado mostrado na Figura 1. Na Figura 4A, um pacote 102 é fornecido, e uma camada dielétrica 104 que tem uma primeira superfície 106 e uma segunda superfície 108 é fornecida no pacote 102. No exemplo mostrado na Figura 4A, a primeira superfície 106 da

camada dielétrica 104 fica em contato direto com o pacote 102. O pacote 102 pode compreender silício ou outros tipos de material adequado para pacote em nível de wafer (WLP). Em um exemplo, a camada dielétrica 104 compreende um material dielétrico, tal como uma poliimida (PI) dielétrica. Outros tipos de materiais dielétricos também podem ser implementados para a camada dielétrica 104 nos exemplos alternativos. Em um exemplo, a camada dielétrica 104 pode ser implementada para funcionar também como uma camada de passivação que protege as camadas de metal de reagir quimicamente com os elementos externos.

[031] No exemplo mostrado na Figura 4A, que ilustra o primeiro processo de fabricação de um exemplo de um dispositivo de circuito integrado, é fornecida uma pluralidade de cavidades 110a, 110b e 110c que são rebaixadas a partir da segunda superfície 108 da camada dielétrica 104. As cavidades podem ser formadas através da padronização e gravação da camada dielétrica 104, que pode compreender um ou mais materiais de passivação. Alternativamente, as cavidades 110a, 110b e 110c podem ser formadas com o uso de outros processos, por exemplo, por ablação a laser.

[032] Em um exemplo, uma primeira pluralidade de blocos condutores 112a, 112b e 112c são fornecidos dentro das cavidades 110a, 110b e 110c da camada dielétrica 104, respectivamente. No exemplo mostrado na Figura 1A, a primeira pluralidade de blocos condutores 112a, 112b e 112c é fornecida como uma primeira camada de blocos condutores. Uma ou mais camadas adicionais de blocos condutores também pode ser fornecida dentro das cavidades 110a, 110b e 110c,

conforme mostrado na Figura 4B. Em um exemplo, os blocos condutores 112a, 112b e 112c são fornecidos como uma camada de redistribuição (RDL). A RDL pode ser formada em uma camada dielétrica, por exemplo, uma camada dielétrica produzida a partir de um material PI, em um WLP de uma maneira conhecida por pessoas versadas na técnica.

[033] A Figuras 4B é uma vista em corte que ilustra um exemplo de um segundo processo na fabricação do exemplo do dispositivo de circuito integrado da Figura 4A. No exemplo ilustrado na Figura 4B, uma pluralidade de vias condutoras 114a, 114b e 114c são fornecidas na primeira camada de blocos condutores 112a, 112b e 112c, respectivamente. Além disso, outra pluralidade de blocos condutores 116a, 116b e 116c são fornecidos como outra camada de blocos condutores nas vias condutoras 114a, 114b e 114c, respectivamente. Nesse exemplo, os blocos condutores 112a-c e os blocos condutores 116a-c são fornecidos como duas RDLs separadas, e as vias condutoras 114a-c são fornecidas para conectar os blocos condutores 112a-c e 116a-c, respectivamente. Em exemplos alternativos, os blocos condutores em cada uma das cavidades podem ser formados por uma única camada, duas camadas ou três ou mais camadas de várias maneiras conhecidas na técnica.

[034] A Figura 4C é uma vista em corte que ilustra um exemplo de um terceiro processo na fabricação do exemplo do dispositivo de circuito integrado das Figuras 4A e 4B. Uma pluralidade de condutores 120a, 120b e 120c são fornecidos nos blocos condutores 116a, 116b e 116c, respectivamente. Em um exemplo, os blocos condutores 116a, 116b e 116c na terceira camada são blocos de esfera em

contato direto com e suportados pelos condutores 120a, 120b e 120c, respectivamente. Em um exemplo, os condutores 120a, 120b e 120c são esferas de metal, tais como esferas de matriz de grade de esferas (BGA) em um WLP ou pilares de cobre, por exemplo.

[035] A Figura 4D é uma vista em corte que ilustra um exemplo de um quarto processo na fabricação do exemplo do dispositivo de circuito integrado das Figuras 4A a 4C. Um adesivo 122 é fornecido dentro de cada uma das cavidades 110a, 110b e 110c nas Figuras 4A a 4C. No exemplo mostrado na Figura 4D, o adesivo 122 preenche cada uma das cavidades 110a, 110b e 110c, de modo que as paredes laterais dos blocos condutores 112a, 112b, 112c, 114a, 114b, 114c, 116a, 116b e 116c fiquem em contato direto com o adesivo 122 dentro de cada uma das cavidades 110a, 110b e 110c. No exemplo mostrado na Figura 1D, os condutores 120a, 120b e 120c não ficam em contato direto com a camada dielétrica 104. Em um exemplo, o adesivo 122 compreende um material de resina. Alternativamente, outros tipos de adesivos também podem ser usados, incluindo, por exemplo, silicones, epóxis, materiais RTV ou termoplásticos. Conforme mostrado na Figura 4D, algum adesivo 122 pode cobrir porções dos condutores 120a, 120b e 120c próximas à camada inferior dos blocos condutores 116a, 116b e 116c, respectivamente, para fornecer suporte adicional para os condutores 120a, 120b e 120c.

[036] A Figura 5A é uma vista em corte que ilustra um exemplo de um primeiro processo na fabricação do exemplo alternativo do dispositivo de circuito integrado, conforme mostrado na Figura 2. Na Figura 5A, um pacote 102

é fornecido, e uma camada dielétrica 104 que tem uma primeira superfície 106 e uma segunda superfície 108 é fornecida no pacote 102 de uma maneira similar à Figura 4A descrita acima. No exemplo mostrado na Figura 5A, a primeira superfície 106 da camada dielétrica 104 fica em contato direto com o pacote 102. O pacote 102 pode compreender silício ou outro tipo de material adequado para WLP. A camada dielétrica 104 pode compreender um material dielétrico, tal como um PI dielétrico ou, alternativamente, outro tipo de material dielétrico adequado para WLP. Em um exemplo, uma camada dielétrica 104 também funciona como uma camada de passivação que protege as camadas de metal de reagir quimicamente com elementos externos.

[037] Na Figura 5A, uma primeira pluralidade de blocos condutores 112a, 112b e 112c são fornecidos como uma primeira pluralidade de blocos condutores. Em um exemplo, os blocos condutores 112a, 112b e 112c são fornecidos como uma camada de redistribuição (RDL). A RDL pode ser formada em uma camada dielétrica, por exemplo, uma camada dielétrica produzida a partir de um material PI, em um WLP de uma maneira conhecida por pessoas versadas na técnica. No exemplo mostrado na Figura 5A, uma pluralidade de vias condutoras 114a, 114b e 114c são fornecidas na primeira camada de blocos condutores 112a, 112b e 112c, respectivamente. Além disso, outra pluralidade de blocos condutores 116a, 116b e 116c são fornecidos como outra camada de blocos condutores nas vias condutoras 114a, 114b e 114c, respectivamente.

[038] Nesse exemplo, os blocos condutores 112a-c e os blocos condutores 116a-c são fornecidos como

duas RDLs separadas, e as vias condutoras 114a-c são fornecidas para conectar os blocos condutores 112a-c e 116a-c, respectivamente. Em exemplos alternativos, os blocos condutores em cada uma das cavidades podem ser formados por uma única camada, duas camadas ou três ou mais camadas de várias maneiras conhecidas por pessoas versadas na técnica. A camada mais externa dos blocos condutores (por exemplo, 116a-c) pode ter uma superfície que é exposta a fim de conectar eletricamente essa superfície a outro condutor. No exemplo mostrado na Figura 5A, as duas camadas de blocos condutores 112a-c, 116a-c, e as vias condutoras 114a-c que conectam as duas camadas de blocos condutores têm paredes laterais em contato direto com a camada dielétrica 104. Em um exemplo, uma pluralidade de condutores 120a, 120b e 120c são fornecidos nos blocos condutores 116a, 116b e 116c, respectivamente.

[039] No exemplo mostrado na Figura 5A, uma pluralidade de cavidades 110a, 110b e 110c são fornecidas como cavidades em formato de rosca que circundam a camada dielétrica 104 em que as camadas de blocos condutores 112a-c e 116a-c e as vias condutoras 114a-c são posicionadas. As cavidades em formato de rosca 110a, 110b e 110c podem ser fornecidas como cavidades em formato de rosca circular. Alternativamente, outros formatos de cavidades, por exemplo, retângulos, hexágonos, octógonos ou outros polígonos, podem ser fornecidos para circundar a camada dielétrica 104 na qual os blocos condutores 112a-c e 116a-c e as vias condutoras 114a-c são posicionadas. As cavidades podem ser formadas através de padronização e gravação da camada dielétrica 104, que pode compreender um ou mais

materiais de passivação. Alternativamente, as cavidades 110a, 110b e 110c podem ser formadas com o uso de outros processos, por exemplo, por ablação a laser.

[040] A Figura 5B é uma vista em corte que ilustra um exemplo de um segundo processo na fabricação do exemplo do dispositivo de circuito integrado da Figura 5A. No exemplo ilustrado na Figura 5B, uma pluralidade de condutores 120a, 120b e 120c são fornecidos nas superfícies inferiores 118a, 118b e 118c da camada inferior dos blocos condutores 116a, 116b e 116c, respectivamente. No exemplo mostrado na Figura 5B, entretanto, as paredes laterais das camadas de blocos condutores 112a-c, 116a-c e as vias condutoras 114a-c não são expostas às cavidades 110a-c, e todas ou pelos menos a maior parte das superfícies inferiores 118a, 118b e 118c dos blocos condutores 116a, 116b e 116c são cobertas pelos condutores 120a, 120b e 120c, respectivamente. Em um exemplo, os condutores 120a, 120b e 120c são esferas de metal, tais como esferas de matriz de grade de esferas (BGA) em um WLP, por exemplo.

[041] A Figuras 5C é uma vista em corte que ilustra um exemplo de um terceiro processo na fabricação do exemplo do dispositivo de circuito integrado das Figuras 5A-5B. No exemplo ilustrado na Figura 5C, um adesivo 122 é fornecido dentro de cada uma das cavidades 110a, 110b e 110c. Nesse exemplo, o adesivo 122 preenche completamente cada uma das cavidades 110a, 110b e 110c dentro da camada dielétrica 104. Nesse exemplo, a camada dielétrica 104, não o adesivo 122, fica em contato direto com as paredes laterais das camadas de blocos condutores 112a-c, 116a-c e as vias condutoras 114a-c. O adesivo 122 pode compreender

resina ou outro tipo de material adesivo, por exemplo, silicones, epóxis, materiais RTV ou termoplásticos. Novamente, algum adesivo 122 pode cobrir porções dos condutores 120a, 120b e 120c próximas à camada inferior dos blocos condutores 116a, 116b e 116c, respectivamente, para fornecer suporte mecânico para os condutores 120a, 120b e 120c.

[042] A Figura 6 é um fluxograma que ilustra um exemplo de um método de fabricação de um dispositivo de circuito integrado. Referindo-se à Figura 6, um pacote é fornecido no bloco 605, e uma camada dielétrica que tem uma primeira superfície disposta no pacote e uma segunda superfície oposta à primeira superfície é formada no bloco 610. No bloco 615, uma pluralidade de cavidades rebaixadas a partir da segunda superfície da camada dielétrica são formadas, e no bloco 620, uma pluralidade de blocos condutores são formados dentro da camada dielétrica. No bloco 625, uma pluralidade de condutores é formada nos blocos condutores. No bloco 630, um adesivo é fornecido nas cavidades.

[043] Em um exemplo, os blocos condutores são formados dentro da camada dielétrica com o uso de um processo de metalização de subcolisão (UBM), por exemplo. O processo UBM é um processo do tipo flip-chip para de blocos de ligação de circuito integrado (IC), que pode ser produzido a partir de um metal, tal como alumínio, que pode não ter uma superfície prontamente soldável, à medida que não é facilmente soldável pela maioria das soldas. O processo UBM fornece blocos condutores através de blocos IC para fornecer conexões elétricas fortes, estáveis e de

baixa resistência aos blocos de ligação IC e para proteger o metal, tal como alumínio nos blocos de ligação IC da exposição ao ambiente externo. Os blocos condutores formados pelo processo UBM, por exemplo, a camada mais externa de blocos condutores 116a-c nos exemplos mostrados nas Figuras 1 e 2 descritas acima, podem ser facilmente unidos para refluxo de solda. Em outras palavras, a camada mais externa de blocos condutores 116a-c pode ter superfícies prontamente soldáveis pelos condutores 120a-c, que pode compreender esferas BGA, por exemplo. Os processos de metal diferentes de UBM também podem ser usados para formar os blocos condutores de maneiras conhecidas para pessoas versadas na técnica

[044] Embora a revelação antecedente mostre aspectos ilustrativos, deve-se notar que várias mudanças e modificações podem ser realizadas no presente documento sem se afastar do escopo das reivindicações anexas. As funções, etapas ou ações das reivindicações de método em conformidade com aspectos descritos no presente documento não precisam ser realizadas em qualquer ordem particular a menos que estabelecido expressamente de outra maneira. Além disso, embora os elementos possam ser descritos ou reivindicados no singular, o plural é previsto a menos que a limitação ao singular seja explicitamente indicada.

REIVINDICAÇÕES

1. Dispositivo, **caracterizado** por compreender:

um pacote (102);

uma camada dielétrica (104) que tem uma primeira e uma segunda superfícies (106, 108), a primeira superfície (106) da camada dielétrica (104) disposta no pacote (102), a camada dielétrica (104) que compreende uma pluralidade de cavidades (110a, 110b, 110c) rebaixadas da segunda superfície (108) da camada dielétrica (104) e não se estendendo para a primeira superfície (106) da camada dielétrica (104), cada uma da pluralidade de cavidades (110a, 110b, 110c) tendo uma superfície inferior formada pela camada dielétrica (104);

um adesivo (122) na pluralidade de cavidades (110a, 110b, 110c);

uma pluralidade de blocos condutores (112a - 112c, 114a - 114c, 116a - 116c) dentro da pluralidade de cavidades (110a, 110b, 110c), cada um da pluralidade de blocos condutores (112a - 112c, 114a - 114c, 116a - 116c) posicionado na superfície inferior de uma respectiva da pluralidade de cavidades (110a, 110b, 110c) e separado do pacote pela camada dielétrica (104); e

uma pluralidade de condutores (120a - 120c) na pluralidade de blocos condutores (112a - 112c, 114a - 114c, 116a - 116c), a pluralidade de condutores (112a - 112c, 114a - 114c, 116a - 116c) separados da camada dielétrica, pelo menos parcialmente, pelo adesivo (122) na pluralidade de cavidades (110a, 110b, 110c), respectivamente.

2. Dispositivo, de acordo com a reivindicação 1, **caracterizado** por cada um da pluralidade de blocos

condutores compreender paredes laterais em contato com o adesivo.

3. Dispositivo, de acordo com a reivindicação 1, **caracterizado** por cada um da pluralidade de blocos condutores compreender paredes laterais em contato com a camada dielétrica.

4. Dispositivo, de acordo com a reivindicação 3, **caracterizado** pela pluralidade de cavidades compreender cavidades em formato de rosca.

5. Dispositivo, de acordo com a reivindicação 3, **caracterizado** pela cavidade compreender cavidades em um formato selecionado a partir do grupo que consiste de um círculo e um polígono que circunda os blocos condutores.

6. Dispositivo, de acordo com a reivindicação 1, **caracterizado** pela camada dielétrica compreender uma camada de passivação.

7. Dispositivo, de acordo com a reivindicação 1, **caracterizado** pela pluralidade de blocos condutores compreender camadas de redistribuição (RDLs).

8. Dispositivo, de acordo com a reivindicação 1, **caracterizado** por a pluralidade de condutores compreender condutores selecionados a partir de um grupo que consiste em esferas ou pilares de matriz de grade de esferas (BGA).

9. Dispositivo, de acordo com a reivindicação 1, **caracterizado** pelo adesivo compreender um adesivo selecionado a partir de um grupo que consiste em resina, silicone, epóxi, material de vulcanização à temperatura ambiente (RTV), ou termoplástico.

10. Dispositivo, de acordo com a reivindicação 1, **caracterizado** pela pluralidade de condutores estar disposta

em uma pluralidade de colunas e uma pluralidade de fileiras no pacote.

11. Dispositivo, de acordo com a reivindicação 1, **caracterizado** por um par de blocos condutores da pluralidade de blocos condutores ser disposto dentro de cada uma da pluralidade de cavidades, em que um primeiro bloco condutor de cada par de blocos condutores é disposto em uma superfície inferior de uma cavidade da pluralidade de cavidades, e em que um segundo bloco condutor de cada par de blocos condutores é acoplado a um condutor da pluralidade de condutores.

12. Dispositivo, de acordo com a reivindicação 10, **caracterizado** pelo primeiro e o segundo blocos condutores de cada par de blocos condutores serem acoplados condutivamente em conjunto por uma via.

13. Dispositivo, **caracterizado** por compreender:
um pacote (102);

uma camada dielétrica (104) tendo uma primeira e segunda superfícies (106, 108), a primeira superfície (106) da camada dielétrica (104) disposta no pacote (102), a camada dielétrica tendo (104) uma pluralidade de cavidades (110a, 110b, 110c) rebaixadas da segunda superfície (108) da camada dielétrica (104) e não se estendendo para a primeira superfície (106) da camada dielétrica (104), cada uma da pluralidade de cavidades (110a, 110b, 110c) tendo uma superfície inferior formada pela camada dielétrica (104);

um adesivo (122) disposto na pluralidade de cavidades (110a, 110b, 110c);

uma pluralidade de blocos condutores (112a -

112c, 114a - 114c, 116a - 116c) dispostos dentro da camada dielétrica (104), a pluralidade de blocos condutores (112a - 112c, 114a - 114c, 116a - 116c) compreendendo uma pluralidade de camadas de redistribuição (RDLs) empilhadas, cada um da pluralidade de bloco condutores (112a - 112c, 114a - 114c, 116a - 116c) posicionado na superfície inferior de uma respectiva da pluralidade de cavidades (110a, 110b, 110c) e separada do pacote (102) pela camada dielétrica (104); e

uma pluralidade de condutores (120a, 120b, 120c) dispostos na pluralidade de blocos condutores (112a - 112c, 114a - 114c, 116a - 116c), a pluralidade de condutores (120a, 120b, 120c) separados da camada dielétrica (104), pelo menos parcialmente, pelo adesivo (122) na pluralidade de cavidades (110a, 110b, 110c), respectivamente.

14. Dispositivo, de acordo com a reivindicação 13, **caracterizado** por cada um da pluralidade de blocos condutores ter paredes laterais em contato direto com o adesivo.

15. Dispositivo, de acordo com a reivindicação 13, **caracterizado** por cada uma da pluralidade de blocos condutores ter paredes laterais em contato direto com a camada dielétrica.

16. Dispositivo, de acordo com a reivindicação 13, **caracterizado** pela pluralidade de cavidades compreender cavidades em formato de rosca.

17. Dispositivo, de acordo com a reivindicação 13, **caracterizado** pela pluralidade de condutores compreender esferas de matriz de grade de esferas (BGA).

18. Dispositivo, de acordo com a reivindicação

13, **caracterizado** pela pluralidade de condutores estar disposta em uma pluralidade de colunas e uma pluralidade de fileiras no pacote.

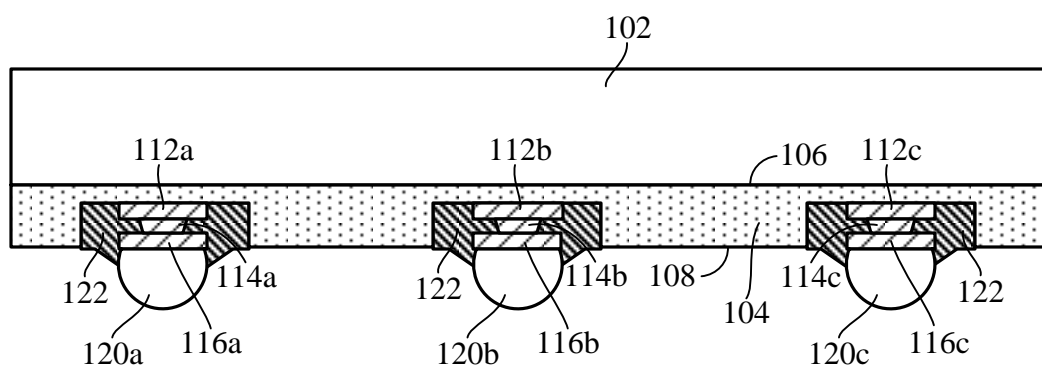


FIG. 1

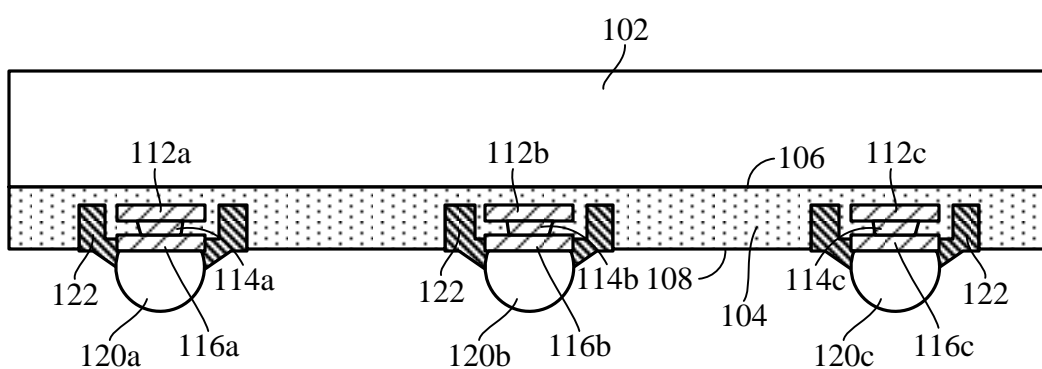


FIG. 2

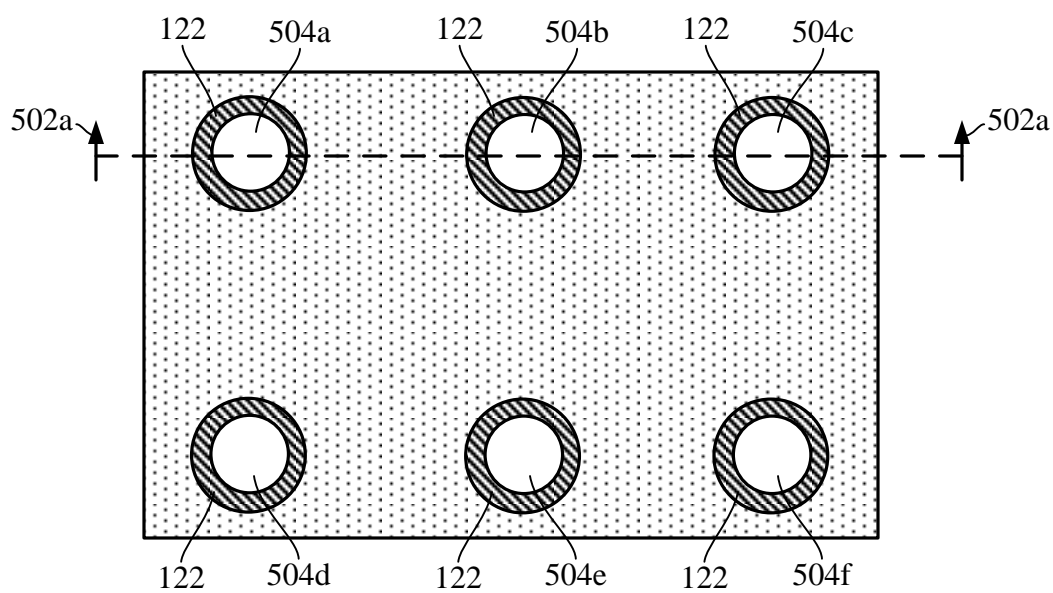


FIG. 3

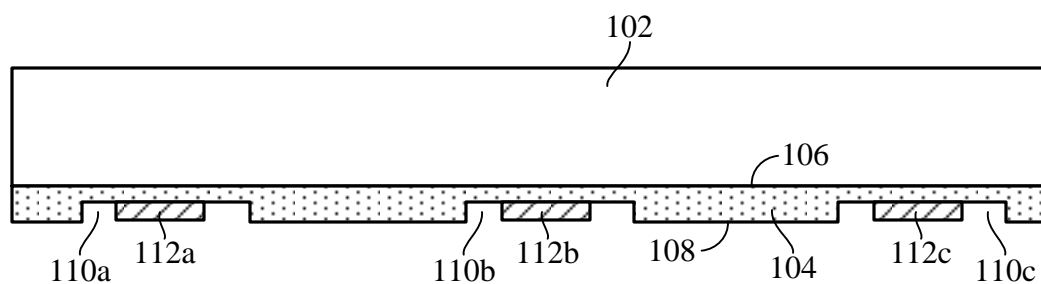


FIG. 4A

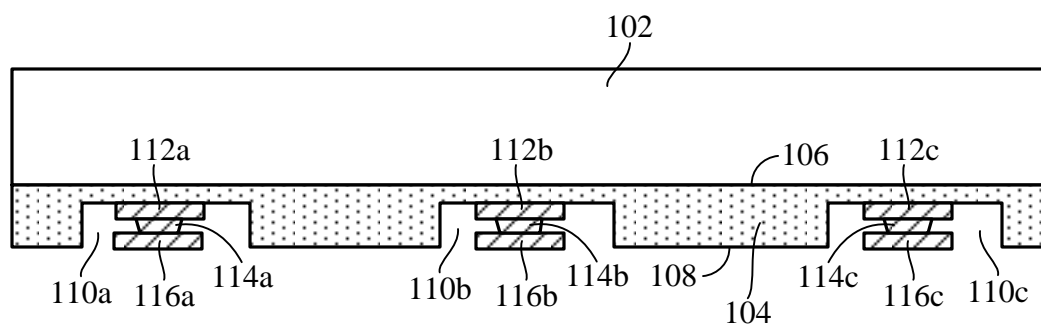


FIG. 4B

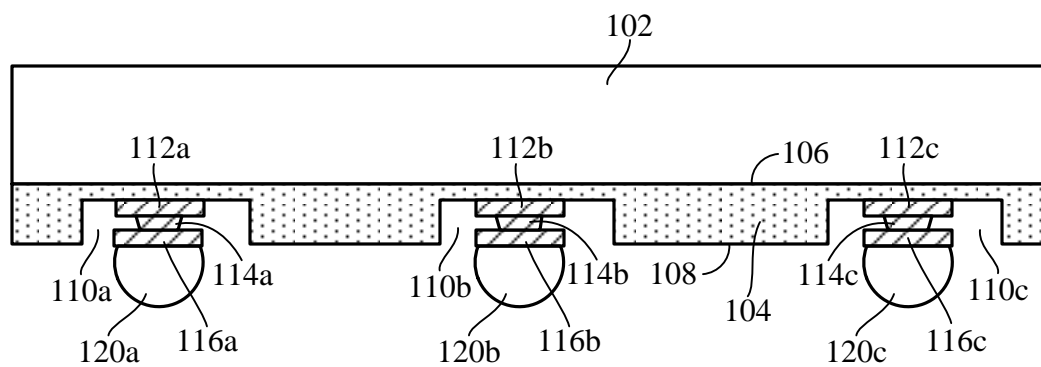


FIG. 4C

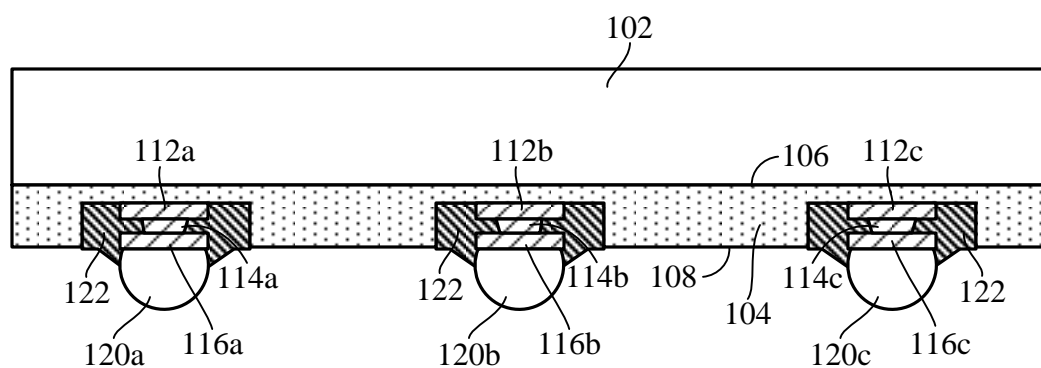


FIG. 4D

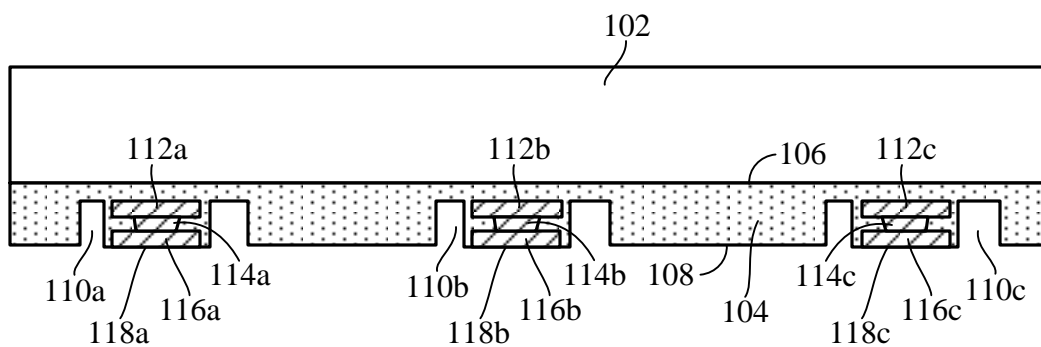


FIG. 5A

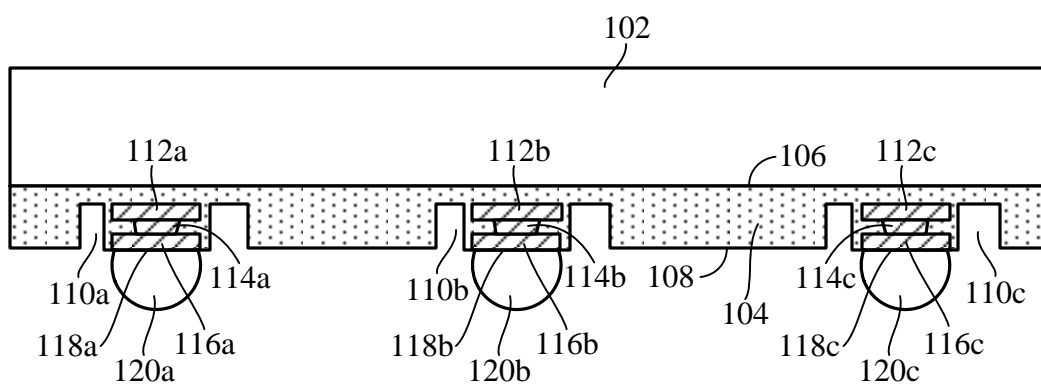


FIG. 5B

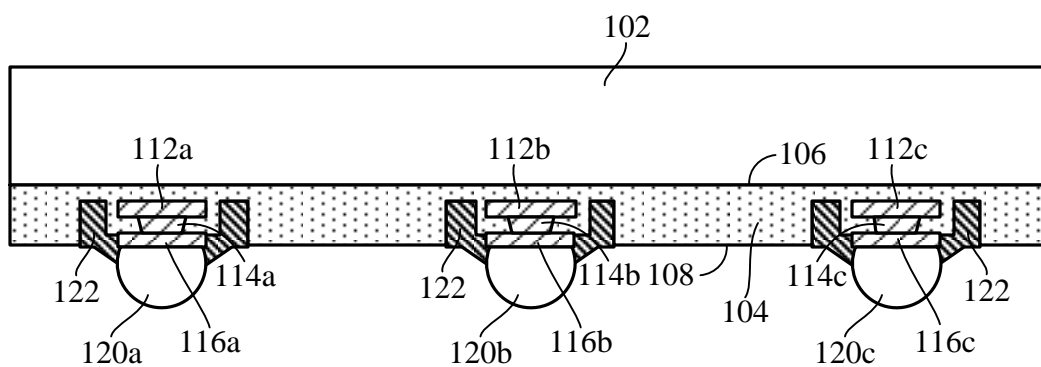


FIG. 5C

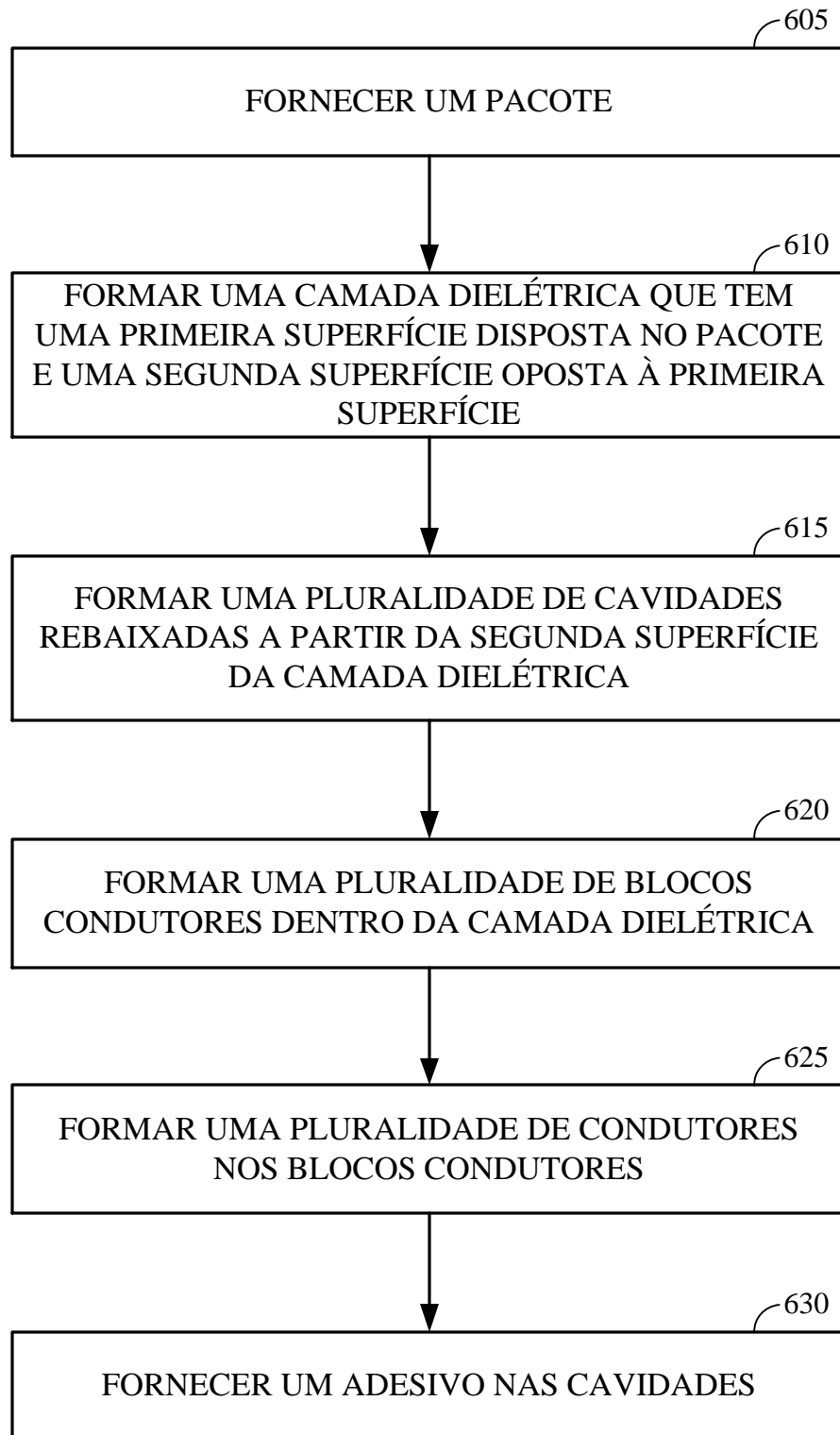


FIG. 6