СОЮЗ СОВЕТСКИХ СОЦИАЛИСТИЧЕСКИХ РЕСПУБЛИК

(19) SU (11) 1177796 A

(51)4 G 05 B 23/02, 15/46

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ВСЕСОЮЗНАЯ ПАТЕНТНО-ТЕХНИЧЕСКАЯ БИБЛИОТЕКА 13 13

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 3708704/24-24
(22) 11.03.84
(46) 07.09.85. Бюл. № 33
(72) А.Н.Чистяков и Р.А.Варламов
(53) 681.325(088.8)
(56) Путинцев Н.Д. Аппаратный контроль управляющих цифровых вычислительных машин. М.: Советское радио, 1966, с. 398.

Авторское свидетельство СССР № 378851, кл. G 06 F 11/22, 1969.

(54)(57) ПРОГРАММНО-УПРАВЛЯЕМОЕ УСТРОЙСТВО С САМОКОНТРОЛЕМ, содержащее исполнительные электронные блоки, первый, второй, третий и n четвертых триггеров, соединенных первыми R-входами с первым входом устройства, прямыми выходами - с входами первого элемента И, инверсными выходами - с входами второго элемента И, соединенного выходом с первым входом третьего элемента И, соединенного вторым входом с вторым входом устройства, выходом - с вторыми R-входами первого и второго триггеров и управляющим входом регистра кода операций, соединенного информационными входами с третьими входами устройства, первым выходом - с вторым R-входом третьего триггера, соединенного S-входом с S-входами четвертых триггеров и выходом четвертого элемента И, соединенного входом с четвертым входом устройства и S-входами первого и второго триггеров, о т л и ч а ю щ е е с я тем, что, с целью упрощения устройства, оно содержит n элементов ИЛИ, выход каждого из которых соединен с вторым R-входом соответствующего четвертого триггера, второй выход регистра кода операций соединен через m групп из n последовательно соединенных исполнительных электронных блоков с соответствующими входами n-го элемента ИЛИ, входы каждого из элементов ИЛИ, кроме n-го, соединены с выходами соответствующих и одноименных исполнительных электронных блоков каждой из групп исполнительных электронных блоков.

(19) SU (11) 1177796 A

Изобретение относится к автоматике и вычислительной технике и может быть использовано для самоконтроля электронных устройств, например устройств ввода-вывода информации.

Цель изобретения - упрощение устройства.

На чертеже приведена блок-схема предлагаемого устройства.

Устройство содержит исполнительные электронные блоки 1.1.1-1.m.n, первый 2.1 и второй 2.2 триггеры, четвертые триггеры 3.1 - 3.n, второй 4, первый 5, четвертый 6 и третий 7 элементы И, регистр 8 кода операций, элементы ИЛИ 9.1 - 9.n, третий триггер 10, выход 11, первый 12, четвертый 13, второй 14 и третьи 15 входы.

Устройство работает следующим образом.

Элементы И 4-7 и триггеры 2.1 - 3.n и 10 образуют схему контроля, реализующую контроль выполнения операций исполнительными функциональными электронными блоками 1.1.1 - 1.m.n и самоконтроль. Сигнал о том, что функциональные блоки 1.1.1-1.m.n и схема контроля работают верно, вырабатывается на выходе 11 устройства уровнем логической "1".

В первом такте работы устройства на его вход 12 задается положительный установочный импульс, который, поступая на R-входы триггеров 2.1 - 3.n и 10, устанавливает их в исходное состояние с логическими "1" на прямых выходах. В случае, если все триггеры установлены в единичное состояние, срабатывает элемент И 5 и выдает на вход элемента И 6 уровень логической "1". Если один из триггеров 2.1 - 3.n и 10 неисправен и не установлен по R-входу, уровень логической "1" на выходе элемента И 5 не формируется.

Устройство осуществляет второй такт работы, если в первом такте на выходе элемента И 5 сформирован уровень логической "1". Этот уровень поступает с выхода элемента И 5 на вход элемента И 6, разрешая его работу.

Во втором такте работы устройства задается положительный синхроимпульс на его вход 13. По приходу синхроимпульса триггеры 10 и 3.1 - 3.n устанавливаются по S-входам в состояние с логическими "1" на инверсных выходах через элемент И 6, а триггеры 2.1 и 2.2 - непосредственно.

Если все триггеры 2.1, 2.2, 10 и 3.1 - 3.n исправны и установлены по S-входам, срабатывает элемент И 4, и, формируя на своем выходе логическую "1", задает ее на вход элемента И 7, разрешая переход к третьему такту работы устройства. Если один из триггеров 2.1, 2.2, 10 и 3.1 - 3.n не срабатывает по S-входу, переход к третьему такту работы не осуществляется.

В третьем такте работы, который является рабочим тактом, устройство реализует свои непосредственные функции управления блоками 1.1.1 - 1.m.n по внешней программе. Для этого на вход 14 устройства задается положительный синхроимпульс, по которому на выходе элемента И 7 формируется сигнал логической "1". Этот сигнал возвращает триггеры 2.1 и 2.2 в исходное состояние с логическими "1" на прямых выходах и разрешает прием кода одной из операций программы, которая должна быть выполнена устройством, с его входов 15 в регистр 8 кода операции.

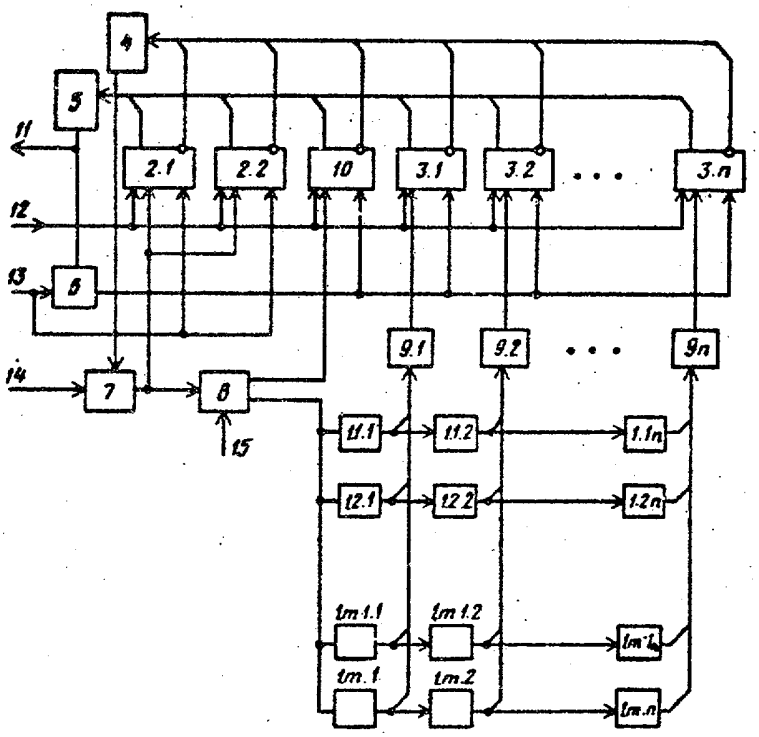
В случае приема кода операции в регистр 8 без искажений, с выхода регистра 8 выдается на R-вход триггера 10 установочный сигнал, который переводит последний в состояние с логической "1" на его прямом выходе. При искажении кода операции в регистре 8 триггер 10 не возвращается в исходное состояние, что позволяет обнаружить отказ устройства. Код операции с выходов регистра 8 поступает на входы электронных блоков 1.1.1-1.m.1, каждый из которых предназначен для выполнения какой-либо одной операции. Поступивший, например, на вход электронного блока 1.1.1 код первой операции (для выполнения которой предназначен этот блок) дешифрируется в блоке 1.1.1 и он начинает выполнять операцию. В случае, если отказов в блоке 1.1.1 нет, по окончании своей работы, блок 1.1.1 выдает сигнал исправности через элемент ИЛИ 9.1 на триггер 3.1, переводя его в исходное состояние с логической "1" на прямом выходе. Этим же сигналом блок 1.1.1 запускает в работу блок 1.1.2, участвующий в вы-

полнении данной операции. В результате последовательного во времени срабатывания блоков 1.1.1 - 1.1.n, запускающих в работу один другой, выполняется первая операция и переводятся в исходное состояние все триггеры 3.1 - 3.n. Если один из блоков 1.1.n неисправен, то соответствующий ему триггер 3.i не устанавливается в исходное состояние, так как в случае неисправности на выходе блока не вырабатывается сигнал логической "1".

Если в третьем такте работы устройства один из триггеров 2.1, 2.2, 10, 3.1 - 3.n не переведен в состояние с логической "1" на прямом выходе, т.е. в случае неисправности схемы самоконтроля или блоков 1.1.1 - 1.m.n, элемент И 5 не срабатывает и не вырабатывает на своем выходе единичного сигнала об исправности устройства, а триггеры 2.1 и 2.2 переводятся повторным импульсом по входу 13 в состояние с логическим "0" на прямом выходе. Если устройство не сработало верно в первом или во втором такте, то третий такт работы не реализуется и, следовательно, сигнал исправности на выходе элемента И 5 в третьем такте не вырабатывается.

Для осуществления каждой следующей операции в случае исправности устройства подача синхроимпульсов на входы 11 - 14 повторяется.

Таким образом, за счет введения элементов ИЛИ 9.1 - 9.n и матричного соединения электронных блоков 1.1.1 - 1.m.n обеспечивается возможность самоконтроля устройства, состоящего из m x n блоков, с помощью триггеров 3.1-3.n, что позволяет упростить устройство.



Составитель Н.Главизнина
Редактор О.Юркозецкая Техред Ж.Кастелевич Корректор Е.Рошко

Заказ 5551/47 Тираж 863 Подписное
ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г.Ужгород, ул.Проектная, 4