



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년07월29일
(11) 등록번호 10-1289230
(24) 등록일자 2013년07월17일

(51) 국제특허분류(Int. C1.)
HO1L 33/44 (2010.01)
(21) 출원번호 10-2007-0073253
(22) 출원일자 2007년07월23일
심사청구일자 2012년02월10일
(65) 공개번호 10-2009-0010285
(43) 공개일자 2009년01월30일
(56) 선행기술조사문헌
JP2007081313 A*
KR1020050104994 A*
KR1020060108882 A*
US6340824 B1

*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지이노텍 주식회사
서울특별시 중구 한강대로 416 (남대문로5가, 서
울스퀘어)
(72) 발명자
김경준
광주광역시 광산구 사암로 251, 206동 101호 (월
곡동, 부영아파트)
손효근
광주 광산구 신가동 중흥아파트 204-111
(74) 대리인
서교준

전체 청구항 수 : 총 19 항

심사관 : 진수영

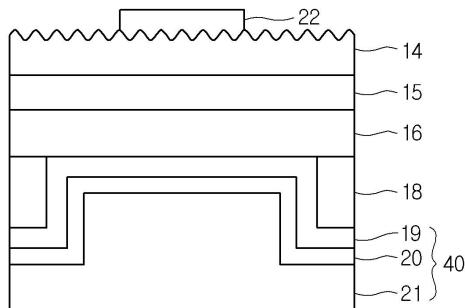
(54) 발명의 명칭 발광 소자 및 그 제조방법

(57) 요 약

실시예에서는 발광 소자 및 그 제조방법에 관해 개시된다.

실시예에 따른 발광 소자는 제2 전극층; 상기 제2 전극층 상에 형성된 제2 도전형의 반도체층; 상기 제2 도전형의 반도체층 상에 형성된 활성층; 상기 활성층 상에 형성된 제1 도전형의 반도체층; 상기 제1 도전형의 반도체층 상에 형성된 제1 전극층; 및 상기 제2 전극층과 상기 제2 도전형의 반도체층 사이의 외곽부 측면을 따라 형성된 절연층이 포함된다.

대 표 도 - 도1



특허청구의 범위

청구항 1

제2 전극층;

상기 제2 전극층 상에 형성된 제2 도전형의 반도체층;

상기 제2 도전형의 반도체층 상에 형성된 활성층;

상기 활성층 상에 형성된 제1 도전형의 반도체층;

상기 제1 도전형의 반도체층 상에 형성된 제1 전극층; 및

상기 제2 전극층과 상기 제2 도전형의 반도체층 사이의 외곽부 측면을 따라 3쪽 질화물층으로 형성된 절연층이 포함되는 발광 소자.

청구항 2

제2 전극층;

상기 제2 전극층 상에 형성된 제2 도전형의 반도체층;

상기 제2 도전형의 반도체층 상에 형성된 활성층;

상기 활성층 상에 형성된 제1 도전형의 반도체층;

상기 제1 도전형의 반도체층 상에 형성된 제1 전극층;

상기 제2 전극층과 상기 제2 도전형의 반도체층 사이의 외곽부 측면을 따라 형성된 절연층;

상기 절연층, 제2 도전형의 반도체층, 활성층, 제1 도전형의 반도체층의 측면에 형성된 패시베이션층이 포함되는 발광 소자.

청구항 3

제 2항에 있어서,

상기 패시베이션층은 상기 제2 전극층 위에 형성된 것을 특징으로 하는 발광 소자.

청구항 4

제 2항에 있어서,

상기 절연층은 3쪽 질화물층으로 형성된 것을 특징으로 하는 발광 소자.

청구항 5

제 1항 또는 제 2항에 있어서,

상기 절연층은 $Al_xGa_{1-x}N$ 층인 것을 특징으로 하는 발광 소자.

청구항 6

제 1항 또는 제 2항에 있어서,

상기 절연층은 $0.5\sim10\mu m$ 두께로 형성되는 것을 특징으로 하는 발광 소자.

청구항 7

제 1항 또는 제 2항에 있어서,

상기 제2 전극층은 금속층과, 상기 금속층 위에 형성된 반사층과, 상기 반사층 위에 형성된 투명전극층이 포함되는 것을 특징으로 하는 발광 소자.

청구항 8

제 1항 또는 제 2항에 있어서,

상기 제1 도전형의 반도체층의 상면은 볼록부와 오목부가 포함된 울퉁불퉁한 표면을 갖는 것을 특징으로 하는 발광 소자.

청구항 9

제 1항 또는 제 2항에 있어서,

상기 제2 도전형의 반도체층의 하면은 볼록부와 오목부가 포함된 울퉁불퉁한 표면을 갖는 것을 특징으로 하는 발광 소자.

청구항 10

제 2항에 있어서,

상기 패시베이션층은 SiO_2 , SiN , Al_2O_3 , SU_8 , SiON , SiCN , 3족 질화물 중 적어도 어느 하나로 형성된 것을 특징으로 하는 발광 소자.

청구항 11

제1 도전형의 반도체층, 활성층, 제2 도전형의 반도체층을 형성하는 단계;

상기 제2 도전형의 반도체층 위에 외곽 부분에 절연층을 형성하는 단계;

상기 제2 도전형의 반도체층 및 상기 절연층 위에 제2 전극층을 형성하는 단계; 및

상기 제1 도전형의 반도체층에 제1 전극층을 형성하는 단계가 포함되는 발광 소자 제조방법.

청구항 12

제 11항에 있어서,

상기 절연층을 형성하는 단계는 상기 제2 도전형의 반도체층 위에 외곽 부분과 이격된 위치에 마스크층을 형성하는 단계와, 상기 마스크층이 형성되지 않은 제2 도전형의 반도체층 위에 절연층을 형성하는 단계와, 상기 마스크층을 제거하는 단계가 포함되는 것을 특징으로 하는 발광 소자 제조방법.

청구항 13

제 11항에 있어서,

상기 절연층은 3족 질화물층으로 형성된 것을 특징으로 하는 발광 소자 제조방법.

청구항 14

제 11항에 있어서,

상기 절연층은 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 층인 것을 특징으로 하는 발광 소자 제조방법.

청구항 15

제 11항에 있어서,

상기 절연층은 $0.5\text{~}10\mu\text{m}$ 두께로 형성되는 것을 특징으로 하는 발광 소자 제조방법.

청구항 16

제 12항에 있어서,

상기 마스크층은 SiO_2 , SiN 로 형성되는 것을 특징으로 하는 발광 소자 제조방법.

청구항 17

제 11항에 있어서,

상기 제1 도전형의 반도체층, 활성층, 제2 도전형의 반도체층 및 절연층의 측면에 패시베이션층을 형성하는 단계가 포함되는 발광 소자 제조방법.

청구항 18

제 17항에 있어서,

상기 패시베이션층은 SiO_2 , SiN , Al_2O_3 , SU_8 , SiON , SiCN , 3족 질화물 중 적어도 어느 하나로 형성된 것을 특징으로 하는 발광 소자 제조방법.

청구항 19

제 11항에 있어서,

상기 절연층은 $600\sim1200^\circ\text{C}$ 에서 성장되고, $6\times10^{15}\sim3\times10^{17}/\text{cm}^2$ 의 불순물이 주입되는 것을 특징으로 하는 발광 소자 제조방법.

명세서

발명의 상세한 설명

기술 분야

[0001] 실시예에서는 발광 소자 및 그 제조방법에 관해 개시된다.

배경기술

[0002] 발광 소자로써 발광 다이오드가 많이 사용되고 있다.

[0003] 발광 다이오드는 N형 반도체층, 활성층, P형 반도체층이 적층되어, 인가되는 전원에 따라 상기 활성층에서 빛이 발생되어 외부로 방출된다.

발명의 내용

해결 하고자하는 과제

[0004] 실시예는 발광 소자 및 그 제조방법을 제공한다.

[0005] 실시예는 전기적 특성이 향상된 발광 소자 및 그 제조방법을 제공한다.

과제 해결수단

[0006] 실시예에 따른 발광 소자는 제2 전극층; 상기 제2 전극층 상에 형성된 제2 도전형의 반도체층; 상기 제2 도전형의 반도체층 상에 형성된 활성층; 상기 활성층 상에 형성된 제1 도전형의 반도체층; 상기 제1 도전형의 반도체층 상에 형성된 제1 전극층; 및 상기 제2 전극층과 상기 제2 도전형의 반도체층 사이의 외곽부 측면을 따라 형성된 절연층이 포함된다.

[0007] 실시예에 따른 발광 소자 제조방법은 제1 도전형의 반도체층, 활성층, 제2 도전형의 반도체층을 형성하는 단계; 상기 제2 도전형의 반도체층 위에 외곽 부분에 절연층을 형성하는 단계; 상기 제2 도전형의 반도체층 및 상기 절연층 위에 제2 전극층을 형성하는 단계; 및 상기 제1 도전형의 반도체층에 제1 전극층을 형성하는 단계가 포함된다.

효과

[0008] 실시예는 발광 소자 및 그 제조방법을 제공할 수 있다.

[0009] 실시예는 전기적 특성이 향상된 발광 소자 및 그 제조방법을 제공할 수 있다.

발명의 실시를 위한 구체적인 내용

[0010] 이하, 첨부된 도면을 참조하여 실시예에 따른 발광 소자 및 그 제조방법에 대해 상세히 설명하도록 한다.

[0011] 실시예를 설명함에 있어서, 어떤 요소가 다른 요소의 위(on)/아래(under)에 형성된다고 기재된 경우, 어떤 요소가 다른 요소와 직접(directly) 접촉하여 위/아래에 형성되는 경우와 어떤 요소와 다른 요소 사이에 매개 요소를 개재하여 간접적으로(indirectly) 접촉하여 위/아래에 형성되는 경우를 포함한다.

[0012] 이하, 첨부된 도면을 참조하여 실시예에 따른 발광 소자 및 그 제조방법에 대해 상세히 설명하도록 한다.

[0013] 제1 실시예

[0014] 도 1은 제1 실시예에 따른 발광 소자를 설명하기 위한 단면도이다.

[0015] 도 1을 참조하면, 제1 실시예에 따른 발광 소자는 제2 전극층(40)과, 상기 제2 전극층(40) 위에 형성된 제2 도전형의 반도체층(16)과, 상기 제2 도전형의 반도체층(16) 위에 형성된 활성층(15)과, 상기 활성층(15) 위에 형성된 제1 도전형의 반도체층(14) 및 상기 제1 도전형의 반도체층(14) 위에 형성된 제1 전극층(22)이 포함된다.

[0016] 또한, 상기 제2 전극층(40)은 금속층(21)과, 상기 금속층(21) 위에 형성된 반사층(20)과, 상기 반사층(20) 위에 형성된 투명전극층(19)이 포함될 수 있다.

[0017] 또한, 절연층(18)은 발광 소자의 측면을 따라 상기 제2 전극층(40)과 상기 제2 도전형의 반도체층(16) 사이에 형성된다.

[0018] 상기 절연층(18)은 3족 질화물층으로 $0.5\sim10\mu\text{m}$ 두께로 형성될 수 있으며, 예를 들어, $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 층으로 형성될 수 있다.

[0019] 상기 제1 도전형의 반도체층(14)은 상면이 균일한 높이로 형성되지 않고, 볼록부와 오목부가 포함된 울퉁불퉁한 표면을 갖는다.

[0020] 상기와 같은 제1 실시예에 따른 발광 소자는 상기 제2 도전형의 반도체층(16)과 상기 제2 전극층(40) 사이에 상기 절연층(18)을 형성함으로써, 외부의 이물질에 의해 상기 제1 도전형의 반도체층(14) 또는 제1 전극층(22)과 상기 제2 전극층(40)이 단락되는 것을 방지할 수 있다.

[0021] 즉, 상기 제2 도전형의 반도체층(16)은 매우 얇게 형성되므로, 상기 제1 도전형의 반도체층(14)과 상기 제2 전극층(40)이 단락되거나, 제1 전극층(22)과 상기 제2 전극층(40)이 단락되는 문제가 발생될 수 있으나, 제1 실시예에 따른 발광 소자는 상기 절연층(18)에 의해 단락이 방지될 수 있다.

[0022] 특히, 제1 실시예에 따른 발광 소자에서 상기 절연층(18)은 질화물층으로 형성되어 두께가 두껍게 형성될 수 있으므로, 단락 방지에 효과적이다.

[0023] 도 2 내지 도 6은 제1 실시예에 따른 발광 소자의 제조방법을 설명하는 도면이다.

[0024] 도 2를 참조하면, 기판(11), 베퍼층(12), Un-doped GaN층(13), 제1 도전형의 반도체층(14), 활성층(15), 제2 도전형의 반도체층(16)을 순차적으로 형성한다.

[0025] 그리고, 상기 제2 도전형의 반도체층(16) 위에 외곽 부분과 이격된 위치에 마스크층(17)을 형성한다.

[0026] 상기 마스크층(17)은 SiO_2 , SiN_x 사용될 수 있다.

[0027] 도 3을 참조하면, 상기 마스크층(17)이 형성된 상기 제2 도전형의 반도체층(16) 위에 절연층(18)을 증착한다.

[0028] 상기 절연층(18)은 3족 질화물층으로 형성될 수 있으며, 예를 들어, $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 층으로 형성될 수 있다.

[0029] 이때, 상기 절연층(18)은 상기 마스크층(17)이 형성된 부분에서는 성장되지 않으며, 상기 마스크층(17)이 형성되지 않은 제2 도전형의 반도체층(16)의 외곽부에만 성장된다.

[0030] 상기 절연층(18)은 $600\sim1200^\circ\text{C}$ 에서 성장되고, $6\times10^{15}\sim3\times10^{17}/\text{cm}^2$ 의 불순물이 주입된다. 이때, 상기 절연층(18)의 저항은 열처리된 제2 도전형의 질화물층보다 크고, 상온에서 절연 특성을 갖도록 형성된다.

[0031] 제1 실시예에 따른 발광 소자는 질화물층으로 상기 절연층(18)을 형성하기 때문에, $0.5\sim10\mu\text{m}$ 두께의 두꺼운 절연층(18)을 형성할 수 있다.

[0032] 또한, 상기 절연층(18)은 질화물층으로 형성되기 때문에, 일반적인 MOCVD 장비에서 형성될 수 있다.

[0033] 도 4를 참조하면, 상기 마스크층(17)을 제거한다. 따라서, 상기 제2 도전형의 반도체층(16) 위에는 상기 절연층(18)만 남게 된다.

[0034] 도 7은 절연층이 형성된 제2 도전형의 반도체층을 상측에서 바라본 도면이다.

[0035] 도 7에 도시된 바와 같이, 상기 제2 도전형의 반도체층(16)의 외곽부를 따라 상기 절연층(18)이 형성되고, 중앙부에는 상기 제2 도전형의 반도체층(16)이 노출된다.

[0036] 도 5를 참조하면, 상기 절연층(18) 및 상기 제2 도전형의 반도체층(16) 상에 제2 전극층(40)을 형성한다.

[0037] 상기 제2 전극층(40)은 투명전극층(19), 반사층(20), 금속층(21)이 순차적으로 증착되어 형성될 수 있다.

[0038] 상기 투명전극층(19)은 ITO, TiO₂로 형성될 수 있고, 상기 반사층(20)은 Al, Cu, Ni, Ag으로 형성될 수 있고, 상기 금속층(21)은 Cu, W으로 형성될 수 있다.

[0039] 도 6을 참조하면, 상기 기판(11), 베퍼층(12) 및 Un-doped GaN층(13)을 제거한다.

[0040] 상기 기판(11), 베퍼층(12) 및 Un-doped GaN층(13)은 레이저로 제거되거나 식각 공정으로 제거될 수 있다.

[0041] 상기 기판(11), 베퍼층(12) 및 Un-doped GaN층(13)이 제거됨에 따라 상기 제1 도전형의 반도체층(14)이 노출되고, 상기 제1 도전형의 반도체층(14)의 상면을 선택적으로 식각하여 울퉁불퉁한 표면을 갖도록 형성한다.

[0042] 상기 제1 도전형의 반도체층(14)의 상면을 울퉁불퉁하게 가공하는 것은 상기 활성층(15)에서 방출되는 광이 효율적으로 방출될 수 있도록 하기 위한 것이다.

[0043] 그리고, 상기 제1 도전형의 반도체층(14) 위에 제1 전극층(22)을 형성한다.

[0044] 자세히 도시하지는 않았지만, 상기 제1 전극층(22)은 투명 전극층이 포함될 수 있다.

[0045] 이상에서 설명한 바와 같이, 제1 실시예에 따른 발광 소자는 상기 제2 전극층(40)과 상기 제2 도전형의 반도체층(16) 사이에 발광 소자의 외곽 측면을 따라 절연층(18)을 형성함으로써 발광 소자의 전기적 특성을 향상시킬 수 있다.

[0046] 제2 실시예

[0047] 도 8은 제2 실시예에 따른 발광 소자를 설명하기 위한 단면도이다.

[0048] 도 8을 참조하면, 제2 실시예에 따른 발광 소자는 제2 전극층(40)과, 상기 제2 전극층(40) 위에 형성된 제2 도전형의 반도체층(16)과, 상기 제2 도전형의 반도체층(16) 위에 형성된 활성층(15)과, 상기 활성층(15) 위에 형성된 제1 도전형의 반도체층(14) 및 상기 제1 도전형의 반도체층(14) 위에 형성된 제1 전극층(50)이 포함된다.

[0049] 또한, 상기 제2 전극층(40)은 금속층(21)과, 상기 금속층(21) 위에 형성된 반사층(20)과 투명전극층(19)이 포함될 수 있고, 상기 제1 전극층(50)은 투명전극층(25)과, 상기 투명전극층(25) 위에 형성된 씨드층(23)과 상기 씨드층(23) 위에 형성된 금속층(24)이 포함될 수 있다.

[0050] 또한, 절연층(18)은 발광 소자의 측면을 따라 상기 제2 전극층(40)과 상기 제2 도전형의 반도체층(16) 사이에 형성된다.

[0051] 상기 절연층(18)은 3족 질화물층으로 0.5~10μm 두께로 형성될 수 있으며, 예를 들어, Al_xGa_{1-x}N층으로 형성될 수 있다.

[0052] 상기 제1 도전형의 반도체층(14)의 상면 및 상기 제2 도전형의 반도체층(16)의 하면은 균일한 높이로 형성되지 않고, 볼록부와 오목부가 포함된 울퉁불퉁한 표면을 갖는다.

[0053] 또한, 상기 발광 소자의 측면에는 패시베이션층(30)이 형성된다.

[0054] 상기 패시베이션층(30)은 SiO₂, SiN, Al₂O₃, SU₈, SiON, SiCN, 3족 질화물 중 적어도 어느 하나로 형성될 수 있다.

[0055] 상기와 같은 제2 실시예에 따른 발광 소자는 상기 제1 도전형의 반도체층(14)과 상기 제2 전극층(40) 사이에 상

기 절연층(18)을 형성함으로써, 외부의 이물질에 의해 상기 제1 도전형의 반도체층(14) 또는 제1 전극층(50)과 상기 제2 전극층(40)이 단락되는 것을 방지할 수 있다.

[0056] 즉, 상기 제2 도전형의 반도체층(16)은 매우 얇게 형성되므로, 상기 제1 도전형의 반도체층(14)과 상기 제2 전극층(40)이 단락되거나, 제1 전극층(50)과 상기 제2 전극층(40)이 단락되는 문제가 발생될 수 있으나, 제1 실시 예에 따른 발광 소자는 상기 절연층(18)에 의해 단락이 방지될 수 있다.

[0057] 특히, 제2 실시예에 따른 발광 소자에서 상기 절연층(18)은 질화물층으로 형성되어 두께가 두껍게 형성될 수 있으므로, 단락 방지에 효과적이다.

[0058] 또한, 제2 실시예에 따른 발광 소자는 외면에 상기 패시베이션층(30)이 형성되어 외부 이물질에 의해 상기 제1 도전형의 반도체층(14)과 상기 제2 전극층(40)이 단락되거나, 제1 전극층(50)과 상기 제2 전극층(40)이 단락되는 문제를 방지할 수 있다.

[0059] 도 9 내지 도 19는 제2 실시예에 따른 발광 소자의 제조방법을 설명하는 도면이다.

[0060] 다만, 제2 실시예에 따른 발광 소자의 제조방법을 설명함에 있어 패시베이션층(30)의 형성 과정에 대한 이해를 돋기 위해 하나의 기판에 두개의 발광 소자를 제조하는 것을 예시하였다.

[0061] 도 9를 참조하면, 기판(11), 벼퍼층(12), Un-doped GaN층(13), 제1 도전형의 반도체층(14), 활성층(15), 제2 도전형의 반도체층(16)을 순차적으로 형성한다.

[0062] 도 10을 참조하면, 상기 제2 도전형의 반도체층(16)의 상면을 선택적으로 식각하여 볼록부와 오목부가 포함된 울퉁불퉁한 표면을 형성한다. 이때, 상기 식각 공정은 건식 식각 또는 습식 식각 공정이 사용될 수 있다.

[0063] 도 11을 참조하면, 상기 제2 도전형의 반도체층(16) 위에 외곽 부분과 이격된 위치에 마스크층(17)을 형성한다. 상기 마스크층(17)은 SiO_2 , SiN 이 사용될 수 있다.

[0064] 도 12를 참조하면, 상기 마스크층(17)이 형성된 상기 제2 도전형의 반도체층(16)위에 절연층(18)을 증착한다.

[0065] 상기 절연층(18)은 3족 질화물층으로 형성될 수 있으며, 예를 들어, $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 층으로 형성될 수 있다.

[0066] 이때, 상기 절연층(18)은 상기 마스크층(17)이 형성된 부분에서는 성장되지 않으며, 상기 마스크층(17)이 형성되지 않은 제2 도전형의 반도체층(16)의 외곽부에만 성장된다.

[0067] 상기 절연층(18)는 $600\text{~}1200^\circ\text{C}$ 에서 성장되고, $6\times 10^{15}\text{~}3\times 10^{17}/\text{cm}^2$ 의 불순물이 주입된다. 이때, 상기 절연층(18)의 저항은 열처리된 제2 도전형의 질화물층보다 크고, 상온에서 절연 특성을 갖도록 형성된다.

[0068] 제2 실시예에 따른 발광 소자는 질화물층으로 상기 절연층(18)을 형성하기 때문에, $0.5\text{~}10\mu\text{m}$ 두께의 두꺼운 절연층(18)을 형성할 수 있다.

[0069] 또한, 상기 절연층(18)은 질화물층으로 형성되기 때문에, 일반적인 MOCVD 장비에서 형성될 수 있다.

[0070] 도 13을 참조하면, 상기 마스크층(17)을 제거한다. 따라서, 상기 제2 도전형의 반도체층(16) 위에는 상기 절연층(18)만 남게 된다.

[0071] 그리고, 상기 제2 도전형의 반도체층(16) 및 상기 절연층(18)의 위에 투명전극층(19)을 형성한다.

[0072] 도 14를 참조하면, 발광 소자의 측면에 패시베이션층(30)을 형성한다.

[0073] 도 15를 참조하면, 상기 패시베이션층(30) 및 상기 투명전극층(19)의 상에 반사층(20)과 금속층(21)을 형성하여 제2 전극층(40)을 형성한다.

[0074] 상기 투명전극층(19)은 ITO, TiO_2 로 형성될 수 있고, 상기 반사층(20)은 Al, Cu, Ni, Ag으로 형성될 수 있고, 상기 금속층(21)은 Cu, W으로 형성될 수 있다.

[0075] 도 16을 참조하면, 상기 기판(11), 벼퍼층(12) 및 Un-doped GaN층(13)을 제거한다.

[0076] 상기 기판(11), 벼퍼층(12) 및 Un-doped GaN층(13)은 레이저로 제거되거나 식각 공정으로 제거될 수 있다.

[0077] 상기 기판(11), 벼퍼층(12) 및 Un-doped GaN층(13)이 제거됨에 따라 상기 제1 도전형의 반도체층(14) 및 패시베이션층(30)이 노출된다.

[0078] 도 17을 참조하면, 상기 제1 도전형의 반도체층(14)의 상면을 선택적으로 식각하여 울퉁불퉁한 표면을 갖도록 형성한다.

[0079] 상기 제1 도전형의 반도체층(14)의 상면을 울퉁불퉁하게 가공하는 것은 상기 활성층(15)에서 방출되는 광이 효율적으로 방출될 수 있도록 하기 위한 것이다.

[0080] 도 18을 참조하면, 상기 제1 도전형의 반도체층(14) 위에 제1 전극층(50)을 형성한다.

[0081] 상기 제1 전극층(50)은 투명전극층(25), 씨드층(23), 금속층(24)이 포함될 수 있다.

[0082] 이상에서 설명한 바와 같이, 제2 실시예에 따른 발광 소자는 상기 제2 전극층(40)과 상기 제2 도전형의 반도체층(16) 사이에 발광 소자의 외곽 측면을 따라 절연층(18)을 형성함으로써 발광 소자의 전기적 특성을 향상시킬 수 있다.

[0083] 또한, 제2 실시예에 따른 발광 소자는 발광 소자의 측면에 패시베이션층(30)을 형성함으로써 발광 소자의 전기적 특성을 향상시킬 수 있다.

도면의 간단한 설명

[0084] 도 1은 제1 실시예에 따른 발광 소자를 설명하기 위한 단면도.

[0085] 도 2 내지 도 6은 제1 실시예에 따른 발광 소자의 제조방법을 설명하는 도면.

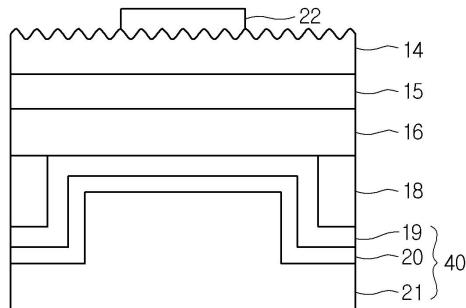
[0086] 도 7은 제1 실시예에 따른 발광 소자에서 절연층이 형성된 제2 도전형의 반도체층을 상측에서 바라본 도면.

[0087] 도 8은 제2 실시예에 따른 발광 소자를 설명하기 위한 단면도.

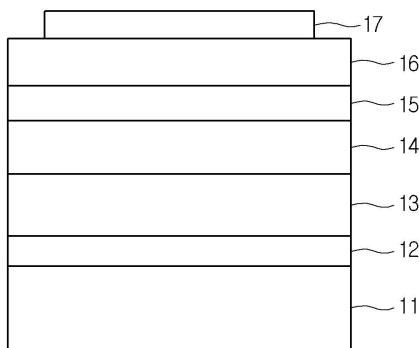
[0088] 도 9 내지 도 19는 제2 실시예에 따른 발광 소자의 제조방법을 설명하는 도면.

도면

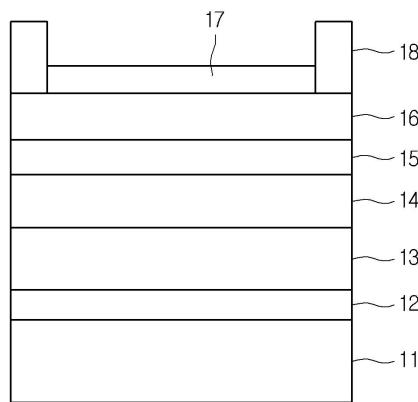
도면1



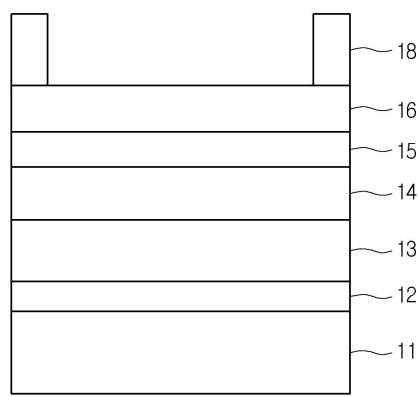
도면2



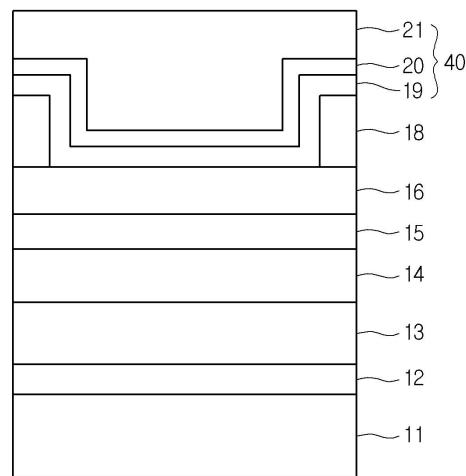
도면3



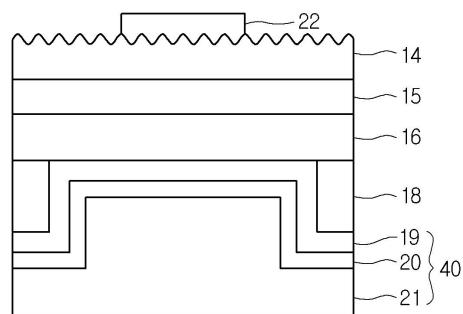
도면4



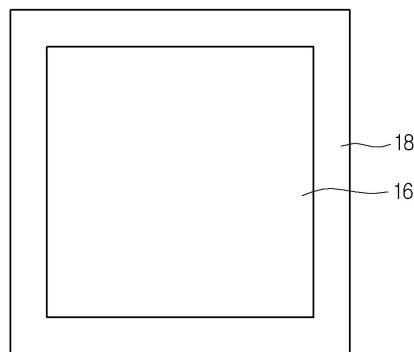
도면5



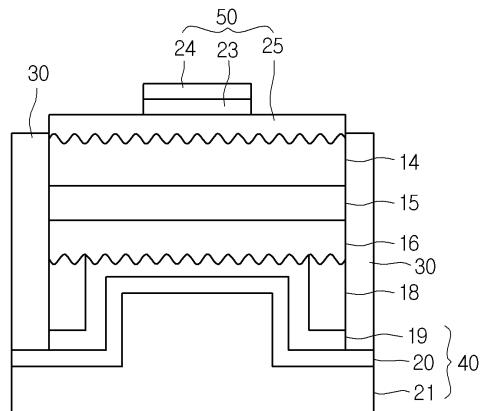
도면6



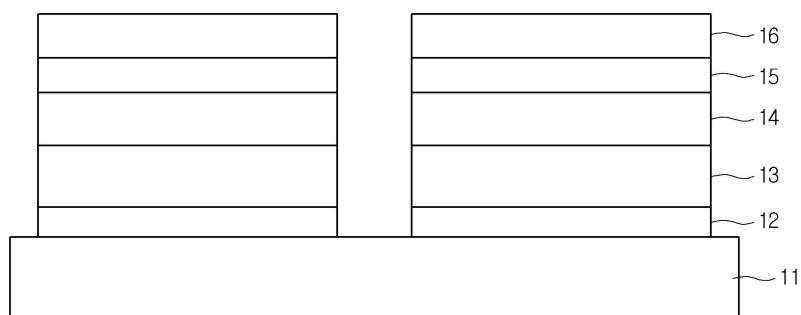
도면7



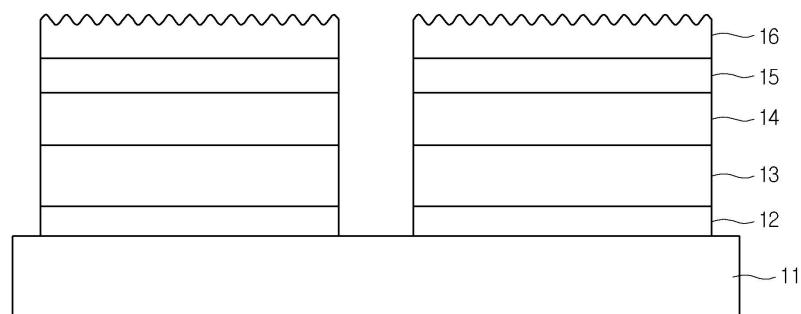
도면8



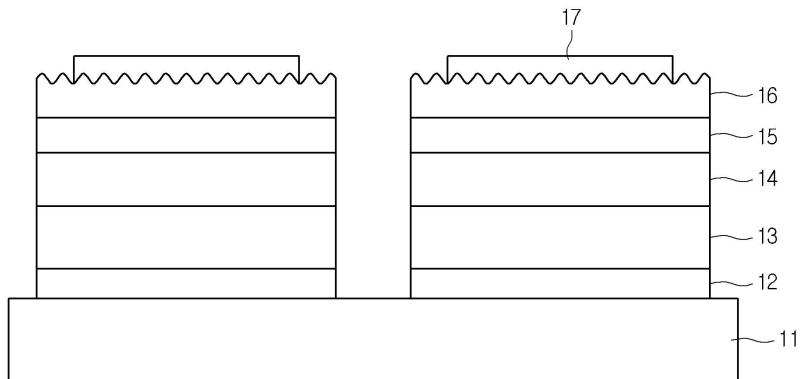
도면9



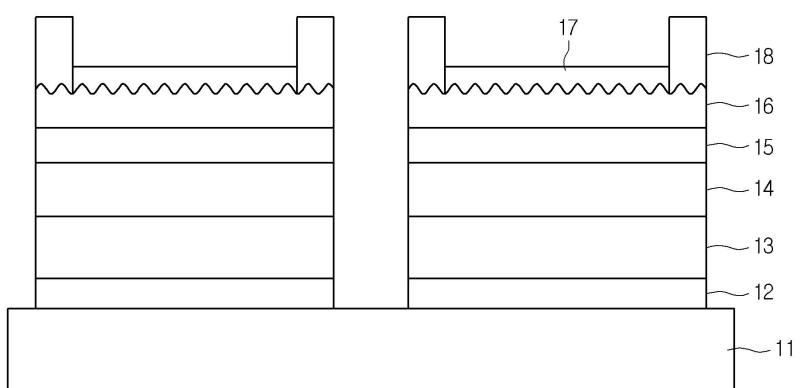
도면10



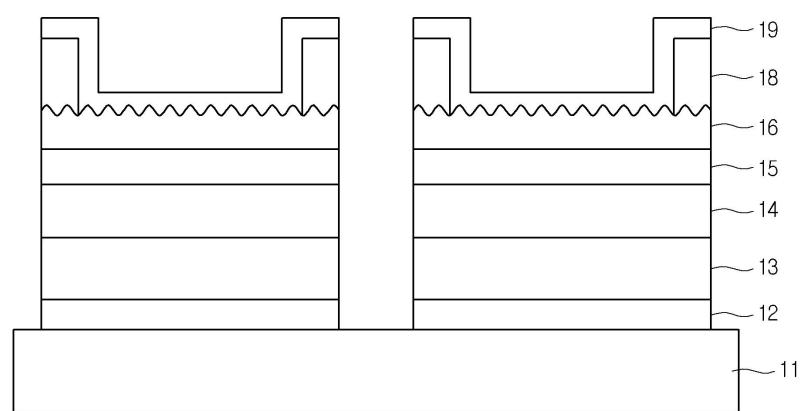
도면11



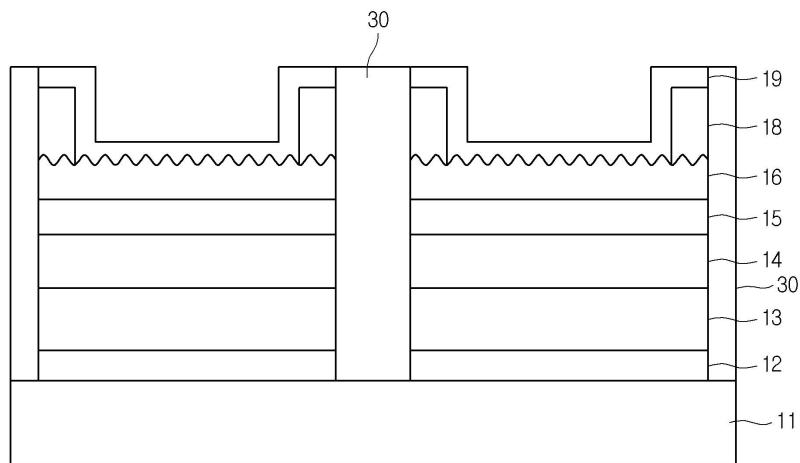
도면12



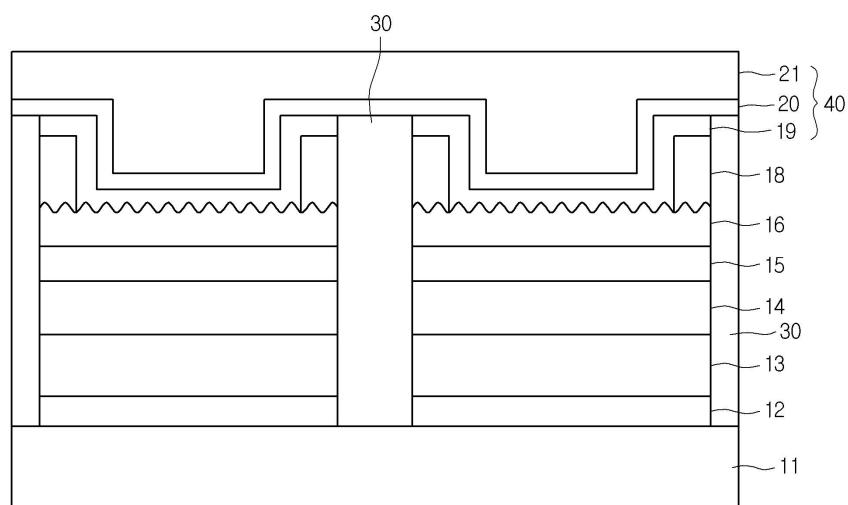
도면13



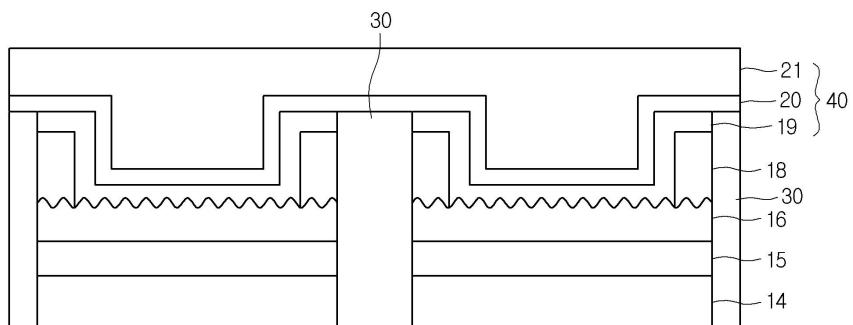
도면14



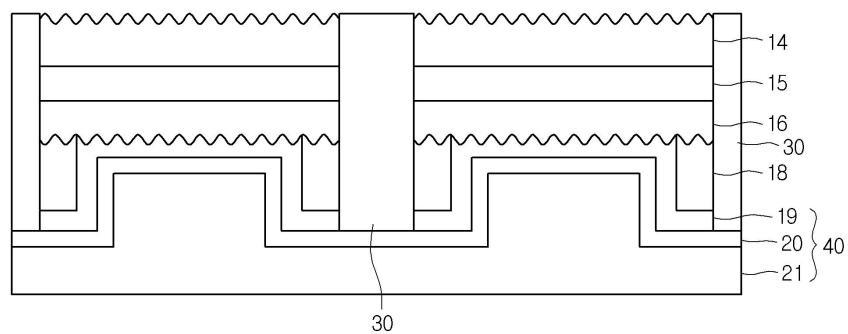
도면15



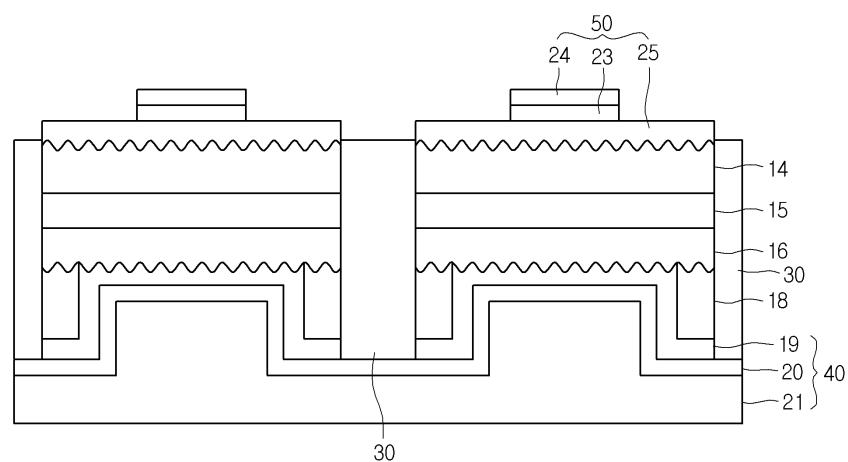
도면16



도면17



도면18



도면19

