



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0037166
(43) 공개일자 2015년04월08일

(51) 국제특허분류(Int. Cl.)
G11C 5/02 (2006.01)

(21) 출원번호 10-2013-0116512
(22) 출원일자 2013년09월30일
심사청구일자 없음

(71) 출원인
에스케이하이닉스 주식회사
경기도 이천시 부발읍 경충대로 2091

(72) 발명자
김주영
서울 노원구 섭발로 196, 602동 302호 (하계동, 장미아파트)

(74) 대리인
김성남

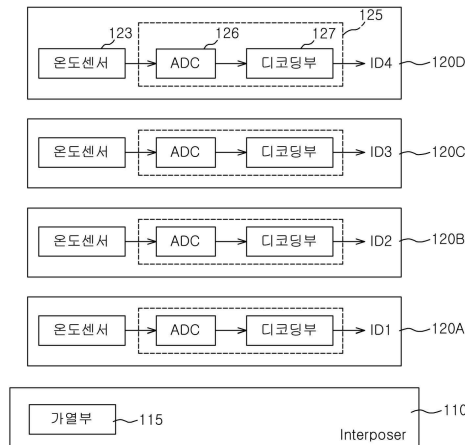
전체 청구항 수 : 총 14 항

(54) 발명의 명칭 반도체 장치 및 이의 칩 아이디 부여 방법

(57) 요약

본 기술에 따른 반도체 장치는, 순차적으로 적층되는 복수의 메모리 칩을 포함하고, 상기 각 메모리 칩은 각 메모리 칩의 온도를 검출하여 출력하는 온도센서와, 온도센서의 출력으로부터 자신의 칩 아이디를 부여하는 칩 아이디 출력부를 포함할 수 있다.

대표도 - 도2



명세서

청구범위

청구항 1

순차적으로 적층되는 복수의 메모리 칩을 포함하고,

상기 각 메모리 칩은 상기 각 메모리 칩의 온도를 검출하여 출력하는 온도센서와, 상기 온도센서의 출력으로부터 자신의 칩 아이디를 부여하는 칩 아이디 출력부를 포함하는 반도체 장치.

청구항 2

제1항에 있어서,

상기 복수의 메모리 칩은 열을 발생시키는 가열부를 포함하는 인터포저 상에 적층되는 것을 특징으로 하는 반도체 장치.

청구항 3

제1항에 있어서,

상기 복수의 메모리 칩은 상기 각 메모리 칩의 작동 시 발생하는 열을 흡수하는 히트 싱크 상에 적층되는 것을 특징으로 하는 반도체 장치.

청구항 4

제1항에 있어서,

상기 칩 아이디 출력부는 상기 온도센서에서 출력되는 출력값을 디지털 신호로 변환하는 ADC와, 상기 ADC에서 변환된 디지털 신호를 디코딩하는 디코딩부를 포함하는 반도체 장치.

청구항 5

제1항에 있어서,

상기 복수의 메모리 칩은 TSV 방식으로 연결된 것을 특징으로 하는 반도체 장치.

청구항 6

순차적으로 적층되는 복수 개의 메모리 칩을 포함하는 반도체 장치의 칩 아이디 부여 방법에 있어서,

상기 각 메모리 칩에 각각 설치되는 온도센서에서 상기 각 메모리 칩의 상이한 온도값을 출력하는 단계; 및

상기 각 온도센서에서 출력된 출력값을 토대로 상기 각 메모리 칩의 칩 아이디를 부여하는 단계;를 포함하는 반도체 장치의 칩 아이디 부여 방법.

청구항 7

제6항에 있어서,

상기 복수의 메모리 칩은 상기 가열부가 설치되는 상기 인터포저 상에 적층되며,

상기 각 메모리 칩의 온도값을 출력하는 단계 전에는 상기 가열부를 작동시켜 상기 가열부로부터 상기 각 메모리 칩에 열을 전달하는 단계를 더 포함하는 반도체 장치의 칩 아이디 부여 방법.

청구항 8

제7항에 있어서,

상기 각 메모리 칩에 열을 전달하는 단계에서 상기 각 메모리 칩은 상기 가열부로부터 멀어질수록 온도가 감소되는 것을 특징으로 하는 반도체 장치의 칩 아이디 부여 방법.

청구항 9

제8항에 있어서,

상기 각 메모리 칩의 온도값을 출력하는 단계에서, 상기 각 온도센서는 검출된 온도값을 전압값으로 출력하는 것을 특징으로 하는 반도체 장치의 칩 아이디 부여 방법.

청구항 10

제9항에 있어서,

상기 각 메모리 칩의 칩 아이디를 부여하는 단계는, 상기 각 온도센서에서 출력된 출력값을 디지털 신호로 변환하고, 상기 디지털 신호를 디코딩하는 것을 포함하는 반도체 장치의 칩 아이디 부여 방법.

청구항 11

제6항에 있어서,

상기 복수의 메모리 칩은 히트 싱크 상에 적층되며,

상기 각 메모리 칩의 온도값을 출력하는 단계 전에는, 상기 반도체 장치를 작동시키는 단계를 더 포함하는 반도체 장치의 칩 아이디 부여 방법.

청구항 12

제11항에 있어서,

상기 반도체 장치를 작동시키는 단계에서, 상기 각 메모리 칩은 상기 히트 싱크로부터 멀어질수록 온도가 증가하는 것을 특징으로 하는 반도체 장치의 칩 아이디 부여 방법.

청구항 13

제12항에 있어서,

상기 각 메모리 칩의 온도값을 출력하는 단계에서, 상기 각 온도센서는 검출된 온도값을 전압값으로 출력하는 것을 특징으로 하는 반도체 장치의 칩 아이디 부여 방법.

청구항 14

제13항에 있어서,

상기 각 메모리 칩의 칩 아이디를 부여하는 단계는, 상기 각 온도센서에서 출력된 출력값을 디지털 신호로 변환하고, 상기 디지털 신호를 디코딩하는 것을 포함하는 반도체 장치의 칩 아이디 부여 방법.

발명의 설명

기술분야

[0001] 본 발명은 3D 배치 기술로 이루어진 반도체 장치 및 이의 칩 아이디 부여 방법에 관한 것이다.

배경기술

[0002] 최근 들어 반도체 장치는 집적도 향상을 위해 기존의 평면 배치(Two-Dimension;2D) 방식에서 복수의 메모리 칩을 적층한 입체 구조(Three-Dimension;3D) 배치 기술이 각광받고 있는 추세이다.

[0003] 3D 배치 기술은 Z축으로의 집적을 통해 XY 평면상의 면적을 줄임으로써 같은 기능을 작은 풋 프린트(Footprint) 상에 구현할 수 있는 장점을 갖는다. 이러한 3D 배치 기술로는 실리콘 관통 비아(Through Silicon Via;TSV) 방식이 주로 사용되고 있으며, TSV 방식은 2D 배치 기술에 비해 정전용량(Capacitance)가 훨씬 작다는 장점이 있다.

[0004] 상기의 TSV 방식은 복수 개의 메모리 칩을 관통하는 경로를 생성하고, 경로에 전극을 형성함으로써 각 메모리 칩 및 컨트롤러 간의 통신을 수행한다.

- [0005] 한편, TSV 방식을 사용하는 복수 개의 칩을 포함하는 반도체 장치는 원하는 칩을 선택하기 위해 복수 개의 칩에 서로 다른 칩 아이디(Chip ID)를 부여하는 방식이 사용된다.
- [0006] 다시 말하면, 복수 개의 칩에 각각의 칩 아이디를 부여하고, 반도체 장치를 포함하는 시스템은 컨트롤러를 통해 칩 선택 코드를 반도체 장치에 입력함으로써 반도체 장치에서 원하는 칩을 선택할 수 있다.
- [0007] 상기의 칩 아이디를 부여하는 방식은 TSV를 이용하는 2개 이상의 핀(Pin)을 마련하여 전원전압(VDD) 및 접지전압(VSS) 값을 항상 인가해 주고, 이 데이터를 받아 디코딩(Decoding)함으로써 칩 아이디를 부여하였다.
- [0008] 따라서, 종래의 반도체 장치는 2개 이상의 칩 아이디용 핀을 위한 TSV를 별도로 마련해야 함에 따라 칩의 면적이 증가된다. 그리고 종래의 반도체 장치는 칩 아이디용 핀을 마련해야 함에 따라 전체 핀의 개수가 증가된다. 또, 종래의 반도체 장치는 상술한 바와 같이 칩 아이디용 핀을 위한 TSV를 별도로 마련해야 함에 칩을 적층하는데 한계가 있었다.

발명의 내용

해결하려는 과제

- [0009] 본 발명의 실시예는 칩 아이디 부여를 위해 칩의 면적이 증가되거나 전체 핀의 개수가 증가되는 것을 방지할 수 있는 반도체 장치 및 이의 칩 아이디 부여 방법을 제공한다.

과제의 해결 수단

- [0010] 본 발명의 실시예에 따른 반도체 장치는, 순차적으로 적층되는 복수의 메모리 칩을 포함하고, 상기 각 메모리 칩은 상기 각 메모리 칩의 온도를 검출하여 출력하는 온도센서와, 상기 온도센서의 출력으로부터 자신의 칩 아이디를 부여하는 칩 아이디 출력부를 포함할 수 있다.
- [0011] 본 발명의 실시예에 따른 반도체 장치의 칩 아이디 부여 방법은, 상기 각 메모리 칩에 각각 설치되는 온도센서에서 상기 각 메모리 칩의 상이한 온도값을 출력하는 단계; 및 상기 각 온도센서에서 출력된 출력값을 토대로 상기 각 메모리 칩의 칩 아이디를 부여하는 단계;를 포함할 수 있다.

발명의 효과

- [0012] 본 기술에 의하면, 각 메모리 칩에 대한 칩 아이디를 부여하는 과정에서 각 메모리 칩의 온도센서에서 검출되는 온도값을 이용함에 따라, 칩 아이디용 핀을 위한 TSV를 별도로 마련해야 하는 종래와 달리 메모리 칩의 면적이 증가되지 않고, 칩 아이디용 핀을 마련하지 않으므로 전체 핀의 개수 역시 증가되지 않는다.

도면의 간단한 설명

- [0013] 도 1은 복수의 칩을 포함하는 반도체 장치의 일예를 도시한 개략도이다.
- 도 2는 본 발명의 실시예에 따른 반도체 장치를 도시한 도면이다.
- 도 3은 도 2에 도시된 메모리 칩의 상세 구성을 도시한 도면이다.
- 도 4는 본 발명의 실시예에 따른 반도체 장치의 칩 아이디 부여 방법을 설명하기 위해 도시한 순서도이다.
- 도 5는 본 발명의 다른 실시예에 따른 반도체 장치를 도시한 도면이다.
- 도 6은 본 발명의 다른 실시예에 따른 반도체 장치의 칩 아이디 부여 방법을 설명하기 위해 도시한 순서도이다.

발명을 실시하기 위한 구체적인 내용

- [0014] 본 발명의 이점 및 특징, 그리고 그것을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예를 통해 설명될 것이다. 그러나 본 발명은 여기에서 설명되는 실시 예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 단지, 본 실시 예들은 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 본 발명의 기술적 사상을 용이하게 실시할 수 있을 정도로 상세히 설명하기 위하여 제공되는 것이다. 또한, 설명의 편의를 위하여 도면에서는 구성요소들의 크기가 과장 또는 축소될 수 있고, 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성요소를 지칭한다. 또한, 단수 형태는 구체적으로 문장에서 언급되지 않는 한 복수 형태를 포함할 수 있다.

- [0015] 이하, 도면을 참조하여 본 발명의 실시예에 따른 반도체 장치를 설명하면 다음과 같다. 이때, 본 발명의 실시예에 따른 반도체 장치는 4개의 메모리 칩을 예시하였으며, 특정한 메모리 칩의 개수가 본 발명의 범위를 제한하지 않음을 명시한다.
- [0016] 도 1을 참고하면, 본 발명의 실시예에 따른 반도체 장치는 인터포저(110)와, 인터포저(110) 상에 복수 개가 적층되는 복수의 메모리 칩(120A, 120B, 120C, 120D)을 포함한다.
- [0017] 인터포저(110)는 호스트, 컨트롤러, CPU와 같은 제어부(미도시)로부터의 신호를 복수의 메모리 칩(120A, 120B, 120C, 120D)으로 전달하거나 복수의 메모리 칩(120A, 120B, 120C, 120D)으로부터 상기 제어부로 신호를 전달하는 것을 중계하는 역할을 한다.
- [0018] 각 메모리 칩(120A, 120B, 120C, 120D)은 반도체 장치의 기능을 구현하기 위한 각종 회로블록(미도시)을 포함할 수 있다. 이러한 각 메모리 칩(120A, 120B, 120C, 120D)에는 복수 개의 TSV(121)가 형성된다. TSV(121)는 각 메모리 칩(120A, 120B, 120C, 120D)의 각종 신호를 인터포저(110)를 거쳐 전달하거나 인터포저(110)를 통해 제공된 신호들을 선택된 메모리 칩으로 전달하는 경로 역할을 한다. 더불어 TSV(121)는 각 메모리 칩(120A, 120B, 120C, 120D) 사이의 신호를 전달하는 역할도 한다.
- [0019] 도 2 및 도 3을 참고하면, 본 발명의 실시예에 따른 반도체 장치의 인터포저(110)는 가열부(115)를 포함한다. 이러한 가열부(115)는 저항소자를 포함할 수 있으며, 열을 발생시킬 수 있으면 저항소자 이외에 다양한 수단이 적용될 수 있다.
- [0020] 각 메모리 칩(120A, 120B, 120C, 120D)은 온도센서(123)와, 칩 아이디 출력부(125)를 포함할 수 있다.
- [0021] 온도센서(123)는 이 온도센서(123)가 설치되는 자신의 메모리 칩의 온도를 감지하여 검출한다. 동시에 온도센서(123)는 검출된 메모리 칩의 온도값을 아날로그적으로 출력한다. 예를 들면, 온도센서(123)는 메모리 칩의 온도값을 전압값으로 출력할 수 있다.
- [0022] 칩 아이디 출력부(125)는 ADC(Analog to digital converter, 126)와, 디코딩부(127)를 포함할 수 있다.
- [0023] ADC(126)는 온도센서(123)에서 출력된 아날로그적 전압값을 디지털 신호로 변환한다. 이러한 ADC(126)는 도 3에 도시된 바와 같이 복수 개의 비교기(Comparator, 1260)를 포함하여 구성될 수 있다. 각 비교기(1260)는 온도센서(123)에서 출력된 전압값을 기준 전압값과 비교하여 비교 결과에 따라 디지털 신호를 출력한다.
- [0024] 예를 들면, 온도센서(123)에서 출력된 전압값이 소정 비교기의 기준 전압값 보다 높은 경우 1 값이 출력될 수 있고, 온도센서(123)에서 출력된 전압값이 소정 비교기의 기준 전압값 보다 낮은 경우 0 값이 출력될 수 있다.
- [0025] 즉, ADC(126)는 온도센서(123)에서 앞선 과정과 같이 출력된 전압값을 토대로 복수 개의 비교기(1260)와 각각 비교하여 디지털 신호를 출력할 수 있다.
- [0026] 디코딩부(127)는 ADC(126)에서 변환된 디지털 신호를 디코딩하여 각 메모리 칩의 칩 아이디를 부여한다.
- [0027] 한편, 본 발명의 실시예에서 반도체 장치의 각 메모리 칩에 칩 아이디를 부여하는 과정을 살펴보면 다음과 같다.
- [0028] 도 4를 참고하면, 인터포저(110)의 가열부(115)에서 열을 발생시킨다(S110). 이와 같이 가열부(115)에서 발생된 열은 복수의 메모리 칩(120A, 120B, 120C, 120D)에 전달되는데, 각 메모리 칩(120A, 120B, 120C, 120D)에 전달되는 열의 온도는 각 메모리 칩(120A, 120B, 120C, 120D)의 위치에 따라 상이하게 된다.
- [0029] 다음으로, 각 메모리 칩(120A, 120B, 120C, 120D)에 설치되는 온도센서(123)를 통해 가열부(115)로부터 전달된 열의 온도값을 검출한다. 이때, 각 메모리 칩(120A, 120B, 120C, 120D)의 온도센서(123)에서 검출되는 온도값은 인터포저(110)에 가까울수록 높고 인터포저(110)에 멀어질수록 낮다.
- [0030] 예를 들면, 가열부(115)에서 발생되는 열의 온도가 90℃일 경우 제1메모리 칩(120A)의 온도센서(123)에서 검출되는 온도값은 89℃일 수 있다. 제2메모리 칩(120B)의 온도값은 88℃일 수 있고, 제3메모리 칩(120C)의 온도값은 87℃일 수 있다. 마지막으로 제4메모리 칩(120D)의 온도값은 87℃일 수 있다.
- [0031] 다시 말하면, 각 메모리 칩(120A, 120B, 120C, 120D)의 온도센서(123)에서 검출되는 각 메모리 칩

(120A, 120B, 120C, 120D)의 온도값은 각 메모리 칩(120A, 120B, 120C, 120D)의 적층 위치에 따라 소정 온도로 점차 감소될 수 있다.

[0032] 상기의 과정에서 각 온도센서(123)에서 검출된 각 메모리 칩(120A, 120B, 120C, 120D)의 온도값은 아날로그적 전압값으로 출력될 수 있다.

[0033] 다음으로, 각 메모리 칩(120A, 120B, 120C, 120D)의 ADC(126)에서 온도센서(123)에서 출력된 아날로그적 전압값을 토대로 칩 아이디 출력부(125)에서 칩 아이디를 부여한다(S130).

[0034] 구체적으로, 각 온도센서(123)에서 출력된 전압값을 ADC(126)를 통해 디지털 신호로 변환한다.

[0035] ADC(126)는 복수 개의 비교기(1260)를 포함하여 구성되는데, 상기 과정에서 각 메모리 칩(120A, 120B, 120C, 120D)에 대한 디지털 신호는 온도센서(123)에서 출력된 전압값을 토대로 복수 개의 비교기(1260)와 각각 비교하여 출력할 수 있다.

[0036] 이어서, 각 메모리 칩(120A, 120B, 120C, 120D)의 디코딩부(127)에서 출력된 디지털 신호를 디코딩한다.

[0037] 상기와 같은 과정을 통해 부여된 각 메모리 칩의 칩 아이디는 시스템이 컨트롤러를 통해 칩 선택 코드를 반도체 장치에 입력할 때 원하는 메모리 칩을 선택할 수 있게 하는 요인이 된다.

[0038] 한편, 본 발명의 다른 실시예에 따른 반도체 장치를 살펴보면 다음과 같다.

[0039] 도 5를 참고하면, 본 발명의 다른 실시예에 따른 반도체 장치는 히트 싱크(Heat sink, 210)와, 히트 싱크(210)상에 적층되는 복수 개의 메모리 칩(120A, 120B, 120C, 120D)을 포함한다.

[0040] 히트 싱크(210)는 반도체 장치의 작동 시 발생하는 열을 방출시키는 역할을 한다. 이러한 히트 싱크(210)는 본 발명의 실시예와 같이 최하층에 배치되는 제1메모리 칩(120A)에 접하게 된다.

[0041] 메모리 칩의 구성에 대해서는 앞선 실시예와 동일함에 따라 구체적인 설명을 생략한다. 다만, 각 온도센서(123)는 앞선 실시예와 달리 반도체 장치의 작동 시 발생하는 각 메모리 칩(120A, 120B, 120C, 120D)의 온도를 검출한다.

[0042] 또한, 본 발명의 다른 실시예에서 반도체 장치의 각 메모리 칩에 칩 아이디를 부여하는 과정을 살펴보면 다음과 같다.

[0043] 도 6을 참고하면, 반도체 장치를 작동 즉, 테스트 구동시킨다(S210). 이와 같이 반도체 장치를 작동시키면 열이 발생되는데, 복수의 메모리 칩들(120A, 120B, 120C, 120D) 중 최상층의 메모리 칩(120D)의 온도가 가장 높고 최하층의 메모리 칩(120A)의 온도가 가장 낮다.

[0044] 이는 복수의 메모리 칩들 중 최하층의 메모리 칩(120A)은 히트 싱크(210)와 접하기 때문에 열방출이 용이하고, 최상층의 메모리 칩(120D)은 발생된 열이 히트 싱크(210)까지 도달하기 용이하지 않기 때문이다.

[0045] 상기와 같이 최상층의 메모리 칩(120D)에서 발생된 열이 히트 싱크(210)까지 도달하기 어려운 이유는, 각 메모리 칩(120A, 120B, 120C, 120D) 사이를 연결해주는 절연체(예컨대, 에폭시)의 열전도도(0.005W/mK)가 실리콘의 열전도도(150W/mK)나 금속배선(예컨대, 구리)의 열전도도(285W/mK)에 비해 매우 낮기 때문이다.

[0046] 다음으로, 각 메모리 칩(120A, 120B, 120C, 120D)에 설치되는 온도센서(123)를 통해 각 메모리 칩(120A, 120B, 120C, 120D)의 작동에 따라 발생된 열의 온도값을 검출하고, 이 온도값을 토대로 아날로그적 전압값을 출력한다(S220).

[0047] 다음으로, 각 메모리 칩(120A, 120B, 120C, 120D)의 ADC(126)에서 온도센서(123)에서 출력된 아날로그적 전압값을 토대로 각 메모리 칩(120A, 120B, 120C, 120D)의 칩 아이디를 부여한다(S230).

[0048] 구체적으로, 각 온도센서(123)에서 출력된 전압값을 ADC(126)를 통해 디지털 신호로 변환한다.

[0049] ADC(126)는 복수 개의 비교기(1260)를 포함하여 구성되는데, 상기 과정에서 각 메모리 칩(120A, 120B, 120C, 120D)에 대한 디지털 신호는 온도센서(123)에서 출력된 전압값을 토대로 복수 개의 비교기(1260)와 각각 비교하여 출력할 수 있다.

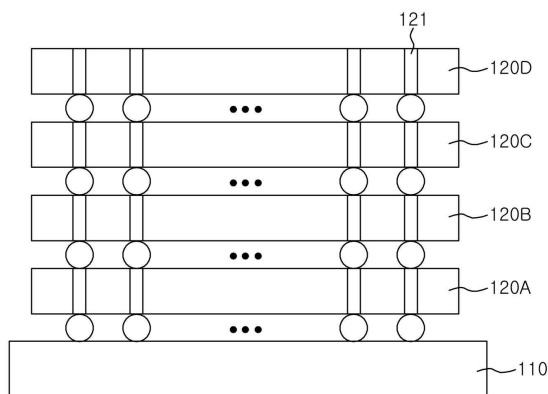
- [0050] 이어서, 각 메모리 칩(120A, 120B, 120C, 120D)의 디코딩부(127)에서 출력된 디지털 신호를 디코딩한다.
- [0051] 상기와 같은 과정을 통해 부여된 각 메모리 칩의 칩 아이디는 시스템이 컨트롤러를 통해 칩 선택 코드를 반도체 장치에 입력할 때 원하는 메모리 칩을 선택할 수 있게 하는 요인이 된다.
- [0052] 따라서, 본 발명의 실시예에서는 각 메모리 칩에 대한 칩 아이디를 부여하는 과정에서 각 메모리 칩의 온도센서에서 검출되는 온도값을 이용함에 따라, 칩 아이디용 핀을 위한 TSV를 별도로 마련해야 하는 종래와 달리 메모리 칩의 면적이 증가되지 않는다.
- [0053] 더불어 본 발명의 실시예에서는 칩 아이디용 핀을 마련하지 않으므로 전체 핀의 개수 역시 증가되지 않는다.
- [0054] 또, 본 발명의 실시예에서는 다수의 TSV가 필요하여 적층에 대한 한계가 있는 종래와 달리, 적층된 메모리 칩의 온도가 점차 감소 또는 증가할 수 있으면, 메모리 칩의 적층에 대한 한계가 없다. 즉, 본 발명의 실시예에 따른 반도체 장치는 종래와 비교할 때 더 많은 층으로 적층될 수 있다.
- [0055] 본 발명이 속하는 기술분야의 당업자는 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있으므로, 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

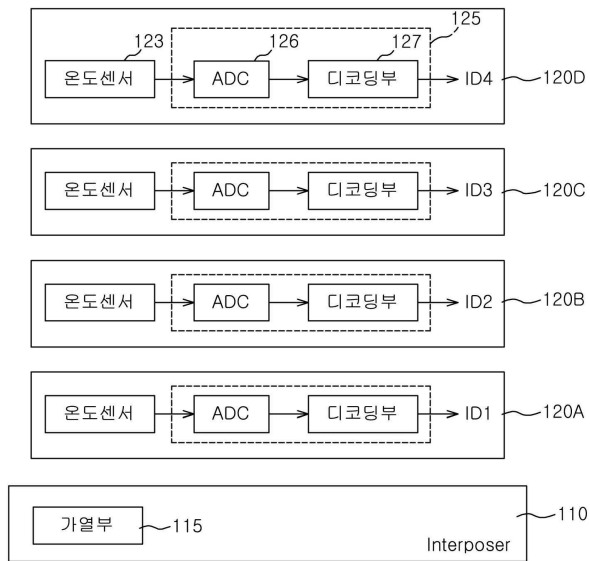
- [0056] 110: 인터포저 115: 가열부
- 120A, 120B, 120C, 120D: 메모리 칩 121: TSV
- 123: 온도센서 125: 칩 아이디 출력부
- 126: ADC 1260: 비교기
- 127: 디코딩부 210: 히트 싱크

도면

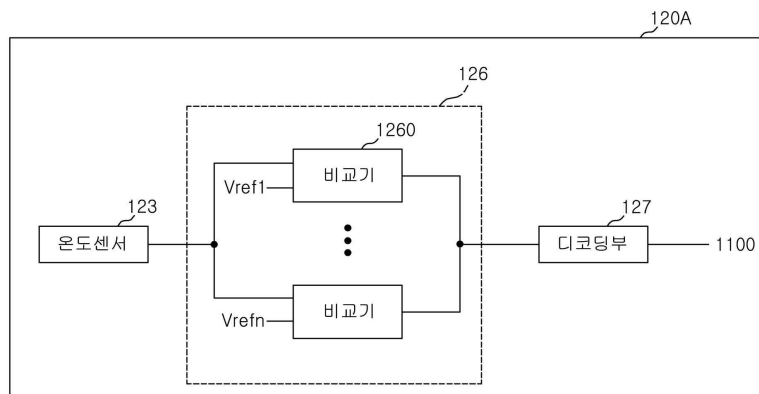
도면1



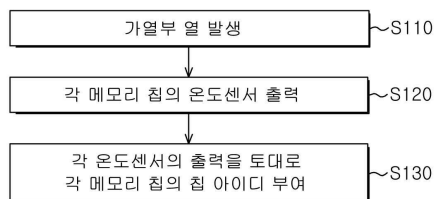
도면2



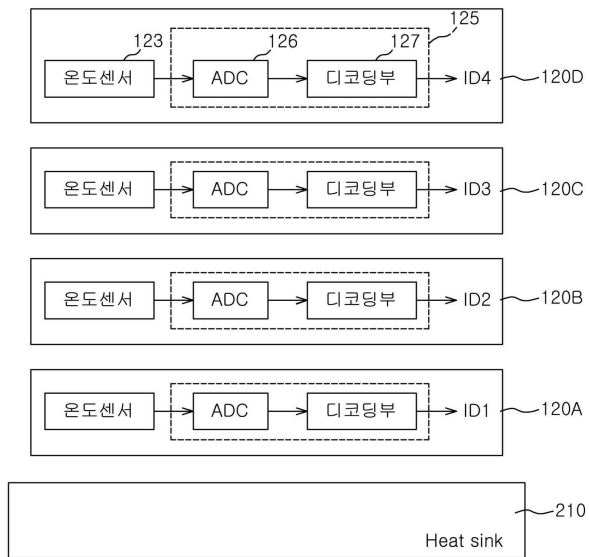
도면3



도면4



도면5



도면6

