

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 4 区分

【発行日】平成25年7月25日 (2013.7.25)

【公開番号】特開2011-3263(P2011-3263A)

【公開日】平成23年1月6日 (2011.1.6)

【年通号数】公開・登録公報2011-001

【出願番号】特願2010-140657(P2010-140657)

【国際特許分類】

G 1 1 C 16/02 (2006.01)

G 1 1 C 16/04 (2006.01)

【F I】

G 1 1 C 17/00 6 1 1 G

G 1 1 C 17/00 6 4 1

G 1 1 C 17/00 6 2 2 E

G 1 1 C 17/00 6 1 1 Z

【手続補正書】

【提出日】平成25年6月10日 (2013.6.10)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

複数のマルチレベルセルにマルチビットデータがブレプログラムする段階と、  
前記複数のマルチレベルのセルの状態グループを示す状態グループコードに基づいて前記複数のマルチレベルセルから前記ブレプログラムされたマルチビットデータを読み出す段階と、

前記複数のマルチレベルセルに前記読み出されたマルチビットデータを再プログラムする段階と、を含む非揮発性メモリ装置のプログラム方法。

【請求項 2】

前記状態グループのそれぞれは、非オーバーラップしきい電圧分布の集合に相応することを特徴とする請求項 1 に記載の非揮発性メモリ装置のプログラム方法。

【請求項 3】

前記状態グループの数は、前記複数のマルチレベルセルのオーバーラップされたしきい電圧分布の最大数に基づいて決定されることを特徴とする請求項 2 に記載の非揮発性メモリ装置のプログラム方法。

【請求項 4】

各状態グループコードのビット数は、前記状態グループの数に基づいて決定されることを特徴とする請求項 3 に記載の非揮発性メモリ装置のプログラム方法。

【請求項 5】

前記マルチビットデータを前記複数のマルチレベルセルにブレプログラムするように、コントローラが前記マルチビットデータを前記非揮発性メモリ装置のページバッファ部にロードする段階をさらに含むことを特徴とする請求項 1 に記載の非揮発性メモリ装置のプログラム方法。

【請求項 6】

前記ページバッファ部にロードされた前記マルチビットデータに基づいて前記状態グループコードを生成する段階をさらに含むことを特徴とする請求項 5 に記載の非揮発性メモリ装置のプログラム方法。

リ装置のプログラム方法。

【請求項 7】

前記状態グループコードを生成する段階は、

前記状態グループコードを生成するように前記ロードされたマルチビットデータのビットにロジック演算を実行する段階を含むことを特徴とする請求項 6 に記載の非揮発性メモリ装置のプログラム方法。

【請求項 8】

前記生成された状態グループコードを前記ページバッファ部に一時的に保存する段階をさらに含むことを特徴とする請求項 6 に記載の非揮発性メモリ装置のプログラム方法。

【請求項 9】

前記生成された状態グループコードを状態グループコードメモリブロックに保存する段階をさらに含むことを特徴とする請求項 6 に記載の非揮発性メモリ装置のプログラム方法。

【請求項 10】

前記状態グループコードメモリブロックは、シングルレベルセルを含むことを特徴とする請求項 9 に記載の非揮発性メモリ装置のプログラム方法。

【請求項 11】

非揮発性メモリ装置のページバッファ部にマルチビットデータをロードするようにコントローラを駆動する段階と、

前記マルチビットデータを第 1 メモリブロックにプログラムする段階と、

前記第 1 メモリブロックから前記マルチビットデータを読み出す段階と、

前記ページバッファ部に含まれたロジック回路から、状態グループコードを生成するように前記読み出されたマルチビットデータのビットにロジック演算を実行する段階と、

第 2 メモリブロックに前記状態グループコードをプログラムする段階と、を含むことを特徴とする非揮発性メモリ装置のプログラム方法。

【請求項 12】

前記第 2 メモリブロックに前記状態グループコードをプログラムする間、前記ページバッファ部に含まれたラッチに前記状態グループコードを一時的に保存する段階をさらに含むことを特徴とする請求項 11 に記載の非揮発性メモリ装置のプログラム方法。

【請求項 13】

前記第 2 メモリブロックに前記状態グループコードをプログラムする段階は、前記マルチビットデータがプログラムされた後、前記コントローラからのデータの再ロード無しで実行することを特徴とする請求項 11 に記載の非揮発性メモリ装置のプログラム方法。

【請求項 14】

非揮発性メモリ装置のページバッファ部にマルチビットデータをロードする段階と、

2 つ以上の状態グループのうちのいずれか一つを示す状態グループコードを生成するように前記マルチビットデータのビットにロジック演算を実行する段階と、

メモリセルに前記状態グループコードをプログラムする段階と、を含むことを特徴とする非揮発性メモリ装置のプログラム方法。

【請求項 15】

前記ページバッファ部に前記マルチビットデータをロードする段階は、前記ページバッファ部に前記マルチビットデータをロードするようにコントローラを駆動する段階を含み

前記状態グループコードをプログラムする段階は、前記コントローラからのデータの再ロード無しで実行することを特徴とする請求項 14 に記載の非揮発性メモリ装置のプログラム方法。

【請求項 16】

前記ページバッファ部に前記マルチビットデータをロードする段階は、前記マルチビットデータが保存されたメモリブロックから前記マルチビットデータを読み出す段階を含み

前記メモリブロックは、単一レベルセルを含むことを特徴とする請求項 1 4 に記載の非揮発性メモリ装置のプログラム方法。

【請求項 1 7】

前記状態グループコードのビット数は、前記マルチビットデータのビット数より少ないことを特徴とする請求項 1 4 に記載の非揮発性メモリ装置のプログラム方法。

【請求項 1 8】

ホストからマルチビットデータを受信し、非揮発性メモリ装置のページバッファ部に前記受信されたマルチビットデータをロードするコントローラと、  
前記ページバッファ部、第 1 メモリブロック及び第 2 メモリブロックを含み、前記第 1 メモリブロックに前記ロードされたマルチビットデータをプログラムし、前記第 1 メモリブロックから前記プログラムされたマルチビットデータを読み出し、状態グループコードを生成するように前記読み出されたマルチビットデータのビットにロジック演算を実行し、前記第 2 メモリブロックに前記状態グループコードをプログラムする前記非揮発性メモリ装置と、を含むことを特徴とする非揮発性メモリシステム。

【請求項 1 9】

前記非揮発性メモリシステムは、メモリカードまたは内蔵型マルチメディアカードであることを特徴とする請求項 1 8 に記載の非揮発性メモリシステム。

【請求項 2 0】

前記コントローラは、  
前記ホストと前記非揮発性メモリ装置との間でデータ伝送を実行するプロセッサと、  
前記ホストと通信するホストインターフェースと、  
前記非揮発性メモリ装置と通信するメモリインターフェースと、  
前記ホストから受信された前記マルチビットデータを一時的に保存するバッファメモリと、を含み、  
前記バッファメモリは、前記コントローラの内部に位置する S R A M であることを特徴とする請求項 1 8 に記載の非揮発性メモリシステム。

【請求項 2 1】

前記ページバッファ部は、  
前記状態グループコードを生成するように前記読み出されたマルチビットデータのビットに前記ロジック演算を遂行するロジック回路と、  
前記状態グループコードが前記第 2 メモリブロックにプログラムされる間に前記状態グループコードを一時的に保存するラッチを含むことを特徴とする請求項 1 8 に記載の非揮発性メモリシステム。

【請求項 2 2】

前記状態グループコードは、前記ロードされたマルチビットデータがプログラムされた後、前記コントローラからデータの再ロード無しでプログラムされることを特徴とする請求項 1 8 に記載の非揮発性メモリシステム。

【請求項 2 3】

前記第 2 メモリブロックは、前記第 1 メモリブロックと同一のメモリブロックまたは前記第 1 メモリブロックとそれぞれ異なるメモリブロックであることを特徴とする請求項 1 8 に記載の非揮発性メモリシステム。

【請求項 2 4】

前記第 1 メモリブロックは、単一レベルセルを含み、前記第 2 メモリブロックはマルチレベルセルを含むことを特徴とする請求項 1 8 に記載の非揮発性メモリシステム。

【請求項 2 5】

ホストからマルチビットデータを受信し、非揮発性メモリ装置のページバッファ部に前記受信されたマルチビットデータをロードするコントローラと、  
前記ページバッファ部及び複数のメモリセルを含み、2 つ以上の状態グループのうちのいずれか一つを示す状態グループコードを生成するように前記マルチビットデータのビットにロジック演算を実行し、前記複数のメモリセルに前記状態グループコードをプログラ

ムする前記非揮発性メモリ装置と、を含むことを特徴とする非揮発性メモリシステム。

【請求項 26】

前記非揮発性メモリシステムは、ソリッドステートドライブであることを特徴とする請求項 25 に記載の非揮発性メモリシステム。

【請求項 27】

前記コントローラは、

前記ホストと前記非揮発性メモリ装置との間でデータ伝送を実行するプロセッサと、

前記ホストと通信するホストインターフェースと、

前記非揮発性メモリ装置と通信するメモリインターフェースと、を含み、

前記非揮発性メモリシステムは、前記ホストから受信された前記マルチビットデータを一時的に保存するバッファメモリをさらに含み、

前記バッファメモリは、前記コントローラの外部に位置した D R A Mであることを特徴とする請求項 25 に記載の非揮発性メモリシステム。

【請求項 28】

前記コントローラは、前記非揮発性メモリ装置が前記複数のメモリセルに前記状態グループコードをプログラムするように、前記ページバッファ部に前記マルチビットデータを再ロードすることを特徴とする請求項 25 に記載の非揮発性メモリシステム。

【請求項 29】

前記マルチビットデータに含まれたビット数は 3 であり、前記状態グループコードに含まれたビット数は 1 であることを特徴とする請求項 25 に記載の非揮発性メモリシステム。

【請求項 30】

ホストからマルチビットデータを受信し、非揮発性メモリ装置のページバッファ部に前記受信されたマルチビットデータをロードするコントローラと、

前記ホストから受信された前記マルチビットデータを一時的に保存し、前記コントローラの外部に位置した D R A Mであるバッファメモリと、

前記ページバッファ部及び複数のメモリセルを含み、2 つ以上の状態グループのうちのいずれか一つを示す状態グループコードを生成するように前記マルチビットデータのビットにロジック演算を実行し、前記複数のメモリセルに前記状態グループコードをプログラムする前記非揮発性メモリ装置と、を含み、

前記コントローラは、

前記ホストと前記非揮発性メモリ装置との間でデータ伝送を実行するプロセッサと、

前記ホストと通信するホストインターフェースと、

前記非揮発性メモリ装置と通信するメモリインターフェースと、を含むことを特徴とするソリッドステートドライブ。