(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015 年 6 月 11 日(11.06.2015)

WIPO | PCT

(10) 国際公開番号
WO 2015/083434 A1

(51) 国際特許分類:
H01L 29/739 (2006.01) *H01L 29/78* (2006.01)
H01L 29/41 (2006.01) *H01L 29/861* (2006.01)
H01L 29/417 (2006.01) *H01L 29/868* (2006.01)

(21) 国際出願番号: PCT/JP2014/076781

(22) 国際出願日: 2014 年 10 月 7 日(07.10.2014)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2013-251994 2013 年 12 月 5 日(05.12.2013) JP

(71) 出願人: トヨタ自動車株式会社 (TOYOTA JIDOSHA KABUSHIKI KAISHA) [JP/JP]; 〒4718571 愛知県豊田市トヨタ町１番地 Aichi (JP).

(72) 発明者: 町田 悟(MACHIDA Satoru); 〒4801192 愛知県長久手市横道４１番地の１ 株式会社豊田中央研究所内 Aichi (JP). 山下 侑佑(YAMASHITA Yusuke); 〒4801192 愛知県長久手市横道４１番地の１ 株式会社豊田中央研究所内 Aichi (JP). 妹尾 賢(SENOO Masaru); 〒4718571 愛知県豊田市トヨタ町１番地 トヨタ自動車株式会社内 Aichi (JP). 大河原 淳(OKAWARA Jun); 〒4718571 愛知県豊田市トヨタ町１番地 トヨタ自動車株式会社内 Aichi (JP). 平林 康弘(HIRABAYASHI Yasuhiro); 〒4718571 愛知県豊田市トヨタ町１番地 トヨタ自動車株式会社内 Aichi (JP). 細川 博司(HOSOKAWA Hiroshi); 〒4718571 愛知県豊田市トヨタ町１番地 トヨタ自動車株式会社内 Aichi (JP).

(74) 代理人: 特許業務法人 快友国際特許事務所 (KAI-U PATENT LAW FIRM); 〒4516009 愛知県名古屋市西区牛島町６番１号 名古屋ルーセントタワー９階 Aichi (JP).

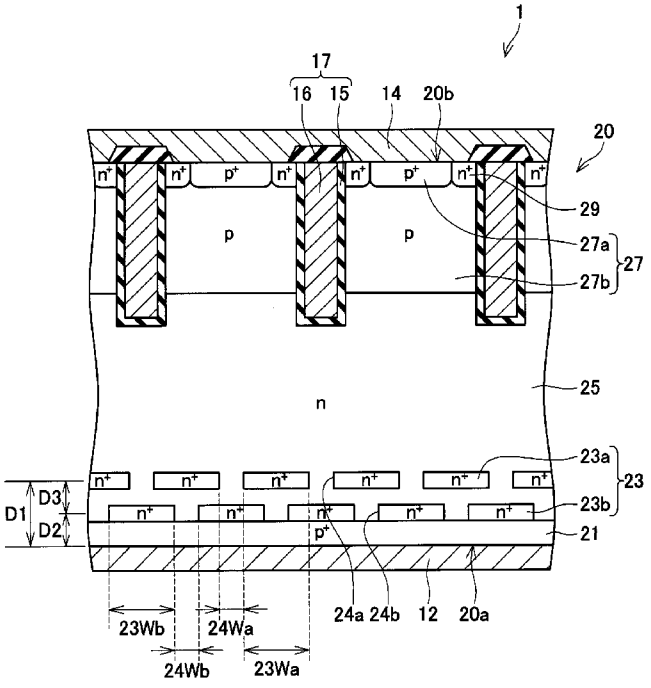
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE,

[続葉有]

(54) **Title**: VERTICAL SEMICONDUCTOR DEVICE

(54) 発明の名称 : 縦型半導体装置



(57) **Abstract**: In the present invention, a buffer layer has an n^+-type first buffer region and an n^+-type second buffer region. The first buffer region is formed at a first depth from a first main surface of a semiconductor layer, and the impurity concentration of the first buffer region is higher than the impurity concentration of a drift layer. The second buffer region is formed at a second depth from the first main surface of the semiconductor layer, said second depth being less than the first depth, and the impurity concentration of the second buffer region is more than the impurity concentration of the drift layer. The first buffer region has openings defined within a semiconductor layer plane at the first depth. The second buffer region has openings defined within a semiconductor layer plane at the second depth.

(57) 要約: バッファ層は、n^+型の第１バッファ領域とn^+型の第２バッファ領域を有する。第１バッファ領域は、半導体層の第１主面から第１深さに形成されており、その不純物濃度がドリフト層の不純物濃度よりも濃い。第２バッファ領域は、半導体層の第１主面から第１深さよりも浅い第２深さに形成されており、その不純物濃度がドリフト層の不純物濃度よりも濃い。第１バッファ領域は、半導体層の第１深さの面内に開口を画定している。第２バッファ領域は、半導体層の第２深さの面内に開口を画定している。

WO 2015/083434 A1

ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

明　細　書

発明の名称 ： 縦型半導体装置

技術分野

[0001] 本出願は、２０１３年１２月５日に出願された日本国特許出願第２０１３－２５１９９４号に基づく優先権を主張する。その出願の全ての内容は、この明細書中に参照により援用されている。

[0002] 本明細書で開示される技術は、縦型半導体装置に関する。

背景技術

[0003] 縦型半導体装置の一例として、パンチスルー型のＩＧＢＴ（Insulated Gate Bipolar Transistor)が知られている。パンチスルー型のＩＧＢＴがターンオフすると、ｎ型のドリフト層とｐ型のベース層の間の接合面から伸びる空乏層がドリフト層を越えてｎ$^{+}$型のバッファ層に達する。このため、ターンオフ時にドリフト層内のキャリアが瞬時に枯渇し、電流が急速に減少する。ドリフト層のキャリアが枯渇すると、パンチスルー型のＩＧＢＴが空乏層容量を有するキャパシタと等価となり、このキャパシタが回路内の寄生インダクタンスとの間で共振現象を起こす。この結果、パンチスルー型のＩＧＢＴのターンオフ時には、共振現象に起因してコレクタ・エミッタ間電圧が発振する。

[0004] 特開２００４－１９３２１２号公報は、このコレクタ・エミッタ間電圧の発振を抑えるために、半導体層の厚み方向に離れて設けられた２つのバッファ領域を備えたパンチスルー型のＩＧＢＴを開示する。このパンチスルー型のＩＧＢＴがターンオフしたときに、ｎ型のドリフト層とｐ型のベース層の間の接合面から伸びる空乏層の伸展は、接合面に近い側に配置されたバッファ領域で停止する。このため、２つのバッファ領域間にキャリアが残存するので、ターンオフ時の電流の減少が緩やかになり、コレクタ・エミッタ間電圧の発振が抑えられる。

[0005] ターンオフ時の電流の減少を緩やかにするためには、２つのバッファ領域

間に残存したキャリアをドリフト層に適度に流入させることが肝要である。特開２００９－２１８５４３号公報は、接合面に近い側に配置されたバッファ領域（特開２００９－２１８５４３号公報ではｎ＋型拡散領域として示される）が半導体層の面内方向に分散配置されたパンチスルー型のＩＧＢＴを開示する。接合面に近い側に配置されたバッファ領域が分散配置されていると、残存キャリアがそれらのバッファ領域の間を介してドリフト層内に流入し易くなる。これにより、ターンオフ時の電流の減少が緩やかになり、コレクタ・エミッタ間電圧の発振が抑えられる。

発明の概要

発明が解決しようとする課題

[0006] ターンオフ時の残存キャリアをさらに増加させ、発振現象をさらに抑えることが望まれている。本明細書は、発振現象が抑えられた縦型半導体装置を提供することを目的としている。

課題を解決するための手段

[0007] 本明細書で開示される縦型半導体装置の一実施形態は、半導体層、半導体層の第１主面を被膜する第１主電極及び半導体層の第２主面を被膜する第２主電極を備える。半導体層は、バッファ層、第１導電型の第１半導体層及び第２導電型の第２半導体層を有する。第１半導体層は、バッファ層に接しており、バッファ層よりも第２主面側に配置されている。第２半導体層は、第１半導体層に接しており、第１半導体層よりも第２主面側に配置されている。バッファ層は、第１導電型の第１バッファ領域と第１導電型の第２バッファ領域を有する。第１バッファ領域は、第１主面から第１深さに形成されており、その不純物濃度が第１半導体層の不純物の濃度よりも濃い。また、第１バッファ領域は、半導体層の第１深さの面内に開口を画定している。第２バッファ領域は、第１主面から第１深さよりも浅い第２深さに形成されており、その不純物濃度が第１半導体層の不純物の濃度よりも濃い。第２バッファ領域は、半導体層の第２深さの面内に開口を画定している。

[0008] 上記実施形態の縦型半導体装置では、第１バッファ領域と第２バッファ領

域の間の残存キャリアが、第１バッファ領域で画定される開口を介して適度に第１半導体層に流入することができる。このため、ターンオフ時の電流の減少が緩やかとなり、コレクタ・エミッタ間電圧の発振が抑えられる。さらに、上記実施形態の縦型半導体装置では、第２バッファ領域も開口を画定している。このため、ターンオフ時に、第２バッファ領域で画定される開口にもキャリアが残存することができる。このため、ターンオフ時に多量のキャリアが残存するので、コレクタ・エミッタ間電圧の発振がさらに抑えられる。

図面の簡単な説明

[0009] [図1]第１実施例の半導体装置の要部断面図を模式的に示す。

[図2]第１実施例の半導体装置の厚み方向の不純物濃度のプロファイルを示す。

[図3A]第１比較例のバッファ領域近傍の要部断面図を模式的に示す。

[図3B]図３Ａの構造のターンオフ時のコレクタ・エミッタ間電圧の推移を示す。

[図4A]第２比較例のバッファ領域近傍の要部断面図を模式的に示す。

[図4B]図４Ａの構造のターンオフ時のコレクタ・エミッタ間電圧の推移を示す。

[図5A]第３比較例のバッファ領域近傍の要部断面図を模式的に示す。

[図5B]図５Ａの構造のターンオフ時のコレクタ・エミッタ間電圧の推移を示す。

[図6A]第１実施例のバッファ領域近傍の要部断面図を模式的に示す。

[図6B]図６Ａの構造のターンオフ時のコレクタ・エミッタ間電圧の推移を示す。

[図7]第１実施例の半導体装置において、バッファ領域の開口幅と発振時間の関係を示す。

[図8]第１実施例の変形例の半導体装置の要部断面図を模式的に示す。

[図9]第２実施例の半導体装置の要部断面図を模式的に示す。

発明を実施するための形態

[0010] 以下、本明細書で開示される技術の特徴を整理する。なお、以下に記す事項は、各々単独で技術的な有用性を有している。

[0011] 本明細書で開示される縦型半導体装置の一実施形態は、半導体層、半導体層の第１主面を被膜する第１主電極及び半導体層の第２主面を被膜する第２主電極を備えていてもよい。半導体層は、バッファ層、第１導電型の第１半導体層及び第２導電型の第２半導体層を備えていてもよい。第１半導体層は、バッファ層に接しており、バッファ層よりも第２主面側に配置されている。第２半導体層は、第１半導体層に接しており、第１半導体層よりも第２主面側に配置されている。ここで、本明細書で開示される縦型半導体装置の種類は、特に限定されるものではない。例えば、縦型半導体装置は、ＩＧＢＴ、ダイオード及びＭＯＳＦＥＴを含む。縦型半導体装置がＩＧＢＴの場合、第１主電極がコレクタ電極であり、第２主電極がエミッタ電極であり、第１半導体層がドリフト層であり、第２半導体層がベース層であってもよい。縦型半導体装置がダイオードの場合、第１主電極がカソード電極であり、第２主電極がアノード電極であり、第１半導体層がドリフト層であり、第２半導体層がアノード層であってもよい。縦型半導体装置がＭＯＳＦＥＴの場合、第１主電極がドレイン電極であり、第２主電極がソース電極であり、第１半導体層がドリフト層であり、第２半導体層がボディ層であってもよい。

[0012] バッファ層は、第１導電型の第１バッファ領域及び第１導電型の第２バッファ領域を有していてもよい。第１バッファ領域は、第１主面から第１深さに形成されており、その不純物濃度が第１半導体層の不純物濃度よりも濃い。第２バッファ領域は、第１主面から第１深さよりも浅い第２深さに形成されており、その不純物濃度が第１半導体層の不純物濃度よりも濃い。第１バッファ領域は、半導体層の第１深さの面内に開口を画定している。第１バッファ領域は、半導体層の第１深さの面内に延びるとともに１つ以上の開口が形成されている層として構成されてもよい。あるいは、第１バッファ領域は、半導体層の第１深さの面内に分散配置される複数の領域の集合（この場合

、領域間に開口が画定される）として構成されてもよい。第２バッファ領域は、半導体層の第２深さの面内に開口を画定している。第２バッファ領域は、半導体層の第２深さの面内に延びるとともに１つ以上の開口が形成されている層として構成されてもよい。あるいは、第２バッファ領域は、半導体層の第２深さの面内に分散配置される複数の領域の集合（この場合、領域間に開口が画定される）として構成されてもよい。第１バッファ領域と第２バッファ領域の間の領域は、第１バッファ領域及び第２バッファ領域の不純物濃度よりも薄い不純物濃度の第１導電型の領域であるのが望ましい。この場合、第１バッファ領域と第２バッファ領域の間の領域は、多量のキャリアを残存させることができる。

[0013] 第１バッファ領域は、第１主面から第１深さに不純物濃度のピークを有していてもよい。第１バッファ領域で画定される開口は、第１バッファ領域の不純物濃度よりも薄い不純物濃度の第１導電型の領域であるのが望ましい。この場合、第１バッファ領域で画定される開口は、残存キャリアを第１半導体層に適度に流入させることができる。

[0014] 第２バッファ領域は、第１主面から第２深さに不純物濃度のピークを有していてもよい。第２バッファ領域で画定される開口は、第２バッファ領域の不純物濃度よりも薄い不純物濃度の第１導電型の領域であるのが望ましい。この場合、第２バッファ領域で画定される開口は、多量のキャリアを残存させることができる。

[0015] 半導体層の第１主面に直交する方向から観測したときに、第１バッファ領域で画定される開口の位置と第２バッファ領域で画定される開口の位置が一致しないのが望ましい。より好ましくは、半導体層の第１主面に直交する方向から観測したときに、第１バッファ領域で画定される開口の位置と第２バッファ領域で画定される開口の位置が重複しないのが望ましい。これらの場合、縦型半導体層のターンオフ時に、第１半導体層と第２半導体層の接合面から伸びる空乏層が第１バッファ領域の開口及び第２バッファ領域の開口を越えて伸びるのを抑制することができる。

実施例 1

[0016] 図１に示されるように、半導体装置１は、縦型のIGBT（Insulated Gate Bipolar Transistor）であり、半導体層２０、半導体層２０の第１主面２０ａを被膜するコレクタ電極１２、半導体層２０の第２主面２０ｂを被膜するエミッタ電極１４及び絶縁ゲート部１７を備えている。一例では、半導体層２０の材料がシリコンである。

[0017] 図１及び図２に示されるように、半導体層２０は、p^+型のコレクタ層２１、バッファ層２３、ｎ型のドリフト層２５、ｐ型のベース層２７及びn^+型のエミッタ領域２９を有している。

[0018] コレクタ層２１は、半導体層２０の裏層部に位置しており、コレクタ電極１２に接触している。コレクタ層２１は、イオン注入技術を利用して、半導体層２０の第１主面２０ａから不純物を導入することで形成することができる。一例では、コレクタ層２１は、１×１０^{17}～$５\times１０^{20}ｃｍ^{-3}$の不純物濃度を有している。

[0019] バッファ層２３は、コレクタ層２１上に位置しており、コレクタ層２１とドリフト層２５を隔てている。バッファ層２３は、第１バッファ領域２３ａ及び第２バッファ領域２３ｂを有する。第１バッファ領域２３ａは、バッファ層２３のうちのドリフト層２５側に位置しており、ドリフト層２５に接している。第２バッファ領域２３ｂは、バッファ層２３のうちのコレクタ層２１側に位置しており、コレクタ層２１に接している。

[0020] 第１バッファ領域２３ａは、半導体層２０の第１主面２０ａから第１深さＤ１に不純物濃度のピークを有する。一例では、第１バッファ領域２３ａの不純物濃度のピーク値は、１×１０^{16}～$１\times１０^{19}ｃｍ^{-3}$である。ここで、第１バッファ領域２３ａは、不純物濃度のピーク値が１桁低下するまでの範囲によって規定される。一例では、第１バッファ領域２３ａの厚みは、０．５～５．０μｍである。第１バッファ領域２３ａは、半導体層２０の第１深さＤ１の面内に開口２４ａを画定している。換言すれば、半導体層２０の第１深さＤ１の面内には、不純物濃度が濃い高濃度部分と不純物濃度が低い低濃度

部分が存在しており、高濃度部分が第１バッファ領域２３ａに対応しており、低濃度部分が開口２４ａに対応している。例えば、第１バッファ領域２３ａは、複数の高濃度部分の集合として構成されてもよい。この場合、第１バッファ領域２３ａは、半導体層２０の第１主面２０ａに直交する方向（図１の紙面上下方向）から観測したときに、複数の高濃度部分がストライプ状に配置されていてもよく、複数の高濃度部分がドット状に分散配置されていてもよい。あるいは、第１バッファ領域２３ａは、半導体層２０の第１深さＤ１の面内に延びるとともに複数の開口２４ａが分散して形成されている層として構成されてもよい。本実施例の第１バッファ領域２３ａは、複数の高濃度部分がストライプ状に配置された例である。一例では、第１バッファ領域２３ａの高濃度部分の面方向の幅２３Ｗａは、０．５～５０μｍである。一例では、第１バッファ領域２３ａで画定される開口２４ａの幅２４Ｗａ（隣合う第１バッファ領域２３ａの高濃度部分の間の距離）は、０．５～５μｍである。

[0021] 第２バッファ領域２３ｂは、半導体層２０の第１主面２０ａから第２深さＤ２に不純物濃度のピークを有する。第１主面２０ａから計測すると、第２深さＤ２は、第１深さＤ１よりも浅い。一例では、第２バッファ領域２３ｂの不純物濃度のピーク値は、１×１０^{16}～$１\times１０^{19}ｃｍ^{-3}$である。ここで、第２バッファ領域２３ｂは、不純物濃度のピーク値が１桁低下するまでの範囲によって規定される。一例では、第２バッファ領域２３ｂの厚みは、０．５～５．０μｍである。第２バッファ領域２３ｂは、半導体層２０の第２深さＤ２の面内に開口２４ｂを画定している。換言すれば、半導体層２０の第２深さＤ２の面内には、不純物濃度が濃い高濃度部分と不純物濃度が低い低濃度部分が存在しており、高濃度部分が第２バッファ領域２３ｂに対応しており、低濃度部分が開口２４ｂに対応している。例えば、第２バッファ領域２３ｂは、複数の高濃度部分の集合として構成されてもよい。この場合、第２バッファ領域２３ｂは、半導体層２０の第１主面２０ａに直交する方向から観測したときに、複数の高濃度部分がストライプ状に配置されていてもよく

、複数の高濃度部分がドット状に分散配置されていてもよい。あるいは、第２バッファ領域２３ｂは、半導体層２０の第１主面２０ａに直交する方向から観測したときに、半導体層２０の第２深さＤ２の面内に延びるとともに複数の開口２４ｂが分散して形成されている層として構成されてもよい。本実施例の第２バッファ領域２３ｂは、複数の高濃度部分がストライプ状に配置された例である。一例では、第２バッファ領域２３ｂの高濃度部分の面方向の幅２３Ｗｂは、０．５～５０μｍである。一例では、第２バッファ領域２３ｂで画定される開口２４ｂの幅２４Ｗｂ（隣合う第２バッファ領域２３ｂの高濃度部分の間の距離）は、０．５～５μｍである。

[0022] 第１バッファ領域２３ａ及び第２バッファ領域２３ｂは、イオン注入技術を利用して、半導体層２０の第１主面２０ａから異なる飛程距離となるように不純物を導入することで形成することができる。このため、不純物が導入されなかったバッファ層２３の一部は、半導体層２０に初めから含まれる不純物濃度を有しており、その不純物濃度が１×１０^{12}～$１\times１０^{15}ｃｍ^{-3}$である。一例では、第１バッファ領域２３ａの不純物濃度のピークの深さＤ１と第２バッファ領域２３ｂの不純物濃度のピークの深さＤ２の間の距離Ｄ３は、０．５～５．０μｍである。また、半導体層２０の第１主面２０ａに直交する方向から観測したときに、第１バッファ領域２３ａを形成するためのマスクのパターン（開口２４ａのパターンに対応する）と第２バッファ領域２３ｂを形成するためのマスクのパターン（開口２４ｂのパターンに対応する）が一致していない。このため、半導体層２０の第１主面２０ａに直交する方向から観測したときに、第１バッファ領域２３ａで画定される開口２４ａの範囲と第２バッファ領域２３ｂで画定される開口２４ｂの範囲が重複していない。

[0023] ドリフト層２５は、バッファ層２３上に位置しており、バッファ層２３とベース層２７を隔てている。ドリフト層２５は、半導体層２０に各拡散領域を形成した残部である。一例では、ドリフト層２５は、半導体層２０に初めから含まれる不純物濃度を有しており、その不純物濃度が１×１０^{12}～１×１

0^{15}ｃｍ$^{-3}$である。なお、ドリフト層２５は、特許請求の範囲に記載の第１半導体層の一例である。

[0024] ベース層２７は、ドリフト層２５上に位置しており、コンタクトベース領域２７ａとメインベース領域２７ｂを有する。コンタクトベース領域２７ａは、ベース層２７のうちのエミッタ電極１４側に位置しており、エミッタ電極１４に接している。メインベース領域２７ｂは、ベース層２７のうちのドリフト層２５側に位置しており、ドリフト層２５に接している。コンタクトベース領域２７ａとメインベース領域２７ｂは、イオン注入技術を利用して、半導体層２０の第２主面２０ｂから異なる飛程距離となるように不純物を導入することで形成することができる。一例では、コンタクトベース領域２７ａは、１×10^{17}～５×10^{20}ｃｍ$^{-3}$の不純物濃度を有している。一例では、メインベース領域２７ｂは、１×10^{16}～１×10^{19}ｃｍ$^{-3}$の不純物濃度を有している。なお、ベース層２７は、特許請求の範囲に記載の第２半導体層の一例である。

[0025] エミッタ領域２９は、半導体層２０の表層部に位置しており、エミッタ電極１４に接触している。エミッタ領域２９は、半導体層２０の第２主面２０ｂから不純物を導入することで形成することができる。一例では、エミッタ領域２９は、１×10^{17}～５×10^{20}ｃｍ$^{-3}$の不純物濃度を有している。

[0026] コレクタ電極１２は、半導体層２０の第１主面２０ａを被膜している。一例では、コレクタ電極１２の材料がアルミニウムである。コレクタ電極１２は、コレクタ層２１にオーミック接触している。

[0027] エミッタ電極１４は、半導体層２０の第２主面２０ｂを被膜している。一例では、エミッタ電極１４の材料がアルミニウムである。エミッタ電極１４は、コンタクトベース領域２７ａ及びエミッタ領域２９にオーミック接触している。

[0028] 絶縁ゲート部１７は、半導体層２０の第２主面２０ｂからエミッタ領域２９、メインベース領域２７ｂを貫通してドリフト層２５に達するトレンチ内に形成されている。絶縁ゲート部１７は、ドリフト層２５とエミッタ領域２

９を隔てているメインベース領域２７ｂに対向している。絶縁ゲート部１７は、ゲート絶縁膜１５及びゲート絶縁膜１５に被覆されているトレンチゲート電極１６を有している。一例では、ゲート絶縁膜１５の材料がシリコン酸化膜である。一例では、トレンチゲート電極１６の材料がポリシリコンである。

[0029] 半導体装置１は、コレクタ電極１２にエミッタ電極１４よりも高い電圧が印加され、且つトレンチゲート電極１６に閾値電圧よりも高い電圧が印加されると、オン状態となる。オン状態では、絶縁ゲート部１７が対向するメインベース領域２７ｂに反転層が形成され、コレクタ電極１２とエミッタ電極１４の間が導通する。一方、半導体装置１は、コレクタ電極１２にエミッタ電極１４よりも高い電圧が印加され、且つトレンチゲート電極１６に閾値電圧以下の電圧が印加されると、反転層が消失し、オフ状態となる。このように、半導体装置１は、トレンチゲート電極１６に印加する電圧に基づいてオンとオフが切り換えられるスイッチング素子として機能する。

[0030] 次に、図３～６を参照し、本実施例の半導体装置１の特性を説明する。なお、以下で説明する比較例において、本実施例の半導体装置１と対応する構成要素については同一の符号を付し、その説明を省略する。

[0031] 図３Ａは、第１比較例を示しており、バッファ層２３の厚み方向のピーク濃度が１つの例を示している。図４Ａは、第２比較例を示しており、バッファ層２３の厚み方向のピーク濃度が２つの例を示している。第２比較例のバッファ層２３は、厚み方向に離れて配置されている第１バッファ領域２３ａと第２バッファ領域２３ｂを有する。図５Ａは、第３比較例を示しており、バッファ層２３の厚み方向のピーク濃度が２つの例を示している。第３比較例のバッファ層２３は、厚み方向に離れて配置されている第１バッファ領域２３ａと第２バッファ領域２３ｂを有する。さらに、第１バッファ領域２３ａは、開口２４ａを画定している。図６Ａは、本実施例を示しており、バッファ層２３の厚み方向のピーク濃度が２つの例を示している。本実施例のバッファ層２３は、厚み方向に離れて配置されている第１バッファ領域２３ａ

と第２バッファ領域２３ｂを有する。さらに、第１バッファ領域２３ａが開口２４ａを画定しており、第２バッファ領域２３ｂが開口２４ｂを画定している。

[0032] 図３Ｂに示されるように、第１比較例では、ターンオフ時に伸展する空乏層がバッファ層２３に達し、ドリフト層２５内のキャリアが瞬時に枯渇し、電流が急速に減少する。このため、第１比較例のターンオフ時には、コレクタ・エミッタ間電圧が大きく発振する。

[0033] 図４Ｂに示されるように、第２比較例では、ターンオフ時に伸展する空乏層が第１バッファ領域２３ａで停止するので、第１バッファ領域２３ａと第２バッファ領域２３ｂの間にキャリアが残存する。このため、第２比較例のターンオフ時には、電流の減少が緩やかになり、コレクタ・エミッタ間電圧の発振が抑えられる。しかしながら、第２比較例のターンオフ時には、コレクタ・エミッタ間電圧の発振が観測される。

[0034] 図５Ｂに示されるように、第３比較例では、ターンオフ時に伸展する空乏層が第１バッファ領域２３ａで停止するので、第１バッファ領域２３ａと第２バッファ領域２３ｂの間にキャリアが残存する。さらに、第３比較例のターンオフ時には、残存キャリアが第１バッファ領域２３ａで画定される開口２４ａを介して適度にドリフト層２５内に流入するので、電流の減少が緩やかになり、コレクタ・エミッタ間の発振が抑えられる。しかしながら、第３比較例のターンオフ時には、コレクタ・エミッタ間電圧の発振が観測される。

[0035] 図６Ｂに示されるように、本実施例では、ターンオフ時に伸展する空乏層が第１バッファ領域２３ａで停止するので、第１バッファ領域２３ａと第２バッファ領域２３ｂの間にキャリアが残存する。さらに、本実施例のターンオフ時には、残存キャリアが第１バッファ領域２３ａで画定される開口２４ａを介して適度にドリフト層２５内に流入するので、電流の減少が緩やかになり、コレクタ・エミッタ間の発振が抑えられる。さらに、本実施例では、第２バッファ領域２３ｂが開口２４ｂを画定しているので、ターンオフ時に

、第２バッファ領域２３ｂの開口２４ｂにもキャリアが残留することができる。このため、本実施例では、ターンオフ時に多量のキャリアが残存するので、コレクタ・エミッタ間電圧の発振がさらに抑えられる。本実施例のターンオフ時には、コレクタ・エミッタ間電圧の発振がほぼ観測されない。

[0036] 図７に、第１バッファ領域２３ａの開口幅２４Ｗａ（図１参照）及び第２バッファ領域２３ｂの開口幅２４Ｗｂ（図１参照）をパラメータとしたときの発振時間の結果を示す。なお、図７に示す結果では、第１バッファ領域２３ａにおける幅２３Ｗａと開口幅２４Ｗａの合計が８μｍに設定されており、第２バッファ領域２３ｂにおける幅２３Ｗｂと開口幅２４Ｗｂの合計が８μｍに設定されている。したがって、開口幅２４Ｗａ，２４Ｗｂが「０」とは、第１バッファ領域２３ａ及び第２バッファ領域２３ｂの双方に開口が形成されていない例(上記の第２比較例に相当する）である。開口幅２４Ｗａ，２４Ｗｂが「１」とは、第１バッファ領域２３ａの開口幅２４Ｗａ及び第２バッファ領域２３ｂの開口幅２４Ｗｂの各々が１μｍであり、第１バッファ領域２３ａの高濃度部分の幅２３Ｗａ及び第２バッファ領域２３ｂの高濃度部分の幅２３Ｗｂの各々が７μｍの例である。さらに、図７では、第１バッファ領域２３ａの不純物濃度のピークの深さＤ１と第２バッファ領域２３ｂの不純物濃度のピークの深さＤ２の間の距離Ｄ３（図１参照）もパラメータとしている。

[0037] 図７に示されるように、開口幅２４Ｗａ，２４Ｗｂが広がると発振時間が低下する。ただし、開口幅２４Ｗａ，２４Ｗｂが広すぎると、発振時間の低下効果が小さくなる。これは、開口幅２４Ｗａ，２４Ｗｂが広すぎると、ターンオフ時に伸展する空乏層が第１バッファ領域２３ａを越えて伸びることで、残存キャリア量が減少するからだと考えられる。このため、開口幅２４Ｗａ，２４Ｗｂは、１～３μｍが望ましい。換言すると、半導体層２０の第１主面２０ａに直交する方向から観測したときに、第１バッファ領域２３ａに対する開口２４ａの割合は１５～６０％であるのが望ましく、第２バッファ領域２３ｂに対する開口２４ｂの割合も１５～６０％であるのが望ましい

。

[0038] 第１バッファ領域２３ａの不純物濃度のピークの深さＤ１と第２バッファ領域２３ｂの不純物濃度のピークの深さＤ２の間の距離Ｄ３については、大きいほど発振時間が低下する。しかしながら、第１バッファ領域２３ａ及び第２バッファ領域２３ｂを半導体層２０の第１主面２０ａからレーザーアニールで活性化させる場合を考慮すると、第１バッファ領域２３ａの深さＤ１は３μｍ以下が望ましい。また、コレクタ層２１の厚みに少なくとも０．５μｍ程度が必要だとすると、第２バッファ領域２３ｂの深さＤ２は０．５μｍ以上となる。この場合でも、距離Ｄ３を十分に確保することができるので、発振時間は低下することが確認できる。

[0039] 本実施例の半導体装置１は、さらに以下の特徴を有する。

（１）図１に示されるように、半導体装置１では、半導体層２０の第１主面２０ａに直交する方向から方向に観測したときに、第１バッファ領域２３ａで画定される開口２４ａの範囲と第２バッファ領域２３ｂで画定される開口２４ｂの範囲が重複していない。このため、半導体装置１がターンオフしたときに、ドリフト層２５とベース層２７の間の接合面から伸びる空乏層がコレクタ層２１に達することが確実に防止される。これにより、ベース層２７とコレクタ層２１の間のパンチスルーの発生が防止され、リーク電流の増大が抑制される。

[0040] （２）第１バッファ領域２３ａで画定される開口２４ａの開口幅２４Ｗａが、第２バッファ領域２３ｂで画定される開口２４ｂの開口幅２４Ｗｂよりも小さいのが望ましい。この形態によると、ターンオフ時に伸展する空乏層が第１バッファ領域２３ａを越えて伸びることが抑えられるとともに、第２バッファ領域２３ｂの開口２４ｂにキャリアを多量に残留させることができ、コレクタ・エミッタ間電圧の発振が効果的に抑えられる。

[0041] （３）図８に示されるように、本実施例の技術は、逆導通ＩＧＢＴである半導体装置２に適用することができる。半導体装置２では、コレクタ層２１の一部がn^+型のカソード層２２に置換されている。半導体装置２では、ＩＧＢ

Ｔ構造のターンオフ時及びダイオード構造の逆バイアス時の双方において、発振現象が抑えられる。

実施例 2

[0042] 図９に示されるように、半導体装置３は、縦型のダイオードであり、半導体層１２０、半導体層１２０の第１主面１２０ａを被膜するカソード電極１１２及び半導体層１２０の第２主面１２０ｂを被膜するアノード電極１１４を備えている。一例では、半導体層１２０の材料がシリコンである。

[0043] 半導体層１２０は、n^+型のカソード層１２１、バッファ層１２３、ｎ型のドリフト層１２５及びｐ型のアノード層１２７を有している。

[0044] カソード層１２１は、半導体層１２０の裏層部に位置しており、カソード電極１１２に接触している。カソード層１２１は、イオン注入技術を利用して、半導体層１２０の第１主面１２０ａから不純物を導入することで形成することができる。一例では、カソード層１２１は、１×１０^{17}～５×１０^{20}ｃｍ$^{-3}$の不純物濃度を有している。

[0045] バッファ層１２３は、カソード層１２１上に位置しており、カソード層１２１とドリフト層１２５を隔てている。バッファ層１２３は、第１バッファ領域１２３ａ及び第２バッファ領域１２３ｂを有する。第１バッファ領域１２３ａは、バッファ層１２３のうちのドリフト層１２５側に位置しており、ドリフト層１２５に接している。第２バッファ領域１２３ｂは、バッファ層１２３のうちのカソード層１２１側に位置しており、カソード層１２１に接している。

[0046] 第１バッファ領域１２３ａは、半導体層１２０の第１主面１２０ａから第１深さＤ１１に不純物濃度のピークを有する。一例では、第１バッファ領域１２３ａの不純物濃度のピーク値は、１×１０^{16}～１×１０^{19}ｃｍ$^{-3}$である。ここで、第１バッファ領域１２３ａは、不純物濃度のピーク値が１桁低下するまでの範囲によって規定される。一例では、第１バッファ領域１２３ａの厚みは、０．５～５．０μｍである。第１バッファ領域１２３ａは、半導体層１２０の第１深さＤ１１の面内に開口１２４ａを画定している。換言すれば

、半導体層１２０の第１深さＤ１１の面内には、不純物濃度が濃い高濃度部分と不純物濃度が低い低濃度部分が存在しており、高濃度部分が第１バッファ領域１２３ａに対応しており、低濃度部分が開口１２４ａに対応している。例えば、第１バッファ領域１２３ａは、複数の高濃度部分の集合として構成されてもよい。この場合、第１バッファ領域１２３ａは、半導体層１２０の第１主面１２０ａに直交する方向から観測したときに、複数の高濃度部分がストライプ状に配置されていてもよく、複数の高濃度部分がドット状に分散配置されていてもよい。あるいは、第１バッファ領域１２３ａは、半導体層１２０の第１主面１２０ａに直交する方向から観測したときに、半導体層１２０の第１深さＤ１１の面内に延びるとともに複数の開口１２４ａが分散して形成されている層として構成されてもよい。本実施例の第１バッファ領域１２３ａは、複数の高濃度部分がストライプ状に配置された例である。一例では、第１バッファ領域１２３ａの高濃度部分の面方向の幅１２３Ｗａは、０．５～５０μｍである。一例では、第１バッファ領域１２３ａで画定される開口１２４ａの幅１２４Ｗａ（隣合う第１バッファ領域１２３ａの高濃度部分の間の距離）は、０．５～５μｍである。

[0047] 第２バッファ領域１２３ｂは、半導体層１２０の第１主面１２０ａから第２深さＤ１２に不純物濃度のピークを有する。第１主面１２０ａから計測すると、第２深さＤ１２は、第１深さＤ１１よりも浅い。一例では、第２バッファ領域１２３ｂの不純物濃度のピーク値は、１×１０^{16}～$１\times１０^{19}ｃｍ^{-3}$である。ここで、第２バッファ領域１２３ｂは、不純物濃度のピーク値が１桁低下するまでの範囲によって規定される。一例では、第２バッファ領域１２３ｂの厚みは、０．５～５．０μｍである。第２バッファ領域１２３ｂは、半導体層１２０の第２深さＤ１２の面内に開口１２４ｂを画定している。換言すれば、半導体層１２０の第２深さＤ１２の面内には、不純物濃度が濃い高濃度部分と不純物濃度が低い低濃度部分が存在しており、高濃度部分が第２バッファ領域１２３ｂに対応しており、低濃度部分が開口１２４ｂに対応している。例えば、第２バッファ領域１２３ｂは、複数の高濃度部分の集合

として構成されてもよい。この場合、第２バッファ領域１２３ｂは、半導体層１２０の第１主面１２０ａに直交する方向から観測したときに、複数の高濃度部分がストライプ状に配置されていてもよく、複数の高濃度部分がドット状に分散配置されていてもよい。あるいは、第２バッファ領域１２３ｂは、半導体層１２０の第１主面１２０ａに直交する方向から観測したときに、半導体層１２０の第２深さＤ１２の面内に延びるとともに複数の開口１２４ｂが分散して形成されている層として構成されてもよい。本実施例の第２バッファ領域１２３ｂは、複数の高濃度部分がストライプ状に配置された例である。一例では、第２バッファ領域１２３ｂの高濃度部分の面方向の幅１２３Ｗｂは、０．５～５０μｍである。一例では、第２バッファ領域１２３ｂで画定される開口１２４ｂの幅１２４Ｗｂ（隣合う第２バッファ領域１２３ｂの高濃度部分の間の距離）は、０．５～５μｍである。

[0048] 第１バッファ領域１２３ａ及び第２バッファ領域１２３ｂは、イオン注入技術を利用して、半導体層１２０の第１主面１２０ａから異なる飛程距離となるように不純物を導入することで形成することができる。このため、不純物が導入されなかったバッファ層１２３の一部は、半導体層１２０に初めから含まれる不純物濃度を有しており、その不純物濃度が１×１０^{12}～１×１０^{15}ｃｍ$^{-3}$である。一例では、第１バッファ領域１２３ａの不純物濃度のピークの深さＤ１１と第２バッファ領域１２３ｂの不純物濃度のピークの深さＤ１２の間の距離Ｄ１３は、０．５～５．０μｍである。また、半導体層１２０の第１主面１２０ａに直交する方向から観測したときに、第１バッファ領域１２３ａを形成するためのマスクのパターン（開口１２４ａのパターンに対応する）と第２バッファ領域１２３ｂを形成するためのマスクのパターン（開口１２４ａのパターンに対応する）が一致していない。このため、半導体層１２０の第１主面１２０に直交する方向から観測したときに、第１バッファ領域１２３ａで画定される開口１２４ａの範囲と第２バッファ領域１２３ｂで画定される開口１２４ｂの範囲が重複していない。

[0049] ドリフト層１２５は、バッファ層１２３上に位置しており、バッファ層１

２３とアノード層１２７を隔てている。ドリフト層１２５は、半導体層１２０に各拡散領域を形成した残部である。一例では、ドリフト層１２５は、半導体層１２０に初めから含まれる不純物濃度を有しており、その不純物濃度が１×１０^{12}～$１\times１０^{15}ｃｍ^{-3}$である。

[0050] アノード層１２７は、ドリフト層１２５上に位置しており、高濃度アノード領域１２７ａと低濃度アノード領域１２７ｂを有する。高濃度アノード領域１２７ａは、アノード層１２７のうちのアノード電極１１４側に位置しており、アノード電極１１４に接している。低濃度アノード領域１２７ｂは、アノード層１２７のうちのドリフト層１２５側に位置しており、ドリフト層１２５に接している。高濃度アノード領域１２７ａと低濃度アノード領域１２７ｂは、イオン注入技術を利用して、半導体層１２０の第２主面１２０ｂから異なる飛程距離となるように不純物を導入することで形成することができる。一例では、高濃度アノード領域１２７ａは、１×１０^{17}～$５\times１０^{20}ｃｍ^{-3}$の不純物濃度を有している。一例では、低濃度アノード領域１２７ｂは、１×１０^{16}～$１\times１０^{19}ｃｍ^{-3}$の不純物濃度を有している。

[0051] カソード電極１１２は、半導体層１２０の第１主面１２０ａを被膜している。一例では、カソード電極１１２の材料がアルミニウムである。カソード電極１１２は、カソード層１２１にオーミック接触している。

[0052] アノード電極１１４は、半導体層１２０の第２主面１２０ｂを被膜している。一例では、アノード電極１１４の材料がアルミニウムである。アノード電極１１４は、高濃度アノード領域１２７ａにオーミック接触している。

[0053] 半導体装置３は、アノード電極１１４にカソード電極１１２よりも高い電圧が印加されて順バイアスされると、オン状態となる。一方、半導体装置３は、カソード電極１１２にアノード電極１１４よりも高い電圧が印加されて逆バイアスされると、オフ状態となる。このように、半導体装置３は、整流素子として機能する。

[0054] 半導体装置３では、逆バイアス時にドリフト層１２５とアノード層１２７の接合面から伸展する空乏層が第１バッファ領域１２３ａで停止するので、

第１バッファ領域１２３ａと第２バッファ領域１２３ｂの間にキャリアが残存する。さらに、半導体装置３の逆バイアス時には、残存キャリアが第１バッファ領域１２３ａで画定される開口１２４ａを介して適度にドリフト層１２５内に流入するので、電流の減少が緩やかになり、アノード・カソード間の発振が抑えられる。さらに、半導体装置３では、第２バッファ領域１２３ｂが開口１２４ｂを画定しているので、逆バイアス時に、第２バッファ領域１２３ｂの開口１２４ｂにもキャリアが残留することができる。このため、半導体装置３では、逆バイアス時に多量のキャリアが残存するので、アノード・カソード間電圧の発振がさらに抑えられる。

[0055] 以上、本発明の具体例を詳細に説明したが、これらは例示に過ぎず、特許請求の範囲を限定するものではない。特許請求の範囲に記載の技術には、以上に例示した具体例を様々に変形、変更したものが含まれる。

[0056] 例えば、上記実施例で開示されるバッファ層に係る技術をＭＯＳＦＥＴに適用することができる。ＭＯＳＦＥＴは、ｎ型のドリフト層とｐ型のボディ層によって寄生ダイオードを内蔵している。この寄生ダイオードが還流ダイオードとして動作する場合、上記バッファ層に係る技術が適用されていると、発振が抑えられる。

[0057] また、本明細書または図面に説明した技術要素は、単独であるいは各種の組合せによって技術的有用性を発揮するものであり、出願時請求項記載の組合せに限定されるものではない。また、本明細書または図面に例示した技術は複数目的を同時に達成し得るものであり、そのうちの一つの目的を達成すること自体で技術的有用性を持つものである。

請求の範囲

[請求項1] 縦型半導体装置であって、

半導体層と、

前記半導体層の第１主面を被膜する第１主電極と、

前記半導体層の第２主面を被膜する第２主電極と、を備えており、

前記半導体層は、

バッファ層と、

前記バッファ層に接しており、前記バッファ層よりも前記第２主面側に配置されている第１導電型の第１半導体層と、

前記第１半導体層に接しており、前記第１半導体層よりも前記第２主面側に配置されている第２導電型の第２半導体層と、を有しており、

前記バッファ層は、

前記第１主面から第１深さに形成されており、その不純物濃度が前記第１半導体層の不純物濃度よりも濃い第１導電型の第１バッファ領域と

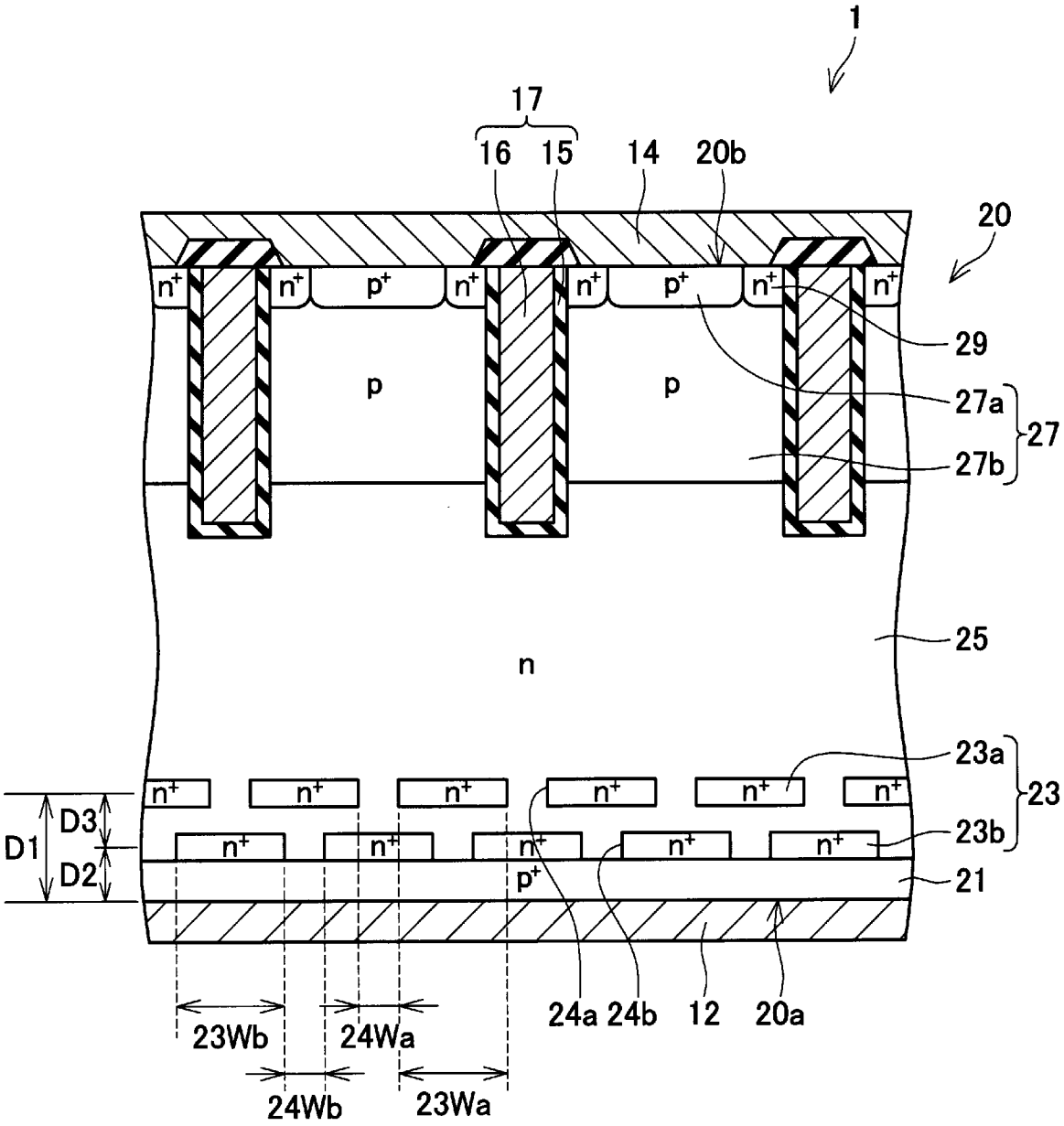
前記第１主面から前記第１深さよりも浅い第２深さに形成されており、その不純物濃度が前記第１半導体層の不純物濃度よりも濃い第１導電型の第２バッファ領域と、を有しており、

前記第１バッファ領域は、前記半導体層の前記第１深さの面内に開口を画定しており、

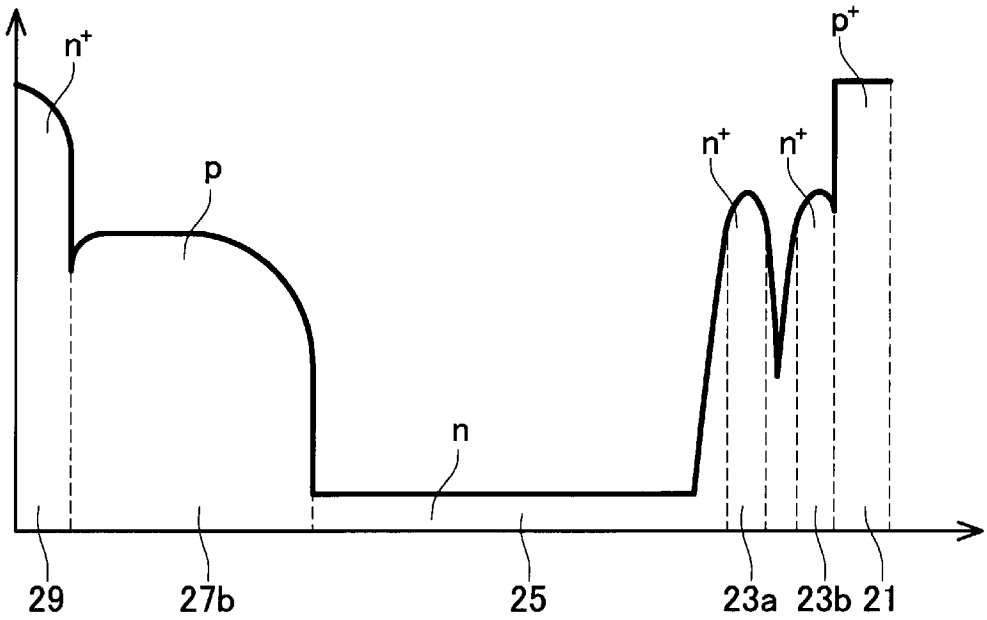
前記第２バッファ領域は、前記半導体層の前記第２深さの面内に開口を画定している縦型半導体装置。

[請求項2] 前記半導体層の前記第１主面に直交する方向から観測したときに、前記第１バッファ領域で画定される開口の位置と前記第２バッファ領域で画定される開口の位置が一致しない請求項１に記載の半導体装置。

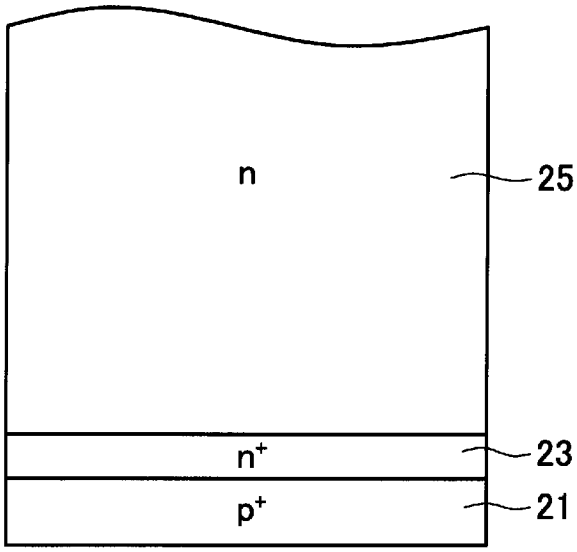
[図1]


1
17
16
15
14
20b
20
n+
p+
p
29
27a
27
27b
25
n
23a
23
23b
21
D1
D3
D2
24a
24b
12
20a
23Wb
24Wa
24Wb
23Wa

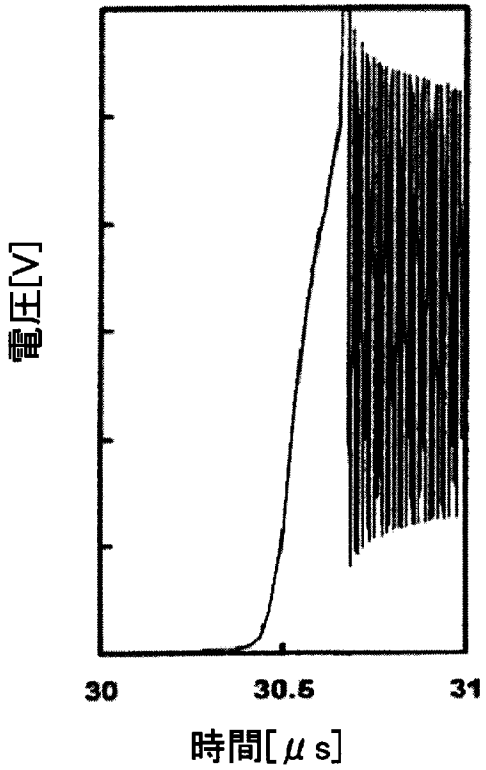
[図2]



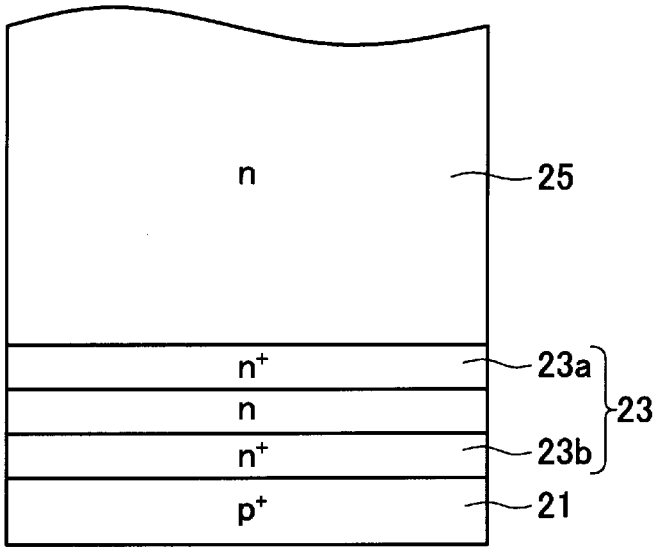
[図3A]



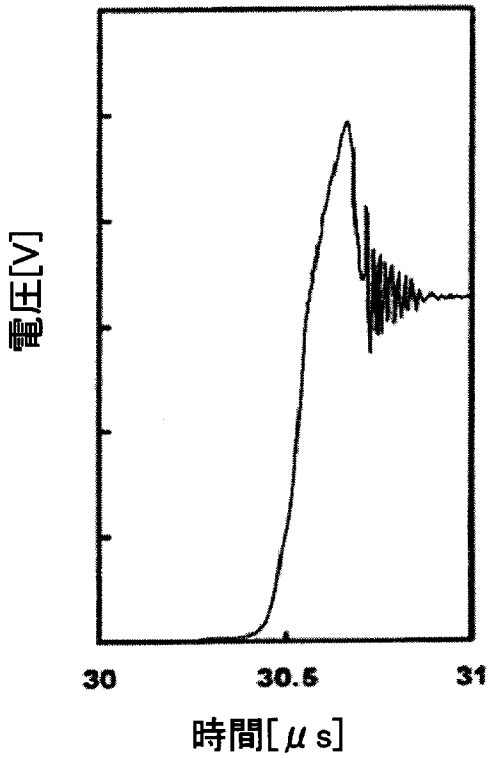
[図3B]



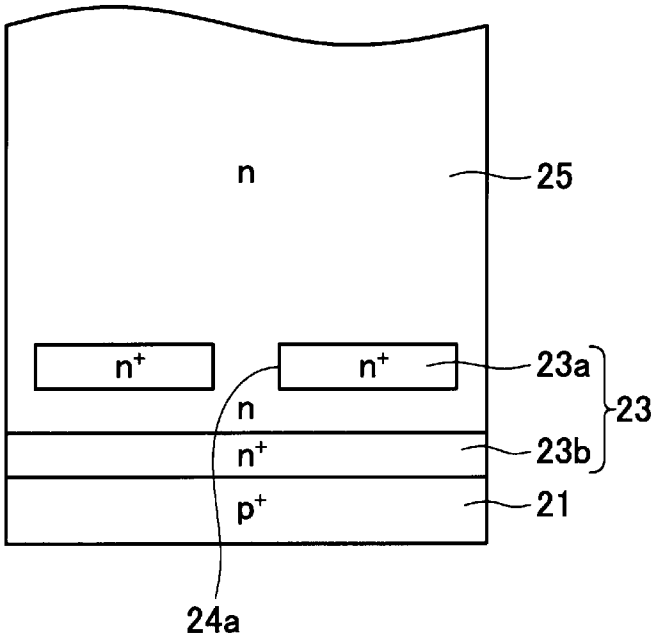
[図4A]



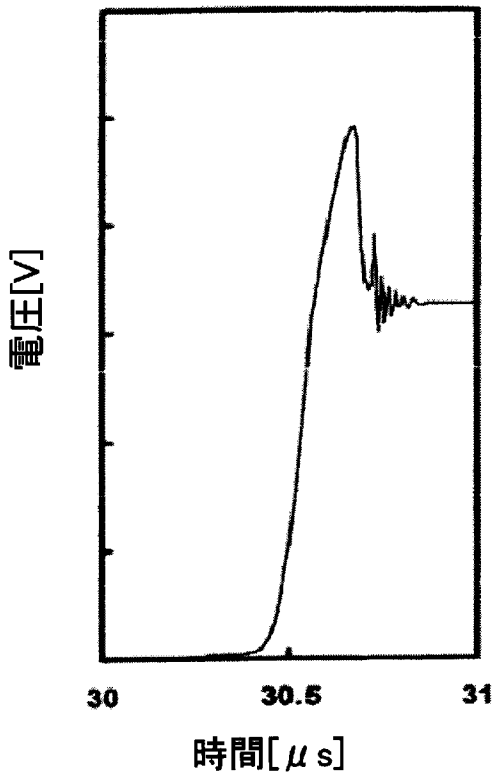
[図4B]



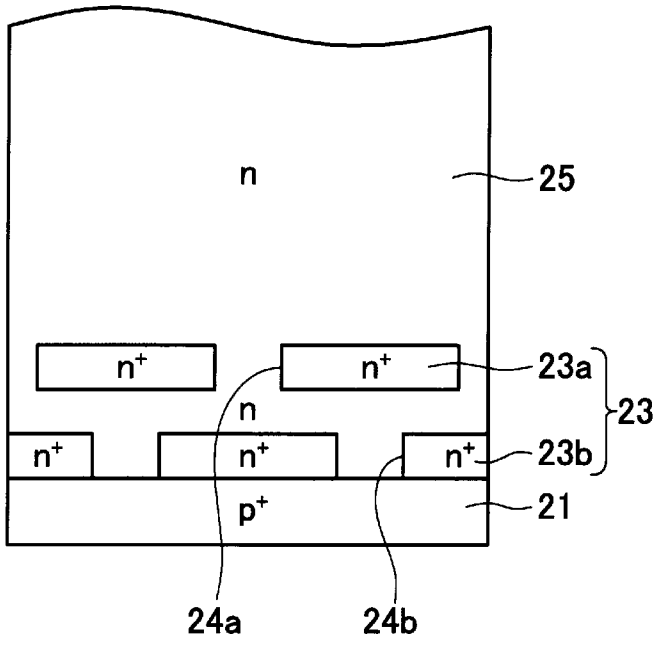
[図5A]



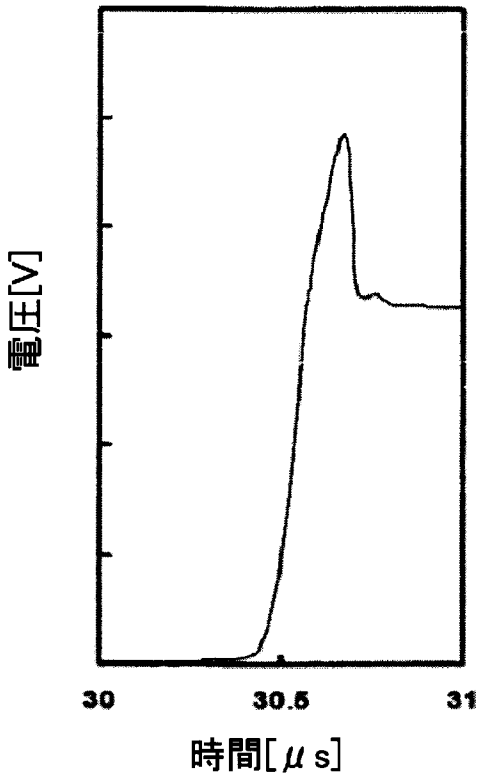
[図5B]



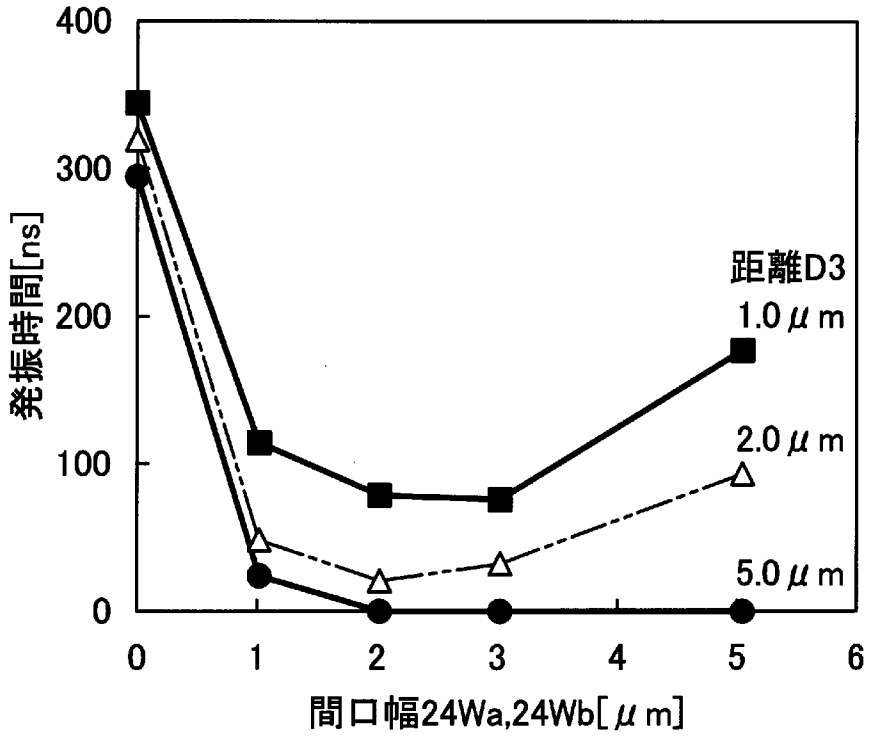
[図6A]



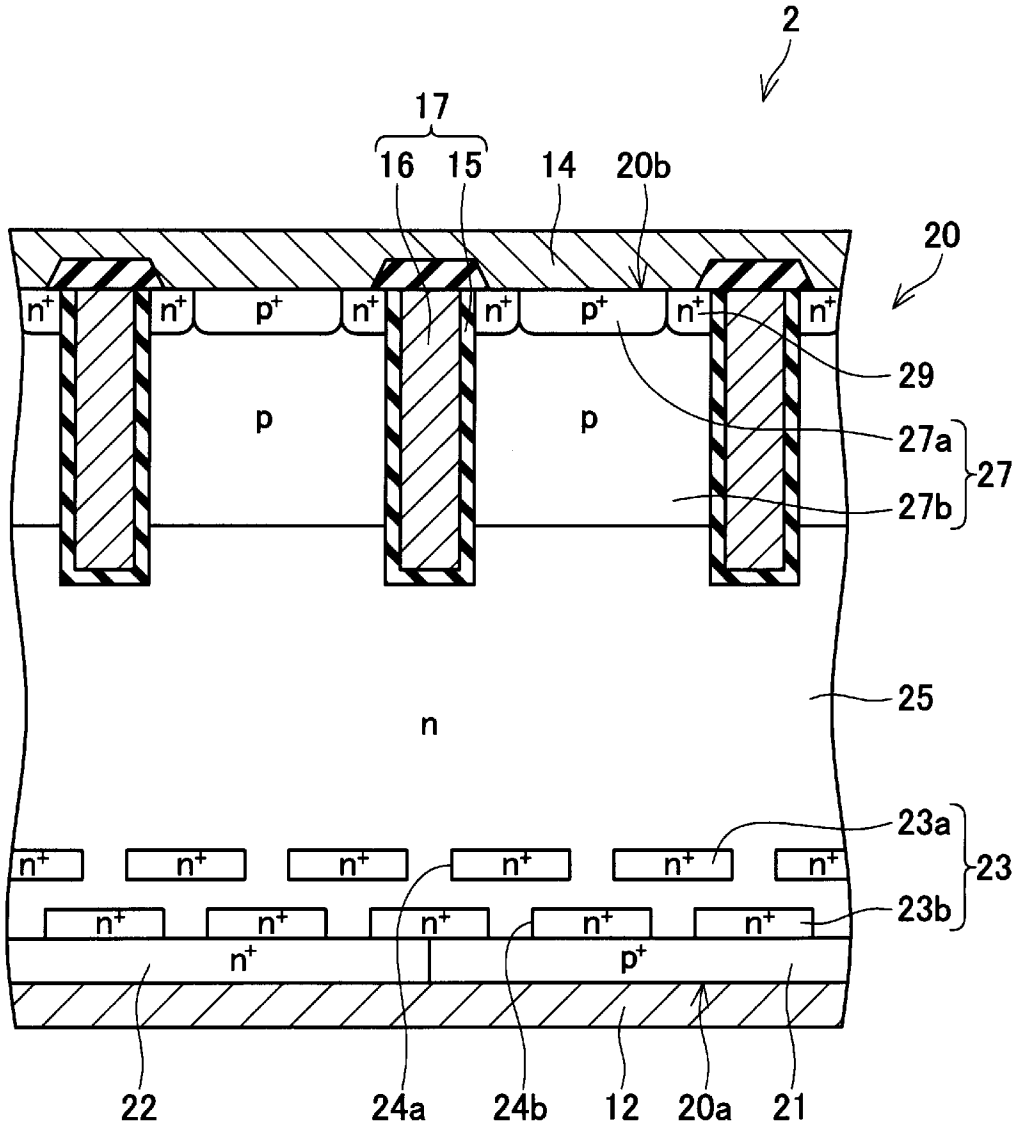
[図6B]


電圧[V]
30
30.5
31
時間[μs]

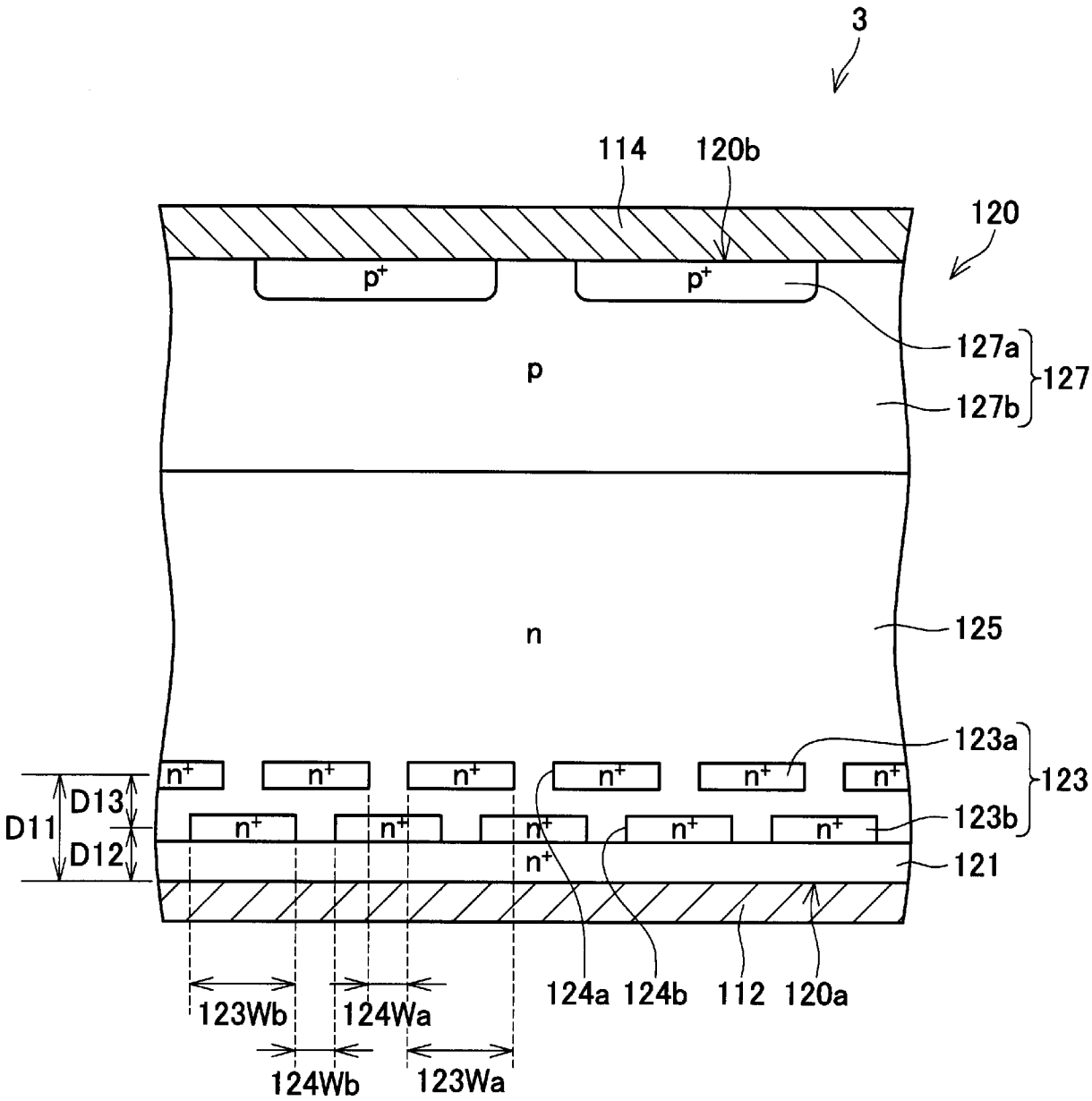
[図7]


400
300
200
100
0
発振時間[ns]
距離D3
1.0μm
2.0μm
5.0μm
0
1
2
3
4
5
6
間口幅24Wa,24Wb[μm]

[図8]


2
17
16
15
14
20b
20
n+
p+
29
p
27a
27
27b
25
n
23a
23
23b
22
24a
24b
12
20a
21

[図9]


3
114
120b
120
p+
p+
127a
127
p
127b
n
125
123a
123
n+
123b
D11
D13
D12
121
123Wb
124Wa
124Wb
123Wa
124a
124b
112
120a

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2014/076781

A. CLASSIFICATION OF SUBJECT MATTER
H01L29/739(2006.01)i, *H01L29/41*(2006.01)i, *H01L29/417*(2006.01)i, *H01L29/78*(2006.01)i, *H01L29/861*(2006.01)i, *H01L29/868*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L29/739, H01L29/41, H01L29/417, H01L29/78, H01L29/861, H01L29/868

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2014
Kokai Jitsuyo Shinan Koho 1971-2014 Toroku Jitsuyo Shinan Koho 1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2012-059734 A (Panasonic Corp.), 22 March 2012 (22.03.2012), paragraphs [0165] to [0178]; fig. 16, 17 (Family: none)	1,2
X	JP 2013-065735 A (Denso Corp.), 11 April 2013 (11.04.2013), paragraphs [0085] to [0088]; fig. 13 (Family: none)	1,2
X	JP 2002-100772 A (Toshiba Corp.), 05 April 2002 (05.04.2002), paragraphs [0066] to [0075]; fig. 15 & US 2002/0005549 A1 & EP 1174929 A2	1

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
22 October, 2014 (22.10.14)	04 November, 2014 (04.11.14)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2014/076781

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 06-037335 A (Naoshige TAMAMUSHI et al.), 10 February 1994 (10.02.1994), paragraph [0085]; fig. 13 (Family: none)	1,2
A	JP 2002-141515 A (Fuji Electric Co., Ltd.), 17 May 2002 (17.05.2002), fig. 1, 2 (Family: none)	1,2

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１４／０７６７８１

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L29/739(2006.01)i, H01L29/41(2006.01)i, H01L29/417(2006.01)i, H01L29/78(2006.01)i, H01L29/861(2006.01)i, H01L29/868(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L29/739, H01L29/41, H01L29/417, H01L29/78, H01L29/861, H01L29/868

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１４年
日本国実用新案登録公報	１９９６－２０１４年
日本国登録実用新案公報	１９９４－２０１４年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X	JP 2012-059734 A (パナソニック株式会社) 2012.03.22, [0165]-[0178], 図 16,17 (ファミリーなし)	1,2
X	JP 2013-065735 A (株式会社デンソー) 2013.04.11, [0085]-[0088], 図 13 (ファミリーなし)	1,2
X	JP 2002-100772 A (株式会社東芝) 2002.04.05, [0066]-[0075], 図 15 & US 2002/0005549 A1 & EP 1174929 A2	1

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
２２．１０．２０１４	０４．１１．２０１４

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　５Ｆ　４６８８
大橋　達也
電話番号　０３－３５８１－１１０１　内線　３５１６

C（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X	JP 06-037335 A（玉蟲尚茂　他）1994.02.10, [0085],図 13（ファミリーなし）	1,2
A	JP 2002-141515 A（富士電機株式会社）2002.05.17, 図 1,2（ファミリーなし）	1,2