

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4860428号
(P4860428)

(45) 発行日 平成24年1月25日(2012.1.25)

(24) 登録日 平成23年11月11日(2011.11.11)

(51) Int.Cl.

F I

G O 3 F 7/023 (2006.01)

H O 1 L 21/336 (2006.01)

H O 1 L 29/786 (2006.01)

G O 3 F 7/004 (2006.01)

G O 3 F 7/40 (2006.01)

G O 3 F 7/023 5 1 1

H O 1 L 29/78 6 2 7 C

G O 3 F 7/023

G O 3 F 7/004 5 0 1

G O 3 F 7/40 5 2 1

請求項の数 6 (全 23 頁) 最終頁に続く

(21) 出願番号 特願2006-286899 (P2006-286899)
 (22) 出願日 平成18年10月20日(2006.10.20)
 (65) 公開番号 特開2007-128067 (P2007-128067A)
 (43) 公開日 平成19年5月24日(2007.5.24)
 審査請求日 平成21年5月7日(2009.5.7)
 (31) 優先権主張番号 10-2005-0102942
 (32) 優先日 平成17年10月31日(2005.10.31)
 (33) 優先権主張国 韓国(KR)

(73) 特許権者 390019839
 三星電子株式会社
 Samsung Electronics
 Co., Ltd.
 大韓民国京畿道水原市靈通区梅灘洞416
 416, Maetan-dong, Yeongtong-gu, Suwon-si,
 Gyeonggi-do, Republic of Korea

(73) 特許権者 504435829
 A Zエレクトロニックマテリアルズ株式会社
 東京都文京区本駒込2丁目28番8号 文
 京グリーンコート

最終頁に続く

(54) 【発明の名称】 フォトレジスト組成物及びそれを用いた薄膜トランジスタ基板の製造方法

(57) 【特許請求の範囲】

【請求項1】

基板上にゲート線を形成し、

前記ゲート線上にゲート絶縁膜、半導体層及びデータ層を順次に形成し、

前記データ層上に m - クレゾールと p - クレゾールとの混合とアルデヒド類とを軸重合反応させることにより生成され、重量平均分子量が30000以上であるノボラック樹脂及び重量平均分子量が20000以上であるアクリル樹脂を含む混合樹脂とナフトキノジアゾスルホン酸エステルとを含む高耐熱性フォトレジスト組成物を塗布してフォトレジスト膜を形成し、

前記フォトレジスト膜をパターンニングしてフォトレジストパターンを形成し、

前記データ層を前記フォトレジストパターンを用いて1次エッチングし、

前記1次エッチングされたデータ層をマスクとして半導体層をエッチングし、

前記半導体層をエッチングした後に、前記フォトレジストパターンを熱処理し、

前記熱処理されたフォトレジストパターンを用いて前記データ層を2次エッチングすることを特徴とする薄膜トランジスタ基板の製造方法。

【請求項2】

前記1次エッチングは前記フォトレジストパターンを別途の熱処理を実施することなく前記データ層を前記フォトレジストパターンをエッチングすることを特徴とする請求項1記載の薄膜トランジスタ基板の製造方法。

【請求項3】

10

20

前記アクリル樹脂は、メチルメタクリレート、エチルメタクリレート、メタクリル酸、スチレン、ベンジルメタクリレート、及びアクリル酸からなる群のうち選択される少なくとも2つ以上の化合物の共重合体であることを特徴とする請求項1記載の薄膜トランジスタ基板の製造方法。

【請求項4】

前記アクリル樹脂の含量は、全体混合樹脂の1～15重量%であることを特徴とする請求項3記載の薄膜トランジスタ基板の製造方法。

【請求項5】

前記フォトレジスト組成物は、有機溶剤をさらに含むことを特徴とする請求項1記載の薄膜トランジスタ基板の製造方法。

【請求項6】

前記有機溶剤は、プロピレングリコール、モノメチルエーテルアセテート及びベンジルアルコールを含むことを特徴とする請求項5記載の薄膜トランジスタ基板の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明はフォトレジスト組成物及び前記フォトレジスト組成物を用いた薄膜トランジスタ基板の製造方法に関する。さらに詳細には、4枚のマスクを用いて薄膜トランジスタ基板を製造する工程（「4枚マスク工程」ということがある。）を適用した際のバイク工程のうち、リフローされるフォトレジスト組成物を最小化してプロファイルを大きくすることを可能にする高耐熱性のフォトレジスト組成物及び前記フォトレジスト組成物を用いた薄膜トランジスタ基板の製造方法に関する。

【背景技術】

【0002】

液晶表示装置の薄膜トランジスタ基板の製造のためには5枚のマスクを用いた工程（「5枚マスク工程」ということがある。）を採用することが一般的であるが、液晶表示装置の製造原価を減少させ工程効率を増加させるために、4枚マスク工程が開発され、量産化の段階にある。前記4枚マスク工程においては、フォトレジスト組成物が基板に塗布されて形成されたフォトレジスト（PR）のプロファイルが大きくなれば工程が容易になる。前記プロファイルが大きく形成されるほど、より小さなデザインを用いることができ工程を進める際のエッチング工程が容易に行われる。しかし、現在使用されているフォトレジスト組成物は普通にバイクして125以上の熱が加えられるとパターンが流れてしまい、端部テーパ角が40°以下の低い角度を形成するのでプロファイルを大きくすることができないという問題点がある。

【0003】

図1乃至図4はバイク処理後フォトレジスト組成物のリフロー現象を示す写真である。

【0004】

図1は塗布されたフォトレジスト層の現象途中を示す写真であり、図2は現象過程が完了した後の初期プロファイルを示す写真である。初期プロファイルは、端部テーパ角が、基板の水平面と略50°程度の角度を有する。

【0005】

現象の後、エッチング工程の前に、フォトレジスト層の接着力を向上させエッチング耐性を向上させる目的でポストバイク、ハードバイクなどを実施する。ポストバイクやハードバイク工程を実施するとバイクの際受ける熱によって感光剤が流れ、プロファイルを測定すると基板の底面とプロファイルとが成す角が30°～35°と低くなってしまふ。

【0006】

図3はバイク工程の際に、フォトレジスト組成物がリフローされる様子を示す写真であり、図4はフォトレジスト組成物がリフローされたプロファイルを示す写真である。

【0007】

前記のようにフォトリソ層がリフローされると図4に示すようにチャンネルの長さが狭くなる(短くなる)。エッチングを多くしなければならなくなり、さらに、スキューが大きくなるという問題が発生する。また、このように熱に敏感に反応して流れ出すフォトリソ組成物は設備の温度偏差によって大きく影響を受けるので結果的に設備の温度偏差がフォトリソパターン形状イメージにそのまま反映される。それにより、チャンネル部の残留膜の厚さ変化が大きくなりフォトリソ層が多く残る領域ではショート不良が発生し、それとは反対に、フォトリソ層が少なく残る領域ではオープン不良が発生される。

【発明の開示】

【発明が解決しようとする課題】

10

【0008】

本発明は前記のような問題点を勘案したもので、バイク工程中のリフロー現象を最小化することができ高耐熱性のフォトリソ組成物を提供する。

【0009】

本発明は前記フォトリソ組成物を適用することでエッチスキュー特性を向上させパターンの均一性を向上させ配線のショート及びオープン不良の発生を低減することができる薄膜トランジスタ基板の製造方法を提供する。

【課題を解決するための手段】

【0010】

本発明の一特徴によるフォトリソ組成物はノボラック樹脂及びアクリル樹脂を含む混合樹脂100重量部及びナフトキノンジアゾスルホン酸エステル10～50重量部を含む。

20

【0011】

前記ノボラック樹脂の分子量は30000以上であり、前記アクリル樹脂の分子量は20000以上である。前記アクリル樹脂の含量は全体混合樹脂の1～15重量%である。

【0012】

本発明の一特徴による薄膜トランジスタ基板を製造するためには、まず、基板上にゲート線を形成する。前記ゲート線上にゲート絶縁膜、半導体層及びデータ層を順次に形成する。前記データ層上にノボラック樹脂及びアクリル樹脂を含む混合樹脂100重量部、ナフトキノンジアゾスルホン酸エステル10～50重量部を含むフォトリソ組成物を塗布してフォトリソ膜を形成する。前記フォトリソ膜をパターンニングしてフォトリソパターンを形成する。前記フォトリソパターンを用いて前記データ層を1次エッチングする。前記1次エッチングされたデータ層をマスクにして半導体層をエッチングする。前記フォトリソパターンを熱処理してリフローさせる。前記リフローされたフォトリソパターンを用いて前記データ層を2次エッチングする。

30

【0013】

前記ノボラック樹脂の分子量30000以上であり、前記アクリル樹脂の分子量は20000以上である。前記アクリル樹脂の含量は全体混合樹脂の1～15重量%である。

【0014】

本発明によるフォトリソ組成物は耐熱性が良好でバイク工程中のリフロー現象を最小化することができ前記フォトリソ組成物を薄膜トランジスタ製造工程に採用することでパターンの均一性を向上させさらに配線のショート及びオープン不良の発生を低減することができる。

40

【発明を実施するための最良の形態】

【0015】

以下、本発明の一特徴によるフォトリソ組成物を詳細に説明する。

【0016】

(フォトリソ組成物)

前記フォトリソ組成物はポジ型フォトリソ組成物として高耐熱性を有する。前記フォトリソ組成物は混合樹脂100重量部及びナフトキノンジアゾスルホン酸エス

50

テル 10 ~ 50 重量部を含む。

【0017】

前記混合樹脂はノボラック樹脂及びアクリル樹脂を含む。

【0018】

前記ノボラック樹脂はフェノールとアルデヒド類を軸重合反応させ形成される。前記フェノール類としては、フェノール、m - クレゾール、p - クレゾールなどを単独または2種以上混合して使用することができる。前記アルデヒド類としては、ホルムアルデヒド、ベンズアルデヒド、アセトアルデヒドなどを挙げることができる。前記フェノール類とアルデヒド類との縮合反応には通常の酸性触媒が使用されることができる。望ましくは、シュウ酸が使用される。本発明においてノボラック樹脂はm - クレゾールとp - クレゾールの混合比率によって互いに異なる種類のノボラック樹脂を混合使用して残膜率を増加させることができる。

10

【0019】

前記ノボラック樹脂は重量平均分子量30000以上であることを使用する。

【0020】

前記アクリル樹脂はメチルメタクリレート、エチルメタクリレート、メタクリル酸、スチレン、ベンジルメタクリレート、及びアクリル酸などのモノマーから共重合された共重合体として、少なくとも2種以上のモノマーが使用される。

【0021】

前記アクリル樹脂は重量平均分子量が20000以上であるのを使用する。

20

【0022】

前記アクリル樹脂の含量は全体混合樹脂の1 ~ 15重量%であり、望ましくは5 ~ 12重量%である。

【0023】

前記感光剤化合物としてのナフトキノンジアゾスルホン酸エステルは前記混合樹脂100重量部に対して10 ~ 50重量部を使用して望ましくは15 ~ 40重量部を使用する。

【0024】

前記ナフトキノンジアゾスルホン酸エステルは具体的にナフトキノン1, 2 - ジアゾ - 5スルホン酸の2, 3, 4 - テトラヒドロキシベンゾフェノンエステルまたは2, 3, 4, 4 - テトラヒドロキシベンゾフェノンなどを挙げることができる。

30

【0025】

前記ナフトキノンジアゾスルホン酸エステルは前記混合樹脂100重量部に対して10 ~ 50重量部を使用する。ナフトキノンジアゾスルホン酸エステルの含量が10重量部未満であるとフォトレジスト中で露光されていない部分の皮膜の厚さが過度に減少することができ、反面、50重量部を超過すると組成物の感光性が減少され残渣が残するという問題点が発生する。前記ナフトキノンジアゾスルホン酸エステルは望ましくは前記混合樹脂100重量部に対して20 ~ 40重量部が使用される。

【0026】

前記フォトレジスト組成物は望ましくは有機溶剤と混合して使用され、使用可能な有機溶剤としては、2 - ヘプタノン、クロロヘキサノンなどのケトン類、エチレングリコール、エチレングリコールモノアルキルエーテル類、モノプロピルエーテル類、モノブチルエーテル類及びジエチレングリコールまたはそのモノアセテート酸のモノプロピルエーテル類などの多価のアルコール類及びその誘導体類、プロピレングリコールモノメチルエーテルアセテート、ベンジルアルコール、ガンマブチロラクトン、エチル乳酸塩、n - ブチルアセテート、メトキシメチルプロピオネートなどを挙げることができ、これらの溶剤は単独または混合されて使用することができる。

40

【0027】

本発明のポジ型フォトレジスト組成物は界面活性剤などの多様な添加剤と混合して使用することができる。

【0028】

50

以下では、具体的な実施例を挙げて本発明のフォトレジスト組成物をさらに詳細に説明する。しかし、下記実施例によって本発明の技術的思想は限定されない。

【 0 0 2 9 】

(実施例 1)

メタクレゾール及びパラクレゾールを 6 0 : 4 0 の重量比で混合された混合物及びホルマリンの混合物を凝縮触媒としてシュウ酸を使用して重合させたノボラック樹脂を準備した。前記ノボラック樹脂の重量平均分子量は約 3 8 0 0 0 であった。続いて、重量平均分子量が約 2 8 0 0 0 であるアクリル樹脂を準備して前記ノボラック樹脂と混合させた。前記アクリル樹脂は前記混合樹脂全体重量に対して 1 0 重量 % を占めるように混合された。続いて、前記混合樹脂 1 0 0 重量部に対して、 1 , 2 - ジアゾ - 5 - スルホン酸の 2 , 3 , 4 4 - テトラヒドロキシベンゾフェノンエステル 2 0 重量部を混合し前記混合物を 2 0 0 重量部のプロピレングリコールモノメチルエーテルアセテートとベンジルアルコールの混合溶媒に溶解させた。前記溶解物を直径 0 . 2 μ m の濾過膜を介して濾過させ最終産物であるフォトレジスト組成物が得られた。

【 0 0 3 0 】

(比較例 1)

混合樹脂の代わりに重量平均分子量約 1 2 0 0 0 であるノボラック樹脂 1 0 0 重量部を使用したのを除いては前記実施例 1 と同一の方法のフォトレジスト組成物を準備した。

【 0 0 3 1 】

(比較例 2)

混合樹脂の代わりに重量平均分子量約 2 7 0 0 0 であるノボラック樹脂 1 0 0 重量部を使用したのを除いては前記実施例 1 と同一の方法のフォトレジスト組成物を準備した。

【 0 0 3 2 】

(フォトレジストパターン評価)

前記実施例 1 及び比較例 1 ~ 2 で準備したフォトレジスト組成物を用いてパターンを形成し、残留フォトレジストの厚さ偏差、プロファイルスキューを評価した。前記プロファイルは熱処理前の傾斜度 B、熱処理 1 3 0、1 3 5 後の傾斜度 C、D を測定することで評価された。スキューは第 1 エッチング後のスキュー E 及び最終スキュー F (第 1 エッチング + アクティブエッチング + エッチバック後のスキュー) をそれぞれ測定した。評価結果は下記表 1 に示した。

【 0 0 3 3 】

【 表 1 】

実施例	A ()	プロファイル (°)			スキュー (μ m)	
		B	C	D	E	F
実施例 1	2 0 0 0	4 6 . 6	4 6 . 1	4 5 . 2	2 . 0	2 . 5 2
比較例 1	6 0 0 0	4 1	3 1	2 9	2 . 7	3 . 5
比較例 2	2 5 0 0	4 3	3 7	3 5	2 . 2	3 . 4

【 0 0 3 4 】

前記表 1 に示すように実施例 1 のフォトレジストパターンは比較例に比べて残膜が均一で、熱処理以後にもリフローによるプロファイル傾斜角が殆ど小さくならなかった。それにより、比較例に比べて顕著にスキュー発生が減少した。

【 0 0 3 5 】

また、図 5 乃至図 7 は実施例 1 のフォトレジスト組成物を用いて形成されたフォトレジストパターンを示す写真でそれぞれハードベイク (hard bake) 前のフォトレジストパターン、ハードベイク後のフォトレジストパターン及びドライエッチング後のフォトレジス

トパターンの写真である。図 8 乃至図 10 は比較例 1 のフォトリソ組成物を用いて形成されたパターン写真であり、図 11 乃至図 13 は比較例 2 のフォトリソ組成物を用いて形成されたパターン写真である。

【0036】

図 5 乃至図 13 を参照すると、実施例 1 にフォトリソ組成物を用いてパターンを形成する場合初期パターンの形態が熱処理によるリフローによって大きく変化されない構造的安定性を示した。

【0037】

以下、添付された図面を参照し本発明の一実施例による薄膜トランジスタ基板の製造方法を詳細を説明する。

【0038】

(薄膜トランジスタ基板の製造方法)

まず、図 14 乃至図 16 を参照して本発明の一実施例による薄膜トランジスタ基板及びその製造方法について詳細に説明する。

【0039】

図 14 は本発明の一実施例による薄膜トランジスタ基板の配置図であり、図 15 及び図 16 はそれぞれ図 14 の V I - V I ' 線及び V I I - V I I ' 線に沿って切断した断面図である。

【0040】

透明なガラスまたはプラスチックなどからなる絶縁基板 110 上に複数のゲート線 121 及び複数の蓄積電極線 131 が形成されている。

【0041】

ゲート線 121 はゲート信号を伝達し主に横方向に伸びている。各ゲート線 121 は下方に突出した複数のゲート電極 124 と他の層または外部駆動回路との接続のために面積の広いターミナル部分(端部分) 129 を含む。ゲート信号を生成するゲート駆動回路(図示せず)は基板 110 上に付着されるフレキシブル印刷回路フィルム(図示せず)上に搭載されるか、基板 110 上に直接搭載されるか、基板 110 に集積されてもよい。ゲート駆動回路が基板 110 上に集積されている場合、ゲート線 121 が延長され直接接続される。

【0042】

蓄積電極線 131 は所定の電圧の印加を受け、ゲート線 121 と略並んで伸びている枝線とそこから分岐された複数の蓄積電極 133a、133b を含む。蓄積電極線 131 のそれぞれは隣接した 2 つのゲート線 121 の間に位置し、枝線は 2 つのゲート線 121 のうち下方に近いところに位置する。蓄積電極 133a、133b のそれぞれは枝線と接続された固定端とその反対側の自由端を有している。一方の蓄積電極 133a の固定端は面積が広く、その自由端は直線部分と曲がった部分の 2 つに分けられる。しかし、蓄積電極線 131 のパターン及び配置は多様に変形される。

【0043】

これら配線は、アルミニウム Al やアルミニウム合金などアルミニウム系金属、銀、銀合金など銀系金属、銅 Cu、銅合金など銅系金属、モリブデン Mo、モリブデン合金などモリブデン系金属、クロム Cr、タンタル Ta 及びチタン Ti などで形成することができる。また、これらは物理的性質が異なる 2 種類の導電膜(図示せず)を含む多重膜構造を有することもできる。これらのうちの導電膜は信号遅延や電圧降下を減少することができるように比抵抗の低い金属、例えば、アルミニウム系金属、銀系金属、銅系金属などからなる。これとは異なり、他の導電膜は他の物質、特に、インジウム錫酸化物(ITO)及びインジウム亜鉛酸化物(IZO)との物理的、化学的、電気的コンタクト特性の優れた物質、例えば、モリブデン系金属、クロム、タンタル、チタンなどからなる。このような組み合わせの例としてはクロム下部膜とアルミニウム(合金)上部膜、及びアルミニウム(合金)下部膜とモリブデン(合金)上部膜を挙げることができる。しかし、ゲート線 121 及び蓄積電極線 131 は他の多様な金属または導電体などで形

10

20

30

40

50

成することができる。

【0044】

ゲート線121及び蓄積電極線131の側面は基板110面に対して傾斜されており、その傾斜角は約30°～80°であることが望ましい。

【0045】

ゲート線121及び蓄積電極131上には窒化シリコンSiNxまたは酸化シリコンSiOxなどからなるゲート絶縁膜140が形成されている。

【0046】

ゲート絶縁膜140上には水素化アモルファスシリコン（以下、a-Si）などからできた複数の線形半導体151が形成されている。線形半導体151は主に縦方向に伸びており、ゲート電極124に向かって伸びている複数の突出部154を含む。線形半導体151はゲート線121及び蓄積電極線131付近で幅が広がってこれらを幅広く覆っている。

10

【0047】

各半導体151上には線形及び島形オーミックコンタクト部材（抵抗性接触部材）161、165が形成されている。オーミックコンタクト部材161、165は燐Pなどのn型不純物が高濃度でドーピングされているn+水素化アモルファスシリコンなどの物質からなるかシリサイドからなる。線形オーミックコンタクト部材161は複数の突出部163を有しており、突出部163と島形オーミックコンタクト部材165は双を成して半導体151の突出部154上に配置されている。

20

【0048】

半導体151とオーミックコンタクト部材161、165の側面も基板110面に対して傾斜されており傾斜角は30°～80°程度である。

【0049】

オーミックコンタクト部材161、165上には複数のデータ線171と複数のドレイン電極175が形成されている。

【0050】

データ線171はデータ信号を伝達し主に縦方向に伸びてゲート線121と交差する。各データ線171はまた蓄積電極線131と交差し隣接した蓄積電極133a、133bの間に形成される。各データ線171はゲート電極124に向かって伸びている複数のソース電極173、及び他の層または外部駆動回路との接続のために面積が広いターミナル部分179を含む。データ信号を生成するデータ駆動回路（図示せず）は基板110上に付着されるフレキシブル印刷回路フィルム（図示せず）上に搭載されるか、基板110上に直接搭載されるか、基板110に集積される。データ駆動回路が基板110上に集積されている場合、データ線171が延長され直接接続される。

30

【0051】

ドレイン電極175はデータ線171と分離されておりゲート電極124を中心にしてソース電極173と向き合う。各ドレイン電極175は面積の広い一方のターミナル部分と棒形状である他のターミナル部分を有している。広いターミナル部分は蓄積電極線131と重畳し、棒形のターミナル部分は曲がったソース電極173で一部取り囲まれている。

40

【0052】

一つのゲート電極124、一つのソース電極173及び一つのドレイン電極175は半導体151の突出部154と共に一つの薄膜トランジスタを成し、薄膜トランジスタのチャンネルはソース電極173とドレイン電極175との間の突出部154に形成される。

【0053】

データ線171及びドレイン電極175はモリブデン、クロム、タンタル及びチタンなど耐火性金属またはこれらの合金からなることが望ましく、耐火性金属膜（図示せず）と低抵抗導電膜（図示せず）を含む多重膜構造を有することができる。多重膜構造の例としてはクロムまたはモリブデン（合金）下部膜とアルミニウム（合金）上部膜の二重膜、モ

50

リブデン（合金）下部膜とアルミニウム（合金）中間膜とモリブデン（合金）上部膜の三重膜を挙げることができる。しかし、データ線 171 及びドレイン電極 175 は他にも多様な金属または導電体からなることができる。

【0054】

データ線 171 及びドレイン電極 175 はその側面が基板 110 面に対して $30^{\circ} \sim 80^{\circ}$ 程度の傾斜角で傾いたことが望ましい。

【0055】

オーミックコンタクト部材 161、165 はその下の半導体 151 とその上のデータ線 171 及びドレイン電極 175 の間のみに存在しこれらの間のコンタクト抵抗を低くする。

10

【0056】

半導体 151 は薄膜トランジスタが位置する突出部 154 を除いてはデータ線 171、ドレイン電極 175 及びその下部のオーミックコンタクト性 161、165 と実質的に同一の平面形態を有している。即ち、線形半導体層 151 はデータ線 171 及びドレイン電極 175 とその下部のオーミックコンタクト層 161、163、165 の下に全部形成されており、ソース電極 173 とドレイン電極 175 との間には露出されている。しかし、実際は工程上問題に起因して、半導体 151 及びオーミックコンタクト層 161、163、165 がデータ線 171 及びドレイン電極 175 より突出される形態を有する。

【0057】

データ線 171、ドレイン電極 175 及び露出された半導体 154 部分上には保護膜 180 が形成されている。

20

【0058】

保護膜 180 は窒化シリコンや酸化シリコンなどの無機絶縁物、有機絶縁物、低誘電率絶縁物などからなる。有機絶縁物と低誘電率絶縁物の誘電常数は 4.0 以下であることが望ましく低誘電率絶縁物の例としてはプラズマ化学気相蒸着で形成される a-Si:C:O、a-Si:O:F などを挙げることができる。有機絶縁物のうち感光性を有するもので保護膜 180 を作ることもでき、保護膜 180 の表面は平坦であってもよい。しかし、保護膜 180 は有機膜の優秀な絶縁特性を生かしながら露出された半導体 151 部分に悪い影響をかけないように下部無機膜と上部有機膜の二重膜構造を有することができる。

【0059】

30

保護膜 180 にはデータ線 171 のターミナル部分 179 とドレイン電極 175 をそれぞれ露出させる複数のコンタクトホール 182、185 が形成されており、保護膜 180 とゲート絶縁膜 140 にはゲート線 121 のターミナル部分 129 と露出させる複数のコンタクトホール 181、蓄積電極 133a、133b の固定端付近または自由端の蓄積電極線 131 一部を露出させる複数のコンタクトホール 183a、183b が形成されている。

【0060】

保護膜 180 上には複数の画素電極 191、複数の連結橋 (overpass) 84 及び複数のコンタクト補助部材 81、82 が形成されている。これらは ITO または IZO などの透明な導電物質やアルミニウム、銀またはその合金などの反射性金属から形成されることが可能である。

40

【0061】

画素電極 191 はコンタクトホール 185 を通じてドレイン電極 175 と電気的に接続されており、ドレイン電極 175 からデータ電圧の印加を受ける。データ電圧が印加された画素電極 191 は共通電圧の印加を受ける他の基板 (図示せず) の共通電極 (図示せず) と共に電界を生成することで、2つの電極の間の液晶層 (図示せず) の液晶分子の方向を決定する。画素電極 191 と共通電極はキャパシタ (以下、液晶キャパシタ) を成し薄膜トランジスタがターンオフされた後にも印加された電圧を保持する。

【0062】

画素電極 191 は蓄積電極 133a、133b を初め蓄積電極線 131 とオーバーラッ

50

プ(重畳)する。画素電極 1 9 1 及びこれとは電氣的に接続されたドレイン電極 1 7 1 が蓄積電極線 1 3 1 と重畳して成すキャパシタを蓄積キャパシタとし、蓄積キャパシタは液晶キャパシタの電圧保持能力を強化する。

【 0 0 6 3 】

コンタクト補助部材 8 1、8 2 はそれぞれコンタクトホール 1 8 1、1 8 2 と通じてゲート線 1 2 1 のターミナル部分 1 2 0 及びデータ線 1 7 1 のターミナル部分 1 7 9 と接続される。コンタクト補助部材 8 1、8 2 はデータ線 1 7 1 及びゲート線 1 2 1 のターミナル部分 1 7 9、1 2 9 と外部装置とのコンタクト性を補完しこれらを保護する。

【 0 0 6 4 】

連結橋 8 3 はゲート線 1 2 1 を横切り、ゲート線 1 2 1 を間において反対側に位置する一対のコンタクトホール 1 8 3 a、1 8 3 b を通じて蓄積電極線 1 3 1 の露出された部分と蓄積電極 1 3 3 b の自由端の露出されたターミナル部分に接続されている。蓄積電極 1 3 3 a、1 3 3 b を初め蓄積電極 1 3 1 は連結橋 8 3 と共にゲート線 1 2 1 やデータ線 1 7 1 または薄膜トランジスタの欠陥を修理するに使用することができる。

【 0 0 6 5 】

図 1 7、図 2 8 及び図 3 1 は本発明の一実施例による薄膜トランジスタ基板の製造方法を順次に示した配置図であり、図 1 8 及び図 1 9 は図 1 7 の I X - I X ' 線及び X - X ' 線に沿って切断した断面図であり、図 2 0 乃至図 2 7 は本発明の一実施例による薄膜トランジスタ基板の製造方法により順次に示した断面図であり、図 2 9 及び図 3 0 は図 2 8 の X X - X X ' 線及び X X I - X X I ' 線に沿って切断した断面図であり、図 3 2 及び図 3 3 は図 3 1 の X X I I I - X X I I I ' 線及び X X I V - X X I V ' 線に沿って切断した断面図である。

【 0 0 6 6 】

まず、図 1 7 乃至図 1 9 に示すように、透明ガラスまたはプラスチックなどからなる絶縁基板 1 1 0 上にモリブデンからなる金属層を形成した後、ウェット(湿式)エッチングしてゲート電極 1 2 4 及びターミナル部分 1 2 9 を含む複数のゲート線 1 2 1 と蓄積電極 1 3 3 a、1 3 3 b を含む複数の蓄積電極線 1 3 1 を形成する。

【 0 0 6 7 】

続いて、図 2 0 に示すように、ゲート線 1 2 1 及び蓄積電極線 1 3 1 上に窒化シリコン S i N x からなるゲート絶縁膜 1 4 0、不純物がドーピングされていない真性アモルファスシリコン a - S i 層 1 5 0 及び不純物がドーピングされたアモルファスシリコン (n + a - S i) 1 6 0 層を化学気相蒸着方法で形成する。真性アモルファスシリコン層 1 5 0 は水素化アモルファスシリコンなどで形成し不純物がドーピングされたアモルファスシリコン層 1 6 0 は磷 (P) などの n 型不純物が高濃度でドーピングされたアモルファスシリコンまたはシリサイドから形成する。

【 0 0 6 8 】

連続的に、不純物がドーピングされたアモルファスシリコン層 1 6 0 上にモリブデンからなるデータ層 1 7 0 をスパッタリングに形成する。

【 0 0 6 9 】

その後、データ層 1 7 0 上にスピンコーティング方法でフォトレジスト膜を形成する。

【 0 0 7 0 】

前記フォトレジスト膜はフォトレジスト組成物をデータ層 1 7 0 上に塗布して形成する。前記フォトレジスト組成物は混合樹脂 1 0 0 重量部及びナフトキノンジアゾスルホン酸エステル 1 0 ~ 5 0 重量部を含む。前記混合樹脂はノボラック樹脂及びアクリル樹脂を同時に含む樹脂として、前記アクリル樹脂の含量は全体混合樹脂内で 1 ~ 1 5 重量%である。前記ノボラック樹脂の重量平均分子量は 3 0 0 0 0 以上であり、前記アクリル樹脂の重量平均分子量は 2 0 0 0 0 以上である。前記フォトレジスト組成物は望ましくは有機溶剤と混合して使用される。

【 0 0 7 1 】

続いて、図 2 1 及び図 2 2 に示すように、フォトレジスト膜を露光及び現象して第 1 フ

10

20

30

40

50

ォトレジストパターン 5 2 と第 1 フォトレジストパターン 5 2 より薄い第 2 フォトレジストパターン 5 4 を形成する。

【 0 0 7 2 】

この際、フォトレジスト膜を現象した後、別途の熱処理は実施しない。一般的に、この段階で実施する熱処理は現象液によってパターンングされたフォトレジスト膜を基板上に堅固に固定するために実施する。しかし、このような熱処理はフォトレジストのリフローを誘発して初期に形成されたフォトレジストパターンのプロファイルが悪化させる。この場合、チャンネル領域に形成されたフォトレジストのプロファイル及び傾斜角が変わり後続するエッチングの不良を誘発し場合によってショートを起こし薄膜トランジスタ特性に影響を与えることがある。

10

【 0 0 7 3 】

そこで、フォトレジスト膜を現象した後、別途の熱処理を実施せず、すぐエッチングを実施する。

【 0 0 7 4 】

ここで、説明の便宜上、配線が形成される部分のデータ層 1 7 0、不純物がドーピングされたアモルファスシリコン層 1 6 0、真性アモルファスシリコン層 1 5 0 を配線部分 A とし、ゲート電極 1 2 4 上にチャンネルが形成される部分をチャンネル部分 B とし、配線部分 A 及びチャンネル部分 B を除いた領域を残りの部分 C とする。

【 0 0 7 5 】

フォトレジストパターン 5 2、5 4 中で配線部分 A に位置した第 1 フォトレジストパターン 5 2 はチャンネル部分 B に位置した第 2 フォトレジストパターン 5 4 より厚く形成し、残りの部分 C のフォトレジスト膜は全部除去する。この際、第 1 フォトレジストパターン 5 2 の厚さと第 2 フォトレジストパターン 5 4 の厚さとの比は後述するエッチング工程での工程条件によって異なるようにするものの、第 2 フォトレジストパターン 5 4 の厚さを第 1 フォトレジストパターン 5 2 の厚さの 1 / 2 以下にすることが望ましい。

20

【 0 0 7 6 】

このように、位置によってフォトレジスト膜の厚さを異なるように形成する方法には幾つかがあるが、露光マスクに透明領域と遮光領域だけではなく半透明領域を置くことがその例である。半透過領域にはスリットパターン、格子パターンまたは透過率が中間であるか、厚さが中間である薄膜が具備される。スリットパターンを使用する時にはスリットの幅やスリットの間の間隔がフォト工程に使用する露光器の分解能がより小さいことが望ましい。

30

【 0 0 7 7 】

続いて、図 2 2 及び図 2 3 に示すように、第 1 フォトレジストパターン 5 2 を用いて残りの部分 C に露出されているデータ層 1 7 0 をウェットエッチングで除去して複数のデータパターン 1 7 1、1 7 4、1 7 9 を形成する。

【 0 0 7 8 】

その後、データパターン 1 7 1、1 7 4、1 7 9 をマスクとして残りの部分 Cに残っている不純物がドーピングされたアモルファスシリコン層 1 6 0 及び真性アモルファスシリコン層 1 5 0 をドライエッチングする。

40

【 0 0 7 9 】

続いて、図 2 4 及び図 2 5 に示すように、エッチバック工程を用いてチャンネル部分 B に存在する第 2 フォトレジストパターン 5 4 を除去する。この際、第 1 フォトレジストパターン 5 2 も第 2 フォトレジストパターン 5 4 の厚さ分だけ除去されるので薄くなる。また、第 1 フォトレジストパターン 5 2 の側面もある程度除去されるので下部に形成されているデータパターン 1 7 1、1 7 4、1 7 9 の両端を露出させる。

【 0 0 8 0 】

その後、図 2 6 及び図 2 7 に示すように、第 1 フォトレジストパターン 5 2 を約 1 0 0 ° ~ 1 5 0 ° で熱処理してリフロー (r e f l o w) させる。

【 0 0 8 1 】

50

本発明によるフォトリジストは耐熱性が非常に良好でフォトリジスト組成物のリフローによるプロファイル変動がなく、非常に安定な構造を有する。

【0082】

その後、図28乃至図30に示すように、リフローされた第1フォトリジストパターン52を用いてエッチングして、データパターン174をソース電極173とドレイン電極175で分離し、ソース電極173とドレイン電極175との間のチャンネル領域に不純物がドーピングされたアモルファスシリコンパターン164を露出させる。

【0083】

この際、エッチングはドライエッチングまたはウェットエッチングで実施することができる。

10

【0084】

ドライエッチングで実施する場合、データパターン171、174、179の両端とリフローされた第1フォトリジストパターン52の端が一致するのでフォトリジストパターン52の内側にオーバエッチング(overetching)される程度が少ない。従って、下部に露出される半導体層の突出部を減少させることができる。

【0085】

同様に、ウェットエッチングで実施する場合、第1フォトリジストパターン52とデータパターン171、174、179の接着性が良好でフォトリジスト流動による応力が減少しフォトリジストパターン52の内側にデータパターン171、174、179がオーバエッチング(overetching)される程度が少ない。従って、下部に露出される半導体層の突出部を減少させることができる。

20

【0086】

続いて、第1フォトリジストパターン52を除去し、不純物がドーピングされたアモルファスシリコンパターン164の露出部分をドライエッチングして除去する。

【0087】

その後、図31乃至図33に示すように、データ線171及びドレイン電極175によってカバーできない半導体の突出部154を覆うように保護膜180を形成する。

【0088】

続いて、保護膜180をフォト工程でエッチングして複数のコンタクトホール181、182、183a、183b、185を形成する。

30

【0089】

最後、図5乃至図7に示すように、保護膜180上にITOまたはIZOなどの透明な導電物質をスパッタリングで蒸着した後パターニングして、画素電極191、コンタクト補助部材81、82及び連結橋83を形成する。

【産業上の利用可能性】

【0090】

以上の説明によると、本発明のフォトリジスト組成物は耐熱性を向上させパターン形成の際、前記組成物が熱によって流動化する程度が少なくなり、高いプロファイル角度を得ることができる。これにより、設計マージンを増加させることができ、エッチングの際減少するスキュー問題も改善することができる。

40

【0091】

さらに、熱によって不均一に形成される残留膜の厚さを均一にすることで、パターン製作の際発生される配線のショート及びオープン不良を発生させない。

【0092】

以上、本発明の実施例によって詳細に説明したが、本発明はこれに限定されず、本発明が属する技術分野において通常の知識を有するものであれば本発明の思想と精神を離脱することなく、本発明を修正または変更できる。

【図面の簡単な説明】

【0093】

【図1】ベイク処理後フォトリジスト組成物のリフロー現象を示す写真である。

50

【図 2】ベイク処理後フォトリソグ組成物のリフロー現象を示す写真である。

【図 3】ベイク処理後フォトリソグ組成物のリフロー現象を示す写真である。

【図 4】ベイク処理後フォトリソグ組成物のリフロー現象を示す写真である。

【図 5】実施例 1 のフォトリソグ組成物を用いて形成されたフォトリソグ膜のリフロー過程を示す写真である。

【図 6】実施例 1 のフォトリソグ組成物を用いて形成されたフォトリソグ膜のリフロー過程を示す写真である。

【図 7】実施例 1 のフォトリソグ組成物を用いて形成されたフォトリソグ膜のリフロー過程を示す写真である。

【図 8】比較例 1 のフォトリソグ組成物を用いて形成されたフォトリソグ膜のリフロー過程を示す写真である。

10

【図 9】比較例 1 のフォトリソグ組成物を用いて形成されたフォトリソグ膜のリフロー過程を示す写真である。

【図 10】比較例 1 のフォトリソグ組成物を用いて形成されたフォトリソグ膜のリフロー過程を示す写真である。

【図 11】比較例 2 のフォトリソグ組成物を用いて形成されたフォトリソグ膜のリフロー過程を示す写真である。

【図 12】比較例 2 のフォトリソグ組成物を用いて形成されたフォトリソグ膜のリフロー過程を示す写真である。

【図 13】比較例 2 のフォトリソグ組成物を用いて形成されたフォトリソグ膜のリフロー過程を示す写真である。

20

【図 14】本発明の一実施例による薄膜トランジスタ基板の配置図である。

【図 15】図 14 の V I - V I ' 線及び V I I - V I I ' 線に沿って切断した断面図である。

【図 16】図 14 の V I - V I ' 線及び V I I - V I I ' 線に沿って切断した断面図である。

【図 17】本発明の一実施例による薄膜トランジスタ基板の製造方法を順次に示した配置図である。

【図 18】図 17 の I X - I X ' 線及び X - X ' 線に沿って切断して示した断面図である。

30

【図 19】図 17 の I X - I X ' 線及び X - X ' 線に沿って切断して示した断面図である。

【図 20】本発明の一実施例による薄膜トランジスタ基板の製造方法に従って順次に示した断面図である。

【図 21】本発明の一実施例による薄膜トランジスタ基板の製造方法に従って順次に示した断面図である。

【図 22】本発明の一実施例による薄膜トランジスタ基板の製造方法に従って順次に示した断面図である。

【図 23】本発明の一実施例による薄膜トランジスタ基板の製造方法に従って順次に示した断面図である。

40

【図 24】本発明の一実施例による薄膜トランジスタ基板の製造方法に従って順次に示した断面図である。

【図 25】本発明の一実施例による薄膜トランジスタ基板の製造方法に従って順次に示した断面図である。

【図 26】本発明の一実施例による薄膜トランジスタ基板の製造方法に従って順次に示した断面図である。

【図 27】本発明の一実施例による薄膜トランジスタ基板の製造方法に従って順次に示した断面図である。

【図 28】本発明の一実施例による薄膜トランジスタ基板の製造方法を順次に示した配置図である。

50

【図 29】図 28 の X X - X X I ' 線及び X X I - X X I ' 線に沿って切断した断面図である。

【図 30】図 28 の X X - X X I ' 線及び X X I - X X I ' 線に沿って切断した断面図である。

【図 31】本発明の一実施例による薄膜トランジスタ基板の製造方法を順次に示した配置図である。

【図 32】図 31 の X X I I I - X X I I I ' 線及び X X I V - X X I V ' 線に沿って切断した断面図である。

【図 33】図 31 の X X I I I - X X I I I ' 線及び X X I V - X X I V ' 線に沿って切断した断面図である。

10

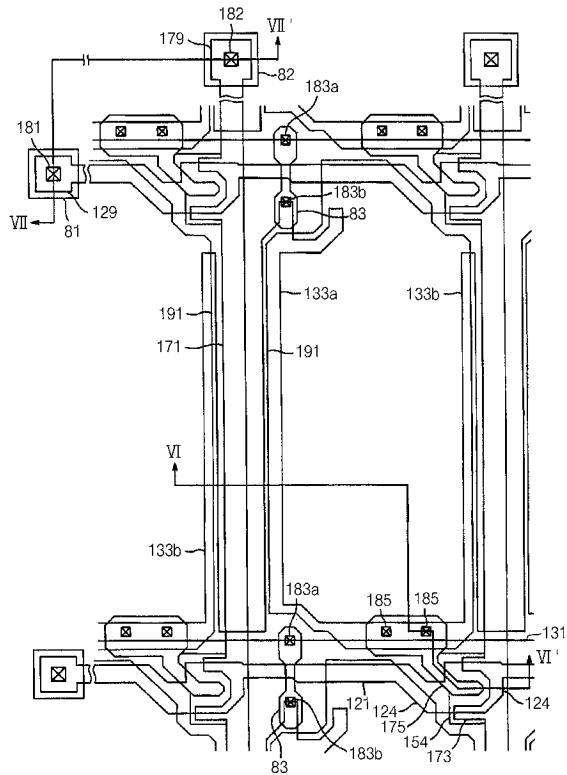
【符号の説明】

【 0 0 9 4 】

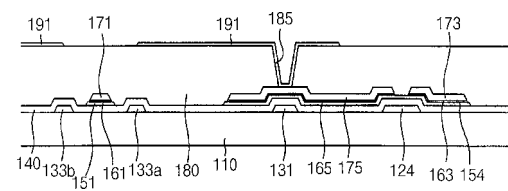
5 2、5 4	フォトレジストパターン
8 1、8 2	コンタクト補助部材
8 3	連結橋
1 1 0	絶縁基板
1 2 0	ゲート層
1 2 1	ゲート線
1 2 4	ゲート電極
1 3 1	蓄積電極線
1 3 3 a、1 3 3 b	蓄積電極
1 4 0	ゲート絶縁膜
1 5 4	半導体層
1 6 0	不純物アモルファスシリコン層
1 7 1	データ線
1 7 3	ソース電極
1 7 5	ドレイン電極
1 8 0	保護膜
1 9 1	画素電極

20

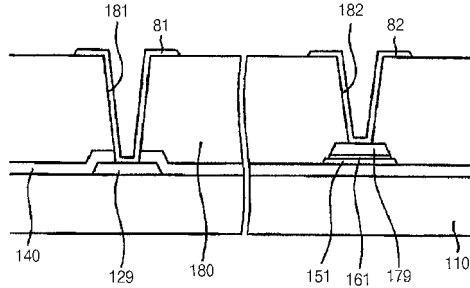
【図 14】



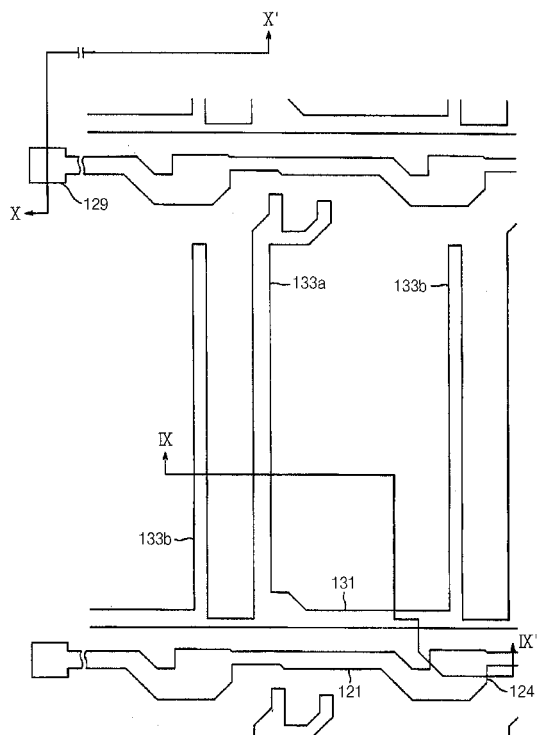
【図 15】



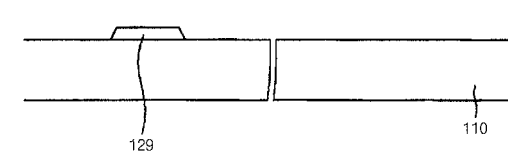
【図 16】



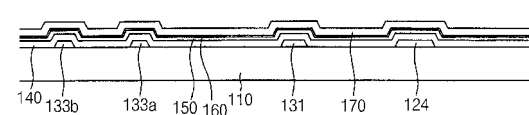
【図 17】



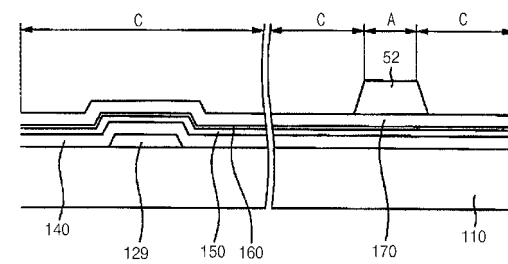
【図 19】



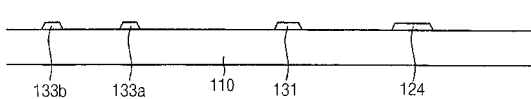
【図 20】



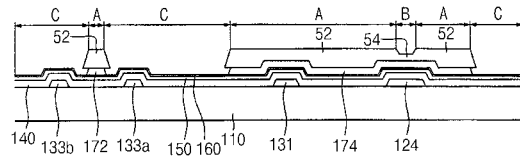
【図 21】



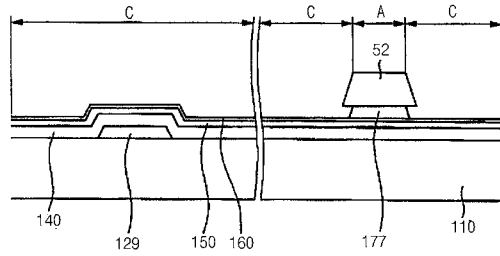
【図 18】



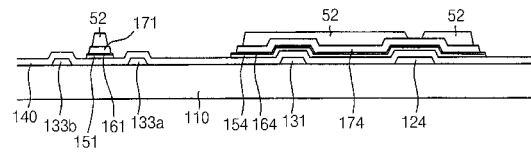
【図 2 2】



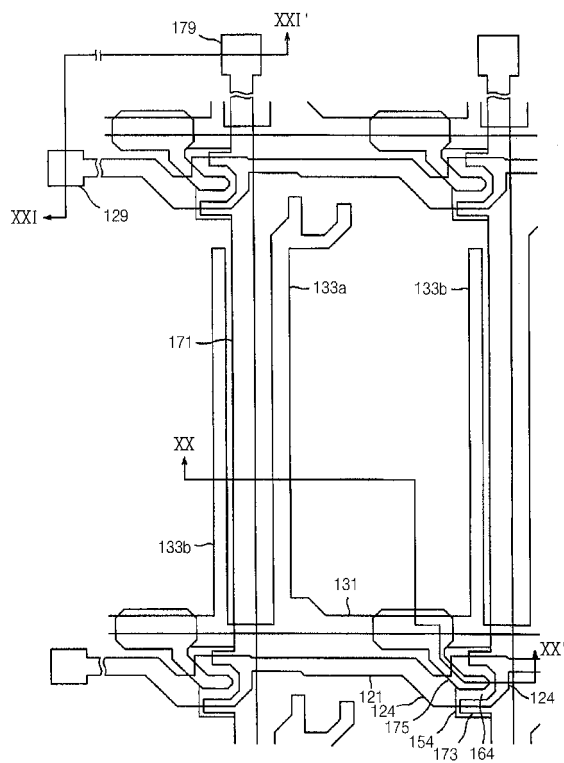
【図 2 3】



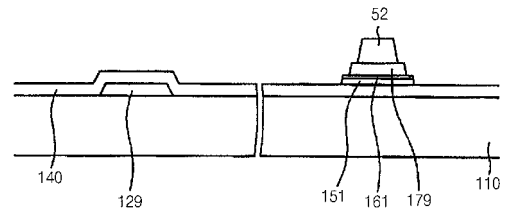
【図 2 4】



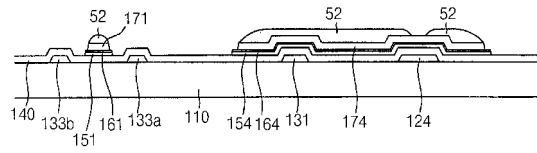
【図 2 8】



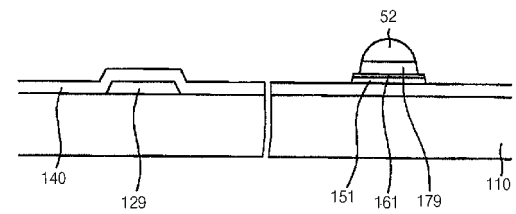
【図 2 5】



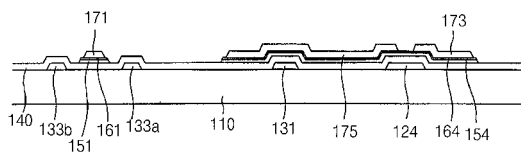
【図 2 6】



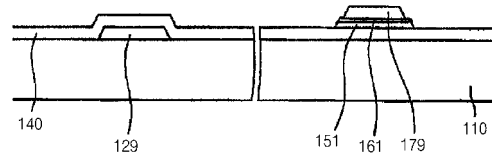
【図 2 7】



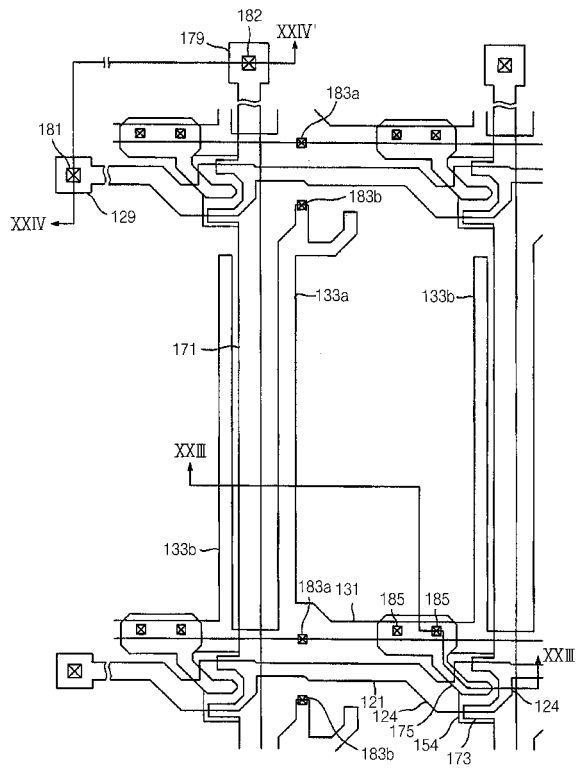
【図 2 9】



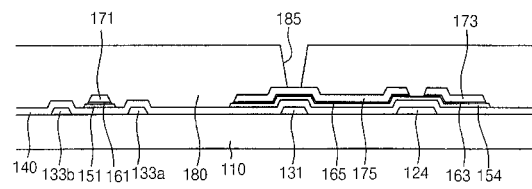
【図 3 0】



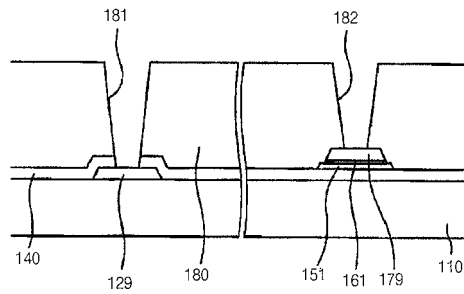
【図 3 1】



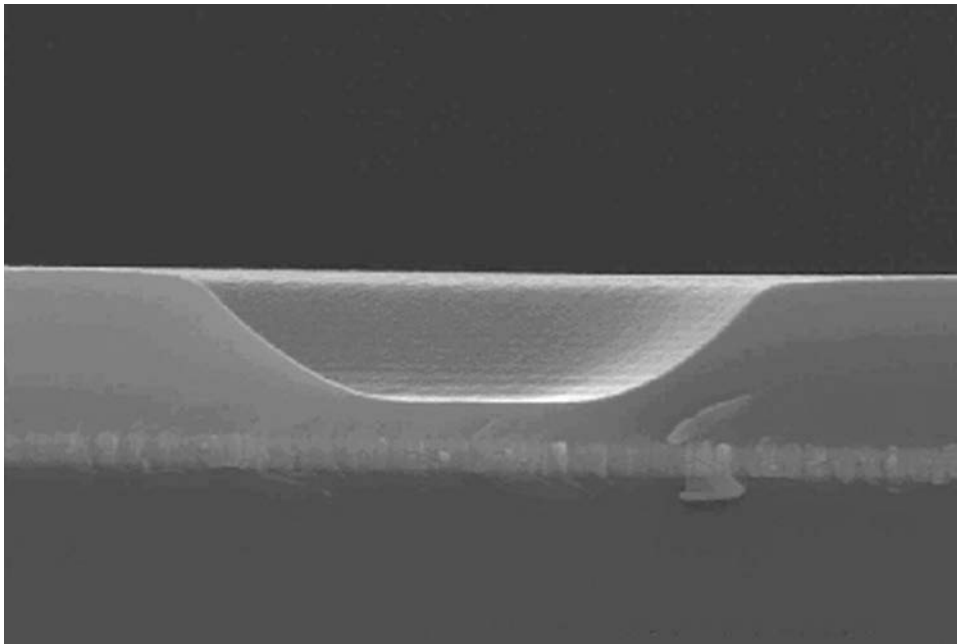
【図 3 2】



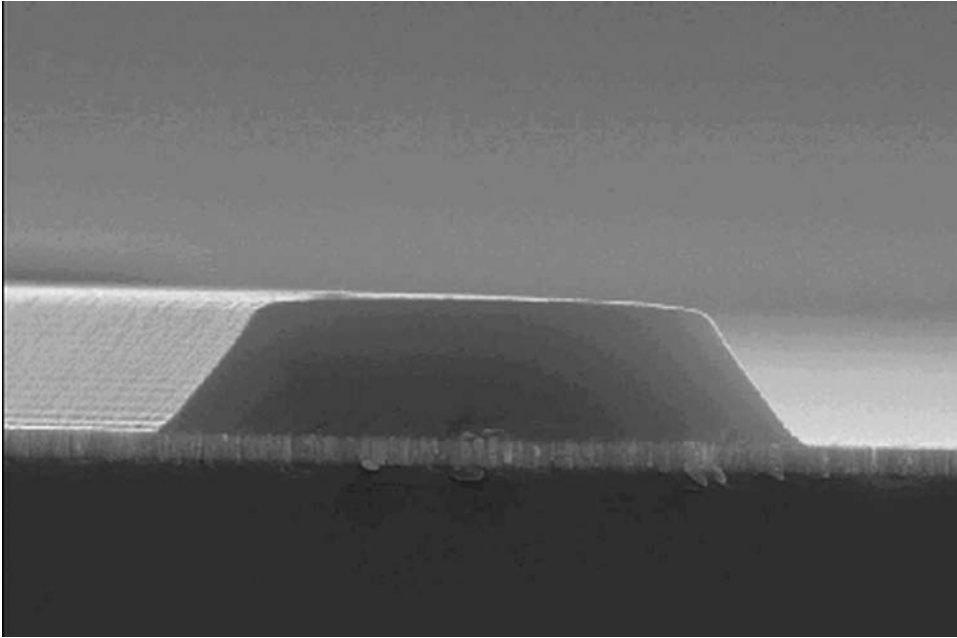
【図 3 3】



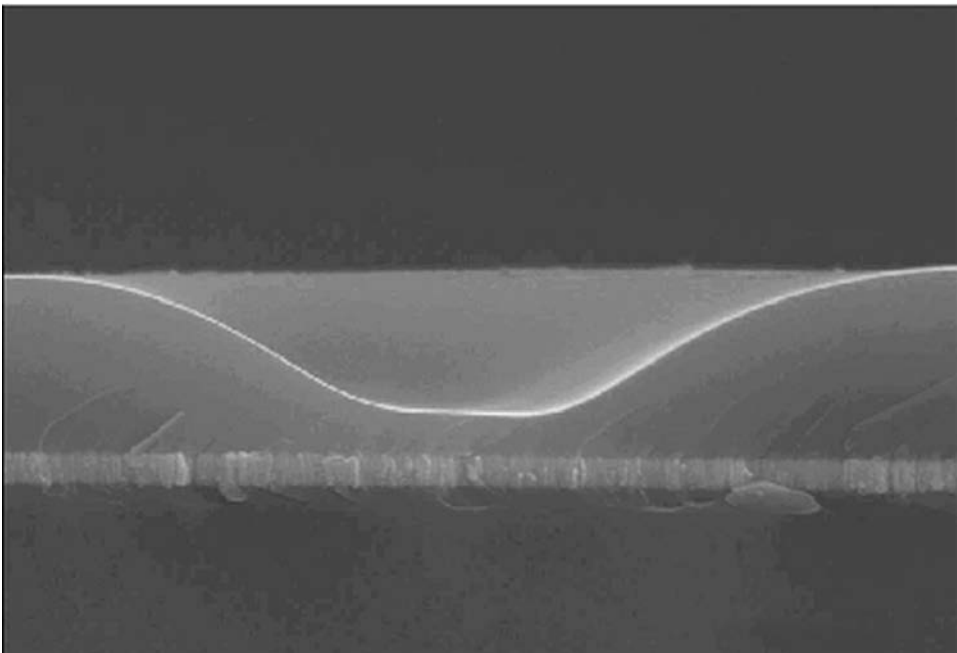
【図 1】



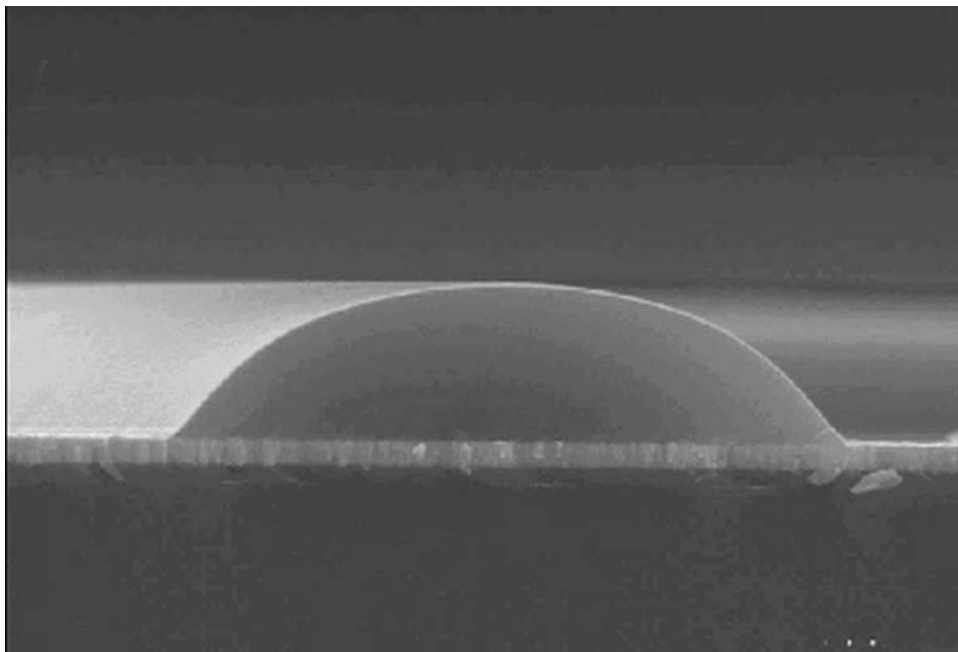
【図 2】



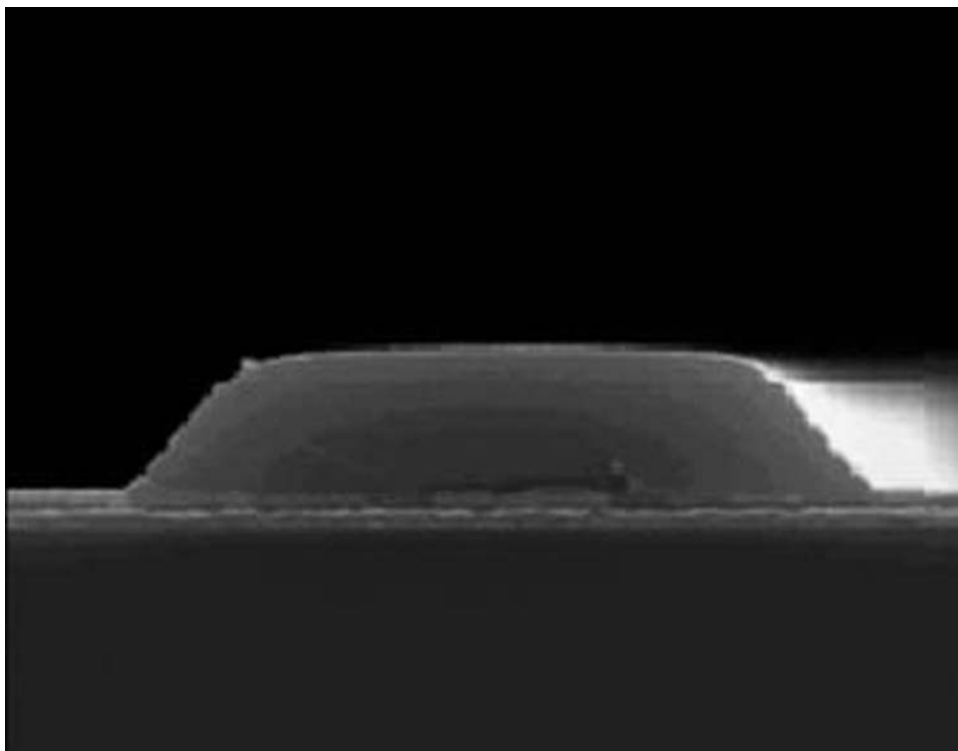
【図 3】



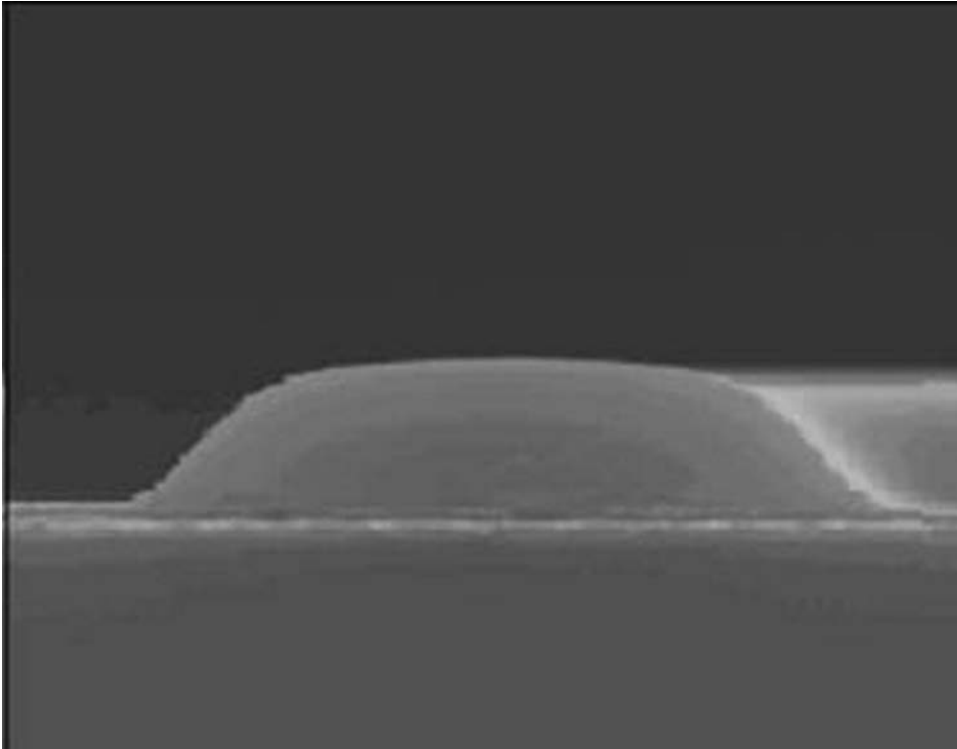
【図 4】



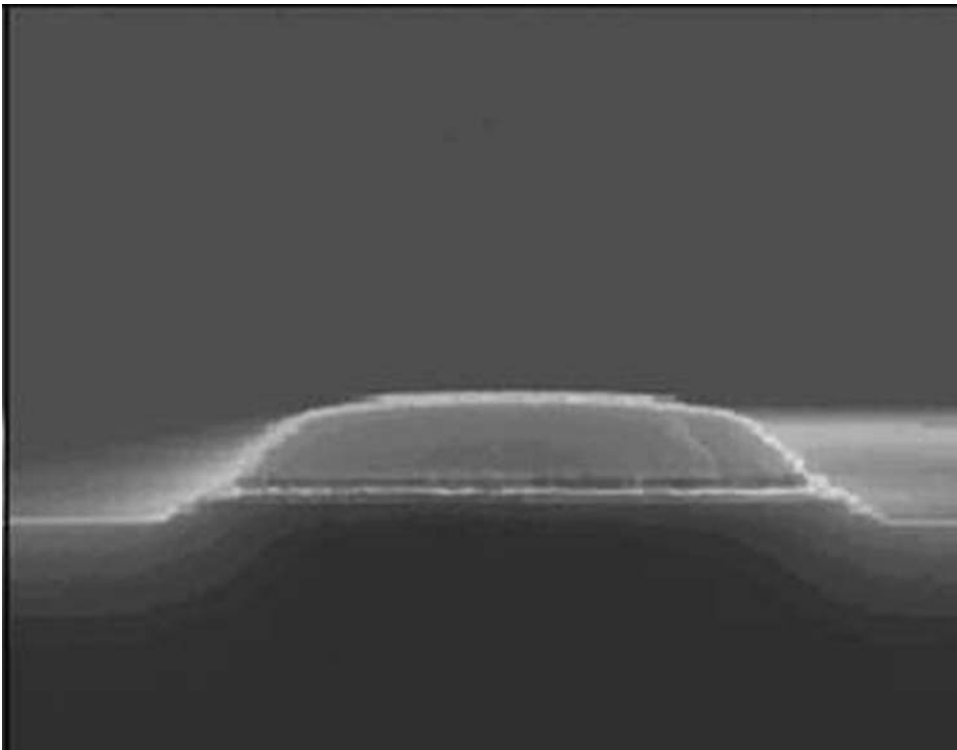
【図 5】



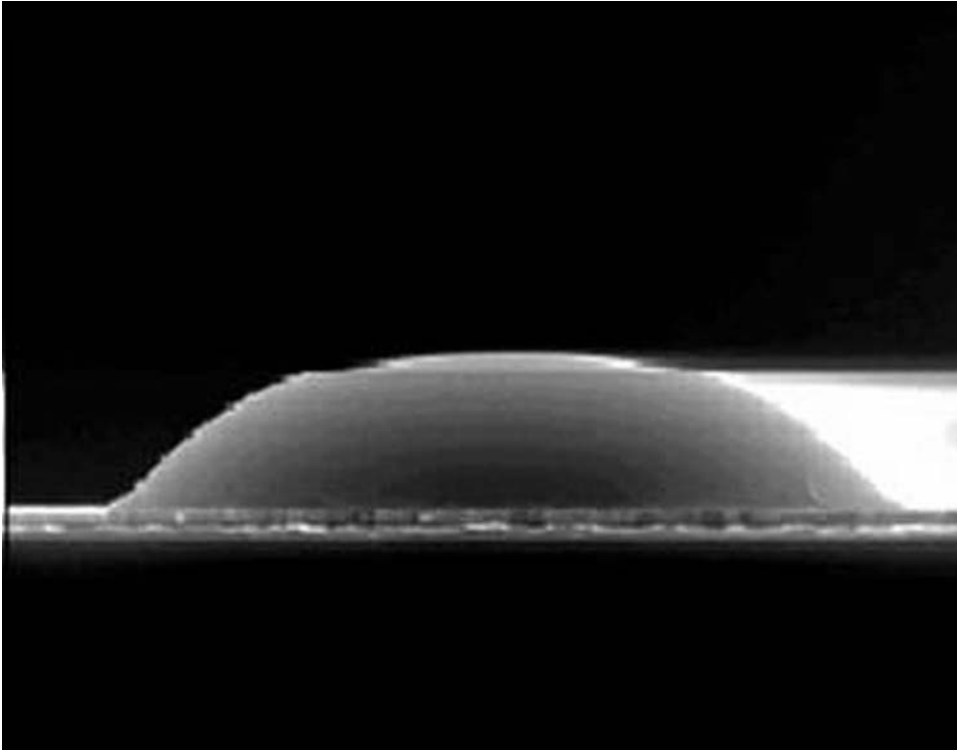
【図 6】



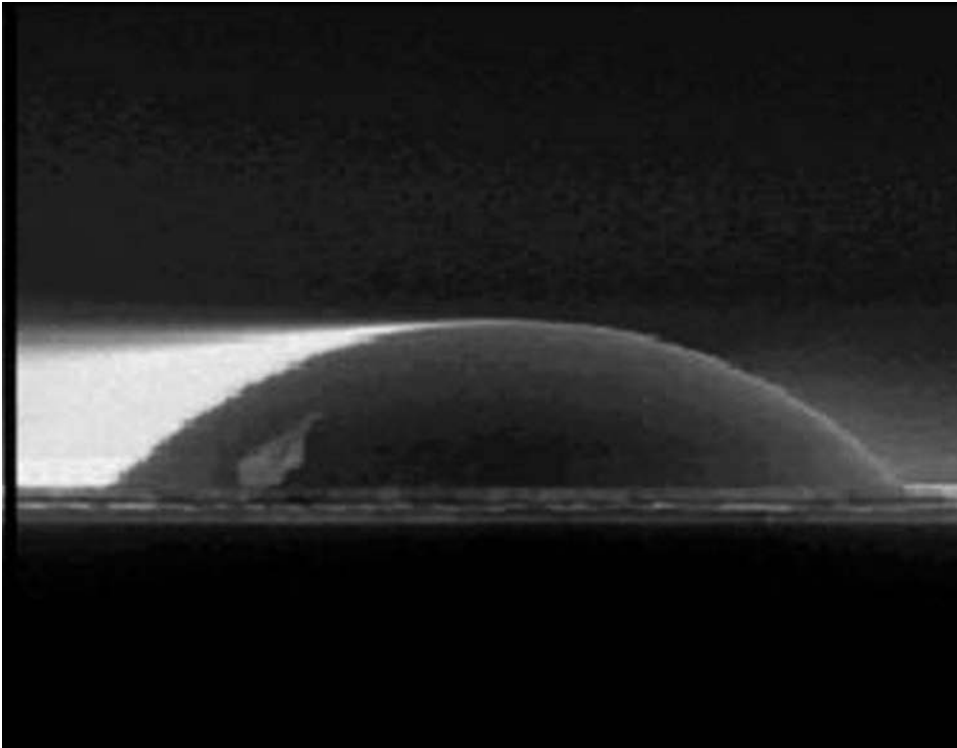
【図 7】



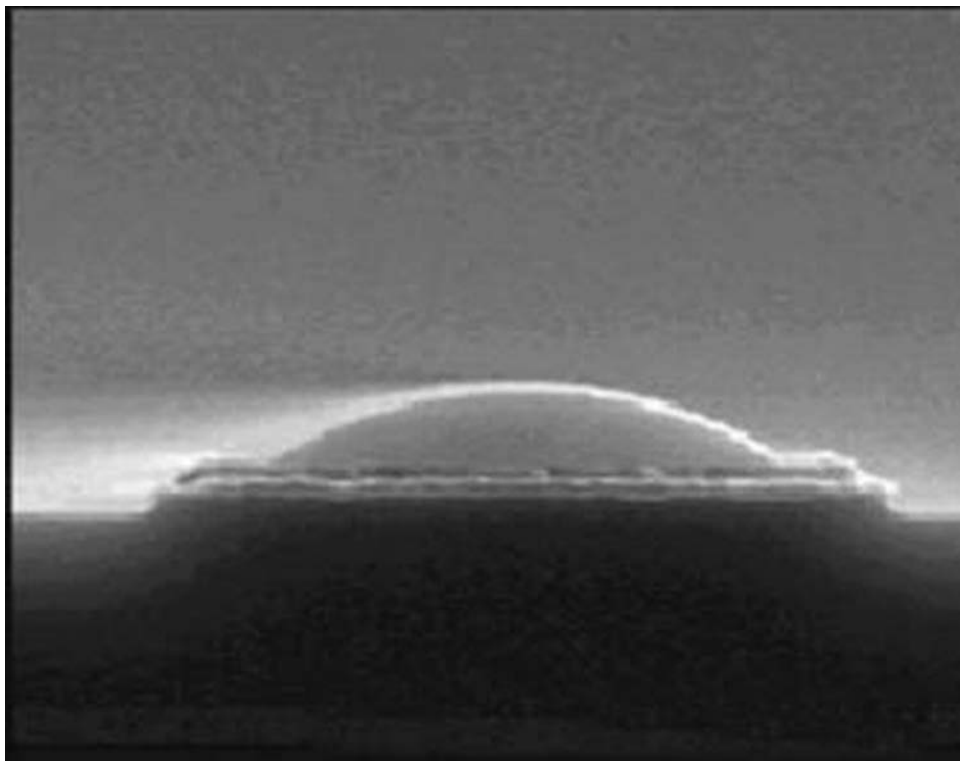
【図 8】



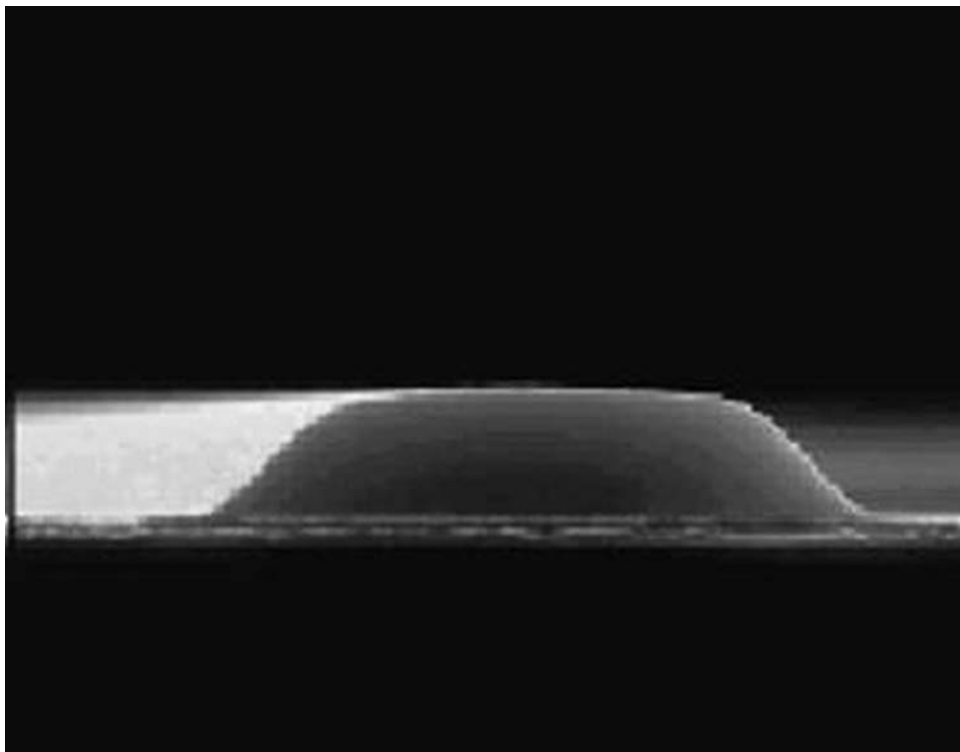
【図 9】



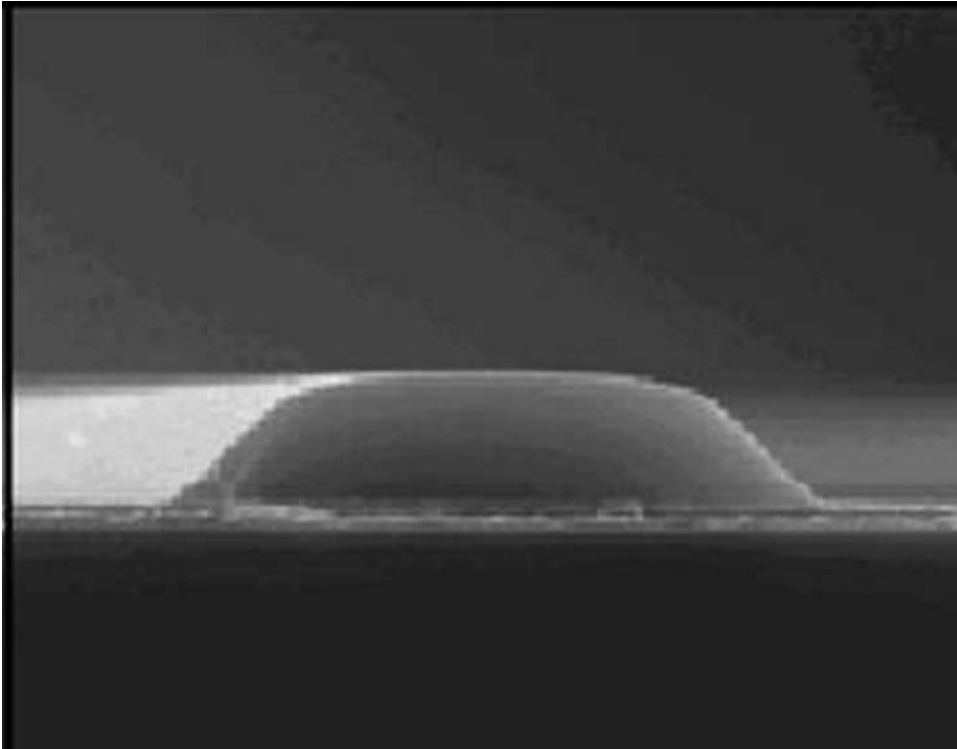
【図 10】



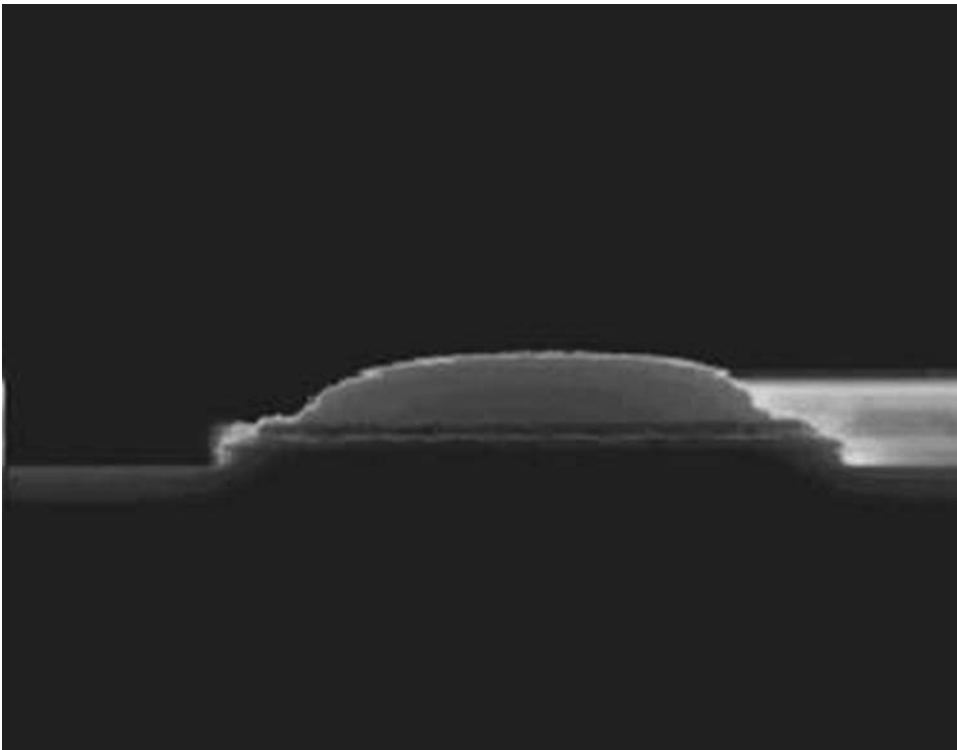
【図 11】



【図 12】



【図 13】



フロントページの続き

(51)Int.Cl. F I
H 0 1 L 21/027 (2006.01) H 0 1 L 21/30 5 0 2 R

(74)代理人 110000408

特許業務法人高橋・林アンドパートナーズ

(72)発明者 李 義 国

大韓民国京畿道龍仁市陽智面デ德里 7 4 7 - 1 番地

(72)発明者 全 祐 爽

大韓民国ソウル特別市江南区水西洞 カチマウルアパートメント 1 0 0 4 棟 1 4 0 7 号

(72)発明者 鄭 斗 喜

大韓民国ソウル特別市江南区大峙 1 洞 開浦ウスン 2 次アパートメント 1 4 棟 9 0 1 号

(72)発明者 朴 廷 敏

大韓民国ソウル特別市瑞草区良才洞 3 7 2 - 9 番地 3 階

(72)発明者 姜 徳 萬

大韓民国京畿道水原市長安区亭子洞 1 8 0 番地 ミケランシェールビルA 棟 1 3 0 6 号

(72)発明者 鄭 時 永

大韓民国京畿道河南省倉隅洞 5 2 0 番地 ウンヘン双龍アパートメント 1 2 0 棟 1 5 0 2 号

(72)発明者 崔 宰 榮

大韓民国京畿道水原市靈通区靈通洞 9 7 0 - 3 番地 ビョッチョク骨 9 団地住公アパートメント 9 1 2 棟 1 7 0 1 号

審査官 中村 博之

(56)参考文献 特開 2 0 0 0 - 2 5 0 2 1 0 (J P , A)

特開 2 0 0 5 - 0 3 7 7 1 2 (J P , A)

特開 2 0 0 4 - 2 1 9 5 3 6 (J P , A)

特開平 0 9 - 0 1 5 8 6 2 (J P , A)

特開平 0 8 - 2 4 8 6 3 1 (J P , A)

特開 2 0 0 2 - 2 5 8 4 7 9 (J P , A)

特開 2 0 0 4 - 2 5 8 0 9 9 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G 0 3 F 7 / 0 0 - 7 / 4 2