

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2013-131802
(P2013-131802A)

(43) 公開日 平成25年7月4日(2013.7.4)

(51) Int.Cl.

F I

テーマコード (参考)
5 J 5 0 0

H O 3 F 1/02 (2006.01)

H O 3 F 1/02

H O 3 F 3/189 (2006.01)

H O 3 F 3/189

H O 3 F 3/24 (2006.01)

H O 3 F 3/24

審査請求 未請求 請求項の数 20 O L (全 39 頁)

(21) 出願番号	特願2011-277952 (P2011-277952)	(71) 出願人	000006231
(22) 出願日	平成23年12月20日 (2011.12.20)		株式会社村田製作所
			京都府長岡京市東神足1丁目10番1号
(特許庁注：以下のものは登録商標)		(74) 代理人	100089071
1. GSM			弁理士 玉村 静世
		(72) 発明者	浪江 寿典
			神奈川県川崎市中原区下沼部1753番地
			ルネサスエレクトロニクス株式会社内
		(72) 発明者	丸山 昌志
			神奈川県川崎市中原区下沼部1753番地
			ルネサスエレクトロニクス株式会社内
		Fターム(参考)	5J500 AA01 AA41 AC36 AF10 AF15 AS14 AT01 AT02 AT05

(54) 【発明の名称】 R F電力増幅器およびその動作方法

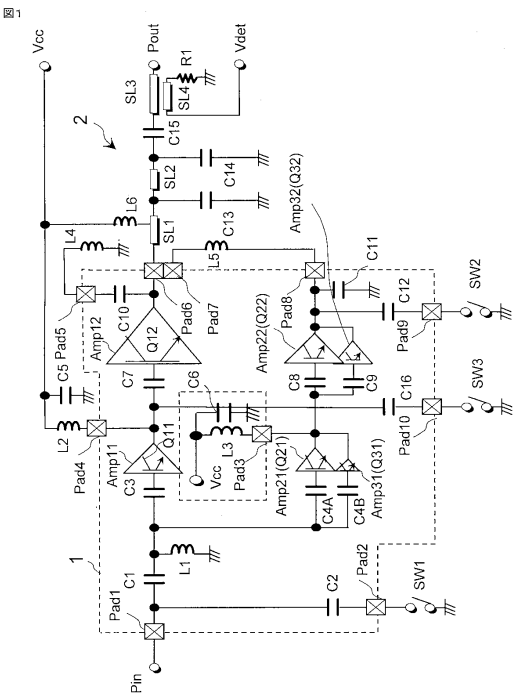
(57) 【要約】

【課題】 高電力動作モードよりも低い電力動作モードで消費電流と消費電力を削減して、増幅動作の安定性を改善すること。

【解決手段】 R F電力増幅器の信号入力端子 P a d 1 と信号出力端子 P a d 6 との間に第1増幅経路の第1増幅回路 A m p 1 1、1 2 と第2増幅経路の第2増幅回路 A m p 2 1、2 2 が並列接続され、第2増幅回路の第2最終段素子 Q 2 2 の素子サイズが第1増幅回路の第1最終段素子 Q 1 2 より小さな素子サイズに設定される。高電力を生成するために、第1増幅回路が活性化され第2増幅回路が非活性化される。高電力動作モードよりも低い電力を生成するため第1増幅回路が非活性化され第2増幅回路が活性化される状態では、信号制御回路 C 1 6、S W 3 は、第1増幅経路に配置された第1増幅回路 A m p 1 1、1 2 を帰還ループとする出力 P a d 6 から入力 P a d 1 への信号伝達を減衰もしくは実質的に遮断する。

。

【選択図】 図 1



【特許請求の範囲】

【請求項 1】

信号入力端子と信号出力端子との間に並列に接続された第 1 増幅経路と第 2 増幅経路と、前記第 1 増幅経路に配置された第 1 増幅回路と、前記第 2 増幅経路に配置された第 2 増幅回路とを具備する R F 電力増幅器であって、

前記第 1 増幅回路の第 1 最終段増幅器は前記信号出力端子に出力電極が接続された第 1 最終段トランジスタを含み、前記第 2 増幅回路の第 2 最終段増幅器は前記信号出力端子に出力電極が接続された第 2 最終段トランジスタを含み、

前記第 1 増幅経路の前記第 1 増幅回路が活性化され、前記第 2 増幅経路の前記第 2 増幅回路が非活性化されることによって、前記第 1 増幅回路の第 1 最終段増幅器の前記第 1 最終段トランジスタの前記出力電極から前記信号出力端子に第 1 R F 出力信号が供給され、

前記第 1 増幅経路の前記第 1 増幅回路が非活性化され、前記第 2 増幅経路の前記第 2 増幅回路が活性化されることによって、前記第 2 増幅回路の第 2 最終段増幅器の前記第 2 最終段トランジスタの前記出力電極から前記信号出力端子に第 2 R F 出力信号が供給され、

前記第 2 最終段トランジスタの素子サイズが前記第 1 最終段トランジスタの素子サイズよりも小さなサイズに設定されることによって、前記第 1 最終段トランジスタの前記出力電極から前記信号出力端子に供給される前記第 1 R F 出力信号の電力よりも前記第 2 最終段トランジスタの前記出力電極から前記信号出力端子に供給される前記第 2 R F 出力信号の電力が小さく設定され、

前記 R F 電力増幅器は、前記第 1 増幅回路の前記第 1 最終段増幅器に接続された信号制御回路を更に具備して、

前記第 1 増幅経路の前記第 1 増幅回路が非活性化されて、前記第 2 増幅経路の前記第 2 増幅回路が活性化される状態において、前記信号制御回路は、前記第 1 増幅経路に配置された前記第 1 増幅回路を帰還ループとする前記信号出力端子から前記信号入力端子への信号伝達を減衰もしくは実質的に遮断することを特徴とする R F 電力増幅器。

【請求項 2】

請求項 1 において、

前記第 2 増幅回路の第 2 最終段増幅器の前記第 2 最終段トランジスタは、前記信号入力端子に供給される R F 入力信号に応答する入力電極を有して、

前記帰還ループは、前記第 2 最終段トランジスタの前記出力電極と前記入力電極の間の帰還容量を含むことを特徴とする R F 電力増幅器。

【請求項 3】

請求項 2 において、

前記帰還容量は、前記第 2 最終段トランジスタの前記出力電極と前記入力電極の間の寄生容量であることを特徴とする R F 電力増幅器。

【請求項 4】

請求項 3 において、

前記第 1 増幅回路の第 1 最終段増幅器の前記第 1 最終段トランジスタは、前記信号入力端子に供給される前記 R F 入力信号に応答する入力電極を有して、

前記第 1 増幅経路の前記第 1 増幅回路は前記信号入力端子の前記 R F 入力信号がその入力端子に供給される第 1 初段増幅器を含み、前記第 1 最終段増幅器の前記第 1 最終段トランジスタの前記入力電極は前記第 1 初段増幅器の出力端子から生成される第 1 初段増幅信号に応答して、

前記第 2 増幅経路の前記第 2 増幅回路は前記信号入力端子の前記 R F 入力信号がその入力端子に供給される第 2 初段増幅器を含み、前記第 2 最終段増幅器の前記第 2 最終段トランジスタの前記入力電極は前記第 2 初段増幅器の出力端子から生成される第 2 初段増幅信号に応答する

ことを特徴とする R F 電力増幅器。

【請求項 5】

請求項 4 において、

前記信号制御回路は、前記第 1 増幅経路の前記第 1 初段増幅器と前記第 1 最終段増幅器との段間接続ノードに接続された

ことを特徴とする R F 電力増幅器。

【請求項 6】

請求項 5 において、

前記信号制御回路は、前記段間接続ノードと交流的接地電位との間に接続され、

前記第 1 増幅経路の前記第 1 増幅回路が非活性化されて、前記第 2 増幅経路の前記第 2 増幅回路が活性化される前記状態において、前記信号制御回路は、前記帰還ループを介しての前記信号出力端子から前記信号入力端子への伝達信号を前記交流的接地電位にバイパスする機能を有する

ことを特徴とする R F 電力増幅器。

【請求項 7】

請求項 6 において、

前記交流的接地電位は、直流的接地電位、電源電圧、前記直流的接地電位と前記電源電圧の間の中間電圧のいずれかである

ことを特徴とする R F 電力増幅器。

【請求項 8】

請求項 7 において、

前記 R F 電力増幅器は、第 1 出力整合回路と、第 2 出力整合回路とを更に具備して、

前記第 1 出力整合回路の入力端子は前記第 1 最終段増幅器の前記第 1 最終段トランジスタの前記出力電極に接続され、前記第 2 出力整合回路の入力端子は前記第 2 最終段増幅器の前記第 2 最終段トランジスタの前記出力電極に接続され、

前記第 2 出力整合回路の出力端子は前記第 1 出力整合回路の前記入力端子と接続され、前記第 1 出力整合回路の出力端子はアンテナと接続可能とされる。

前記第 2 出力整合回路の前記出力端子と前記第 2 出力整合回路の前記入力端子との間には誘導性リアクタンスが接続され、前記第 2 出力整合回路の前記入力端子と前記交流的接地電位との間には容量性リアクタンスが接続された

ことを特徴とする R F 電力増幅器。

【請求項 9】

請求項 8 において、

前記第 1 増幅経路の前記第 1 増幅回路が非活性化されて、前記第 2 増幅経路の前記第 2 増幅回路が活性化される前記状態において、第 1 周波数を有する前記 R F 入力信号が前記第 2 増幅経路の前記第 2 増幅回路によって増幅される際には、前記第 2 出力整合回路の前記容量性リアクタンスは所定の値に設定可能とされ、

前記第 1 増幅経路の前記第 1 増幅回路が非活性化されて、前記第 2 増幅経路の前記第 2 増幅回路が活性化される前記状態において、前記第 1 周波数より低い第 2 周波数を有する前記 R F 入力信号が前記第 2 増幅経路の前記第 2 増幅回路によって増幅される際には、前記第 2 出力整合回路の前記容量性リアクタンスは前記所定の値よりも大きな値に設定可能とされる

ことを特徴とする R F 電力増幅器。

【請求項 10】

請求項 9 において、

前記 R F 電力増幅器は、前記信号入力端子と前記信号出力端子との間に前記第 1 増幅経路および前記第 2 増幅経路と並列に接続された第 3 増幅経路と、前記第 3 増幅経路に配置された第 3 増幅回路とを更に具備して、

前記第 3 増幅回路の第 3 最終段増幅器は、前記第 2 出力整合回路の前記入力端子に出力電極が接続された第 3 最終段トランジスタを含み、

前記第 1 増幅経路の前記第 1 増幅回路と前記第 2 増幅経路の前記第 2 増幅回路が非活性化され、前記第 3 増幅経路の前記第 3 増幅回路が活性化されることによって、前記第 3 増幅回路の第 3 最終段増幅器の前記第 3 最終段トランジスタの前記出力電極から前記信号出力端子に第 3 R F 出力信号が供給され、

前記第 3 最終段トランジスタの素子サイズが前記第 2 最終段トランジスタの前記素子サイズよりも小さなサイズに設定されことによって、前記第 2 最終段トランジスタの前記出力電極から前記信号出力端子に供給される前記第 2 R F 出力信号の前記電力よりも前記第 3 最終段トランジスタの前記出力電極から前記信号出力端子に供給される前記第 3 R F 出力信号の電力が小さく設定されることを特徴とする R F 電力増幅器。

10

【請求項 1 1】

請求項 1 0 において、

前記 R F 電力増幅器は、複数の周波数帯域の送信を可能とする R F 電力増幅装置において前記複数の周波数帯域の高周波帯域の送信と低周波帯域の送信とをそれぞれ実行する高周波帯域 R F 電力増幅器と低周波帯域 R F 電力増幅器との少なくとも一方を構成することを特徴とする R F 電力増幅器。

【請求項 1 2】

請求項 1 0 において、

前記 R F 電力増幅器は、複数の周波数帯域の送信を可能とする R F 電力増幅装置において前記複数の周波数帯域の高周波帯域の送信と低周波帯域の送信とをそれぞれ実行する高周波帯域 R F 電力増幅器と低周波帯域 R F 電力増幅器の両方を構成することを特徴とする R F 電力増幅器。

20

【請求項 1 3】

請求項 1 0 において、

前記第 1 最終段トランジスタと前記第 2 最終段トランジスタと前記第 3 最終段トランジスタは、モノリシック集積回路の半導体チップに形成されたバイポーラトランジスタであることを特徴とする R F 電力増幅器。

【請求項 1 4】

請求項 1 0 において、

前記第 1 最終段トランジスタと前記第 2 最終段トランジスタと前記第 3 最終段トランジスタは、モノリシック集積回路の半導体チップに形成された電界効果トランジスタであることを特徴とする R F 電力増幅器。

30

【請求項 1 5】

信号入力端子と信号出力端子との間に並列に接続された第 1 増幅経路と第 2 増幅経路と、前記第 1 増幅経路に配置された第 1 増幅回路と、前記第 2 増幅経路に配置された第 2 増幅回路とを具備する R F 電力増幅器の動作方法であって、

前記第 1 増幅回路の第 1 最終段増幅器は前記信号出力端子に出力電極が接続された第 1 最終段トランジスタを含み、前記第 2 増幅回路の第 2 最終段増幅器は前記信号出力端子に出力電極が接続された第 2 最終段トランジスタを含み、

40

前記第 1 増幅経路の前記第 1 増幅回路が活性化され、前記第 2 増幅経路の前記第 2 増幅回路が非活性化されることによって、前記第 1 増幅回路の第 1 最終段増幅器の前記第 1 最終段トランジスタの前記出力電極から前記信号出力端子に第 1 R F 出力信号が供給され、

前記第 1 増幅経路の前記第 1 増幅回路が非活性化され、前記第 2 増幅経路の前記第 2 増幅回路が活性化されることによって、前記第 2 増幅回路の第 2 最終段増幅器の前記第 2 最終段トランジスタの前記出力電極から前記信号出力端子に第 2 R F 出力信号が供給され、

前記第 2 最終段トランジスタの素子サイズが前記第 1 最終段トランジスタの素子サイズよりも小さなサイズに設定されることによって、前記第 1 最終段トランジスタの前記出力電極から前記信号出力端子に供給される前記第 1 R F 出力信号の電力よりも前記第 2 最終段トランジスタの前記出力電極から前記信号出力端子に供給される前記第 2 R F 出力信号

50

の電力が小さく設定され、

前記 R F 電力増幅器は、前記第 1 増幅回路の前記第 1 最終段増幅器に接続された信号制御回路を更に具備して、

前記第 1 増幅経路の前記第 1 増幅回路が非活性化されて、前記第 2 増幅経路の前記第 2 増幅回路が活性化される状態において、前記信号制御回路は、前記第 1 増幅経路に配置された前記第 1 増幅回路を帰還ループとする前記信号出力端子から前記信号入力端子への信号伝達を減衰もしくは実質的に遮断する

ことを特徴とする R F 電力増幅器の動作方法。

【請求項 16】

請求項 15 において、

前記第 2 増幅回路の第 2 最終段増幅器の前記第 2 最終段トランジスタは、前記信号入力端子に供給される R F 入力信号に応答する入力電極を有して、

前記帰還ループは、前記第 2 最終段トランジスタの前記出力電極と前記入力電極の間の帰還容量を含む

ことを特徴とする R F 電力増幅器の動作方法。

【請求項 17】

請求項 16 において、

前記帰還容量は、前記第 2 最終段トランジスタの前記出力電極と前記入力電極の間の寄生容量である

ことを特徴とする R F 電力増幅器の動作方法。

【請求項 18】

請求項 17 において、

前記第 1 増幅回路の第 1 最終段増幅器の前記第 1 最終段トランジスタは、前記信号入力端子に供給される前記 R F 入力信号に応答する入力電極を有して、

前記第 1 増幅経路の前記第 1 増幅回路は前記信号入力端子の前記 R F 入力信号がその入力端子に供給される第 1 初段増幅器を含み、前記第 1 最終段増幅器の前記第 1 最終段トランジスタの前記入力電極は前記第 1 初段増幅器の出力端子から生成される第 1 初段増幅信号に応答して、

前記第 2 増幅経路の前記第 2 増幅回路は前記信号入力端子の前記 R F 入力信号がその入力端子に供給される第 2 初段増幅器を含み、前記第 2 最終段増幅器の前記第 2 最終段トランジスタの前記入力電極は前記第 2 初段増幅器の出力端子から生成される第 2 初段増幅信号に応答する

ことを特徴とする R F 電力増幅器の動作方法。

【請求項 19】

請求項 18 において、

前記信号制御回路は、前記第 1 増幅経路の前記第 1 初段増幅器と前記第 1 最終段増幅器との段間接続ノードに接続された

ことを特徴とする R F 電力増幅器の動作方法。

【請求項 20】

請求項 19 において、

前記信号制御回路は、前記段間接続ノードと交流的接地電位との間に接続され、

前記第 1 増幅経路の前記第 1 増幅回路が非活性化されて、前記第 2 増幅経路の前記第 2 増幅回路が活性化される前記状態において、前記信号制御回路は、前記帰還ループを介しての前記信号出力端子から前記信号入力端子への伝達信号を前記交流的接地電位にバイパスする機能を有する

ことを特徴とする R F 電力増幅器の動作方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、R F 電力増幅器およびその動作方法に関し、特に高電力動作モードよりも低

10

20

30

40

50

い電力動作モードで消費電流と消費電力を削減して、増幅動作の安定性を改善するのに有効な技術に関するものである。

【背景技術】

【0002】

携帯電話等のようにバッテリーで動作する携帯通信機器端末では、基地局に無線周波数(RF)送信信号を送信するRF電力増幅器の電力効率を向上することが必要とされる。バッテリーの1回の充電により可能な限り長時間の通話時間を可能とするためには、RF電力増幅器の消費電力を低減することが必要となる。

【0003】

下記特許文献1には、素子サイズの小さな第1増幅素子と素子サイズの大きな第2増幅素子とを並列接続して、低電力状態では第1増幅素子によって電力増幅を実行する一方、高電力状態では第2増幅素子によって電力増幅を実行することが記載されている。低電力状態では素子サイズの小さな第1増幅素子が高い電力付加効率(PAE: Power Added Efficiency)を示して、高電力状態では素子サイズの大きな第2増幅素子が高い電力付加効率(PAE)を示すので、低電力状態から高電力状態までの広範囲の送信電力でRF電力増幅器の電力付加効率を向上することが可能となる。

【0004】

下記特許文献2には、出力トランジスタの素子サイズが高電力に最適化された第1出力段と出力トランジスタの素子サイズが低電力に最適化された第2出力段とを並列接続して、バイアス制御回路が高電力時には第1出力段を選択して低電力時には第2出力段を選択することが記載されている。第1出力段と第2出力段とは単一の出力インピーダンス整合回路に接続され、この単一の出力インピーダンス整合回路は複数の容量と複数のインダクタとを含んでいる。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2008-35487号 公報

【特許文献2】米国特許 第7, 157, 966号 明細書

【発明の概要】

【発明が解決しようとする課題】

【0006】

本発明者等は本発明に先立って、第3世代(3G)と第4世代(4G)の携帯電話に搭載可能であり、また複数の周波数バンドの送信が可能なRF電力増幅器の開発に従事した。更にこのRF電力増幅器には、長時間の通話時間を可能とするために高い電力付加効率(PAE)および低消費電流・低消費電力が要求された。

【0007】

図5は、本発明に先立って本発明者等によって検討された携帯電話端末に搭載可能なRF電力増幅器の構成を示す図である。

【0008】

図5に示した本発明に先立って本発明者等によって検討されたRF電力増幅器は、モノリシックマイクロ波集積回路(MMIC: monolithic microwave integrated circuit)1とRFパワーモジュールのプリント配線基板(PCB: printed circuit board)2とを含んでいる。

【0009】

モノリシックマイクロ波集積回路(MMIC)1は、第1初段増幅器Amp11と第2初段増幅器Amp21と第1最終段増幅器Amp12と第2最終段増幅器Amp13と第3最終段増幅器Amp22と容量C1~容量C12とインダクタL1を含んでいる。容量C1~容量C12は、モノリシックマイクロ波集積回路(MMIC)1のGaAs等の化合物半導体基板の主表面に半導体製造プロセスにより製造される金属・絶縁体・金属(MIM: Metal Insulator Metal)の積層構造容量によって構成される。インダクタL1は、モノ

リシクマイクロ波集積回路(MMIC)1のGaAs等の化合物半導体基板の主表面に半導体製造プロセスにより製造される金属のスパイラルインダクタによって構成される。

【0010】

RFパワーモジュールのプリント配線基板(PCB)2は、複数の容量C5、C6、C13、C14と複数のインダクタL2、L3、L4～L6、ストリップラインSL1～SL4、抵抗R1を含んでいる。複数の容量C5、C6、C13～C15と複数のインダクタL2、L3、L4～L6と抵抗R1との受動部品は、「0603」型と呼ばれる表面実装デバイス(SMD: Surface Mount Device)によって構成される。JIS規格によれば、0603型表面実装デバイス(SMD)は長さ(L)が0.6mm、幅(W)が0.3mm、厚み(t)が0.23mmの超小型電子部品である。ストリップラインSL1～SL4は、プリント配線基板(PCB)2の主表面に製造された導電性配線薄膜によって構成される。ストリップラインSL1、SL2はインダクタとして機能する一方、ストリップラインSL3、SL4と抵抗R1とはパワー検出のための方向性結合器(Directional Coupler)として機能する。

【0011】

第1初段増幅器Amp11と第2初段増幅器Amp21と第1最終段増幅器Amp12と第2最終段増幅器Amp13と第3最終段増幅器Amp22とは、それぞれNPN型のヘテロ接合バイポーラトランジスタQ11、Q21、Q12、Q13、Q22を含んでいる。第1最終段増幅器Amp12のトランジスタQ12は最大の素子サイズ(エミッタ面積)を有する一方、第2最終段増幅器Amp13のトランジスタQ13の素子サイズは第1最終段増幅器Amp12のトランジスタQ12の素子サイズよりも小さく設定され、第3最終段増幅器Amp22のトランジスタQ22の素子サイズは第2最終段増幅器Amp13のトランジスタQ13の素子サイズよりも小さく設定されている。

【0012】

従って、最大の素子サイズを有するトランジスタQ12を含んだ第1最終段増幅器Amp12と第1初段増幅器Amp11とは、ハイパワーモード(HPM: High Power Mode)の増幅動作を実行して最大ゲインを有する第1増幅経路を構成する。更に、中間の素子サイズを有するトランジスタQ13を含んだ第2最終段増幅器Amp13と第1初段増幅器Amp11とは、メディウムパワーモード(MPM: Medium Power Mode)の増幅動作を実行して中間ゲインを有する第2増幅経路を構成する。また更に、最小の素子サイズを有するトランジスタQ22を含んだ第3最終段増幅器Amp22と第2初段増幅器Amp21とは、ローパワーモード(LPM: Low Power Mode)の増幅動作を実行して最小ゲインを有する第3増幅経路を構成する。

【0013】

図示されていない無線周波数信号処理集積回路(RFIC)から生成されるRF送信信号Pinはパッド端子Pad1に供給され、パッド端子Pad1は入力整合回路の容量C1の一端に接続され、容量C1の他端は入力整合回路のインダクタL1の一端に接続され、インダクタL1の他端は接地電位に接続される。更に、パッド端子Pad1は容量C2の一端に接続され、容量C2の他端はパッド端子Pad2に接続され、このパッド端子Pad2はプリント配線基板(PCB)2の第1スイッチSW1を介して接地電位に接続される。尚、第1スイッチSW1は図5のRF電力増幅器がマルチバンドの最低周波数のRF送信信号を増幅する際にオン状態に制御され、パッド端子Pad2と接地電位との間の容量C2によって、容量C1とインダクタL1から構成される入力整合回路の入力インピーダンスを調整する。

【0014】

従って、入力整合回路の容量C1の他端と入力整合回路のインダクタL1の一端の接続ノードのRF送信信号Pinは、結合容量C3と結合容量C4とを介して、第1初段増幅器Amp11のトランジスタQ11のベース電極と第2最終段増幅器Amp13のトランジスタQ13のベース電極にそれぞれ供給される。尚、第1初段増幅器Amp11のトランジスタQ11のエミッタ電極と第2最終段増幅器Amp13のトランジスタQ13のエミ

ッタ電極が接地電位に接続されることによって、トランジスタQ 1 1、Q 1 3はエミッタ接地増幅トランジスタとして機能する。

【0015】

第1初段増幅器Amp 1 1のトランジスタQ 1 1のコレクタ電極はパッド端子Pad 4とRFチョークコイルとして機能するインダクタL 2を介して電源電圧Vccに接続され、インダクタL 2の一端と接地電位との間には容量C 5が接続され、容量C 5は電源電圧Vccに含まれる電源リップル成分を減衰するデカップリング容量として機能する。また、第2初段増幅器Amp 2 1のトランジスタQ 2 1のコレクタ電極はパッド端子Pad 3とRFチョークコイルとして機能するインダクタL 3を介して電源電圧Vccに接続され、インダクタL 3の一端と接地電位との間には容量C 6が接続され、容量C 6は電源電圧Vccに

10

【0016】

第1初段増幅器Amp 1 1のトランジスタQ 1 1のコレクタ電極から生成される第1初段RF増幅信号は、結合容量C 7と結合容量C 8とを介して、第1最終段増幅器Amp 1 2のトランジスタQ 1 2のベース電極と第2最終段増幅器Amp 1 3のトランジスタQ 1 3のベース電極にそれぞれ供給される。尚、第1最終段増幅器Amp 1 2のトランジスタQ 1 2のエミッタ電極が接地電位に接続されることによって、トランジスタQ 1 2はエミッタ接地増幅トランジスタとして機能する。第1最終段増幅器Amp 1 2のトランジスタQ 1 2のコレクタ電極と第2最終段増幅器Amp 1 3のトランジスタQ 1 3のコレクタ電極とは、パッド端子Pad 6、Pad 7と接続されている。パッド端子Pad 6に接続されたストリップラインSL 1、SL 2と容量C 1 3、C 1 4とは第1出力整合回路を構成して、ストリップラインSL 1の中間タップと電源電圧Vccとの間に接続されたインダクタL 6はトランジスタQ 1 2、Q 1 3の共通コレクタ負荷であるRFチョークコイルとして機能する。更にパッド端子Pad 6とパッド端子Pad 4の間に接続された容量C 1 0とパッド端子Pad 4と接地電位の間に接続されたインダクタL 4とは、2次高調波トラップ回路を構成する。すなわち、2次高調波トラップ回路の容量C 1 0とインダクタL 4との直列接続は、RF送信増幅出力信号Poutの基本周波数の2倍の2次高調波周波数で直列共振するので、略ゼロΩの極めて低い直列共振インピーダンスによって2次高調波周波数成分は接地電位にバイパスされることが可能となる。

20

【0017】

ストリップラインSL 1、SL 2と容量C 1 3、C 1 4から構成された第1出力整合回路は、容量C 1 5を介して方向性結合器の主線路であるストリップラインSL 1の一端に接続されて、ストリップラインSL 1の他端からRF送信増幅出力信号Poutが生成される。また方向性結合器の副線路であるストリップラインSL 2が方向性結合器の主線路であるストリップラインSL 1と電磁気結合され、方向性結合器の副線路のストリップラインSL 2の一端が終端抵抗R 1を介して接地電位に接続されることによって、ストリップラインSL 2の他端から出力検出電圧Vdetが生成される。上述の第1出力整合回路は、第1最終段増幅器Amp 1 2および第2最終段増幅器Amp 1 3の数Ωの共通出力インピーダンスとストリップラインSL 1の他端に接続される50Ωの送信アンテナの入力インピーダンスの整合を実行する。すなわち、上述した第1出力整合回路の入力インピーダンスが数Ωに設定されることによって、第1最終段増幅器Amp 1 2および第2最終段増幅器Amp 1 3の共通出力インピーダンスと第1出力整合回路の入力インピーダンスが整合する。その結果、第1最終段増幅器Amp 1 2および第2最終段増幅器Amp 1 3の出力と第1出力整合回路の入力との間でのRF信号の反射を、十分低減することが可能となる。更に、容量C 1 5と方向性結合器とを含んだ上述の第1出力整合回路の出力インピーダンスが50Ωに設定されることによって、第1出力整合回路の出力インピーダンスと50Ωの送信アンテナの入力インピーダンスが整合する。その結果、第1出力整合回路の出力と送信アンテナの入力との間のRF信号の反射を、十分低減することが可能となる。

30

40

【0018】

第2初段増幅器Amp 2 1のトランジスタQ 2 1のコレクタ電極から生成される第2初

50

段 R F 増幅信号は、結合容量 C 9 を介して、第 3 最終段増幅器 A m p 2 2 のトランジスタ Q 2 2 のベース電極に供給される。尚、第 3 最終段増幅器 A m p 2 2 のトランジスタ Q 2 2 のエミッタ電極が接地電位に接続されることによって、トランジスタ Q 2 2 はエミッタ接地増幅トランジスタとして機能する。第 3 最終段増幅器 A m p 2 2 のトランジスタ Q 2 2 のコレクタ電極は、パッド端子 P a d 8 と接続されている。

【0019】

更に、パッド端子 P a d 7 とパッド端子 P a d 8 の間に接続されたインダクタ L 5 と、パッド端子 P a d 8 と接地電位の間に接続された容量 C 1 1 と、パッド端子 P a d 8 と接地電位の間に接続された容量 C 1 2 と第 2 スイッチ S W 2 とは、第 2 出力整合回路を構成する。すなわち、この第 2 出力整合回路は、第 3 最終段増幅器 A m p 2 2 の数十 Ω の出力インピーダンスと上述の第 1 出力整合回路の数 Ω の入力インピーダンスとの間の整合を実行する。すなわち、第 2 出力整合回路の入力インピーダンスが数十 Ω に設定されることによって、第 3 最終段増幅器 A m p 2 2 の出力インピーダンスと第 2 出力整合回路の入力インピーダンスとが整合する。その結果、第 3 最終段増幅器 A m p 2 2 の出力と第 2 出力整合回路の入力との間での R F 信号の反射を、十分に低減することが可能となる。更に第 2 出力整合回路の出力インピーダンスが数 Ω に設定され、第 2 出力整合回路の出力インピーダンスと第 1 出力整合回路の入力インピーダンスとが整合する。その結果、第 2 出力整合回路の出力と第 1 出力整合回路の入力との間での R F 信号の反射を、十分に低減することが可能となる。

【0020】

図 5 に示した R F 電力増幅器の第 2 出力整合回路は、上述したようにインダクタ L 5 と容量 C 1 1、C 1 2 と第 2 スイッチ S W 2 とによって構成されている。

【0021】

インダクタ L 5 の一端は第 1 最終段増幅器 A m p 1 2 および第 2 最終段増幅器 A m p 1 3 の共通出力端子と第 1 出力整合回路の入力端子と第 2 出力整合回路の出力端子とに接続され、インダクタ L 5 の他端は第 3 最終段増幅器 A m p 2 2 の出力端子と第 2 出力整合回路の入力端子に接続されている。更に、第 2 出力整合回路は、パッド端子 P a d 7 とパッド端子 P a d 8 の間に接続されたインダクタ L 5 と、パッド端子 P a d 8 と接地電位の間に接続された容量 C 1 1 と、パッド端子 P a d 8 と接地電位の間に接続された容量 C 1 2 と第 2 スイッチ S W 2 とによって構成されている。

【0022】

更に、携帯電話端末に搭載される R F 信号処理半導体集積回路とベースバンドプロセッサのいずれかから生成される周波数バンド選択信号によって、第 2 スイッチ S W 2 のオン状態とオフ状態は制御される。すなわち、周波数バンド選択信号がマルチバンドの高バンド送信周波数 f_{HB} を選択する場合には、第 2 スイッチ S W 2 はオフ状態に制御され、第 2 出力整合回路の容量値は第 1 容量 C 1 1 のみで決定される。また周波数バンド選択信号がマルチバンドの低バンド送信周波数 f_{LB} を選択する場合には、第 2 スイッチ S W 2 はオン状態に制御され、第 2 出力整合回路の容量値は第 1 容量 C 1 1 と第 2 容量 C 1 2 の並列容量で決定される。

【0023】

また上述した第 2 出力整合回路では、第 1 容量 C 1 1 は略 6 p F の容量値に設定されて、第 2 容量 C 1 2 は略 2 p F の容量値に設定されて、インダクタ L 5 は略 3 n H のインダクタンスに設定されている。

【0024】

《ハイパワーモード(HPM)による増幅》

図 5 に示した R F 電力増幅器がハイパワーモード(HPM)での電力増幅を実行する場合には、例えば携帯電話端末に搭載される R F 信号処理半導体集積回路(RFIC)とベースバンドプロセッサとのいずれかから高電力モード信号 HPM が生成される。高電力モード信号 HPM に応答して、適切なベースバイアス電圧が、第 1 初段増幅器 A m p 1 1 のトランジスタ Q 1 1 と第 2 最終段増幅器 A m p 1 3 のトランジスタ Q 1 3 の各ベース電極に供

10

20

30

40

50

給される。一方、高電力モード信号H P Mに应答して、第2最終段増幅器A m p 1 3のトランジスタQ 1 3と第2初段増幅器A m p 2 1のトランジスタQ 2 1と第3最終段増幅器A m p 2 2のトランジスタQ 2 2の各ベース電極に供給されるベースバイアス電圧は、トランジスタQ 1 3、Q 2 1、Q 2 2のしきい値電圧以下の例えばゼロボルトに設定される。

【0025】

従って、第1初段増幅器A m p 1 1のトランジスタQ 1 1と第1最終段増幅器A m p 1 2のトランジスタQ 1 2とは適切なベースバイアス電圧によって活性状態に制御される一方、第2最終段増幅器A m p 1 3のトランジスタQ 1 3と第2初段増幅器A m p 2 1のトランジスタQ 2 1と第3最終段増幅器A m p 2 2のトランジスタQ 2 2とはしきい値電圧以下のベースバイアス電圧によって非活性状態に制御される。その結果、パッド端子P a d 1に供給されるR F送信信号P inは、第1初段増幅器A m p 1 1のトランジスタQ 1 1と第1最終段増幅器A m p 1 2のトランジスタQ 1 2とによって増幅される。すなわち、最大の素子サイズを有するトランジスタQ 1 2を含んだ第1最終段増幅器A m p 1 2と第1初段増幅器A m p 1 1によって構成されてハイパワーモード(H P M)の増幅動作を実行して最大ゲインを有する第1増幅経路によってR F送信信号P inが増幅されることによって、R F送信増幅出力信号P outが第1出力整合回路と方向性結合器とを介して生成される。

【0026】

《メディウムパワーモード(M P M)による増幅》

図5に示したR F電力増幅器がメディウムパワーモード(M P M)での電力増幅を実行する場合には、例えば携帯電話端末に搭載されるR F信号処理半導体集積回路(R F I C)とベースバンドプロセッサとのいずれかから中間電力モード信号M P Mが生成される。中間電力モード信号M P Mに应答して、適切なベースバイアス電圧が、第1初段増幅器A m p 1 1のトランジスタQ 1 1と第2最終段増幅器A m p 1 3のトランジスタQ 1 3の各ベース電極に供給される。一方、中間電力モード信号M P Mに应答して、第2初段増幅器A m p 2 1のトランジスタQ 2 1と第1最終段増幅器A m p 1 2のトランジスタQ 1 2と第3最終段増幅器A m p 2 2のトランジスタQ 2 2の各ベース電極に供給されるベースバイアス電圧は、トランジスタQ 2 1、Q 1 2、Q 2 2のしきい値電圧以下の例えばゼロボルトに設定される。

【0027】

従って、第1初段増幅器A m p 1 1のトランジスタQ 1 1と第2最終段増幅器A m p 1 3のトランジスタQ 1 3は適切なベースバイアス電圧によって活性状態に制御される一方、第2初段増幅器A m p 2 1のトランジスタQ 2 1と第1最終段増幅器A m p 1 2のトランジスタQ 1 2と第3最終段増幅器A m p 2 2のトランジスタQ 2 2とはしきい値電圧以下のベースバイアス電圧によって非活性状態に制御される。その結果、パッド端子P a d 1に供給されるR F送信信号P inは、第1初段増幅器A m p 1 1のトランジスタQ 1 1と第2最終段増幅器A m p 1 3のトランジスタQ 1 3とによって増幅される。すなわち、中間の素子サイズを有するトランジスタQ 1 3を含んだ第2最終段増幅器A m p 1 3と第1初段増幅器A m p 1 1によって構成されてメディウムパワーモード(M P M)の増幅動作を実行して中間ゲインを有する第2増幅経路によってR F送信信号P inが増幅されることによって、R F送信増幅出力信号P outが第1出力整合回路と方向性結合器とを介して生成される。

【0028】

《ローパワーモード(L P M)による増幅》

図5に示したR F電力増幅器がローパワーモード(L P M)での電力増幅を実行する場合には、例えば携帯電話端末に搭載されるR F信号処理半導体集積回路(R F I C)とベースバンドプロセッサとのいずれかから低電力モード信号L P Mが生成される。低電力モード信号L P Mに应答して、適切なベースバイアス電圧が、第2初段増幅器A m p 2 1のトランジスタQ 2 1と第3最終段増幅器A m p 2 2のトランジスタQ 2 2の各ベース電極に供

給される。一方、低電力モード信号 LPM に応答して、第 1 初段増幅器 Amp 1 1 のトランジスタ Q 1 1 と第 1 最終段増幅器 Amp 1 2 のトランジスタ Q 1 2 と第 2 最終段増幅器 Amp 1 3 のトランジスタ Q 1 3 の各ベース電極に供給されるベースバイアス電圧は、トランジスタ Q 1 1、Q 1 2、Q 1 3 のしきい値電圧以下の例えばゼロボルトに設定される。

【0029】

従って、第 2 初段増幅器 Amp 2 1 のトランジスタ Q 2 1 と第 3 最終段増幅器 Amp 2 2 のトランジスタ Q 2 2 とは適切なベースバイアス電圧によって活性状態に制御される一方、第 1 初段増幅器 Amp 1 1 のトランジスタ Q 1 1 と第 1 最終段増幅器 Amp 1 2 のトランジスタ Q 1 2 と第 2 最終段増幅器 Amp 1 3 のトランジスタ Q 1 3 とはしきい値電圧以下のベースバイアス電圧によって非活性状態に制御される。その結果、パッド端子 Pad 1 に供給される RF 送信信号 Pin は、第 2 初段増幅器 Amp 2 1 のトランジスタ Q 2 1 と第 3 最終段増幅器 Amp 2 2 のトランジスタ Q 2 2 とによって増幅される。すなわち、最小の素子サイズを有するトランジスタ Q 2 2 を含んだ第 3 最終段増幅器 Amp 2 2 と第 2 初段増幅器 Amp 2 1 によって構成されローパワーモード (LPM) の増幅動作を実行して最小ゲインを有する第 3 増幅経路によって RF 送信信号 Pin が増幅されることによって、RF 送信増幅出力信号 Pout が第 2 出力整合回路と第 1 出力整合回路と方向性結合器とを介して生成される。

【0030】

《第 2 出力整合回路の動作》

図 6 は、図 5 に示した RF 電力増幅器に含まれた第 2 出力整合回路の動作を説明するためのスミスチャートを示す図である。

【0031】

尚、図 6 では、動作の理解を容易とするために、第 3 最終段増幅器 Amp 2 2 の出力インピーダンス Z_{out_SA} は、実際の数十 Ω よりも大きな値とされている。

【0032】

図 6 では抵抗値がゼロ (0) の点と抵抗値が無限大 (∞) の点とを結ぶ直線上に、第 1 最終段増幅器 Amp 1 2 と第 2 最終段増幅器 Amp 1 3 の共通の比較的小さな出力インピーダンス Z_{out_MA} と第 3 最終段増幅器 Amp 2 2 の比較的大きな出力インピーダンス Z_{out_SA} とが示されている。第 1 最終段増幅器 Amp 1 2 と第 2 最終段増幅器 Amp 1 3 の共通の比較的小さな出力インピーダンス Z_{out_MA} は、抵抗値がゼロ (0) の点より若干右側に位置している。第 3 最終段増幅器 Amp 2 2 の比較的大きな出力インピーダンス Z_{out_SA} は抵抗値が 50 Ω の点の右側に示されているが、実際は抵抗値が 25 Ω の点と抵抗値が 50 Ω の点との間の点に実際には位置するものである。

【0033】

更に、図 6 には、第 1 最終段増幅器 Amp 1 2 と第 2 最終段増幅器 Amp 1 3 の共通の比較的小さな出力インピーダンス Z_{out_MA} と略等しいインピーダンスに整合された第 1 出力整合回路の入力インピーダンス Z_{in_MN} も示されている。

【0034】

従って、図 5 に示した RF 電力増幅器がローパワーモード (LPM) の増幅動作を実行する場合、すなわち第 1 最終段増幅器 Amp 1 2 と第 2 最終段増幅器 Amp 1 3 とが非活性状態に制御され、第 3 最終段増幅器 Amp 2 2 が活性状態に制御される場合には、第 2 出力整合回路は以下に説明するインピーダンス整合動作を実行する必要がある。すなわち、第 2 出力整合回路は、第 3 最終段増幅器 Amp 2 2 の出力インピーダンス Z_{out_SA} と第 1 出力整合回路の入力インピーダンス Z_{in_MN} との間でインピーダンス整合動作を実行する必要がある。

【0035】

すなわち、第 2 出力整合回路のインダクタ L 5 によってインダクタ L 5 の他端でのインピーダンス Z_L は、第 1 出力整合回路 3 の入力インピーダンス Z_{in_MN} から出発して定抵抗円の円弧の上で時計方向に移動する。その際の移動量は、インダクタ L 5 のインピ

ーダンス $j\omega L_5$ に対応する ωL_5 の大きさとなる。尚、 ω は、角周波数である。

【0036】

更に、第2出力整合回路の容量 C_{11} によって容量 C_{11} の一端でのインピーダンスは、インダクタ L_5 の他端でのインピーダンス Z_L から出発して定コンダクタンス円の円弧の上で時計方向に移動する。その際の移動量は、容量 C_{11} のアドミッタンス $j\omega C_{11}$ に対応する ωC_{11} の大きさとなる。

【0037】

従って、インダクタ L_5 による移動量 ωL_5 と容量 C_{11} による移動量 ωC_{11} との合計による移動先は、第3最終段増幅器 $Am p 2 2$ の出力インピーダンス Z_{out_SA} と一致する必要がある。この一致によって、第3最終段増幅器 $Am p 2 2$ の出力インピーダンス Z_{out_SA} と第1出力整合回路の入力インピーダンス Z_{in_MN} とは、第2出力整合回路によって略無損失で整合されることが可能となる。

【0038】

一方、高バンドの送信周波数 f_{HB} を有する RF 送信信号 P_{in} を図5に示した RF 電力増幅器の第3最終段増幅器 $Am p 2 2$ により増幅する場合には、大きな角周波数 ω に対応して、移動量 ωC_{11} が大きいので、第2出力整合回路の容量値は第1容量 C_{11} のみで決定される。その結果、図6に示したように、第1容量 C_{11} のみを使用して、インダクタ L_5 による移動量 ωL_5 と容量 C_{11} による移動量 ωC_{11} との合計による移動先を、第3最終段増幅器 $Am p 2 2$ の出力インピーダンス Z_{out_SA} と一致させることが可能となる。

【0039】

一方、低バンドの送信周波数 f_{LB} を有する RF 送信信号 P_{in} を図5に示した RF 電力増幅器の第3最終段増幅器 $Am p 2 2$ により増幅する場合には、小さな角周波数 ω に対応して、移動量 ωC_{11} が小さいので、第2出力整合回路の容量値は第1容量 C_{11} と第2容量 C_{12} の並列容量で決定される。その結果、図6に示すように、第1容量 C_{11} と第2容量 C_{12} の並列容量を使用して、インダクタ L_5 による移動量 ωL_5 と並列容量 $C_{11} + C_{12}$ による移動量 $\omega(C_{11} + C_{12})$ との合計による移動先を、第3最終段増幅器 $Am p 2 2$ の出力インピーダンス Z_{out_SA} と一致させることが可能となる。

【0040】

尚、本発明に先立って本発明者等によって検討された図5に示した RF 電力増幅器の第2出力整合回路では、第1容量 C_{11} は略 6 pF の容量値に設定され、第2容量 C_{12} は略 2 pF の容量値に設定され、インダクタ L_5 は略 3 nH のインダクタンスに設定される。

【0041】

《3つの増幅動作モード》

図7は、図5に示した本発明に先立って本発明者等によって検討された RF 電力増幅器により実行されるハイパワーモード (HPM) とメディアムパワーモード (MPM) とローパワーモード (LPM) による増幅動作を説明する図である。

【0042】

図7の横軸と縦軸は、図5に示した RF 電力増幅器の第1出力整合回路のストリップライン SL_1 の他端から生成される RF 送信増幅出力信号 P_{out} の大きさと最終増幅段のトランジスタのコレクタ電流 I_{cc} の大きさを示している。

【0043】

図7の太い実線 HPM と破線 MPM と一点鎖線 LPM とは、ハイパワーモード (HPM) での第1最終段増幅器 $Am p 1 2$ のトランジスタ Q_{12} のコレクタ電流とメディアムパワーモード (MPM) での第2最終段増幅器 $Am p 1 3$ のトランジスタ Q_{13} のコレクタ電流とローパワーモード (LPM) での第3最終段増幅器 $Am p 2 2$ のトランジスタ Q_{22} のコレクタ電流とをそれぞれ示している。

【0044】

図7の一点鎖線 LPM に示したようにローパワーモード (LPM) では、最小の素子サイ

10

20

30

40

50

ズを有するトランジスタQ 2 2を含んだ第3最終段増幅器A m p 2 2と第2初段増幅器A m p 2 1とで構成されてローパワーモード(L P M)の増幅動作を実行して最小ゲインを有する第3増幅経路が、低入力振幅のR F送信信号P inを高い電力付加効率(P A E)で増幅するものである。

【0045】

図7の破線M P Mに示したようにメディウムパワーモード(M P M)では、中間の素子サイズを有するトランジスタQ 1 3を含んだ第2最終段増幅器A m p 1 3と第1初段増幅器A m p 1 1によって構成されてメディウムパワーモード(M P M)の増幅動作を実行して中間ゲインを有する第2増幅経路が、中間の入力振幅のR F送信信号P inを高い電力付加効率(P A E)で増幅するものである。

10

【0046】

図7の太い実線H P Mに示したようにハイパワーモード(H P M)では、最大の素子サイズを有するトランジスタQ 1 2を含んだ第1最終段増幅器A m p 1 2と第1初段増幅器A m p 1 1によって構成されてハイパワーモード(H P M)の増幅動作を実行して最大ゲインを有する第1増幅経路が、高入力振幅のR F送信信号P inを高い電力付加効率(P A E)で増幅するものである。

【0047】

図7の細い実線D G . 0 9は、R F電力増幅器の分野においてD G 0 9曲線と呼ばれるもので、R F送信増幅出力信号P outの各レベルでの使用確率(P D F : probability density function)を示している。

20

【0048】

図7より、細い実線D G . 0 9の使用確率(P D F)が最大であるのは、図7の破線M P Mに示したようにメディウムパワーモード(M P M)の増幅動作の状態であることが理解される。

【0049】

しかし、本発明に先立って本発明者等によって検討された図5に示したR F電力増幅器においては、出力整合調整を実行する第2出力整合回路のインダクタンスL 5は、第1最終段増幅器A m p 1 2および第2最終段増幅器A m p 1 3の共通出力端子と第3最終段増幅器A m p 2 2の出力端子との間に接続されている。従って、第1最終段増幅器A m p 1 2の出力端子と第2最終段増幅器A m p 1 3の出力端子は共通出力端子に直接接続され、第1最終段増幅器A m p 1 2の出力端子と第2最終段増幅器A m p 1 3の出力端子との間には、インダクタンスL 5のようなインダクタンスが接続されない。その結果、第2最終段増幅器A m p 1 3のトランジスタQ 1 3の中間の素子サイズは第1最終段増幅器A m p 1 2のトランジスタQ 1 2の最大の素子サイズに近い比較的大きな素子サイズとなるので、第2最終段増幅器A m p 1 3を含みメディウムパワーモード(M P M)の増幅動作を実行して中間ゲインを有する第2増幅経路での消費電流と消費電力の削減効果が不十分であることが、本発明者等による検討で明らかとされた。

30

【0050】

図8は、メディウムパワーモード(M P M)の増幅動作時に消費電流と消費電力の削減効果を改善するために本発明に先立って本発明者等によって検討された携帯電話端末に搭載可能なR F電力増幅器の他の構成を示す図である。

40

【0051】

図8に示す本発明に先立って本発明者等によって検討されたR F電力増幅器が図5に示した本発明に先立って本発明者等によって検討されたR F電力増幅器と相違するのは、下記の点である。

【0052】

すなわち、図8に示した本発明に先立って本発明者等によって検討されたR F電力増幅器のメディウムパワーモード(M P M)の増幅動作を実行して中間ゲインを有する第2増幅経路は、第2初段増幅器A m p 2 1と第2最終段増幅器A m p 2 2とによって構成されている。

50

【0053】

更に第2初段増幅器Amp21と第2最終段増幅器Amp22によって構成されメディウムパワーモード(MPM)の増幅動作を実行する第2増幅経路の出力端子は、ハイパワーモード(HPM)の増幅動作を実行するために第1初段増幅器Amp11と第1最終段増幅器Amp12とによって構成され最大ゲインを有する第1増幅経路の出力端子と、第2出力整合回路のインダクタンスL5によって分離されている。

【0054】

更に第2初段増幅器Amp21と第2最終段増幅器Amp22によって構成されメディウムパワーモード(MPM)の増幅動作を実行する第2増幅経路の出力端子は、ローパワーモード(LPM)の増幅動作を実行するために第3初段増幅器Amp31と第3最終段増幅器Amp32とによって構成され最小ゲインを有する第3増幅経路の出力端子と直接接続されている。従って、第2最終段増幅器Amp22のトランジスタQ22の中間の素子サイズは第3最終段増幅器Amp32のトランジスタQ32の最小の素子サイズに近い比較的小さな素子サイズとなるので、第2最終段増幅器Amp22を含みメディウムパワーモード(MPM)の増幅動作を実行して中間ゲインを有する第2増幅経路での消費電流と消費電力の削減効果を改善することが可能となる。

10

【0055】

《3つの増幅動作モード》

図2は、図8に示した本発明に先立って本発明者等によって検討されたRF電力増幅器により実行されるハイパワーモード(HPM)とメディウムパワーモード(MPM)とローパワーモード(LPM)による増幅動作を説明する図である。

20

【0056】

図2の横軸と縦軸は、図8に示したRF電力増幅器の第1出力整合回路のストリップラインSL1の他端から生成されるRF送信増幅出力信号Poutの大きさと最終増幅段のトランジスタのコレクタ電流Iccの大きさを示している。

【0057】

図2の太い実線HPMと破線MPMと一点鎖線LPMとは、ハイパワーモード(HPM)での第1最終段増幅器Amp12のトランジスタQ12のコレクタ電流とメディウムパワーモード(MPM)での第2最終段増幅器Amp22のトランジスタQ22のコレクタ電流とローパワーモード(LPM)での第3最終段増幅器Amp32のトランジスタQ32のコレクタ電流とをそれぞれ示している。

30

【0058】

図2の一点鎖線LPMに示したようにローパワーモード(LPM)では、最小の素子サイズを有するトランジスタQ32を含んだ第3最終段増幅器Amp32と第3初段増幅器Amp31とで構成されてローパワーモード(LPM)の増幅動作を実行して最小ゲインを有する第3増幅経路が、低入力振幅のRF送信信号Pinを高い電力付加効率(PAE)で増幅するものである。

【0059】

図2の破線MPMに示したようにメディウムパワーモード(MPM)では、中間の素子サイズを有するトランジスタQ22を含んだ第2最終段増幅器Amp22と第2初段増幅器Amp21によって構成されてメディウムパワーモード(MPM)の増幅動作を実行して中間ゲインを有する第2増幅経路が、中間の入力振幅のRF送信信号Pinを高い電力付加効率(PAE)で増幅するものである。

40

【0060】

図2の太い実線HPMに示したようにハイパワーモード(HPM)では、最大の素子サイズを有するトランジスタQ12を含んだ第1最終段増幅器Amp12と第1初段増幅器Amp11によって構成されてハイパワーモード(HPM)の増幅動作を実行して最大ゲインを有する第1増幅経路が、高入力振幅のRF送信信号Pinを高い電力付加効率(PAE)で増幅するものである。

【0061】

50

図 2 の細い実線 D G . 0 9 は、R F 電力増幅器の分野において D G 0 9 曲線と呼ばれるもので、R F 送信増幅出力信号 Pout の各レベルでの使用確率 (P D F) を示している。

【 0 0 6 2 】

図 2 より、細い実線 D G . 0 9 の使用確率 (P D F) が最大であるのは、図 2 の破線 M P M に示したようにメディアムパワーモード (M P M) の増幅動作の状態であることが理解される。

【 0 0 6 3 】

上述のように図 8 に示した R F 電力増幅器では第 2 最終段増幅器 A m p 2 2 のトランジスタ Q 2 2 の中間素子サイズは第 3 最終段増幅器 A m p 3 2 のトランジスタ Q 3 2 の最小素子サイズに近い比較的小さな素子サイズとなるので、第 2 最終段増幅器 A m p 2 2 を含

10

【 0 0 6 4 】

しかしながら、本発明に先立って本発明者等による検討によって、図 8 に示した R F 電力増幅器では、中間の素子サイズを有するトランジスタ Q 2 2 を含んだ第 2 最終段増幅器 A m p 2 2 と第 2 初段増幅器 A m p 2 1 によって構成されて中間ゲインを有する第 2 増幅経路がメディアムパワーモード (M P M) の増幅動作を実行する際に、増幅動作が不安定となる問題が明らかとされた。

【 0 0 6 5 】

この不安定な増幅動作は、第 1 増幅経路の第 1 初段増幅器 A m p 1 1 のトランジスタ Q 1 1 のコレクタ・ベース間寄生容量と第 1 最終段増幅器 A m p 1 2 のトランジスタ Q 1 2 のコレクタ・ベース間寄生容量とに起因することが、本発明に先立って本発明者等による検討によって明らかとされた。すなわち、メディアムパワーモード (M P M) の増幅動作を実行して中間ゲインを有する第 2 増幅経路の第 2 最終段増幅器 A m p 2 2 の R F 出力信号は、インダクタンス L 5 と第 1 最終段増幅器 A m p 1 2 の寄生容量と結合容量 C 7 と第 1 初段増幅器 A m p 1 1 の寄生容量と結合容量 C 3、C 4 A を介して、第 2 増幅経路の第 2 初段増幅器 A m p 2 1 の入力端子に正帰還の形態で供給される。その結果、この正帰還によって、メディアムパワーモード (M P M) の増幅動作を実行するために中間ゲインを有する第 2 増幅経路の第 2 初段増幅器 A m p 2 1 と第 2 最終段増幅器 A m p 2 2 とが、不安定な発振動作を行うものとなる。不安定な発振動作により、図 8 に示した R F 電力増幅器から生成される R F 送信増幅出力信号 Pout には有害なスプリアス成分が含まれ、無線通信の妨害波が生成される可能性がある。特に、最大の素子サイズを有する第 1 最終段増幅器 A m p 1 2 のトランジスタ Q 1 2 のコレクタ・ベース間寄生容量の容量値が大きいので、上述した信号経路の信号伝達量が大きくなり、不安定な発振動作が生じるものである。

20

30

【 0 0 6 6 】

図 5 に示した本発明に先立って本発明者等による検討された R F 電力増幅器でも、第 1 増幅経路の第 1 初段増幅器 A m p 1 1 のトランジスタ Q 1 1 のコレクタ・ベース間寄生容量と第 1 最終段増幅器 A m p 1 2 のトランジスタ Q 1 2 のコレクタ・ベース間寄生容量とに起因する不安定増幅動作が発生する可能性は、否定できない。しかし、その際の正帰還ループは、最小の素子サイズを有するトランジスタ Q 2 2 を含んだ第 3 最終段増幅器 A m p 2 2 と第 2 初段増幅器 A m p 2 1 によって構成されてローパワーモード (L P M) の増幅動作を実行して最小ゲインを有する第 3 増幅経路である。しかし、第 3 増幅経路が最小ゲインを有するので、図 5 に示した本発明に先立って本発明者等による検討された R F 電力増幅器では、増幅動作が不安定となる問題は存在しなかったものである。

40

【 0 0 6 7 】

本発明は、以上のような本発明に先立って本発明者等による検討の結果、なされたものである。

【 0 0 6 8 】

従って、本発明の目的とするところは、高電力動作モードよりも低い電力動作モードで消費電流と消費電力を削減して、増幅動作の安定性を改善することにある。

50

【0069】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【課題を解決するための手段】

【0070】

本願において開示される発明のうちの代表的なものについて簡単に説明すれば下記のとおりである。

【0071】

すなわち、本発明の代表的な実施の形態は、信号入力端子(P a d 1)と信号出力端子(P a d 6)との間に並列に接続された第1増幅経路と第2増幅経路と、前記第1増幅経路に配置された第1増幅回路(A m p 1 1、A m p 1 2)と、前記第2増幅経路に配置された第2増幅回路(A m p 2 1、A m p 2 2)とを具備するR F電力増幅器である。

10

【0072】

前記第1増幅回路の第1最終段増幅器(A m p 1 2)は前記信号出力端子(P a d 6)に出力電極が接続された第1最終段トランジスタ(Q 1 2)を含み、前記第2増幅回路の第2最終段増幅器(A m p 2 2)は前記信号出力端子(P a d 6)に出力電極が接続された第2最終段トランジスタ(Q 2 2)を含む。

【0073】

前記第1増幅経路の前記第1増幅回路(A m p 1 1、A m p 1 2)が活性化され、前記第2増幅経路の前記第2増幅回路(A m p 2 1、A m p 2 2)が非活性化されることによって、前記第1増幅回路の第1最終段増幅器(A m p 1 2)の前記第1最終段トランジスタ(Q 1 2)の前記出力電極から前記信号出力端子(P a d 6)に第1R F出力信号が供給される。

20

【0074】

前記第1増幅経路の前記第1増幅回路(A m p 1 1、A m p 1 2)が非活性化され、前記第2増幅経路の前記第2増幅回路(A m p 2 1、A m p 2 2)が活性化されることによって、前記第2増幅回路の第2最終段増幅器(A m p 2 2)の前記第2最終段トランジスタ(Q 2 2)の前記出力電極から前記信号出力端子(P a d 6)に第2R F出力信号が供給される。

【0075】

前記第2最終段トランジスタ(Q 2 2)の素子サイズが前記第1最終段トランジスタ(Q 1 2)の素子サイズよりも小さなサイズに設定されることによって、前記第1最終段トランジスタ(Q 1 2)の前記出力電極から前記信号出力端子に供給される前記第1R F出力信号の電力よりも前記第2最終段トランジスタ(Q 2 2)の前記出力電極から前記信号出力端子に供給される前記第2R F出力信号の電力が小さく設定される。

30

【0076】

前記R F電力増幅器は、前記第1増幅回路の前記第1最終段増幅器(A m p 1 2)に接続された信号制御回路(C 1 6、S W 3)を更に具備する。

【0077】

前記第1増幅経路の前記第1増幅回路が非活性化されて、前記第2増幅経路の前記第2増幅回路が活性化される状態において、前記信号制御回路(C 1 6、S W 3)は、前記第1増幅経路に配置された前記第1増幅回路(A m p 1 1、A m p 1 2)を帰還ループとする前記信号出力端子(P a d 6)から前記信号入力端子(P a d 1)への信号伝達を減衰もしくは実質的に遮断することを特徴とする(図1参照)。

40

【発明の効果】

【0078】

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記の通りである。

【0079】

すなわち、本発明によれば、高電力動作モードよりも低い電力動作モードで消費電流と

50

消費電力を削減して、増幅動作の安定性を改善することができる。

【図面の簡単な説明】

【0080】

【図1】図1は、携帯電話端末に搭載可能な本発明の実施の形態1によるRF電力増幅器の構成を示す図である。

【図2】図2は、図1に示した本発明の実施の形態1によるRF電力増幅器および図8に示した本発明に先立って本発明者等によって検討されたRF電力増幅器により実行されるハイパワーモード(HPM)とメディウムパワーモード(MPM)とローパワーモード(LPM)による増幅動作を説明する図である。

【図3】図3は、携帯電話端末に搭載可能な本発明の実施の形態2によるRF電力増幅器の具体的な構成を示す図である。

【図4】図4は、携帯電話端末に搭載可能な本発明の実施の形態3によるRF電力増幅器のデュアルバンド送信を可能とするための構成を示す図である。

【図5】図5は、本発明に先立って本発明者等によって検討された携帯電話端末に搭載可能なRF電力増幅器の構成を示す図である。

【図6】図6は、図1に示した本発明の実施の形態1によるRF電力増幅器および図5に示した本発明に先立って本発明者等によって検討されたRF電力増幅器に含まれた第2出力整合回路の動作を説明するためのスミスチャートを示す図である。

【図7】図7は、図5に示した本発明に先立って本発明者等によって検討されたRF電力増幅器により実行されるハイパワーモード(HPM)とメディウムパワーモード(MPM)とローパワーモード(LPM)による増幅動作を説明する図である。

【図8】図8は、メディウムパワーモード(MPM)の増幅動作時に消費電流と消費電力の削減効果を改善するために本発明に先立って本発明者等によって検討された携帯電話端末に搭載可能なRF電力増幅器の他の構成を示す図である。

【発明を実施するための形態】

【0081】

1. 実施の形態の概要

まず、本願において開示される発明の代表的な実施の形態について概要を説明する。代表的な実施の形態についての概要説明で括弧を付して参照する図面の参照符号は、それが付された構成要素の概念に含まれるものを例示するに過ぎない。

【0082】

〔1〕本発明の代表的な実施の形態は、信号入力端子(Pad1)と信号出力端子(Pad6)との間に並列に接続された第1増幅経路と第2増幅経路と、前記第1増幅経路に配置された第1増幅回路(Amp11、Amp12)と、前記第2増幅経路に配置された第2増幅回路(Amp21、Amp22)とを具備するRF電力増幅器である。

【0083】

前記第1増幅回路の第1最終段増幅器(Amp12)は前記信号出力端子(Pad6)に出力電極が接続された第1最終段トランジスタ(Q12)を含み、前記第2増幅回路の第2最終段増幅器(Amp22)は前記信号出力端子(Pad6)に出力電極が接続された第2最終段トランジスタ(Q22)を含む。

【0084】

前記第1増幅経路の前記第1増幅回路(Amp11、Amp12)が活性化され、前記第2増幅経路の前記第2増幅回路(Amp21、Amp22)が非活性化されることによって、前記第1増幅回路の第1最終段増幅器(Amp12)の前記第1最終段トランジスタ(Q12)の前記出力電極から前記信号出力端子(Pad6)に第1RF出力信号が供給される。

【0085】

前記第1増幅経路の前記第1増幅回路(Amp11、Amp12)が非活性化され、前記第2増幅経路の前記第2増幅回路(Amp21、Amp22)が活性化されることによって、前記第2増幅回路の第2最終段増幅器(Amp22)の前記第2最終段トランジスタ(Q

22)の前記出力電極から前記信号出力端子(Pad6)に第2RF出力信号が供給される。

【0086】

前記第2最終段トランジスタ(Q22)の素子サイズが前記第1最終段トランジスタ(Q12)の素子サイズよりも小さなサイズに設定されることによって、前記第1最終段トランジスタ(Q12)の前記出力電極から前記信号出力端子に供給される前記第1RF出力信号の電力よりも前記第2最終段トランジスタ(Q22)の前記出力電極から前記信号出力端子に供給される前記第2RF出力信号の電力が小さく設定される。

【0087】

前記RF電力増幅器は、前記第1増幅回路の前記第1最終段増幅器(Amp12)に接続された信号制御回路(C16、SW3)を更に具備する。

【0088】

前記第1増幅経路の前記第1増幅回路が非活性化されて、前記第2増幅経路の前記第2増幅回路が活性化される状態において、前記信号制御回路(C16、SW3)は、前記第1増幅経路に配置された前記第1増幅回路(Amp11、Amp12)を帰還ループとする前記信号出力端子(Pad6)から前記信号入力端子(Pad1)への信号伝達を減衰もしくは実質的に遮断することを特徴とする(図1参照)。

【0089】

前記実施の形態によれば、高電力動作モードよりも低い電力動作モードで消費電流と消費電力を削減して、増幅動作の安定性を改善することができる。

【0090】

好適な実施の形態によれば、前記第2増幅回路の第2最終段増幅器(Amp22)の前記第2最終段トランジスタ(Q22)は、前記信号入力端子(Pad1)に供給されるRF入力信号に応答する入力電極を有する。

【0091】

前記帰還ループは、前記第2最終段トランジスタ(Q22)の前記出力電極と前記入力電極の間の帰還容量を含むことを特徴とするものである(図1参照)。

【0092】

他の好適な実施の形態によれば、前記帰還容量は、前記第2最終段トランジスタ(Q22)の前記出力電極と前記入力電極の間の寄生容量であることを特徴とするものである(図1参照)。

【0093】

更に他の好適な実施の形態では、前記第1増幅回路の第1最終段増幅器(Amp12)の前記第1最終段トランジスタ(Q12)は、前記信号入力端子(Pad1)に供給される前記RF入力信号に応答する入力電極を有する。

【0094】

前記第1増幅経路の前記第1増幅回路(Amp11、Amp12)は前記信号入力端子(Pad1)の前記RF入力信号がその入力端子に供給される第1初段増幅器(Amp11)を含み、前記第1最終段増幅器(Amp12)の前記第1最終段トランジスタ(Q12)の前記入力電極は前記第1初段増幅器(Amp11)の出力端子から生成される第1初段増幅信号に応答する。

【0095】

前記第2増幅経路の前記第2増幅回路(Amp21、Amp22)は前記信号入力端子(Pad1)の前記RF入力信号がその入力端子に供給される第2初段増幅器(Amp12)を含み、前記第2最終段増幅器(Amp22)の前記第2最終段トランジスタ(Q22)の前記入力電極は前記第2初段増幅器(Amp12)の出力端子から生成される第2初段増幅信号に応答することを特徴とするものである(図1参照)。

【0096】

より好適な実施の形態では、前記信号制御回路(C16、SW3)は、前記第1増幅経路の前記第1初段増幅器(Amp11)と前記第1最終段増幅器(Amp12)との段間接続ノ

10

20

30

40

50

ードに接続されたことを特徴とするものである(図1参照)。

【0097】

他のより好適な実施の形態において、前記信号制御回路(C16、SW3)は、前記段間接続ノードと交流的接地電位との間に接続される。

【0098】

前記第1増幅経路の前記第1増幅回路が非活性化されて、前記第2増幅経路の前記第2増幅回路が活性化される前記状態において、前記信号制御回路(C16、SW3)は、前記帰還ループを介しての前記信号出力端子(Pad6)から前記信号入力端子(Pad1)への伝達信号を前記交流的接地電位にバイパスする機能を有することを特徴とするものである(図1参照)。

10

【0099】

更に他のより好適な実施の形態は、前記交流的接地電位は、直流的接地電位、電源電圧、前記直流的接地電位と前記電源電圧の間の中間電圧のいずれかであることを特徴とするものである(図1参照)。

【0100】

別のより好適な実施の形態によるRF電力増幅器は、第1出力整合回路(SL1、SL2、C13、C14)と、第2出力整合回路(L5、C11、C12、SW2)とを更に具備する。

【0101】

前記第1出力整合回路の入力端子は前記第1最終段増幅器(Amp12)の前記第1最終段トランジスタ(Q12)の前記出力電極に接続され、前記第2出力整合回路の入力端子は前記第2最終段増幅器(Amp22)の前記第2最終段トランジスタ(Q22)の前記出力電極に接続される。

20

【0102】

前記第2出力整合回路の出力端子は前記第1出力整合回路の前記入力端子と接続され、前記第1出力整合回路の出力端子はアンテナと接続可能とされる。

【0103】

前記第2出力整合回路の前記出力端子と前記第2出力整合回路の前記入力端子との間には誘導性リアクタンス(L5)が接続され、前記第2出力整合回路の前記入力端子と前記交流的接地電位との間には容量性リアクタンス(C11)が接続されたことを特徴とするものである(図1参照)。

30

【0104】

更に別のより好適な実施の形態では、前記第1増幅経路の前記第1増幅回路が非活性化されて、前記第2増幅経路の前記第2増幅回路が活性化される前記状態において、第1周波数(f_{HB})を有する前記RF入力信号が前記第2増幅経路の前記第2増幅回路によって増幅される際には、前記第2出力整合回路の前記容量性リアクタンスは所定の値(C11)に設定可能とされる。

【0105】

前記第1増幅経路の前記第1増幅回路が非活性化されて、前記第2増幅経路の前記第2増幅回路が活性化される前記状態において、前記第1周波数より低い第2周波数(f_{LB})を有する前記RF入力信号が前記第2増幅経路の前記第2増幅回路によって増幅される際には、前記第2出力整合回路の前記容量性リアクタンスは前記所定の値よりも大きな値(C11+C12)に設定可能とされることを特徴とする(図1参照)。

40

【0106】

具体的な実施の形態によるRF電力増幅器は、前記信号入力端子(Pad1)と前記信号出力端子(Pad6)との間に前記第1増幅経路および前記第2増幅経路と並列に接続された第3増幅経路と、前記第3増幅経路に配置された第3増幅回路(Amp31、Amp32)とを更に具備する。

【0107】

前記第3増幅回路の第3最終段増幅器(Amp32)は、前記第2出力整合回路(L5、

50

C 1 1、C 1 2、S W 2)の前記入力端子に出力電極が接続された第 3 最終段トランジスタ(Q 3 2)を含む。

【0 1 0 8】

前記第 1 増幅経路の前記第 1 増幅回路(A m p 1 1、A m p 1 2)と前記第 2 増幅経路の前記第 2 増幅回路(A m p 2 1、A m p 2 2)が非活性化され、前記第 3 増幅経路の前記第 3 増幅回路(A m p 3 1、A m p 3 2)が活性化されることによって、前記第 3 増幅回路の第 3 最終段増幅器(A m p 3 2)の前記第 3 最終段トランジスタ(Q 3 2)の前記出力電極から前記信号出力端子(P a d 6)に第 3 R F 出力信号が供給される。

【0 1 0 9】

前記第 3 最終段トランジスタ(Q 3 2)の素子サイズが、前記第 2 最終段トランジスタ(Q 2 2)の前記素子サイズよりも小さなサイズに設定される。それによって、前記第 2 最終段トランジスタ(Q 2 2)の前記出力電極から前記信号出力端子に供給される前記第 2 R F 出力信号の前記電力よりも前記第 3 最終段トランジスタ(Q 3 2)の前記出力電極から前記信号出力端子に供給される前記第 3 R F 出力信号の電力が小さく設定されることを特徴とするものである(図 1 参照)。

【0 1 1 0】

他の具体的な実施の形態による R F 電力増幅器は、複数の周波数帯域の送信を可能とする R F 電力増幅装置において前記複数の周波数帯域の高周波帯域の送信と低周波帯域の送信とをそれぞれ実行する高周波帯域 R F 電力増幅器と低周波帯域 R F 電力増幅器との少なくとも一方を構成することを特徴とするものである(図 3 参照)。

【0 1 1 1】

より具体的な実施の形態による R F 電力増幅器は、複数の周波数帯域の送信を可能とする R F 電力増幅装置において前記複数の周波数帯域の高周波帯域の送信と低周波帯域の送信とをそれぞれ実行する高周波帯域 R F 電力増幅器と低周波帯域 R F 電力増幅器の両方を構成することを特徴とするものである(図 3 参照)。

【0 1 1 2】

他のより具体的な実施の形態では、前記第 1 最終段トランジスタ(Q 1 2)と前記第 2 最終段トランジスタ(Q 2 2)と前記第 3 最終段トランジスタ(Q 3 2)は、モノリシック集積回路(1)の半導体チップに形成されたバイポーラトランジスタであることを特徴とするものである(図 1、図 3 参照)。

【0 1 1 3】

最も具体的な実施の形態では、前記第 1 最終段トランジスタ(Q 1 2)と前記第 2 最終段トランジスタ(Q 2 2)と前記第 3 最終段トランジスタ(Q 3 2)は、モノリシック集積回路(1)の半導体チップに形成された電界効果トランジスタであることを特徴とするものである。

【0 1 1 4】

〔2〕本発明の別の観点の代表的な実施の形態は、信号入力端子(P a d 1)と信号出力端子(P a d 6)との間に並列に接続された第 1 増幅経路と第 2 増幅経路と、前記第 1 増幅経路に配置された第 1 増幅回路(A m p 1 1、A m p 1 2)と、前記第 2 増幅経路に配置された第 2 増幅回路(A m p 2 1、A m p 2 2)とを具備する R F 電力増幅器の動作方法である。

【0 1 1 5】

前記第 1 増幅回路の第 1 最終段増幅器(A m p 1 2)は前記信号出力端子(P a d 6)に出力電極が接続された第 1 最終段トランジスタ(Q 1 2)を含み、前記第 2 増幅回路の第 2 最終段増幅器(A m p 2 2)は前記信号出力端子(P a d 6)に出力電極が接続された第 2 最終段トランジスタ(Q 2 2)を含む。

【0 1 1 6】

前記第 1 増幅経路の前記第 1 増幅回路(A m p 1 1、A m p 1 2)が活性化され、前記第 2 増幅経路の前記第 2 増幅回路(A m p 2 1、A m p 2 2)が非活性化されることによって、前記第 1 増幅回路の第 1 最終段増幅器(A m p 1 2)の前記第 1 最終段トランジスタ(Q

10

20

30

40

50

12)の前記出力電極から前記信号出力端子(P a d 6)に第1 R F出力信号が供給される。

【0117】

前記第1増幅経路の前記第1増幅回路(A m p 1 1、A m p 1 2)が非活性化され、前記第2増幅経路の前記第2増幅回路(A m p 2 1、A m p 2 2)が活性化されることによって、前記第2増幅回路の第2最終段増幅器(A m p 2 2)の前記第2最終段トランジスタ(Q 2 2)の前記出力電極から前記信号出力端子(P a d 6)に第2 R F出力信号が供給される。

【0118】

前記第2最終段トランジスタ(Q 2 2)の素子サイズが前記第1最終段トランジスタ(Q 1 2)の素子サイズよりも小さなサイズに設定されることによって、前記第1最終段トランジスタ(Q 1 2)の前記出力電極から前記信号出力端子に供給される前記第1 R F出力信号の電力よりも前記第2最終段トランジスタ(Q 2 2)の前記出力電極から前記信号出力端子に供給される前記第2 R F出力信号の電力が小さく設定される。

【0119】

前記 R F電力増幅器は、前記第1増幅回路の前記第1最終段増幅器(A m p 1 2)に接続された信号制御回路(C 1 6、S W 3)を更に具備する。

【0120】

前記第1増幅経路の前記第1増幅回路が非活性化されて、前記第2増幅経路の前記第2増幅回路が活性化される状態において、前記信号制御回路(C 1 6、S W 3)は、前記第1増幅経路に配置された前記第1増幅回路(A m p 1 1、A m p 1 2)を帰還ループとする前記信号出力端子(P a d 6)から前記信号入力端子(P a d 1)への信号伝達を減衰もしくは実質的に遮断することの特徴とする(図1参照)。

【0121】

前記実施の形態によれば、高電力動作モードよりも低い電力動作モードで消費電流と消費電力を削減して、増幅動作の安定性を改善することができる。

【0122】

2. 実施の形態の詳細

次に、実施の形態について更に詳述する。尚、発明を実施するための最良の形態を説明するための全図において、前記の図と同一の機能を有する部品には同一の符号を付して、その繰り返しの説明は省略する。

【0123】

[実施の形態1]

《R F電力増幅器の本質的な構成》

図1は、携帯電話端末に搭載可能な本発明の実施の形態1による R F電力増幅器の構成を示す図である。

【0124】

図1に示した本発明の実施の形態1による R F電力増幅器と図8に示した本発明に先立って本発明者等によって検討された R F電力増幅器との本質的な相違は、以下の点である。

【0125】

すなわち、図1の本発明の実施の形態1の R F電力増幅器は、中間ゲインの増幅動作を実行する第2増幅経路の第2最終段増幅器 A m p 2 2の R F出力信号の以下に説明する帰還経路を介しての第2増幅経路の第2初段増幅器 A m p 2 1の入力端子への帰還量を低減する信号制御回路 C 1 6、S W 3を特に具備することの特徴とする。上述の帰還経路は、インダクタンス L 5、第1最終段増幅器 A m p 1 2の寄生容量および第1初段増幅器 A m p 1 1の寄生容量、結合容量 C 7、C 3、C 4 Aによって形成される。

【0126】

より具体的には、この信号制御回路 C 1 6、S W 3は、図1に示した本発明の実施の形態1による R F電力増幅器がメディアムパワーモード(M P M)での電力増幅を実行する際

に、第2最終段増幅器Amp 22のRF出力端子から第2初段増幅器Amp 21の入力端子への帰還信号を交流的接地電位にバイパスする機能を有するものである。その結果、第2最終段増幅器Amp 22のRF出力端子から第2初段増幅器Amp 21の入力端子への帰還量が低減されるので、不安定な発振動作を防止できるのでRF電力増幅器の増幅動作の安定性を改善することが可能となる。

【0127】

以下に、図1に示した本発明の実施の形態1によるRF電力増幅器の具体的な構成を説明する。

【0128】

《RF電力増幅器の具体的な構成》

図1に示したように、本発明の実施の形態1によるRF電力増幅器は、モノリシックマイクロ波集積回路(MMIC)1とRFパワーモジュールのプリント配線基板(PCB)2とを含んでいる。

【0129】

モノリシックマイクロ波集積回路(MMIC)1は、第1初段増幅器Amp 11と第2初段増幅器Amp 21と第3初段増幅器Amp 31と第1最終段増幅器Amp 12と第2最終段増幅器Amp 22と第3最終段増幅器Amp 32と容量C1～容量C12、C16とインダクタL1を含んでいる。容量C1～容量C12、C16は、モノリシックマイクロ波集積回路(MMIC)1のGaAs等の化合物半導体基板の主表面に半導体製造プロセスによって製造される金属・絶縁体・金属(MIM)の積層構造容量によって構成される。インダクタL1は、モノリシックマイクロ波集積回路(MMIC)1のGaAs等の化合物半導体基板の主表面に半導体製造プロセスにより製造される金属のスパイラルインダクタによって構成される。

【0130】

RFパワーモジュールのプリント配線基板(PCB)2は、複数の容量C5、C6、C13、C14と複数のインダクタL2、L3、L4～L6、ストリップラインSL1～SL4、抵抗R1を含んでいる。複数の容量C5、C6、C13～C15と複数のインダクタL2、L3、L4～L6と抵抗R1との受動部品は、上述の「0603」型と呼ばれる表面実装デバイス(SMD)によって構成される。ストリップラインSL1～SL4は、プリント配線基板(PCB)2の主表面に製造された導電性配線薄膜によって構成される。ストリップラインSL1、SL2はインダクタとして機能する一方、ストリップラインSL3、SL4と抵抗R1とはパワー検出のための方向性結合器(Directional Coupler)として機能する。

【0131】

第1初段増幅器Amp 11と第2初段増幅器Amp 21と第3初段増幅器Amp 31と第1最終段増幅器Amp 12と第2最終段増幅器Amp 22と第3最終段増幅器Amp 32とは、それぞれNPN型のヘテロ接合バイポーラトランジスタQ11、Q21、Q31、Q12、Q22、Q32を含んでいる。第1最終段増幅器Amp 12のトランジスタQ12は最大の素子サイズ(エミッタ面積)を有する一方、第2最終段増幅器Amp 22のトランジスタQ22の素子サイズは第1最終段増幅器Amp 12のトランジスタQ12の素子サイズよりも小さく設定されて、第3最終段増幅器Amp 32のトランジスタQ32の素子サイズは第2最終段増幅器Amp 22のトランジスタQ22の素子サイズよりも小さく設定されている。

【0132】

従って、最大の素子サイズを有するトランジスタQ12を含んだ第1最終段増幅器Amp 12と第1初段増幅器Amp 11とは、ハイパワーモード(HPM)の増幅動作を実行して最大ゲインを有する第1増幅経路を構成する。更に、中間の素子サイズを有するトランジスタQ22を含んだ第2最終段増幅器Amp 22と第2初段増幅器Amp 21とは、メディウムパワーモード(MPM)の増幅動作を実行して中間ゲインを有する第2増幅経路を構成する。また更に、最小の素子サイズを有するトランジスタQ32を含んだ第3最終段

増幅器 $\text{Amp } 32$ と第 3 初段増幅器 $\text{Amp } 31$ とは、ローパワーモード (LPM) の増幅動作を実行して最小ゲインを有する第 3 増幅経路を構成する。

【0133】

図示されていない無線周波数信号処理集積回路 (RFIC) から生成される RF 送信信号 Pin はパッド端子 $\text{Pad } 1$ に供給され、パッド端子 $\text{Pad } 1$ は入力整合回路の容量 $C1$ の一端に接続され、容量 $C1$ の他端は入力整合回路のインダクタ $L1$ の一端に接続され、インダクタ $L1$ の他端は接地電位に接続される。更に、パッド端子 $\text{Pad } 1$ は容量 $C2$ の一端に接続され、容量 $C2$ の他端はパッド端子 $\text{Pad } 2$ に接続され、このパッド端子 $\text{Pad } 2$ はプリント配線基板 (PCB) 2 の第 1 スイッチ $\text{SW } 1$ を介して接地電位に接続される。尚、第 1 スイッチ $\text{SW } 1$ は図 1 に示した本発明の実施の形態 1 による RF 電力増幅器がマルチバンドの最低周波数の RF 送信信号を増幅する際にオン状態に制御され、パッド端子 $\text{Pad } 2$ と接地電位の間の容量 $C2$ によって、容量 $C1$ とインダクタ $L1$ から構成される入力整合回路の入力インピーダンスを調整する。

10

【0134】

従って、入力整合回路の容量 $C1$ の他端と入力整合回路のインダクタ $L1$ の一端の接続ノードの RF 送信信号 Pin は、結合容量 $C3$ と結合容量 $C4A$ と結合容量 $C4B$ とを介して、第 1 初段増幅器 $\text{Amp } 11$ のトランジスタ $Q11$ のベース電極と第 2 初段増幅器 $\text{Amp } 21$ のトランジスタ $Q21$ のベース電極と第 3 初段増幅器 $\text{Amp } 31$ のトランジスタ $Q31$ のベース電極とにそれぞれ供給される。尚、第 1 初段増幅器 $\text{Amp } 11$ のトランジスタ $Q11$ のエミッタ電極と第 2 初段増幅器 $\text{Amp } 21$ のトランジスタ $Q21$ のエミッタ電極と第 3 初段増幅器 $\text{Amp } 31$ のトランジスタ $Q31$ のエミッタ電極が接地電位に接続されることによって、トランジスタ $Q11$ 、 $Q21$ 、 $Q31$ はエミッタ接地増幅トランジスタとして機能する。

20

【0135】

第 1 初段増幅器 $\text{Amp } 11$ のトランジスタ $Q11$ のコレクタ電極はパッド端子 $\text{Pad } 4$ と RF チョークコイルとして機能するインダクタ $L2$ を介して電源電圧 V_{cc} に接続され、インダクタ $L2$ の一端と接地電位との間には容量 $C5$ が接続され、容量 $C5$ は電源電圧 V_{cc} に含まれる電源リップル成分を減衰するデカップリング容量として機能する。また第 2 初段増幅器 $\text{Amp } 21$ のトランジスタ $Q21$ のコレクタ電極と第 3 初段増幅器 $\text{Amp } 31$ のトランジスタ $Q31$ のコレクタ電極はパッド端子 $\text{Pad } 3$ と RF チョークコイルとして機能するインダクタ $L3$ を介して電源電圧 V_{cc} に接続されて、インダクタ $L3$ の一端と接地電位との間には容量 $C6$ が接続され、容量 $C6$ は電源電圧 V_{cc} に含まれる電源リップル成分を減衰するデカップリング容量として機能する。

30

【0136】

第 1 初段増幅器 $\text{Amp } 11$ のトランジスタ $Q11$ のコレクタ電極から生成される第 1 初段 RF 増幅信号は、結合容量 $C7$ を介して、第 1 最終段増幅器 $\text{Amp } 12$ のトランジスタ $Q12$ のベース電極に供給される。尚、第 1 最終段増幅器 $\text{Amp } 12$ のトランジスタ $Q12$ のエミッタ電極が接地電位に接続されることによって、トランジスタ $Q12$ はエミッタ接地増幅トランジスタとして機能する。第 1 最終段増幅器 $\text{Amp } 12$ のトランジスタ $Q12$ のコレクタ電極は、パッド端子 $\text{Pad } 6$ 、 $\text{Pad } 7$ と接続されている。パッド端子 $\text{Pad } 6$ に接続されたストリップライン $\text{SL } 1$ 、 $\text{SL } 2$ と容量 $C13$ 、 $C14$ は第 1 出力整合回路を構成して、ストリップライン $\text{SL } 1$ の中間タップと電源電圧 V_{cc} との間に接続されたインダクタ $L6$ はトランジスタ $Q12$ のコレクタ負荷である RF チョークコイルとして機能する。更にパッド端子 $\text{Pad } 6$ とパッド端子 $\text{Pad } 4$ との間に接続された容量 $C10$ とパッド端子 $\text{Pad } 4$ と接地電位の間に接続されたインダクタ $L4$ とは、2 次高調波トラップ回路を構成する。すなわち、2 次高調波トラップ回路の容量 $C10$ とインダクタ $L4$ との直列接続は RF 送信増幅出力信号 Pout の基本周波数の 2 倍の 2 次高調波周波数で直列共振するので、略ゼロ Ω の極めて低い直列共振インピーダンスによって 2 次高調波周波数成分は接地電位にバイパスされることが可能となる。

40

【0137】

50

ストリップライン S L 1、S L 2 と容量 C 1 3、C 1 4 から構成された第 1 出力整合回路は、容量 C 1 5 を介して方向性結合器の主線路であるストリップライン S L 1 の一端に接続されて、ストリップライン S L 1 の他端から R F 送信増幅出力信号 P out が生成される。また方向性結合器の副線路であるストリップライン S L 2 が方向性結合器の主線路であるストリップライン S L 1 と電磁気結合され、方向性結合器の副線路のストリップライン S L 2 の一端が終端抵抗 R 1 を介して接地電位に接続されることによって、ストリップライン S L 2 の他端から出力検出電圧 V det が生成される。上述の第 1 出力整合回路は、第 1 最終段増幅器 A m p 1 2 の数 Ω の出力インピーダンスとストリップライン S L 1 の他端に接続される 50 Ω の送信アンテナの入力インピーダンスの整合を実行する。すなわち、上述した第 1 出力整合回路の入力インピーダンスが数 Ω に設定されることによって、第 1 最終段増幅器 A m p 1 2 の出力インピーダンスと第 1 出力整合回路の入力インピーダンスが整合する。その結果、第 1 最終段増幅器 A m p 1 2 の出力と第 1 出力整合回路の入力との間での R F 信号の反射を、十分低減することが可能となる。更に、容量 C 1 5 と方向性結合器を含んだ上述の第 1 出力整合回路の出力インピーダンスが 50 Ω に設定されることによって、第 1 出力整合回路の出力インピーダンスと 50 Ω の送信アンテナの入力インピーダンスが整合する。その結果、第 1 出力整合回路の出力と送信アンテナの入力との間の R F 信号の反射を、十分低減することが可能となる。

【0138】

第 2 初段増幅器 A m p 2 1 のトランジスタ Q 2 1 のコレクタ電極から生成される第 2 初段 R F 増幅信号は、結合容量 C 8 を介して、第 2 最終段増幅器 A m p 2 2 のトランジスタ Q 2 2 のベース電極に供給される。尚、第 2 最終段増幅器 A m p 2 2 のトランジスタ Q 2 2 のエミッタ電極が接地電位に接続されることによって、トランジスタ Q 2 2 はエミッタ接地増幅トランジスタとして機能する。

【0139】

第 3 初段増幅器 A m p 3 1 のトランジスタ Q 3 1 のコレクタ電極から生成される第 3 初段 R F 増幅信号は、結合容量 C 9 を介して、第 3 最終段増幅器 A m p 3 2 のトランジスタ Q 3 2 のベース電極に供給される。尚、第 3 最終段増幅器 A m p 3 2 のトランジスタ Q 3 2 のエミッタ電極が接地電位に接続されることによって、トランジスタ Q 3 2 はエミッタ接地増幅トランジスタとして機能する。

【0140】

尚、第 2 初段増幅器 A m p 2 1 のトランジスタ Q 2 1 のコレクタ電極と第 3 初段増幅器 A m p 3 1 のトランジスタ Q 3 1 のコレクタ電極とはパッド端子 P a d 3 に共通接続されて、第 2 最終段増幅器 A m p 2 2 のトランジスタ Q 2 2 のコレクタ電極と第 3 最終段増幅器 A m p 3 2 のトランジスタ Q 3 2 のコレクタ電極とはパッド端子 P a d 8 に共通接続されている。

【0141】

更に、パッド端子 P a d 7 とパッド端子 P a d 8 の間に接続されたインダクタ L 5 と、パッド端子 P a d 8 と接地電位の間に接続された容量 C 1 1 と、パッド端子 P a d 8 と接地電位の間に接続された容量 C 1 2 と第 2 スイッチ S W 2 とは、第 2 出力整合回路を構成する。すなわち、この第 2 出力整合回路は、第 2 最終段増幅器 A m p 2 2 および第 3 最終段増幅器 A m p 3 2 の数十 Ω の共通出力インピーダンスと上述した第 1 出力整合回路の数 Ω の入力インピーダンスの間の整合を実行する。すなわち、第 2 出力整合回路の入力インピーダンスが数十 Ω に設定されることによって、第 2 最終段増幅器 A m p 2 2 および第 3 最終段増幅器 A m p 3 2 の共通出力インピーダンスと第 2 出力整合回路の入力インピーダンスとが整合する。その結果、第 2 最終段増幅器 A m p 2 2 および第 3 最終段増幅器 A m p 3 2 の共通出力と第 2 出力整合回路の入力の間での R F 信号の反射を、十分に低減することが可能となる。更に第 2 出力整合回路の出力インピーダンスが数 Ω に設定され、第 2 出力整合回路の出力インピーダンスと第 1 出力整合回路の入力インピーダンスとが整合する。その結果、第 2 出力整合回路の出力と第 1 出力整合回路の入力との間での R F 信号の反射を、十分に低減することが可能となる。

【0142】

図1に示したRF電力増幅器の第2出力整合回路は、上述したようにインダクタL5と容量C11、C12と第2スイッチSW2とによって構成されている。

【0143】

インダクタL5の一端は第1最終段増幅器Amp12の出力端子と第1出力整合回路の入力端子と第2出力整合回路の出力端子とに接続され、インダクタL5の他端は第2最終段増幅器Amp22および第3最終段増幅器Amp32の共通出力端子と第2出力整合回路の入力端子に接続されている。更に、第2出力整合回路は、パッド端子Pad7とパッド端子Pad8の間に接続されたインダクタL5と、パッド端子Pad8と接地電位の間に接続された容量C11と、パッド端子Pad8と接地電位の間に接続された容量C12と第2スイッチSW2とによって構成されている。

10

【0144】

更に、携帯電話端末に搭載されるRF信号処理半導体集積回路とベースバンドプロセッサのいずれかから生成される周波数バンド選択信号によって、第2スイッチSW2のオン状態とオフ状態は制御される。すなわち、周波数バンド選択信号がマルチバンドの高バンド送信周波数 f_{HB} を選択する場合には、第2スイッチSW2はオフ状態に制御され、第2出力整合回路の容量値は第1容量C11のみで決定される。また周波数バンド選択信号がマルチバンドの低バンド送信周波数 f_{LB} を選択する場合には、第2スイッチSW2はオン状態に制御され、第2出力整合回路の容量値は第1容量C11と第2容量C12の並列容量で決定される。

20

【0145】

また上述した第2出力整合回路では、第1容量C11は略6pFの容量値に設定されて、第2容量C12は略2pFの容量値に設定されて、インダクタL5は略3nHのインダクタンスに設定されている。

【0146】

《ハイパワーモード(HPM)による増幅》

図1に示したRF電力増幅器がハイパワーモード(HPM)での電力増幅を実行する場合には、例えば携帯電話端末に搭載されるRF信号処理半導体集積回路(RFIC)とベースバンドプロセッサとのいずれかから高電力モード信号HPMが生成される。高電力モード信号HPMに応答して、適切なベースバイアス電圧が、第1初段増幅器Amp11のトランジスタQ11と第1最終段増幅器Amp12のトランジスタQ12の各ベース電極に供給される。一方、高電力モード信号HPMに応答して、第2初段増幅器Amp21のトランジスタQ21と第2最終段増幅器Amp22のトランジスタQ22と第3初段増幅器Amp31のトランジスタQ31と第3最終段増幅器Amp32のトランジスタQ32との各ベース電極に供給されるベースバイアス電圧は、トランジスタQ21、Q22、Q31、Q32のしきい値電圧以下の例えばゼロボルトに設定される。

30

【0147】

従って、第1初段増幅器Amp11のトランジスタQ11と第1最終段増幅器Amp12のトランジスタQ12とは、適切なベースバイアス電圧によって活性状態に制御される。一方、第2初段増幅器Amp21のトランジスタQ21と第2最終段増幅器Amp22のトランジスタQ22と第3初段増幅器Amp31のトランジスタQ31と第3最終段増幅器Amp32のトランジスタQ32は、しきい値電圧以下のベースバイアス電圧によって非活性状態に制御される。

40

【0148】

その結果、パッド端子Pad1に供給されるRF送信信号Pinは、第1初段増幅器Amp11のトランジスタQ11と第1最終段増幅器Amp12のトランジスタQ12とによって増幅される。すなわち、最大の素子サイズを有するトランジスタQ12を含んだ第1最終段増幅器Amp12と第1初段増幅器Amp11によって構成されてハイパワーモード(HPM)の増幅動作を実行して最大ゲインを有する第1増幅経路によってRF送信信号Pinが増幅されることによって、RF送信増幅出力信号Poutが第1出力整合回路と方向

50

性結合器とを介して生成される。

【0149】

《メディアムパワーモード(MPM)による増幅》

図1に示したRF電力増幅器がメディアムパワーモード(MPM)での電力増幅を実行する場合には、例えば携帯電話端末に搭載されるRF信号処理半導体集積回路(RFIC)とベースバンドプロセッサとのいずれかから中間電力モード信号MPMが生成される。中間電力モード信号MPMにตอบสนองして、適切なベースバイアス電圧が、第2初段増幅器Amp 21のトランジスタQ21と第2最終段増幅器Amp 22のトランジスタQ22の各ベース電極に供給される。一方、中間電力モード信号MPMにตอบสนองして、第1初段増幅器Amp 11のトランジスタQ11と第1最終段増幅器Amp 12のトランジスタQ12と第3初段増幅器Amp 31のトランジスタQ31と第3最終段増幅器Amp 32のトランジスタQ32の各ベース電極に供給されるベースバイアス電圧は、トランジスタQ11、Q12、Q31、Q32のしきい値電圧以下の例えばゼロボルトに設定される。

10

【0150】

従って、第2初段増幅器Amp 21のトランジスタQ21と第2最終段増幅器Amp 22のトランジスタQ22は、適切なベースバイアス電圧によって活性状態に制御される。一方、第1初段増幅器Amp 11のトランジスタQ11と第1最終段増幅器Amp 12のトランジスタQ12と第3初段増幅器Amp 31のトランジスタQ31と第3最終段増幅器Amp 32のトランジスタQ32は、しきい値電圧以下のベースバイアス電圧によって非活性状態に制御される。

20

【0151】

その結果、パッド端子Pad1に供給されるRF送信信号Pinは、第2初段増幅器Amp 21のトランジスタQ21のトランジスタQ21と第2最終段増幅器Amp 22のトランジスタQ22によって増幅される。すなわち、中間の素子サイズを有するトランジスタQ22を含んだ第2最終段増幅器Amp 22と第2初段増幅器Amp 21によって構成されてメディアムパワーモード(MPM)の増幅動作を実行して中間ゲインを有する第2増幅経路によってRF送信信号Pinが増幅されることによって、RF送信増幅出力信号Poutが第2出力整合回路と第1出力整合回路と方向性結合器とを介して生成される。

【0152】

《ローパワーモード(LPM)による増幅》

30

図1に示したRF電力増幅器がローパワーモード(LPM)での電力増幅を実行する場合には、例えば携帯電話端末に搭載されるRF信号処理半導体集積回路(RFIC)とベースバンドプロセッサとのいずれかから低電力モード信号LPMが生成される。低電力モード信号LPMにตอบสนองして、適切なベースバイアス電圧が、第3初段増幅器Amp 31のトランジスタQ31と第3最終段増幅器Amp 32のトランジスタQ32の各ベース電極に供給される。一方、低電力モード信号LPMにตอบสนองして、第1初段増幅器Amp 11のトランジスタQ11と第1最終段増幅器Amp 12のトランジスタQ12と第2初段増幅器Amp 21のトランジスタQ21と第2最終段増幅器Amp 22のトランジスタQ22の各ベース電極に供給されるベースバイアス電圧は、トランジスタQ11、Q12、Q21、Q22のしきい値電圧以下の例えばゼロボルトに設定される。

40

【0153】

従って、第3初段増幅器Amp 31のトランジスタQ31と第3最終段増幅器Amp 32のトランジスタQ32とは、適切なベースバイアス電圧によって活性状態に制御される。一方、第1初段増幅器Amp 11のトランジスタQ11と第1最終段増幅器Amp 12のトランジスタQ12と第2初段増幅器Amp 21のトランジスタQ21と第2最終段増幅器Amp 22のトランジスタQ22とは、しきい値電圧以下のベースバイアス電圧によって非活性状態に制御される。

【0154】

その結果、パッド端子Pad1に供給されるRF送信信号Pinは、第3初段増幅器Amp 31のトランジスタQ31と第3最終段増幅器Amp 32のトランジスタQ32とによ

50

って増幅される。すなわち、最小の素子サイズを有するトランジスタQ 3 2を含んだ第3最終段増幅器Amp 3 2と第3初段増幅器Amp 3 1とによって構成されローパワーモード(LPM)の増幅動作を実行して最小ゲインを有する第3増幅経路によってRF送信信号Pinが増幅されることによって、RF送信増幅出力信号Poutが第2出力整合回路と第1出力整合回路と方向性結合器とを介して生成される。

【0155】

《第2出力整合回路の動作》

図6は、図1に示したRF電力増幅器に含まれた第2出力整合回路の動作を説明するためのスミスチャートを示す図である。

【0156】

尚、図6では、動作の理解を容易とするために、第2最終段増幅器Amp 2 2および第3最終段増幅器Amp 3 2の共通出力インピーダンスZout-SAは、実際の数十Ωよりも大きな値とされている。

【0157】

図6では抵抗値がゼロ(0)の点と抵抗値が無限大(∞)の点とを結ぶ直線上に、第1最終段増幅器Amp 1 2の比較的小さな出力インピーダンスZout-MAと第2最終段増幅器Amp 2 2および第3最終段増幅器Amp 3 2の比較的大きな共通出力インピーダンスZout-SAとが示されている。第1最終段増幅器Amp 1 2の比較的小さな出力インピーダンスZout-MAは、抵抗値がゼロ(0)の点より若干右側に位置している。第2最終段増幅器Amp 2 2および第3最終段増幅器Amp 3 2の比較的大きな共通出力インピーダンスZout-SAは抵抗値が50Ωの点の右側に示されているが、実際は抵抗値が25Ωの点と抵抗値が50Ωの点との間の点に実際には位置するものである。

【0158】

更に、図6には、第1最終段増幅器Amp 1 2の比較的小さな出力インピーダンスZout-MAと略等しいインピーダンスに整合された第1出力整合回路の入力インピーダンスZin-MNも示されている。

【0159】

従って、図1に示したRF電力増幅器がメディウムパワーモード(MPM)またはローパワーモード(LPM)の増幅動作を実行する場合、すなわち第1最終段増幅器Amp 1 2が非活性状態に制御されて、第2最終段増幅器Amp 2 2または第3最終段増幅器Amp 3 2が活性状態に制御される場合には、第2出力整合回路は以下に説明するインピーダンス整合動作を実行する必要がある。

【0160】

すなわち、第2出力整合回路は、第2最終段増幅器Amp 2 2および第3最終段増幅器Amp 3 2の共通出力インピーダンスZout-SAと第1出力整合回路の入力インピーダンスZin-MNとの間でインピーダンス整合動作を実行する必要がある。

【0161】

すなわち、第2出力整合回路のインダクタL5によってインダクタL5の他端でのインピーダンスZ_Lは、第1出力整合回路3の入力インピーダンスZin-MNから出発して定抵抗円の円弧の上で時計方向に移動する。その際の移動量は、インダクタL5のインピーダンスjωL5に対応するωL5の大きさとなる。尚、ωは、角周波数である。

【0162】

更に、第2出力整合回路の容量C11によって容量C11の一端でのインピーダンスは、インダクタL5の他端でのインピーダンスZ_Lから出発して定コンダクタンス円の円弧の上で時計方向に移動する。その際の移動量は、容量C11のアドミッタンスjωC11に対応するωC11の大きさとなる。

【0163】

従って、インダクタL5による移動量ωL5と容量C11による移動量ωC11との合計による移動先は、第2最終段増幅器Amp 2 2および第3最終段増幅器Amp 3 2の共通出力インピーダンスZout-SAと一致する必要がある。この一致によって、第2最

10

20

30

40

50

終段増幅器 $Amp\ 2\ 2$ および第 3 最終段増幅器 $Amp\ 3\ 2$ の共通出力インピーダンス Z_{out_SA} と第 1 出力整合回路の入力インピーダンス Z_{in_MN} とは、第 2 出力整合回路によって略無損失で整合されることが可能となる。

【0164】

一方、高バンドの送信周波数 f_{HB} を有する RF 送信信号 P_{in} を図 1 に示した RF 電力増幅器の第 2 最終段増幅器 $Amp\ 2\ 2$ または第 3 最終段増幅器 $Amp\ 3\ 2$ によって増幅する場合には、大きな角周波数 ω に対応して、移動量 ωC_{11} が大きいので、第 2 出力整合回路の容量値は第 1 容量 C_{11} のみで決定される。その結果、図 6 に示したように、第 1 容量 C_{11} のみを使用して、インダクタ L_5 による移動量 ωL_5 と容量 C_{11} による移動量 ωC_{11} との合計による移動先を、第 2 最終段増幅器 $Amp\ 2\ 2$ および第 3 最終段増幅器 $Amp\ 3\ 2$ の共通出力インピーダンス Z_{out_SA} と一致させることが可能となる。

10

【0165】

一方、低バンドの送信周波数 f_{LB} を有する RF 送信信号 P_{in} を図 1 に示した RF 電力増幅器の第 2 最終段増幅器 $Amp\ 2\ 2$ または第 3 最終段増幅器 $Amp\ 3\ 2$ によって増幅する場合には、小さな角周波数 ω に対応して、移動量 ωC_{11} が小さいので、第 2 出力整合回路の容量値は第 1 容量 C_{11} と第 2 容量 C_{12} の並列容量で決定される。その結果、図 6 に示すように、第 1 容量 C_{11} と第 2 容量 C_{12} の並列容量を使用して、インダクタ L_5 による移動量 ωL_5 と並列容量 $C_{11} + C_{12}$ による移動量 $\omega(C_{11} + C_{12})$ との合計による移動先を、第 2 最終段増幅器 $Amp\ 2\ 2$ および第 3 最終段増幅器 $Amp\ 3\ 2$ の共通出力インピーダンス Z_{out_SA} と一致させることが可能となる。

20

【0166】

尚、図 1 に示した本発明の実施の形態 1 による RF 電力増幅器の第 2 出力整合回路では、第 1 容量 C_{11} は略 6 pF の容量値に設定され、第 2 容量 C_{12} は略 2 pF の容量値に設定されて、インダクタ L_5 は略 3 nH のインダクタンスに設定される。

【0167】

《3つの増幅動作モード》

図 2 は、図 1 に示した本発明の実施の形態 1 による RF 電力増幅器によって実行されるハイパワーモード (HPM) とメディアムパワーモード (MPM) とローパワーモード (LPM) による増幅動作を説明する図である。

【0168】

30

図 2 の横軸と縦軸は、図 1 に示した RF 電力増幅器の第 1 出力整合回路のストリップライン SL_1 の他端から生成される RF 送信増幅出力信号 P_{out} の大きさと最終増幅段のトランジスタのコレクタ電流 I_{cc} の大きさを示している。

【0169】

図 2 の太い実線 HPM と破線 MPM と一点鎖線 LPM とは、ハイパワーモード (HPM) での第 1 最終段増幅器 $Amp\ 1\ 2$ のトランジスタ Q_{12} のコレクタ電流とメディアムパワーモード (MPM) での第 2 最終段増幅器 $Amp\ 2\ 2$ のトランジスタ Q_{22} のコレクタ電流とローパワーモード (LPM) での第 3 最終段増幅器 $Amp\ 3\ 2$ のトランジスタ Q_{32} のコレクタ電流とをそれぞれ示している。

【0170】

40

図 2 の一点鎖線 LPM に示したようにローパワーモード (LPM) では、最小の素子サイズを有するトランジスタ Q_{32} を含んだ第 3 最終段増幅器 $Amp\ 3\ 2$ と第 3 初段増幅器 $Amp\ 3\ 1$ とで構成されてローパワーモード (LPM) の増幅動作を実行して最小ゲインを有する第 3 増幅経路が、低入力振幅の RF 送信信号 P_{in} を高い電力付加効率 (PAE) で増幅するものである。

【0171】

図 2 の破線 MPM に示したようにメディアムパワーモード (MPM) では、中間の素子サイズを有するトランジスタ Q_{22} を含んだ第 2 最終段増幅器 $Amp\ 2\ 2$ と第 2 初段増幅器 $Amp\ 2\ 1$ によって構成されてメディアムパワーモード (MPM) の増幅動作を実行して中間ゲインを有する第 2 増幅経路が、中間の入力振幅の RF 送信信号 P_{in} を高い電力付加効

50

率(PAE)で増幅するものである。

【0172】

図2の太い実線HPMに示したようにハイパワーモード(HPM)では、最大の素子サイズを有するトランジスタQ12を含んだ第1最終段増幅器Amp12と第1初段増幅器Amp11によって構成されてハイパワーモード(HPM)の増幅動作を実行して最大ゲインを有する第1増幅経路が、高入力振幅のRF送信信号Pinを高い電力付加効率(PAE)で増幅するものである。

【0173】

図2の細い実線DG.09は、RF電力増幅器の分野においてDG09曲線と呼ばれるもので、RF送信増幅出力信号Poutの各レベルでの使用確率(PDF)を示している。

10

【0174】

図2より、細い実線DG.09の使用確率(PDF)が最大であるのは、図2の破線MPMに示したようにメディウムパワーモード(MPM)の増幅動作の状態であることが理解される。

【0175】

上述のように、図1に示した本発明の実施の形態1によるRF電力増幅器では、第2最終段増幅器Amp22のトランジスタQ22の中間素子サイズは第3最終段増幅器Amp32のトランジスタQ32の最小素子サイズに近い比較的小さな素子サイズとなる。従って、第2最終段増幅器Amp22を含みメディウムパワーモード(MPM)の増幅動作を実行して中間ゲインを有する第2増幅経路での消費電流と消費電力の削減効果を、改善することが可能となる。

20

【0176】

《安定性の向上のための信号制御回路》

図1に示した本発明の実施の形態1によるRF電力増幅器は、図8に示した本発明に先立って本発明者等によって検討されたRF電力増幅器の増幅動作の不安定性を解消するために、安定性向上のための信号制御回路を構成する容量C16と第3スイッチSW3を具備したものである。

【0177】

すなわち、図1の本発明の実施の形態1のRF電力増幅器は、中間ゲインの増幅動作を実行する第2増幅経路の第2最終段増幅器Amp22のRF出力信号のインダクタンスL5、第1最終段増幅器Amp12および第1初段増幅器Amp11の寄生容量、結合容量C7、C3、C4Aを介する第2増幅経路の第2初段増幅器Amp21の入力端子への帰還量を低減する信号制御回路C16、SW3を具備したものである。

30

【0178】

図1に示したように、信号制御回路を構成する容量C16の一端はハイパワーモード(HPM)の増幅動作を実行して最大ゲインを有する第1増幅経路の第1初段増幅器Amp11と第1最終段増幅器Amp12との段間接続ノードに接続され、容量C16の他端はパッド端子Pad10に接続されている。具体的な例では、容量C16の一端が接続される段間接続ノードは、第1初段増幅器Amp11のトランジスタQ11のコレクタ電極と結合容量C7の一端との共通接続ノードであり、結合容量C7の他端は第1最終段増幅器Amp12のトランジスタQ12のベース電極に接続されている。

40

【0179】

パッド端子Pad10は信号制御回路を構成する第3スイッチSW3の一端に接続され、第3スイッチSW3の他端は交流的接地電位に接続されている。第3スイッチSW3の他端の交流的接地電位は、直流的接地電位、もしくは電源電圧Vcc、もしくは低インピーダンスで接地電位と電源電圧Vccの間の中間電圧とすることが可能である。

【0180】

信号制御回路を構成する第3スイッチSW3は図1に示した本発明の実施の形態1によるRF電力増幅器がメディウムパワーモード(MPM)での電力増幅を実行する際にオン状態に制御され、RF電力増幅器がハイパワーモード(HPM)およびローパワーモード(L

50

P M)の電力増幅を実行する際には第3スイッチSW3はオフ状態に制御される。

【0181】

その結果、この信号制御回路を構成する容量C16と第3スイッチSW3は、図1に示した本発明の実施の形態1によるRF電力増幅器がメディウムパワーモード(MPM)での電力増幅を実行する際に、第2最終段増幅器Amp22のRF出力端子から第2初段増幅器Amp21の入力端子への帰還信号を交流的接地電位にバイパスする機能を有する。従って、バイパスによって第2最終段増幅器Amp22のRF出力端子から第2初段増幅器Amp21の入力端子への帰還量が低減されるので、不安定な発振動作を防止できるのでRF電力増幅器の増幅動作の安定性を改善することが可能となる。

【0182】

更に、図1に示した本発明の実施の形態1の変形形態では、安定性の向上のための信号制御回路は、以下のように構成されることができる。

【0183】

最初の信号制御回路は、第3最終段増幅器Amp32の出力部もしくは第2最終段増幅器Amp22の出力部において、増幅動作の不安定性の原因となる帰還ループの信号伝達を減衰もしくは遮断する方式である。しかし、この方式は、増幅動作の不安定性を解消するものではあるが、第3最終段増幅器Amp32の出力部もしくは第2最終段増幅器Amp22の出力部における挿入損失(Insertion Loss)が大きいと言う問題を有する。

【0184】

次の信号制御回路は、第3最終段増幅器Amp32の入力部もしくは第2最終段増幅器Amp22の入力部において、増幅動作の不安定性の原因となる帰還ループの信号伝達を減衰もしくは遮断する方式である。しかし、この方式も、増幅動作の不安定性を解消するものではあるが、第3最終段増幅器Amp32の入力部もしくは第2最終段増幅器Amp22の入力部において若干の挿入損失が発生すると言う問題を有する。

【0185】

従って、本発明の最良の実施の形態は、図1に示した本発明の実施の形態1において説明したように第1初段増幅器Amp11と第1最終段増幅器Amp12との段間接続ノードに信号制御回路C16、SW3を配置することで、増幅動作の不安定性の原因となる帰還ループの信号伝達を減衰もしくは実質的に遮断する方式である。

【0186】

図1に示した本発明の実施の形態1の変形形態では、RF電力増幅器がローパワーモード(LPM)およびメディウムパワーモード(MPM)での電力増幅を実行する際に第3スイッチSW3はオン状態に制御され、RF電力増幅器がハイパワーモード(HPM)の電力増幅を実行する際には第3スイッチSW3はオフ状態に制御される。その結果、この信号制御回路を構成する容量C16と第3スイッチSW3は、この変形形態によるRF電力増幅器がローパワーモード(LPM)およびメディウムパワーモード(MPM)での電力増幅を実行する際には、第2最終段増幅器Amp22のRF出力端子から第2初段増幅器Amp21の入力端子への帰還信号を交流的接地電位にバイパスする機能を有する。

【0187】

図1に示した本発明の実施の形態1の具体的形態では、第1スイッチSW1と第2スイッチSW2と第3スイッチSW3は、プリント配線基板(PCB)2の主表面に搭載されるCMOS型シリコン半導体集積回路のNチャネルMOSトランジスタによってそれぞれ構成される。このCMOS型シリコン半導体集積回路には、携帯電話端末に搭載されるRF信号処理半導体集積回路(RFIC)とベースバンドプロセッサとのいずれかから高電力モード信号HPMと中電力モード信号MPMと低電力モード信号LPMとが供給される。更にこのCMOS型シリコン半導体集積回路には、携帯電話端末に搭載されるRF信号処理半導体集積回路(RFIC)とベースバンドプロセッサとのいずれかからマルチバンドの高バンド送信周波数 f_{HB} を選択する高バンド選択信号と低バンド送信周波数 f_{LB} を選択する低バンド選択信号とが供給される。

【0188】

CMOS型シリコン半導体集積回路の内部のCMOSコントローラは、高電力モード信号HPMと中電力モード信号MPMと低電力モード信号LPMと高バンド選択信号と高バンド選択信号に応答して、CMOS型シリコン半導体集積回路の内部に形成された第1スイッチSW1と第2スイッチSW2と第3スイッチSW3の3個のNチャンネルMOSトランジスタのオン・オフ制御を実行する。

【0189】

CMOS型シリコン半導体集積回路の内部のCMOSコントローラは、高電力モード信号HPMと中電力モード信号MPMと低電力モード信号LPMに応答して、モノリシックマイクロ波集積回路(MMIC)1の内部に形成された増幅器Amp11、Amp12、Amp21、Amp22、Amp31、Amp32の各トランジスタのベース電極への適切なベースバイアス電圧の供給可否を制御する。

10

【0190】

更にCMOS型シリコン半導体集積回路の内部のCMOSコントローラは、スタンバイモード信号SBMに応答して、モノリシックマイクロ波集積回路(MMIC)1の内部の増幅器Amp11、Amp12、Amp21、Amp22、Amp31、Amp32の各トランジスタのベース電極に供給されるベースバイアス電圧を各トランジスタのしきい値電圧以下の例えばゼロボルトに設定する。従って、モノリシックマイクロ波集積回路(MMIC)1の内部の増幅器Amp11、Amp12、Amp21、Amp22、Amp31、Amp32の全ては非活性状態に制御されて、モノリシックマイクロ波集積回路(MMIC)1はスタンバイモードSBMの低消費電力状態に制御される。

20

【0191】

尚、RF信号処理半導体集積回路(RFIC)もしくはベースバンドプロセッサからモノリシックマイクロ波集積回路(MMIC)1に供給される高電力モード信号HPMと中電力モード信号MPMと低電力モード信号LPMとスタンバイモード信号SBMは、2ビットによる4状態のデジタル制御信号によって指定されることが可能である。

【0192】

[実施の形態2]

《RF電力増幅器の具体的な構成》

図3は、携帯電話端末に搭載可能な本発明の実施の形態2によるRF電力増幅器の具体的な構成を示す図である。

30

【0193】

図3に示したように、本発明の実施の形態2によるRF電力増幅器は、モノリシックマイクロ波集積回路(MMIC)1とRFパワーモジュールのプリント配線基板(PCB)2とを含んでいる。

【0194】

モノリシックマイクロ波集積回路(MMIC)1は、第1初段増幅器Amp11と第2初段増幅器Amp21と第3初段増幅器Amp31と第1最終段増幅器Amp12A、Amp12Bと第2最終段増幅器Amp22と第3最終段増幅器Amp32と容量C1~C3、C4A、C4B、C7A、C7B、C7C、C8~C12、C16とインダクタL1を含んでいる。容量C1~C3、C4A、C4B、C7A、C7B、C7C、C8~C12、C16は、モノリシックマイクロ波集積回路(MMIC)1のGaAs等の化合物半導体基板の主表面に半導体製造プロセスによって製造される金属・絶縁体・金属(MIM)の積層構造容量によって構成される。インダクタL1は、モノリシックマイクロ波集積回路(MMIC)1のGaAs等の化合物半導体基板の主表面に半導体製造プロセスにより製造される金属のスパイラルインダクタによって構成される。

40

【0195】

RFパワーモジュールのプリント配線基板(PCB)2は、複数の容量C5、C6、C13、C14と複数のインダクタL2、L3、L4~L6、ストリップラインSL1~SL4、抵抗R1を含んでいる。複数の容量C5、C6、C13~C15と複数のインダクタL2、L3、L4~L6と抵抗R1との受動部品は、上述の「0603」型と呼ばれる表

50

面実装デバイス(SMD)によって構成される。ストリップラインSL1～SL4は、プリント配線基板(PCB)2の主表面に製造された導電性配線薄膜によって構成される。ストリップラインSL1、SL2はインダクタとして機能する一方、ストリップラインSL3、SL4と抵抗R1とはパワー検出のための方向性結合器(Directional Coupler)として機能する。

【0196】

第1初段増幅器Amp11と第2初段増幅器Amp21と第3初段増幅器Amp31と第1最終段増幅器Amp12と第2最終段増幅器Amp22と第3最終段増幅器Amp32とは、それぞれNPN型のヘテロ接合バイポーラトランジスタQ11、Q21、Q31、Q12、Q22、Q32を含んでいる。2個並列の第1最終段増幅器Amp12A、Amp12Bの2個のトランジスタQ12A、Q12Bは2個合計で最大の素子サイズ(エミッタ面積)を有する一方、第2最終段増幅器Amp22のトランジスタQ22の素子サイズは第1最終段増幅器Amp12A、Amp12Bの2個のトランジスタQ12A、Q12Bの2個合計で最大の素子サイズよりも小さく設定されている。また、第3最終段増幅器Amp32のトランジスタQ32の素子サイズは、第2最終段増幅器Amp22のトランジスタQ22の素子サイズよりも小さく設定されている。

10

【0197】

パッド端子Pad1のRF送信信号Pinは、容量C1、C3を介して第1初段増幅器Amp11のトランジスタQ11のベース電極に供給される。第1初段増幅器Amp11のトランジスタQ11のコレクタ電極は、パッド端子Pad4を介して負荷のRFチョークコイルとして機能するインダクタL2に接続される。従って、2個合計で最大の素子サイズを有するトランジスタQ12A、Q12Bを含んだ2個並列の第1最終段増幅器Amp12A、Amp12BとトランジスタQ11を含んだ第1初段増幅器Amp11は、ハイパワーモード(HPM)の増幅動作を実行して最大ゲインを有する第1増幅経路を構成する。すなわち、第1増幅経路では、第1初段増幅器Amp11のトランジスタQ11のコレクタ電極から生成される第1初段RF増幅信号は、結合容量C7C、C7A、C7Bを介して2個並列の第1最終段増幅器Amp12A、Amp12Bの2個のトランジスタQ12A、Q12Bの2個のベース電極に供給される。また2個並列の第1最終段増幅器Amp12A、Amp12Bの2個のトランジスタQ12A、Q12Bの2個のコレクタ電極は、2個のパッド端子Pad6、Pad7に接続されている。

20

30

【0198】

特に、ハイパワーモード(HPM)の増幅動作を実行する場合には、パッド端子Pad1に適切なベースバイアス電圧が印加され、第1初段増幅器Amp11のトランジスタQ11と2個並列の第1最終段増幅器Amp12A、Amp12Bの2個のトランジスタQ12A、Q12Bは活性状態に制御される。それ以外の場合には、パッド端子Pad1にはトランジスタのしきい値電圧以下の例えばゼロボルトのベースバイアス電圧が印加され、第1初段増幅器Amp11のトランジスタQ11と2個並列の第1最終段増幅器Amp12A、Amp12Bの2個のトランジスタQ12A、Q12Bは非活性状態に制御される。その結果、第1初段増幅器Amp11のトランジスタQ11と2個並列の第1最終段増幅器Amp12A、Amp12Bの2個のトランジスタQ12A、Q12Bとは、ハイパワーモード(HPM)の増幅動作を実行して最大ゲインを有する第1増幅経路を構成する。

40

【0199】

パッド端子Pad1のRF送信信号Pinは、容量C1、C4A、C4Bを介して、第2初段増幅器Amp21のトランジスタQ21のベース電極と第3初段増幅器Amp31のトランジスタQ31のベース電極に供給される。第2初段増幅器Amp21のトランジスタQ21のコレクタ電極と第3初段増幅器Amp31のトランジスタQ31のコレクタ電極とは、パッド端子Pad3を介して負荷のRFチョークコイルとして機能するインダクタL3に接続される。

【0200】

50

第2初段増幅器Amp 21のトランジスタQ 21のコレクタ電極または第3初段増幅器Amp 31のトランジスタQ 31のコレクタ電極から生成される第2初段RF増幅信号または第3初段RF増幅信号は、結合容量C 8、C 9を介して2個並列の第2最終段増幅器Amp 22のトランジスタQ 22のベース電極と第3最終段増幅器Amp 32のトランジスタQ 32のベース電極に供給される。

【0201】

特に、メディアムパワーモード(MPM)の増幅動作を実行する場合には、パッド端子Pad 12とパッド端子Pad 13に適切なベースバイアス電圧が印加され、第2初段増幅器Amp 21のトランジスタQ 21と第3初段増幅器Amp 31のトランジスタQ 31と第2最終段増幅器Amp 22のトランジスタQ 22と第3最終段増幅器Amp 32のトランジスタQ 32とは活性状態に制御される。その結果、第2初段増幅器Amp 21のトランジスタQ 21と第3初段増幅器Amp 31のトランジスタQ 31と第2最終段増幅器Amp 22のトランジスタQ 22と第3最終段増幅器Amp 32のトランジスタQ 32は、メディアムパワーモード(MPM)の増幅動作を実行して中間ゲインを有する第2増幅経路を構成する。

10

【0202】

特に、ローパワーモード(LPM)の増幅動作を実行する場合には、パッド端子Pad 12にはトランジスタのしきい値電圧以下の例えばゼロボルトのベースバイアス電圧が印加され、パッド端子Pad 13に適切なベースバイアス電圧が印加される。従って、第2初段増幅器Amp 21のトランジスタQ 21と第2最終段増幅器Amp 22のトランジスタQ 22とは非活性状態に制御され、第3初段増幅器Amp 31のトランジスタQ 31と第3最終段増幅器Amp 32のトランジスタQ 32とは活性状態に制御される。その結果、第3初段増幅器Amp 31のトランジスタQ 31と第3最終段増幅器Amp 32のトランジスタQ 32は、ローパワーモード(LPM)の増幅動作を実行して最小ゲインを有する第3増幅経路を構成する。

20

【0203】

更に、図3に示した本発明の実施の形態2によるRF電力増幅器においては、図1に示した本発明の実施の形態1によるRF電力増幅器と全く同様に、信号制御回路C 16、SW 3は第2最終段増幅器Amp 22のRF出力端子から第2初段増幅器Amp 21の入力端子への帰還量を低減するので、不安定な発振動作を防止することが可能となる。すなわち、不安定な発振動作を防止するために、信号制御回路の第3スイッチSW 3がオン状態に制御される。

30

【0204】

尚、パッド端子Pad 4とパッド端子Pad 10との間に直列接続された2個の容量C 7 C、C 16は、信号制御回路の第3スイッチSW 3がオン状態に制御された際に、電源電圧VccからインダクタL 2を介してパッド端子Pad 10の接地電位に大きな短絡電流が流れるのを防止する機能を持つものである。

【0205】

尚、パッド端子Pad 10、Pad 11、Pad 12の印加電圧は、エミッタフォロワやソースフォロワ等のボルテージフォロワを介してRF増幅トランジスタのベース電極に供給されることが可能である。

40

【0206】

[実施の形態3]

《デュアルバンド送信を可能とするRF電力増幅器》

図4は、携帯電話端末に搭載可能な本発明の実施の形態3によるRF電力増幅器のデュアルバンド送信を可能とするための構成を示す図である。

【0207】

図4に示す本発明の実施の形態3による電力増幅器は、ハイバンド第1増幅器151Hと、ハイバンド第2増幅器152Hと、ハイバンド第1出力整合回路153Hと、ハイバンド第2出力整合回路154Hとを含んでいる。

50

【0208】

ハイバンド第1増幅器151Hは、上述した本発明の実施の形態1と本発明の実施の形態2で説明した最大の素子サイズを有するトランジスタを含んだ第1最終段増幅器を少なくとも含むことによってハイパワーモード(HPM)の増幅動作を実行して最大ゲインを有する第1増幅経路によって構成されている。

【0209】

ハイバンド第2増幅器152Hは、上述した本発明の実施の形態1と本発明の実施の形態2で説明した第2増幅経路と第3増幅経路との並列経路によって構成されている。第2増幅経路は、中間の素子サイズを有するトランジスタを含んだ第2最終段増幅器を少なくとも含むことによってメディウムパワーモード(MPM)の増幅動作を実行して中間ゲインを有するものである。第3増幅経路は、最小の素子サイズを有するトランジスタを含んだ第3最終段増幅器を少なくとも含むことによってローパワーモード(LPM)の増幅動作を実行して最大ゲインを有するものである。

【0210】

ハイバンド第1出力整合回路153Hは、上述した本発明の実施の形態1と本発明の実施の形態2で説明したストリップラインSL1、SL2と容量C13、C14とを含む第1出力整合回路と同一の構成のものである。

【0211】

ハイバンド第2出力整合回路154Hは、上述した本発明の実施の形態1と本発明の実施の形態2で説明したインダクタL5と容量C11、C12と第2スイッチSW2とによって構成された第2出力整合回路と同一の構成のものである。

【0212】

WCDMA方式のバンド1とバンド2とバンド4を含むハイバンド3G入力信号が第1RF信号入力端子101Hに供給されるので、ハイバンド3G入力信号はハイバンド第1増幅器151Hまたはハイバンド第2増幅器152Hによって増幅されて、第1RF信号出力端子102HからWCDMA方式のバンド1とバンド2とバンド4を含むハイバンド3G出力信号が生成される。尚、WCDMA方式のバンド1の送信周波数は1920MHz～1980MHzであり、WCDMA方式のバンド2の送信周波数は1850MHz～1910MHzであり、WCDMA方式のバンド4の送信周波数は1710MHz～1755MHzである。

【0213】

次に、図4に示した本発明の実施の形態3によるRF電力増幅器は、ローバンド第1増幅器151Lと、ローバンド第2増幅器152Lと、ローバンド第1出力整合回路153Lと、ローバンド第2出力整合回路154Lとを含んでいる。

【0214】

ローバンド第1増幅器151Lは、上述した本発明の実施の形態1と本発明の実施の形態2で説明した最大の素子サイズを有するトランジスタを含んだ第1最終段増幅器を少なくとも含むことによってハイパワーモード(HPM)の増幅動作を実行して最大ゲインを有する第1増幅経路によって構成されている。

【0215】

ローバンド第2増幅器152Lは、上述した本発明の実施の形態1と本発明の実施の形態2で説明した第2増幅経路と第3増幅経路との並列経路によって構成されている。第2増幅経路は、中間の素子サイズを有するトランジスタを含んだ第2最終段増幅器を少なくとも含むことによってメディウムパワーモード(MPM)の増幅動作を実行して中間ゲインを有するものである。第3増幅経路は、最小の素子サイズを有するトランジスタを含んだ第3最終段増幅器を少なくとも含むことによってローパワーモード(LPM)の増幅動作を実行して最大ゲインを有するものである。

【0216】

ローバンド第1出力整合回路153Lは、上述した本発明の実施の形態1と本発明の実施の形態2で説明したストリップラインSL1、SL2と容量C13、C14とを含む第

10

20

30

40

50

1 出力整合回路と同一の構成のものである。

【0217】

ローバンド第2出力整合回路154Lは、上述した本発明の実施の形態1と本発明の実施の形態2で説明したインダクタL5と容量C11、C12と第2スイッチSW2とによって構成された第2出力整合回路と同一の構成のものである。

【0218】

WCDMA方式のバンド5とバンド8を含むローバンド3G入力信号が第2RF信号入力端子101Lに供給されるので、ローバンド3G入力信号はローバンド第1増幅器151Lまたはローバンド第2増幅器152Lによって増幅されて、第2RF信号出力端子102LからWCDMA方式のバンド5とバンド8を含むローバンド3G出力信号が生成される。尚、WCDMA方式のバンド5の送信周波数は824MHz～849MHzであり、WCDMA方式のバンド8の送信周波数は880MHz～915MHzである。

【0219】

更に図4に示した本発明の実施の形態3によるRF電力増幅器は、バイアス整合制御回路150を含んでいる。バイアス整合制御回路150には、携帯電話端末に搭載されるRF信号処理半導体集積回路(RFIC)とベースバンドプロセッサとのいずれかから、イネーブル信号ENAと第1モード信号MODE1と第2モード信号MODE2と第1バンド選択信号BS1と第2バンド選択信号BS2と第3バンド選択信号BS3とが供給される。

【0220】

第1モード信号MODE1と第2モード信号MODE2との2ビットによって、高電力モード信号HPMと中電力モード信号MPMと低電力モード信号LPMとスタンバイモード信号SBMの4状態の任意の状態が指定される。上述したように高電力モード信号HPMと中電力モード信号MPMと低電力モード信号LPMとスタンバイモード信号SBMとは、ハイパワーモード(HPM)とメディアムパワーモード(MPM)とローパワーモード(LPM)とスタンバイモード(SBM)とをそれぞれ指定する。

【0221】

すなわち、第1モード信号MODE1と第2モード信号MODE2の2ビットに応答して、バイアス整合制御回路150からハイバンド第1増幅器イネーブル信号としてのメインバイアスMain Biasとハイバンド第2増幅器イネーブル信号としてのサブバイアスSub Biasとが生成されて、ハイバンド第1増幅器151Hとハイバンド第2増幅器152Hとにそれぞれ供給される。更に第1モード信号MODE1と第2モード信号MODE2の2ビットに応答して、バイアス整合制御回路150からローバンド第1増幅器イネーブル信号としてのメインバイアスMain Biasとローバンド第2増幅器イネーブル信号としてのサブバイアスSub Biasとが生成されて、ローバンド第1増幅器151Lとローバンド第2増幅器152Lとにそれぞれ供給される。

【0222】

最初に、バイアス整合制御回路150に供給される第1バンド選択信号BS1の1ビットがローレベル“L”(ローバンドLow Bandに対応)の場合を想定する。この場合には、第2RF信号入力端子101Lに供給されるWCDMA方式のバンド5とバンド8を含むローバンド3G入力信号を増幅するためのローバンド第1増幅器151Lとローバンド第2増幅器152Lとローバンド第1出力整合回路153Lとローバンド第2出力整合回路154Lとが活性化される。

【0223】

反対に、バイアス整合制御回路150に供給される第1バンド選択信号BS1の1ビットがハイレベル“H”(ハイバンドHigh Bandに対応)の場合を想定する。この場合には、第1RF信号入力端子101Hに供給されるWCDMA方式のバンド1とバンド2とバンド4を含むハイバンド3G入力信号を増幅するためのハイバンド第1増幅器151Hとハイバンド第2増幅器152Hとハイバンド第1出力整合回路153Hとハイバンド第2出力整合回路154Hとが活性化される。

【0224】

第1バンド選択信号BS1と第2バンド選択信号BS2と第3バンド選択信号BS3とに
応答して、バイアス整合制御回路150からローバンド第2出力整合回路154Lに、
WCDMA方式のバンド5の選択信号B5と、WCDMA方式のバンド8の選択信号B8
とが供給される。

【0225】

すなわち、バイアス整合制御回路150に供給される第1バンド選択信号BS1の1ビ
ットがローレベル“L”(ローバンドLow Bandに対応)の場合には、第2バンド選択信号BS
2と第3バンド選択信号BS3との2ビットによってローバンド第2出力整合回路15
4Lの周波数特性は下記のように設定される。

10

【0226】

すなわち、第3バンド選択信号BS3の1ビットは無関係であり、第2バンド選択信号
BS2の1ビットがハイレベル“H”の場合には、低周波数側のWCDMA方式のバンド
5の送信周波数824MHz～849MHzにローバンド第2出力整合回路154Lの周
波数特性が最適化される。具体的な例によれば、ローバンド第2出力整合回路154Lの
容量値が第1容量C11と第2容量C12の並列容量C11+C12で決定される。

【0227】

また第2バンド選択信号BS2の1ビットがローレベル“L”の場合には、高周波数側
のWCDMA方式のバンド8の送信周波数880MHz～915MHzにローバンド第2
出力整合回路154Lの周波数特性が最適化される。具体的な例によれば、ローバンド第
2出力整合回路154Lの容量値が第1容量C11の単独容量C11で決定される。

20

【0228】

一方、第1バンド選択信号BS1と第2バンド選択信号BS2と第3バンド選択信号BS
3とに
応答して、バイアス整合制御回路150からハイバンド第2出力整合回路154
Hには、WCDMA方式のバンド1の選択信号B1とWCDMA方式のバンド2の選択信
号B2とWCDMA方式のバンド4の選択信号B4とが供給される。

【0229】

すなわち、バイアス整合制御回路150に供給される第1バンド選択信号BS1の1ビ
ットがハイレベル“H”(ハイバンドhigh Bandに対応)の場合には、第2バンド選択信号
BS2と第3バンド選択信号BS3の2ビットによってハイバンド第2出力整合回路15
4Hの周波数特性は下記のように設定される。

30

【0230】

すなわち、第2バンド選択信号BS2がローレベル“L”であり第3バンド選択信号BS
3がローレベル“L”である場合には、高周波のWCDMA方式のバンド1の送信周波
数1920MHz～1980MHzにハイバンド第2出力整合回路154Hの周波数特性
が最適化される。具体的な一例によれば、ローバンド第2出力整合回路154Lの容量値
が、第1容量C11の単独容量C11で決定される。

【0231】

次に、第2バンド選択信号BS2がハイレベル“H”であり第3バンド選択信号BS3
がローレベル“L”である場合には、高周波数のWCDMA方式のバンド2の送信周波数
1850MHz～1910MHzにハイバンド第2出力整合回路154Hの周波数特性が
最適化される。具体的な一例によれば、ハイバンド第2出力整合回路154Hの可変容量
回路52の容量値が、第1容量C11の単独容量C11で決定される。

40

【0232】

最後に第2バンド選択信号BS2がハイレベル“H”であり第3バンド選択信号BS3
がハイレベル“H”である場合には、低周波のWCDMA方式のバンド4の送信周波数1
710MHz～1755MHzにハイバンド第2出力整合回路154Hの周波数特性が最
適化される。具体的な一例によれば、ハイバンド第2出力整合回路154Hの可変容量回
路52の容量値が、第1容量C11と第2容量C12の並列容量C11+C12で決定さ
れる。

50

【0233】

以上、本発明者によってなされた発明を種々の実施の形態に基づいて具体的に説明したが、本発明はそれに限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは言うまでもない。

【0234】

例えば、図1に示した本発明の実施の形態1によるRF電力増幅器において、第2最終段増幅器Amp22のトランジスタQ22のコレクタ電極と第3最終段増幅器Amp32のトランジスタQ32のコレクタ電極との間に、インダクタL5と容量C11、C12と第2スイッチSW2とから構成された第2出力整合回路と同様な構成の第3出力整合回路することが可能である。その結果、ローパワーモード(LPM)の増幅動作を実行して最小ゲインを有する第3増幅経路において、消費電流と消費電力とを削減することが可能となる。

10

【0235】

また更に、本発明においては、モノリシックマイクロ波集積回路(MMIC)1と増幅トランジスタとは、GaAs等の化合物半導体基板とヘテロ接合バイポーラトランジスタにのみ限定されるものではない。

【0236】

他の一例としては、モノリシックマイクロ波集積回路(MMIC)1と増幅トランジスタとして、シリコン半導体基板とシリコン・ゲルマニウム(SiGe)ヘテロ接合バイポーラトランジスタとを使用することが可能である。

20

【0237】

更に他の一例として、モノリシックマイクロ波集積回路(MMIC)1と増幅トランジスタとして、シリコン半導体基板とLD(Laterally Diffused)型のNチャネルパワーMOSトランジスタとを使用することが可能である。このように、MOSトランジスタ等の電界効果トランジスタが使用される場合には、素子サイズはエミッタ面積ではなくゲート幅(W)/ゲート長(L)のレシオによって決定される。

【0238】

また本発明において、第1増幅経路と第2増幅経路と第3増幅経路の各経路でのRF増幅回路は、上述の2段構成の多段増幅器にのみ限定されるものではない。すなわち、上述の各経路でのRF増幅回路は、3段またはそれよりも段数の多い多段増幅器を使用することが可能である。

30

【0239】

更に、本発明のRF電力増幅器は、WCDMA方式にのみ限定されるものではなく、GSM方式やLTE方式等の他の通信方式を使用する携帯電話端末に搭載されるRF電力増幅器にも適用が可能である。

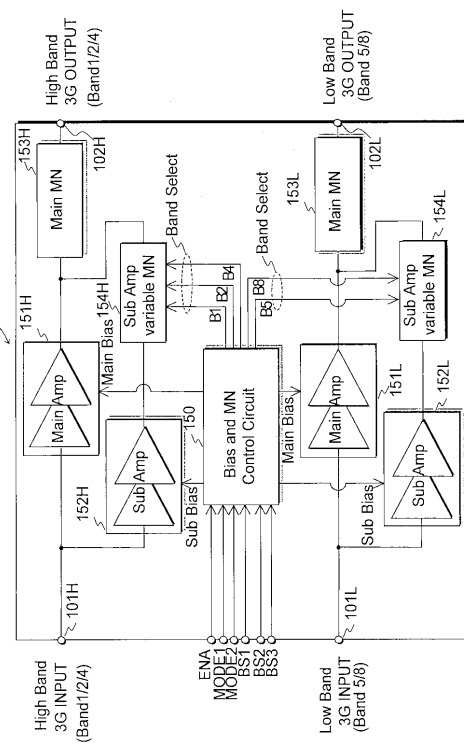
【符号の説明】

【0240】

- 1…モノリシックマイクロ波集積回路(MMIC)
- 2…RFパワーモジュールのプリント配線基板(PCB)
- Amp11…第1初段増幅器
- Amp21…第2初段増幅器
- Amp31…第3初段増幅器
- Amp12…第1最終段増幅器
- Amp22…第2最終段増幅器
- Amp32…第3最終段増幅器
- C16、SW3…信号制御回路

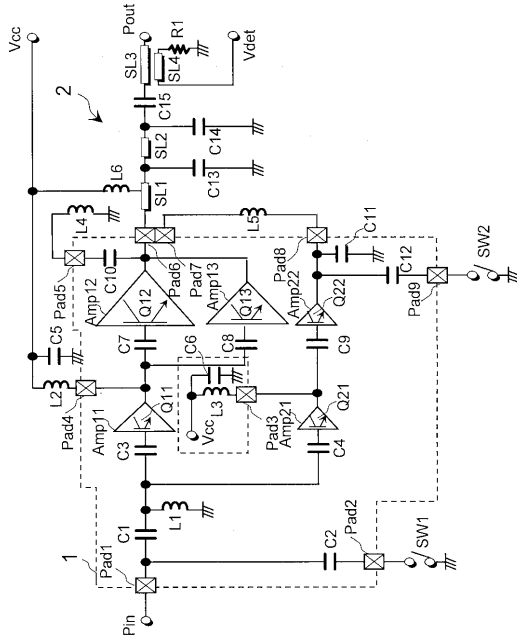
40

圖 7



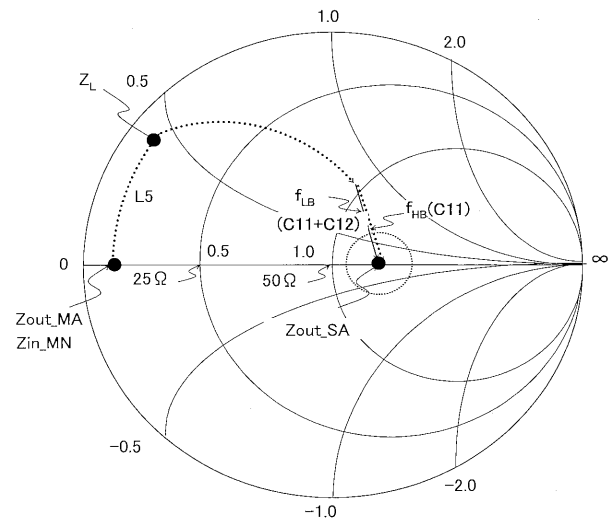
【図 5】

図5



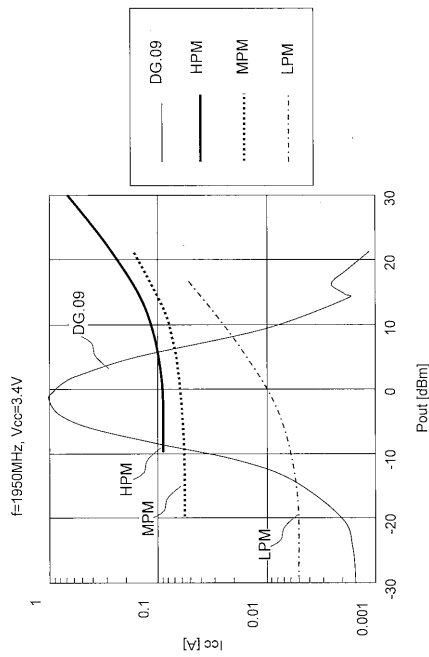
【図 6】

図6



【図 7】

図7



【図 8】

図8

