

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4574821号
(P4574821)

(45) 発行日 平成22年11月4日(2010.11.4)

(24) 登録日 平成22年8月27日(2010.8.27)

(51) Int.Cl.

F 1

H01L 21/768 (2006.01)

H01L 21/90

K

H01L 23/522 (2006.01)

H01L 21/318

B

H01L 21/318 (2006.01)

請求項の数 6 (全 17 頁)

(21) 出願番号 特願2000-278617 (P2000-278617)
 (22) 出願日 平成12年9月13日 (2000.9.13)
 (65) 公開番号 特開2001-313335 (P2001-313335A)
 (43) 公開日 平成13年11月9日 (2001.11.9)
 審査請求日 平成19年2月13日 (2007.2.13)
 (31) 優先権主張番号 特願2000-49291 (P2000-49291)
 (32) 優先日 平成12年2月25日 (2000.2.25)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 596007142
 杉野 隆
 大阪府豊中市上新田 3-4-1-322
 (73) 特許権者 591277382
 株式会社渡辺商行
 東京都中央区日本橋室町4丁目2番16号
 (74) 代理人 100088096
 弁理士 福森 久夫
 (72) 発明者 杉野 隆
 大阪府豊中市上新田 3-4-1-322
 (72) 発明者 楠原 昌樹
 東京都中央区日本橋室町4丁目2番16号
 株式会社渡辺商行内

最終頁に続く

(54) 【発明の名称】半導体装置及び薄膜

(57) 【特許請求の範囲】

【請求項1】

半導体素子の存在する基板上で、ホウ素炭素窒素を主要元素とする絶縁層を介して配線金属が形成され、前記絶縁層内で六方晶の結晶部分とアモルファス部分が混在していることを特徴とする半導体装置。

【請求項2】

前記絶縁層にシリコン、酸素、イオウ、水素、フッ素、塩素の元素が添加されたことを特徴とする請求項1に記載の半導体装置。

【請求項3】

前記絶縁層と前記配線金属との間に窒化ホウ素、炭化ホウ素以外の窒素化合物層を有することを特徴とする請求項1又は2に記載の半導体装置。

【請求項4】

前記絶縁層を、それ以外の絶縁層と共に2層以上の構造にして、配線金属間に用いることを特徴とする請求項1～3のいずれか1項に記載の半導体装置。

【請求項5】

前記絶縁層を、電界効果トランジスタのソースとゲートとの間、および、ゲートとドレインとの間の活性層上に用いることを特徴とする請求項1～3のいずれか1項に記載の半導体装置。

【請求項6】

請求項1～5に記載の半導体装置に用いた前記絶縁層はイオウが添加されたホウ素炭素

10

20

窒素膜であることを特徴とする薄膜。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置及び薄膜に関するもので、特に、多層配線構造の形成における低誘電率層間絶縁膜を有する半導体装置に関するものである。

【0002】

【従来の技術】

従来、多数のトランジスタを1チップに集積し、その集積度を向上させて半導体回路を作製することにより、高機能化が実現されてきた。この半導体集積回路、いわゆるULSIは、トランジスタの微細化技術の開発により進められてきた。しかし、設計寸法が0.25 [μm] 以下に入ると、配線長の増大から配線遅延がトランジスタの特性であるゲート遅延を上回るようになり、配線の抵抗成分と容量成分による遅延の低減、つまり配線のRC時定数の低減を考えることが必要となる。

10

【0003】

このために、配線用材料はアルミニウム（比抵抗3 [μcm]）から銅（比抵抗2 [μcm]）への変更が試みられ、配線金属の層間絶縁膜もSiO₂（比誘電率=4）から他の低誘電率を有する材料の導入が検討されている。SiO₂に代わる次世代の無機層間絶縁膜材料として、これまでに窒化ホウ素、窒化ホウ素珪素、窒化酸素ホウ素珪素等が検討され、また、有機材料の導入も考えられている。

20

【0004】

【発明が解決しようとする課題】

次世代の高機能ULSIを実現するためには、配線遅延を低減することが不可欠となる。このため、配線のRC時定数の低減を考えることが必要であり、従来、配線の層間絶縁膜として使用されているSiO₂薄膜に代わる低誘電率を有する材料の導入が重要となる。材料の熱的安定性等を考慮すると、有機材料に優る窒化ホウ素などの無機材料の使用が望まれる。

【0005】

窒化ホウ素はSiO₂より低誘電率を有し、化学気相成長法やイオンプレーティング法等で合成できることが知られている。しかし、作製された窒化ホウ素膜が水分と反応しやすいことや、薄膜内に蓄積される応力のためにクラックが発生したり、基板材料から剥離するという問題がある。この結果、半導体集積回路の作製プロセスに導入するためには、これらの課題を解決しなければならない。

30

【0006】

本発明は、前記課題を解決し、ホウ素、炭素、窒素を含有する材料を配線の層間絶縁膜に用いて、高性能半導体装置を提供することを目的とする。

【0007】

前記課題を解決するために、請求項1に記載された発明は、半導体素子の存在する基板上で、ホウ素炭素窒素を主要元素とする絶縁層を介して配線金属が形成され、前記絶縁層内で六方晶の結晶部分とアモルファス部分が混在していることを特徴とする半導体装置である。

40

【0011】

請求項2に記載された本発明では、請求項1に記載の半導体装置において、前記絶縁層にシリコン、酸素、イオウ、水素、フッ素、塩素の元素が添加されたことを特徴とする。

【0012】

請求項3に記載された本発明では、請求項1又は2に記載の半導体装置において、前記絶縁層と前記配線金属との間に窒化ホウ素、炭化ホウ素以外の窒素化合物層を有することを特徴とする。

【0014】

請求項4に記載された本発明は、前記絶縁層を、それ以外の絶縁層と共に2層以上の構

50

造にして、配線金属間に用いることを特徴とする請求項 1 ~ 3 のいずれか 1 項に記載の半導体装置である。

【 0 0 1 5 】

請求項 5 に記載された本発明は、前記絶縁層を、電界効果トランジスタのソースとゲートとの間、および、ゲートとドレインとの間の活性層上に用いることを特徴とする請求項 1 ~ 3 のいずれか 1 項に記載の半導体装置である。

請求項 6 に記載された本発明は、請求項 1 ~ 5 に記載の半導体装置に用いた前記絶縁層はイオウが添加されたホウ素炭素窒素膜であることを特徴とする薄膜である。

【 0 0 1 6 】

本発明の半導体装置は、ホウ素、炭素、窒素の少なくとも 1 元素を主成分とする薄膜を配線金属間の層間絶縁膜として用いて、配線の R C 時定数の低減を図る。絶縁膜内の原子の結合構造や組成比の変化によって、絶縁膜のクラックや剥離を防止して、付着性を向上させ、性能の向上が図られている。 10

【 0 0 1 7 】

【発明の実施の形態】

次に、本発明の実施形態について説明する。ホウ素、炭素、窒素を主要成分とした、本発明に関する材料を配線の層間絶縁膜に用いて、配線遅延の問題を解決することにより、次世代高性能 U L S I が作製できる。そして、本発明は、コンピューターをはじめ、それを中心とした高性能情報処理装置、通信装置、制御装置等の様々な用途にキーデバイスとして応用できる。 20

【 0 0 1 8 】

【実施例】

以下に、本発明の半導体装置の実施例について具体的に説明する。

【 0 0 1 9 】

[実施例 1]

図 1 は、本発明にかかる半導体装置の実施例 1 を示す断面図である。実施例 1 の半導体装置は、シリコン基板 1、ゲート 2、コンタクト 3、酸化膜 4、絶縁層としての層間絶縁膜 5 A ~ 5 C、配線金属としての金属 6 A ~ 6 F およびパシベーション膜 7 で構成される。

【 0 0 2 0 】

シリコン基板 1 は、p 型のシリコン半導体基板である。ゲート 2 およびコンタクト 3 からなる M O S F E T が半導体素子として設けられ、酸化膜 4 の形成により素子分離されている。なお、ゲート 2 は、S i O ₂ 膜 2 A を介してシリコン基板 1 に設けられている。 30

【 0 0 2 1 】

多層配線のため、層間絶縁膜 5 A が作製された後、フォトリソグラフィー工程を用いて、層間絶縁膜 5 A が部分的にエッティング除去され、層間絶縁膜 5 A に配線用金属 6 A、6 B が形成される。さらに、第 2 層目、第 3 層目である層間絶縁膜 5 B、5 C と、配線用金属 6 C ~ 6 F とが形成された後、パシベーション膜 7 が層間絶縁膜 5 C の表面に設けられる。 40

【 0 0 2 2 】

この構成の半導体装置を次に示す手順で作製する。つまり、図 2 (a) に示す p 型のシリコン基板 1 の表面上に、図 2 (b) に示すように、熱酸化法を用いた従来のプロセスにより、ゲート 2、S i O ₂ 膜 2 A およびコンタクト 3 からなる M O S F E T を作製し、L O C O S プロセスを用いて、酸化膜 4 を形成して、素子分離を行う。

【 0 0 2 3 】

次に、本発明の層間絶縁膜 5 A として、図 2 (c) に示すように、プラズマアシスト化学気相成長法によって窒化ホウ素薄膜を形成する。基板温度を 390 [] に保ち、窒素ガスをリアクターへ導入して、窒素プラズマを生成し、三塩化ホウ素ガスを分解して、窒化ホウ素薄膜を合成する。圧力は 0.6 [T o r r] であり、シリコン基板 1 に 150 [V] の負バイアスを印加して作製する。その結果、図 3 に示すように、5 [n m] 程度の六方晶窒化ホウ素結晶 5 A ₁ とアモルファス領域 5 A ₂ とが混在する薄膜が、層間絶縁膜 5 A 50

として得られる。六方晶窒化ホウ素結晶 5 A₁は、ホウ素、窒素の 2 元素を主要元素とする低誘電率材料である。

【 0 0 2 4 】

層間絶縁膜 5 A にフォトリソグラフィー工程でパターニングし、三塩化ホウ素と窒素ガスとを用いた反応性イオンエッティング法により、層間絶縁膜 5 A を部分的にエッティング除去する。その後、配線用金属 6 A、6 B としてメッキ法により銅薄膜を形成し、化学機械研磨により平坦化する（図 2（c））。

【 0 0 2 5 】

この層間絶縁膜の形成と配線用金属の形成とを繰り返し行い、層間絶縁膜 5 B、5 C と配線用金属 6 C～6 F とを形成し、最後にパシベーション膜 7 を付ける。

10

【 0 0 2 6 】

層間絶縁膜 5 A～5 C として用いる薄膜を、同じ合成条件で金属基板上に作製し、その上に金属電極を形成して、薄膜の誘電率を評価したところ、比誘電率 = 2.5 という値が得られた。この値は、従来の SiO₂膜の比誘電率 = 4 と比較して非常に低く、また、電気抵抗率も 10¹⁰ [cm] の高い値が得られた。これによって、配線遅延を低減することができる。

【 0 0 2 7 】

つまり、低誘電率絶縁体薄膜である層間絶縁膜 5 A～5 C を、MOSFET が製作されているシリコン基板 1 と 1 層目の配線金属間およびその上の配線金属間に用いて、配線遅延を改善することができる。

20

【 0 0 2 8 】

また、層間絶縁膜 5 A～5 C には、六方晶窒化ホウ素結晶 5 A₁とアモルファス領域 5 A₂ とが混在するので、剥離やクラックの発生を防止して付着性を向上させることができる。

【 0 0 2 9 】

実施例 1 では、粒子サイズが 5 [nm] 程度の六方晶窒化ホウ素結晶 5 A₁とアモルファス領域 5 A₂ とが同程度の割合で作製された薄膜を用いたが、結晶の粒子サイズおよびその占有割合はこれに限定されることはなく、結晶粒子と粒界とからなる多結晶薄膜も含まれる。また、結晶粒子サイズも数原子の結合のものまで含まれる。さらに、層間絶縁膜 5 A～5 C 用の材料として、窒化ホウ素だけではなく、窒化ホウ素炭素、窒化炭素、炭化窒素を用いることができる。

30

【 0 0 3 0 】

なお、前記内容の薄膜作成ができる条件であれば、前記薄膜作成条件に限定されることはなく、前記とは異なった作成条件も使用可能である。

【 0 0 3 1 】

[実施例 2]

図 4 は、本発明にかかる半導体装置の実施例 2 を示す断面図である。実施例 2 の半導体装置は、シリコン基板 11、ゲート 12、コンタクト 13、酸化膜 14、層間絶縁膜 15 A～15 C、配線金属としての金属 16 A～16 C およびパシベーション膜 17 で構成される。

【 0 0 3 2 】

シリコン基板 11、ゲート 12、コンタクト 13、酸化膜 14 は、図 1 のシリコン基板 1、ゲート 2、コンタクト 3 および酸化膜 4 と同じであるので、それらの説明を省略する。ゲート 12 とシリコン基板 11 との間に設けられている SiO₂膜 12 A は、図 1 の SiO₂膜 2 A と同じであるので、その説明を省略する。

40

金属 16 A～16 C およびパシベーション膜 17 については、図 1 の金属 6 A～6 F およびパシベーション膜 7 と形状がそれぞれ異なるだけであるので、それらの説明を省略する。

【 0 0 3 3 】

実施例 2 では、層間絶縁膜 15 A～15 C の構造が実施例 1 と異なっている。

この点について、次に示す作成手順の説明の中で詳しく述べる。つまり、図 5（a）に示

50

すp型のシリコン基板11の表面上に、図5(b)に示すように、熱酸化法を用いた従来のプロセスにより、ゲート12、SiO₂膜12Aおよびコンタクト13からなるMOSFETを作製し、LOCOSプロセスを用いて、酸化膜14を形成して、素子分離を行う。

【0034】

次に、本発明の層間絶縁膜15Aとして、図5(c)に示すように、窒化ホウ素炭素薄膜500[nm]をプラズマアシスト化学気相成長法によって形成する。層間絶縁膜15Aにフォトリソグラフィー工程でパターニングし、反応性イオンエッティング法により、層間絶縁膜15Aを部分的にエッティング除去する。その後、配線用の金属16Aとして、メッキ法により銅薄膜を形成し、化学機械研磨により平坦化する。

10

【0035】

層間絶縁膜15Aを形成する場合、基板温度を390[°C]に保ち、窒素ガスをリアクターへ導入して、窒素プラズマを生成し、三塩化ホウ素ガスおよびメタンガスを導入し、分解して炭素を10[%]含んだ窒化ホウ素炭素薄膜を合成する。この際、圧力を0.6[Torr]に保持し、先ず、シリコン基板11に印加する負バイアスを0[V]として、薄膜を5[nm]作製する。その結果、図6に示すように、アモルファス薄膜15A₁が得られる。引き続いて、150[V]の負バイアスを印加して、薄膜を500[nm]作製する。これによって、六方晶窒化ホウ素炭素多結晶薄膜15A₂が得られる。

第1層目の配線の後、つまり、金属16Aの形成後、層間絶縁膜の形成と配線用金属の形成とを繰り返し行い、層間絶縁膜15B、15Cと金属16B、16Cとを形成し、最後にパシベーション膜17を付ける。

20

【0036】

2層のアモルファス薄膜15A₁と六方晶窒化ホウ素炭素多結晶薄膜15A₂を同じ合成条件で金属基板上に作製し、その上に金属電極を形成して、薄膜の誘電率を評価したところ、比誘電率=2.8という値が得られた。この値は、従来のSiO₂膜の誘電率=4と比較して非常に低く、また、電気抵抗率も10¹⁰[cm]の高い値が得られた。

【0037】

なお、実施例2では、炭素組成10[%]の層間絶縁膜を用いたが、炭素組成を変化させた絶縁体薄膜も用いることができる。

【0038】

30

【実施例3】

図7は、本発明にかかる半導体装置の実施例3を示す断面図である。実施例3の半導体装置は、シリコン基板21、ゲート22、コンタクト23、酸化膜24、層間絶縁膜25A~25C、金属26A~26C、パシベーション膜27で構成される。

【0039】

シリコン基板21、ゲート22、コンタクト23、酸化膜24は、図1のシリコン基板1、ゲート2、コンタクト3および酸化膜4と同じであるので、それらの説明を省略する。ゲート22とシリコン基板21との間に設けられているSiO₂膜22Aは、図1のSiO₂膜2Aと同じであるので、その説明を省略する。

金属26A~26Cおよびパシベーション膜27については、図1の金属6A~6Fおよびパシベーション膜7と形状がそれぞれ異なるだけであるので、それらの説明を省略する。

40

【0040】

実施例3では、層間絶縁膜25A~25Cの構造が実施例1と異なっている。

この点について、次に示す作成手順の説明の中で詳しく述べる。つまり、図8(a)に示すp型のシリコン基板21の表面上に、図8(b)に示すように、熱酸化法を用いた従来プロセスにより、ゲート22、SiO₂膜22Aおよびコンタクト23からなるMOSFETを作製し、LOCOSプロセスを用いて、酸化膜24を形成して、素子分離を行う。

【0041】

次に、本発明の層間絶縁膜25Aとして、図8(c)に示すように、窒化ホウ素炭素薄膜

50

500 [nm] をプラズマアシスト化学気相成長法によって形成する。層間絶縁膜 25 Å にフォトリソグラフィー工程でパターニングし、反応性イオンエッティング法により、層間絶縁膜 15 Å を部分的にエッティング除去する。その後、配線用金属 26 Å として、メッキ法により銅薄膜を形成し、化学機械研磨により平坦化する。

層間絶縁膜 25 Å を形成する場合、基板温度を 390 [] に保ち、圧力を 0.6 [Torr] に保持して、シリコン基板 21 に 150 [V] の負バイアスを印加する。窒素ガスをリアクターへ導入して窒素プラズマを生成し、先ず、三塩化ホウ素ガスおよびメタンガスを導入して分解し、図 9 に示すように、炭素を 10 [%] 含んだ六方晶窒化ホウ素炭素薄膜 25 Å₁ を 10 [nm] の厚さに合成する。その後、メタンガスの導入を止め、六方晶窒化ホウ素薄膜 25 Å₂ を 100 [nm] 堆積させる。この工程を 4 回繰り返し、六方晶窒化ホウ素炭素薄膜 25 Å₁ および六方晶窒化ホウ素薄膜 25 Å₂ をそれぞれ 4 層にし、計 8 層構成にする。

【0042】

層間絶縁膜 25 Å に金属 26 を形成し、層間絶縁膜 25 Å に配線を行う。配線の後、層間絶縁膜 25 Å と同じようにして、層間絶縁膜 25 B、25 C を形成し、配線用金属 26 B、26 C の形成を繰り返し行い、最後にパシベーション膜 27 を付ける。

【0043】

8 層構成の層間絶縁膜 25 Å ~ 25 C を同じ合成条件で金属基板上に作製し、その上に金属電極を形成して、薄膜の誘電率を評価したところ、誘電率 = 2.5 という値が得られた。この値は、従来の SiO₂ 膜の誘電率 = 4 と比較して非常に低く、また、電気抵抗率も 10¹⁰ [cm] の高い値が得られた。

【0044】

なお、実施例 3 では、層間絶縁膜 25 Å ~ 25 C として 8 層構造を作製したが、これに限定されることはない。また、炭素組成 10 [%] の層間絶縁膜 25 Å ~ 25 C を用いたが、炭素組成を変化させた絶縁体薄膜も用いることができる。

【0045】

[実施例 4]

図 10 は、本発明にかかる半導体装置の実施例 4 を示す断面図である。実施例 4 の半導体装置は、シリコン基板 31、ゲート 32、コンタクト 33、酸化膜 34、絶縁層としての層間絶縁膜 35 Å ~ 35 C、配線金属としての金属 36 Å ~ 36 F およびパシベーション膜 37 で構成される。

【0046】

シリコン基板 31、ゲート 32、コンタクト 33、酸化膜 34、金属 36 Å ~ 36 F およびパシベーション膜 37 については、図 1 のシリコン基板 1、ゲート 2、コンタクト 3 および酸化膜 4、金属 6 Å ~ 6 F およびパシベーション膜 7 と同じであるので、それらの説明を省略する。ゲート 32 とシリコン基板 31 との間に設けられている SiO₂ 膜 32 A は、図 1 の SiO₂ 膜 2 A と同じであるので、その説明を省略する。

【0047】

実施例 4 では、層間絶縁膜 35 Å ~ 35 C の構造が実施例 1 と異なっている。この点について、次に示す作成手順の説明の中で詳しく述べる。つまり、図 11 (a) に示す p 型のシリコン基板 31 の表面上に、図 11 (b) に示すように、熱酸化法を用いた従来プロセスにより、ゲート 32、SiO₂ 膜 32 A およびコンタクト 33 からなる MOSFET を作製し、LOCOS プロセスを用いて、酸化膜 34 を形成して、素子分離を行う。

【0048】

次に、本発明の層間絶縁膜 35 Å として、図 12 に示すように、プラズマアシスト化学気相成長法によって、六方晶窒化ホウ素炭素結晶である窒化ホウ素炭素薄膜 35 Å₁、窒化ホウ素結晶である窒化ホウ素薄膜 35 Å₂、窒化ホウ素炭素薄膜 35 Å₃ を順次形成する。窒化ホウ素炭素薄膜 35 Å₁、35 Å₃ は、ホウ素、炭素、窒素を主要元素とする低誘電率材料である。

10

20

30

40

50

【0049】

窒化ホウ素炭素薄膜 35 A_1 、窒化ホウ素薄膜 35 A_2 、窒化ホウ素炭素薄膜 35 A_3 の膜厚は、 $1:8:1$ の割合で作製する。基板温度を $390\text{ [}^\circ\text{C} \text{]}$ に保ち、窒素ガスをリアクターへ導入して、窒素プラズマを生成し、三塩化ホウ素ガスを分解して、窒化ホウ素薄膜を合成する。また、窒化ホウ素炭素薄膜 35 A_1 の合成の場合には、メタンガスを窒素ガスと共に供給する。圧力は 0.6 [Torr] であり、基板に 150 [V] の負バイアスを印加して作製する。作製された窒素ホウ素炭素薄膜 35 A_1 の炭素組成比は 0.2 とする。その結果、 5 [nm] 程度の窒化ホウ素炭素薄膜 35 A_1 または窒化ホウ素薄膜 35 A_2 とアモルファス領域が混在する薄膜が得られた。

層間絶縁膜 35 A にフォトリソグラフィー工程でパターニングし、三塩化ホウ素と窒素ガスとを用いた反応性イオンエッティング法により、層間絶縁膜 35 A を部分的にエッティング除去する。その後、配線用金属 36 A 、 36 B としてメッキ法により銅薄膜を形成し、図 11 (c) に示すように、化学機械研磨により平坦化する。この層間絶縁膜の形成と配線用金属の形成とを繰り返し行い、層間絶縁膜 35 B 、 35 C と配線用金属 $36\text{ C} \sim 36\text{ F}$ とを形成し、最後にパシベーション膜 37 を付ける。

【0050】

この層間絶縁膜 $35\text{ A} \sim 35\text{ C}$ として用いる薄膜を、同じ合成条件で金属基板上に作製し、その上に金属電極を形成して、薄膜の誘電率を評価したところ、比誘電率 $=2.8$ という値が得られた。この値は、従来の SiO_2 膜の比誘電率 $=4$ と比較して非常に低く、また、電気抵抗率も $10^8\text{ [} \Omega \text{ cm } \text{]}$ の高い値が得られた。これによって、配線遅延を低減することができる。

【0051】

また、層間絶縁膜 $35\text{ A} \sim 35\text{ C}$ には、窒化ホウ素炭素薄膜 35 A_1 、窒化ホウ素薄膜 35 A_2 、窒化ホウ素炭素薄膜 35 A_3 が順次形成されているので、剥離やクラックの発生を防止して付着性を向上させることができる。

【0052】

なお、実施例4では、炭素組成比を 0.2 とした窒化ホウ素炭素薄膜 35 A_1 、 35 A_3 を用いたが、組成比はこれに限定されることはなく、また、窒化ホウ素薄膜 35 A_2 部分にも窒化ホウ素炭素薄膜、炭化ホウ素薄膜、窒化炭素薄膜なども用いることができる。粒子サイズが 5 [nm] 程度の結晶部分とアモルファス領域とが同程度の割合で作製された薄膜を用いたが、結晶の粒子サイズおよびその占有割合はこれに限定されることはなく、結晶粒子と粒界からなる多結晶薄膜も含まれる。結晶粒子サイズも数原子の結合のものまで含まれる。

【0053】

前記内容の薄膜作成ができる条件であれば、前記薄膜作成条件に限定されることなく、前記とは異なった作成条件も使用可能である。

【0054】

[実施例5]

実施例5では、実施例1の層間絶縁膜 $5\text{ A} \sim 5\text{ C}$ 、実施例2の層間絶縁膜 $15\text{ A} \sim 15\text{ C}$ 、実施例3の層間絶縁膜 $25\text{ A} \sim 25\text{ C}$ 、実施例4の層間絶縁膜 $35\text{ A} \sim 35\text{ C}$ に、シリコン、酸素、イオウ、水素、フッ素、塩素等の元素の少なくとも1元素を添加する。元素の添加によって、誘電率の低下、耐吸湿性の向上など、絶縁体薄膜の諸特性を改善することができる。

【0055】

[実施例6]

図 13 は、本発明にかかる半導体装置の実施例6を示す断面図である。実施例6の半導体装置は、シリコン基板 41 、ゲート 42 、コンタクト 43 、酸化膜 44 、層間絶縁膜 45 、 $45\text{ A} \sim 45\text{ C}$ 、窒素化合物層 $46\text{ A} \sim 46\text{ C}$ 、金属 $47\text{ A} \sim 47\text{ C}$ およびパシベーション膜 48 で構成される。

【0056】

10

20

30

40

50

シリコン基板41は、p型のシリコン半導体基板である。ゲート42およびコンタクト43からなるMOSFETが半導体素子として設けられ、酸化膜44の形成により素子分離されている。なお、ゲート42は、 SiO_2 膜42Aを介してシリコン基板41に設けられている。

【0057】

多層配線のため、層間絶縁膜45Aが作製された後、フォトリソグラフィー工程を用いて、層間絶縁膜45Aが部分的にエッチング除去され、層間絶縁膜45Aの上に窒素化合物層46Aを堆積させる。その後、配線用金属47Aが形成される。さらに、第2層目、第3層目である層間絶縁膜45B、45Cの配線が形成された後、パシベーション膜48が表面に設けられる。

10

【0058】

この構成の半導体装置を次に示す手順で作製した。つまり、図14(a)に示すp型のシリコン基板41の表面上に、図14(b)に示すように、熱酸化法を用いた従来プロセスにより、ゲート42、 SiO_2 膜42Aおよびコンタクト43からなるMOSFETを作製し、LOCOSプロセスを用いて、酸化膜44を形成して、素子分離を行う。

【0059】

次に、図14(c)に示すように、層間絶縁膜45Aとして窒化ホウ素炭素薄膜500[nm]をプラズマアシスト化学気相成長法によって形成する。層間絶縁膜45Aにフォトリソグラフィー工程でパターニングし、反応性イオンエッチング法により層間絶縁膜45Aを部分的にエッチング除去する。その後、窒素化合物層46AとしてTiN薄膜を電子ビーム蒸着法により100[nm]形成し、金属47Aとしてメッキ法により銅薄膜を作製して、銅およびTiNを化学機械研磨して平坦化する。

20

【0060】

本発明の層間絶縁膜45Aを形成する場合、基板温度を390[°]に保ち、圧力を0.6[Torr]に保持して、シリコン基板41に150[V]の負バイアスを印加する。窒素ガスをリアクターへ導入して、窒素プラズマを生成し、三塩化ホウ素ガスおよびメタンガスを導入し、分解して炭素を10[%]含んだ六方晶窒化ホウ素炭素薄膜を500[nm]の厚さに合成する。第1層目の配線の後、再び層間絶縁膜45B、45Cを前記と同じ方法で形成し、窒素化合物層46B、46Cおよび配線用金属金属47B、47Cの形成を繰り返し行い、最後にパシベーション膜48を付ける。

30

【0061】

実施例6では、炭素組成10[%]の層間絶縁膜を用いたが、炭素組成を変化させた絶縁体薄膜も用いることができる。また、他の窒素化合物も用いることができる。

【0062】

【実施例7】

図15は、本発明にかかる半導体装置の実施例7を示す断面図である。実施例7の半導体装置は、シリコン基板51、ゲート52、コンタクト53、酸化膜54、第1層間絶縁膜55A～55C、第2層間絶縁膜56A、56B、金属57A～57Cおよびパシベーション膜58で構成される。

【0063】

シリコン基板51は、p型のシリコン半導体基板である。ゲート52およびコンタクト53からなるMOSFETが設けられ、酸化膜54の形成により素子分離されている。なお、ゲート52は、 SiO_2 膜52Aを介してシリコン基板51に設けられている。

40

【0064】

多層配線のため、第1層間絶縁膜55Aが作製された後、フォトリソグラフィー工程を用いて、第1層間絶縁膜55Aが部分的にエッチング除去され、層間絶縁膜55Aの上に配線用金属57Aが形成される。さらに、第2層目、第3層目を作製する場合、第1層間絶縁膜55B、55Cおよび第2層間絶縁膜56A、56Bを設け、配線用金属57B、57Cが形成された後、パシベーション膜58が表面に設けられる。

【0065】

50

この構成の半導体装置を次に示す手順で作製する。つまり、図16(a)に示すp型のシリコン基板51の表面上に、図16(b)に示すように、熱酸化法を用いた従来プロセスにより、ゲート52、SiO₂膜52Aおよびコンタクト53からなるMOSFETを作製し、LOCOSプロセスを用いて、酸化膜54を形成して、素子分離を行う。

【0066】

次に、図16(c)に示すように、第1層間絶縁膜55Aとして、プラズマアシスト化学気相成長法によってSiO₂薄膜を500[nm]形成する。第1層間絶縁膜55Aにフォトリソグラフィー工程でパターニングし、反応性イオンエッティング法により第1層間絶縁膜55Aを部分的にエッティング除去する。その後、配線用金属57Aとしてメッキ法により銅薄膜を形成し、化学機械研磨により平坦化する。

10

【0067】

次に、本発明の第2層間絶縁膜56Aとして、プラズマアシスト化学気相成長法によって、窒化ホウ素薄膜を200[nm]の厚さに形成する。基板温度を390[°C]に保ち、窒素ガスをリアクターへ導入して、窒素プラズマを生成し、三塩化ホウ素ガスを分解して、窒化ホウ素薄膜を合成する。この際、炭素添加のためメタンを導入し、窒化ホウ素薄膜に炭素を10[%]含んだ薄膜を作製する。圧力は0.6[Torr]、シリコン基板51に150[V]の負バイアスを印加して作製する。その結果、5[nm]程度の六方晶窒化ホウ素結晶とアモルファス領域とが混在する薄膜が、第2層間絶縁膜56Aとして得られた。

【0068】

引き続いて、第1層間絶縁膜55Bを堆積して、第2層間絶縁膜56Bを200[nm]堆積する。この後、再びフォトリソグラフィー工程でパターニングし、反応性イオンエッティング法により第1層間絶縁膜55Bおよび第2層間絶縁膜56Bを部分的にエッティング除去し、その後、配線用金属57Bとしてメッキ法により銅薄膜を形成し、化学機械研磨により平坦化する。

20

【0069】

層間絶縁膜および配線用金属の形成を繰り返し行い、第1層間絶縁膜55Cおよび金属57Cを設ける。そして、最後にパシベーション膜58を付ける。

【0070】

この2層の層間絶縁膜を同じ合成条件で金属基板上に作製し、その上に金属電極を形成して、薄膜の誘電率を評価したところ、誘電率=2.8という値が得られた。この値は、従来のSiO₂膜の誘電率=4と比較して非常に低く、また、電気抵抗率も10¹⁰[cm]の高い値が得られた。

30

【0071】

実施例7では、従来、SiO₂とSiN薄膜で構成されている層間絶縁膜をSiO₂と窒化ホウ素薄膜で構成したが、本発明の絶縁体薄膜と他の様々な絶縁体薄膜との2層または多層構造を作製することができる。絶縁体薄膜としてSiO₂薄膜以外に、ポーラスSiO₂薄膜やCF薄膜を始めとする有機物薄膜を用いることができ、2層または多層構造にすることにより、ポーラスSiO₂や有機物薄膜の欠点を補うことができる。

【0072】

40

[実施例8]

図17は、本発明にかかる半導体装置の実施例8を示す断面図である。実施例8の半導体装置は、ガリウム砒素基板61、ガリウム砒素活性層62、ソース63、ドレイン64、ゲート65および絶縁層66で構成される。

【0073】

ガリウム砒素基板61は、半絶縁体基板である。ソース63とドレイン64としてオーム接合電極が設けられ、ゲート65としてショットキー接合電極が設けられて、MESFETが作製される。ソース63とゲート65との間およびドレイン64とゲート65との間の、ガリウム砒素活性層62が露出した部分に、絶縁層66が設けられている。

【0074】

50

この構成の半導体装置を次に示す手順で作製する。つまり、図18(a)に示すように、ガリウム砒素基板61上にn型ガリウム砒素活性層62(電子濃度 1×10^{17} [cm⁻³]、厚さ1 [μm])を有機金属気相合成法によって堆積させる。図18(b)に示すように、ソース63およびドレイン64となる電極をオーミック接触によって形成するために、電子ビーム蒸着法によりAuGeNiを500 [nm]堆積させる。その後、420 []で5分間熱処理を行う。続いて、リセス構造を形成するため、ソース63とドレイン64の間でガリウム砒素活性層62を部分的に薄くする。最後にゲート65を作製する。

【0075】

ゲート65を形成するために、図18(c)に示すように、ソース63とドレイン64の間に先ず絶縁層66を500 [nm]堆積させる。絶縁層66は、三塩化ホウ素、窒素およびメタンガスを材料ガスとして、プラズマアシスト気相合成法によって合成される。リセス部分で絶縁層66に0.3 [μm]の幅のストライプ窓を三塩化ホウ素と窒素を用いた反応性イオンエッティングによって開ける。その後再び、フォトリソグラフィーによって、レジスト膜67を作製する。この上に、電子ビーム蒸着法によって、TiPtを堆積させ、リフトオフ工程を用いて、図10(d)に示すように、ゲート65を作製する。

【0076】

このように、本発明の絶縁体薄膜を用いて作製したガリウム砒素MESFETは、絶縁体薄膜としてSiNを用いて作製した素子に比べ、明らかに周波数特性の向上が見られた。

【0077】

つまり、本発明は、低誘電率を有する絶縁体薄膜に関するものであり、実施例1~7までは、シリコン集積回路(LSI)への応用を示している。そして、実施例1~7では、多層配線が行われるため、MOSFETが製作されているシリコンウエハーと1層目の配線金属間およびその上の配線金属間に低誘電率絶縁体薄膜を用い、配線遅延を改善できることを述べた。

【0078】

LSIの多層配線で起こる遅延現象による周波数特性の改善だけではなく、高周波で動作させる単体のトランジスタまたは多層配線を必要としない低集積回路においても、ゲート電極と活性層表面をカバーする絶縁体薄膜の間で同様の遅延現象が発生し、周波数特性に影響を及ぼす。このために、低誘電率絶縁体薄膜の導入は不可欠であり、本発明の材料を用いることにより、トランジスタの周波数特性の向上を図ることができる。

【0079】

実施例8では、本発明の絶縁体薄膜をガリウム砒素MESFETに用いたが、ガリウム砒素MESFET以外のインジウムリン系MESFETや窒化ガリウム系MESFETにも応用でき、同様の効果を達成することができる。また、実施例8では、本発明の絶縁体層のみを活性層上に有する場合を示したが、他の薄膜との2層または多層構造を形成して使用することもできる。

【0080】

また、実施例8では、リセス構造を有するMESFETを示したが、他のすべての構造のMESFETにおけるソース・ゲート間およびゲート・ドレイン間の活性層上に用いることができ、実施例8と同じ効果を達成することができる。

【0081】

【発明の効果】

以上説明したように、本発明は、ホウ素、炭素、窒素の少なくとも1元素を主要元素とする低誘電率材料を多層配線の層間絶縁膜として用い、絶縁層内の原子の結合構造や組成比の変化を導入することにより、剥離を防止して付着性を向上させ、配線遅延を低減した半導体装置の提供に効果的である。

【0082】

また、本発明の半導体装置をコンピューターを始めそれを中心とした高性能情報処理装置、通信装置、制御装置等のキーデバイスとして提供できることが可能である。

【図面の簡単な説明】

10

20

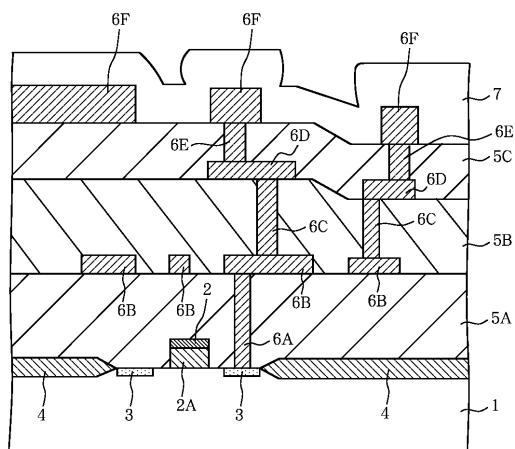
30

40

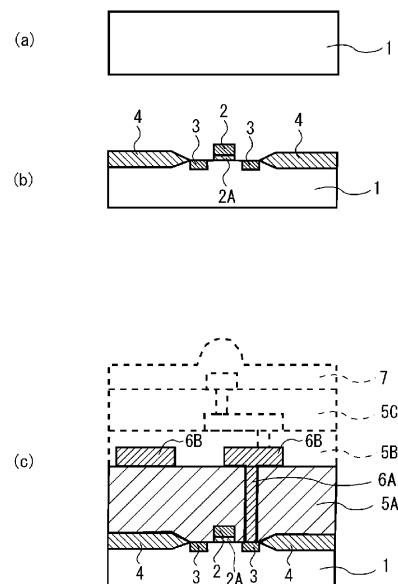
50

- 【図1】本発明の半導体装置の実施例1を示す断面図である。
- 【図2】実施例1の半導体装置の作製手順を説明するための説明図である。
- 【図3】実施例1の層間絶縁膜を示す断面図である。
- 【図4】本発明の半導体装置の実施例2を示す断面図である。
- 【図5】実施例2の半導体装置の作製手順を説明するための説明図である。
- 【図6】実施例2の層間絶縁膜を示す断面図である。
- 【図7】本発明の半導体装置の実施例3を示す断面図である。
- 【図8】実施例3の半導体装置の作製手順を説明するための説明図である。
- 【図9】実施例3の層間絶縁膜を示す断面図である。
- 【図10】本発明の半導体装置の実施例4を示す断面図である。
- 【図11】実施例4の半導体装置の作製手順を説明するための説明図である。
- 【図12】実施例4の層間絶縁膜を示す断面図である。
- 【図13】本発明の半導体装置の実施例6を示す断面図である。
- 【図14】実施例6の半導体装置の作製手順を説明するための説明図である。
- 【図15】本発明の半導体装置の実施例7を示す断面図である。
- 【図16】実施例7の半導体装置の作製手順を説明するための説明図である。
- 【図17】本発明の半導体装置の実施例8を示す断面図である。
- 【図18】実施例8の半導体装置の作製手順を説明するための説明図である。
- 【符号の説明】
- 1、11、21、31、41、51 シリコン基板 10
- 2、12、22、32、42、52 ゲート
- 2A、12A、22A、32A、42A、52A SiO₂膜
- 3、13、23、33、43、53 コンタクト
- 4、14、24、34、44、54 酸化膜
- 5A～5C、15A～15C、25A～25C、35A～35C、45A～45C 層間絶縁膜 20
- 5A₁ 六方晶窒化ホウ素結晶
- 5A₂ アモルファス領域
- 6A～6F、16A～16C、26A～26C、36A～36F、47A～47C、57A～57C 金属 30
- 7、17、27、37、48、58 パシベーション膜
- 15A₁ アモルファス薄膜
- 15A₂ 六方晶窒化ホウ素炭素多結晶薄膜
- 25A₁ 六方晶窒化ホウ素炭素薄膜
- 25A₂ 六方晶窒化ホウ素薄膜
- 35A₁、35A₃ 窒化ホウ素炭素薄膜
- 35A₂ 窒化ホウ素薄膜
- 46A～46C 窒素化合物層
- 55A～55C 第1層間絶縁膜
- 56A、56B 第2層間絶縁膜 40
- 61 ガリウム砒素基板
- 62 ガリウム砒素活性層
- 63 ソース
- 64 ドレイン
- 65 ゲート
- 66 絶縁層

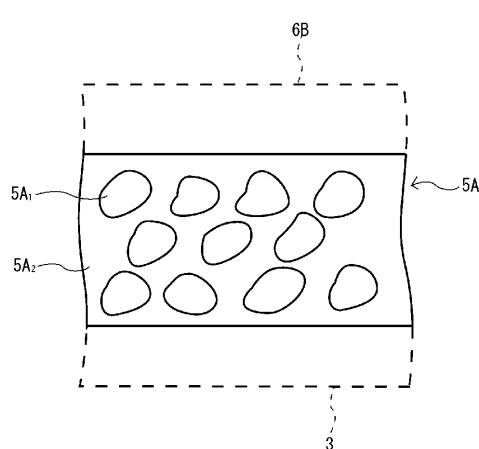
【図1】



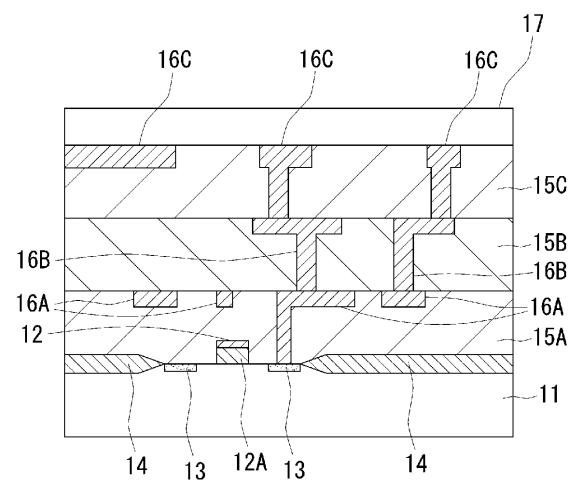
【図2】



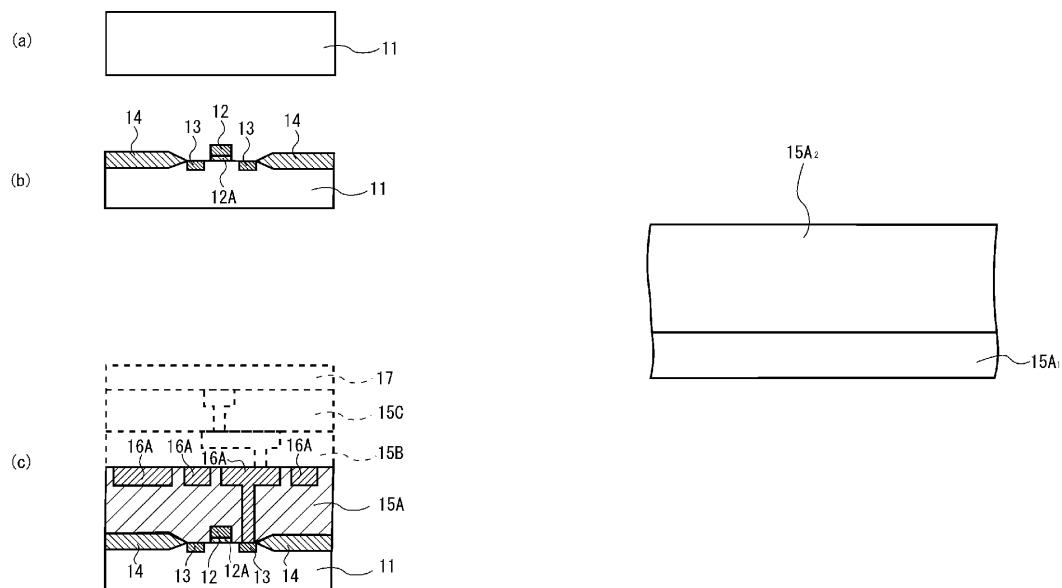
【図3】



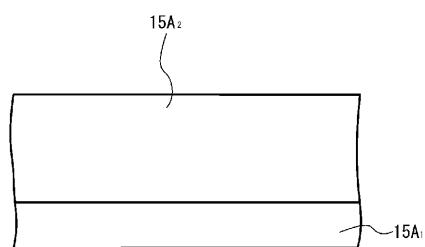
【図4】



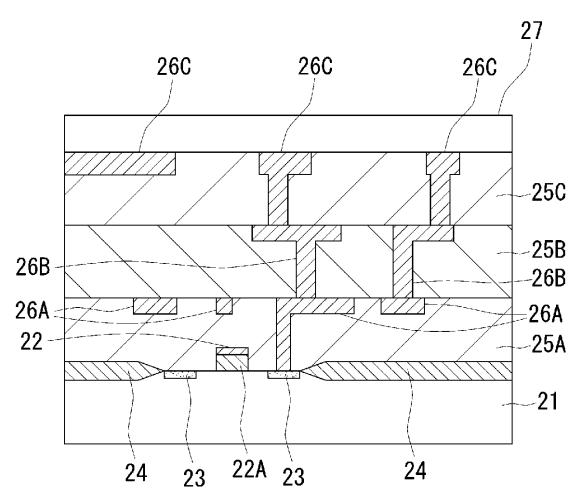
【図5】



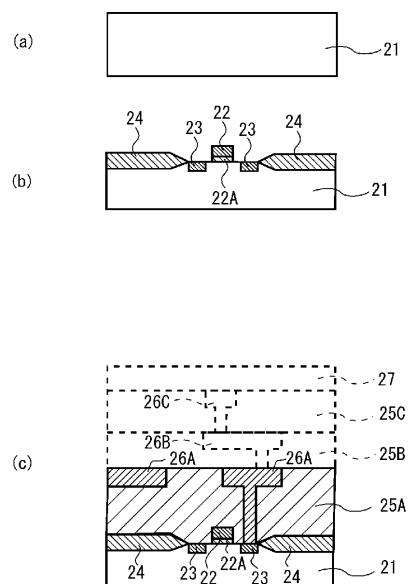
【図6】



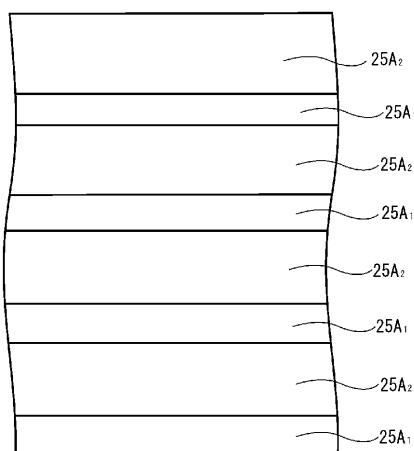
【図7】



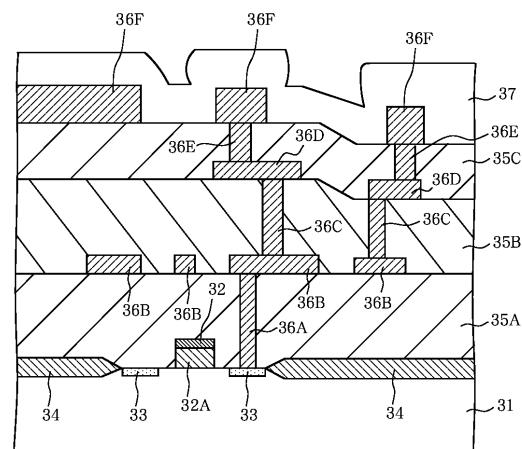
【図8】



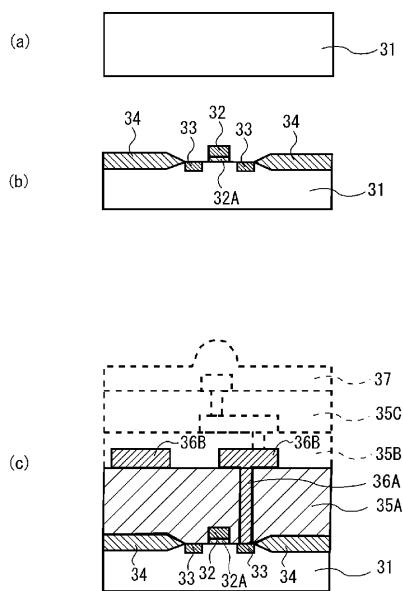
【図9】



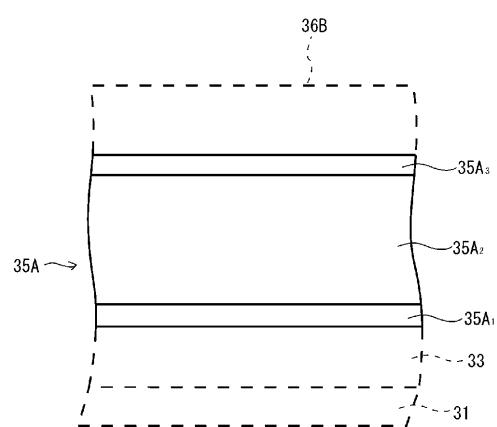
【図10】



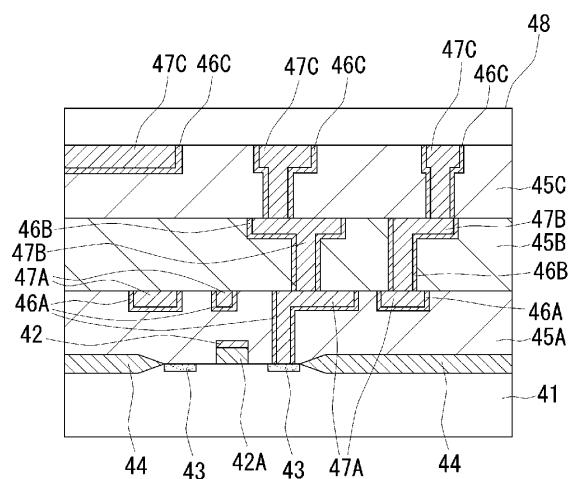
【図11】



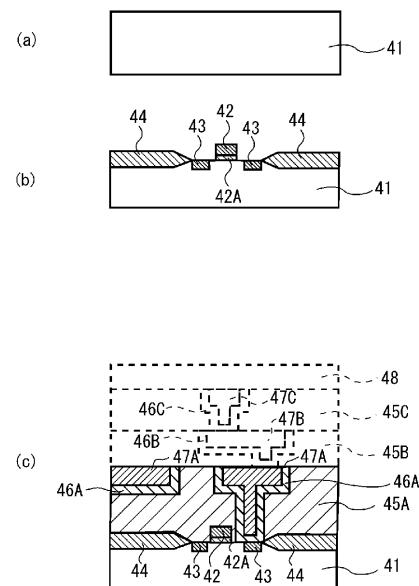
【図12】



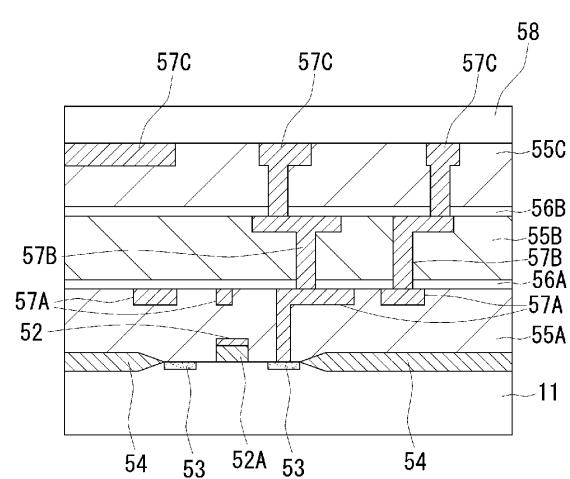
【図13】



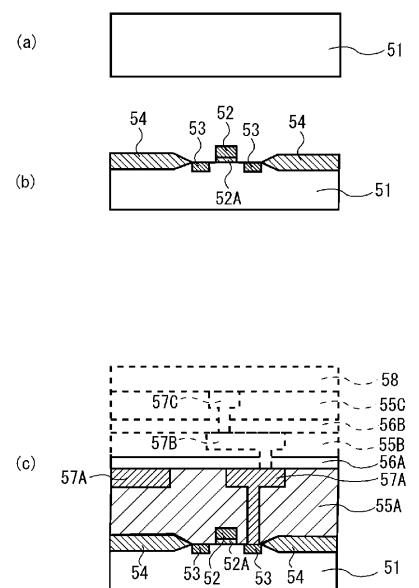
【図14】



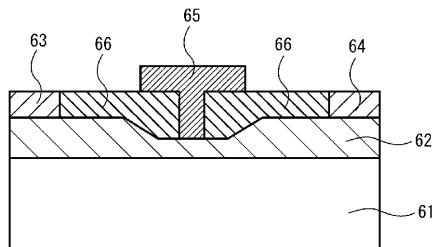
【図15】



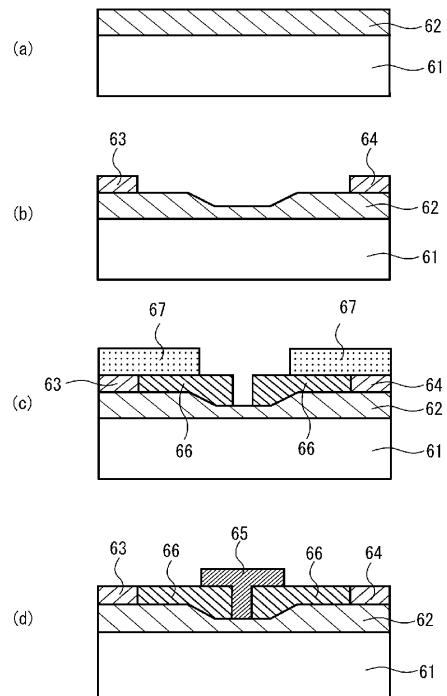
【図16】



【図17】



【図18】



フロントページの続き

(72)発明者 梅田 優

東京都中央区日本橋室町4丁目2番16号 株式会社渡邊商行内

審査官 村岡 一磨

(56)参考文献 特開2001-015595 (JP, A)

特開平04-099049 (JP, A)

特開昭63-037637 (JP, A)

Takashi Sugino, Haruhiko Hieda, "Field emission characteristics of boron carbon nitride films synthesized by plasma-assisted chemical, DIAMOND AND RELATED MATERIALS, NL, ELSEVIER, 2000年 4月, Vol.9, No.3/6, pp.1233-1237

(58)調査した分野(Int.Cl., DB名)

H01L 21/768

H01L 21/318

H01L 23/522