(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第4899215号
(P4899215)
(45)発行日　平成24年3月21日(2012.3.21)　(24)登録日　平成24年1月13日(2012.1.13)

(51)Int.Cl.　F I
H03K 3/0231 (2006.01)　H03K 3/023 A
H03K 3/02 (2006.01)　H03K 3/02 S

請求項の数 8　(全 37 頁)

(21)出願番号　特願2007-10815(P2007-10815)
(22)出願日　平成19年1月19日(2007.1.19)
(65)公開番号　特開2007-267365(P2007-267365A)
(43)公開日　平成19年10月11日(2007.10.11)
審査請求日　平成21年12月24日(2009.12.24)
(31)優先権主張番号　特願2006-53843(P2006-53843)
(32)優先日　平成18年2月28日(2006.2.28)
(33)優先権主張国　日本国(JP)

(73)特許権者　000125369
学校法人東海大学
東京都渋谷区富ヶ谷２丁目２８番４号
(74)代理人　100064414
弁理士　磯野　道造
(72)発明者　佐々木　博文
熊本県熊本市渡鹿九丁目１番１号
九州東海大学内
(72)発明者　藤本　邦昭
熊本県熊本市渡鹿九丁目１番１号
九州東海大学内
(72)発明者　矢原　充敏
福岡県宗像市田久一丁目９番１号
東海大学福岡短期大学内
最終頁に続く

(54)【発明の名称】電圧制御発振器および電圧制御発振方法

(57)【特許請求の範囲】
【請求項１】
フリップフロップを構成するＮＡＮＤゲートと、オペアンプ、抵抗群およびキャパシタを有するブートストラップ回路とを備え、当該オペアンプの反転端子に制御電圧を印可することによって、当該制御電圧と発振周波数とを比例させる電圧制御発振器において、
前記オペアンプの非反転端子から帰還した電圧が前記ＮＡＮＤゲートの閾値以下になったか否かに基づいて、前記キャパシタに充電されている電荷を放電するか、前記キャパシタに電荷を充電するか否かを決定するダイオードを、前記オペアンプの非反転端子と前記ＮＡＮＤゲートの出力路との間に設けたことを特徴とする電圧制御発振器。
【請求項２】
フリップフロップを構成する第一ＮＡＮＤゲートおよび第二ＮＡＮＤゲートと、第一オペアンプ、第一抵抗群および第一キャパシタからなる第一ブートストラップ回路並びに第二オペアンプ、第二抵抗群および第二キャパシタからなる第二ブートストラップ回路と、前記第一ＮＡＮＤゲートと前記第一ブートストラップ回路とを接続する第一ダイオードおよび前記第二ＮＡＮＤゲートと前記第二ブートストラップ回路とを接続する第二ダイオードと、制御電圧を印可する直流電源部と、を備え、前記制御電圧と発振周波数とを比例させる電圧制御発振器であって、
前記第一ＮＡＮＤゲートの出力路と前記第一ダイオードのアノードとを接続し、前記第一ダイオードのカソードと前記第一オペアンプの非反転端子とを接続し、前記第二ＮＡＮＤゲートの出力路と前記第二ダイオードのアノードとを接続し、前記第二ダイオードのカ

ソードと前記第二オペアンプの非反転端子とを接続し、
前記直流電源部は、前記第一オペアンプおよび前記第二オペアンプの反転端子に前記制御電圧を印可し、
前記第一オペアンプの非反転端子から帰還した電圧が前記第一ＮＡＮＤゲートの閾値以下になった場合に、前記第一ＮＡＮＤゲートがハイレベルになり、前記第一ダイオードがオンになるので、前記第一キャパシタには電荷が瞬時に充電されると共に、前記第二ＮＡＮＤゲートがローレベルになり、前記第二ダイオードがオフになるので、前記第二キャパシタから電荷が放電され、
前記第二オペアンプの非反転端子から帰還した電圧が前記第二ＮＡＮＤゲートの閾値以下になった場合に、前記第二ＮＡＮＤゲートがハイレベルになり、前記第二ダイオードがオンになるので、前記第二キャパシタには電荷が瞬時に充電されると共に、前記第一ＮＡＮＤゲートがローレベルになり、前記第一ダイオードがオフになるので、前記第一キャパシタから電荷が放電され、
前記第一ＮＡＮＤゲートおよび前記第二ＮＡＮＤゲートがローレベルまたはハイレベルに切り替わることで、当該発振器の状態を反転させることを特徴とする電圧制御発振器。
【請求項３】
フリップフロップを構成する第一ＮＡＮＤゲートおよび第二ＮＡＮＤゲートと、第一オペアンプ、第一抵抗群および第一キャパシタからなる第一ブートストラップ回路並びに第二オペアンプ、第二抵抗群および第二キャパシタからなる第二ブートストラップ回路と、前記第一ＮＡＮＤゲートと前記第一ブートストラップ回路とを接続する第一ダイオードおよび前記第二ＮＡＮＤゲートと前記第二ブートストラップ回路とを接続する第二ダイオードと、制御電圧を印可する直流電源部と、を備え、前記第一ＮＡＮＤゲートの出力路と前記第一ダイオードのアノードとを接続し、前記第一ダイオードのカソードと前記第一オペアンプの非反転端子とを接続し、前記第二ＮＡＮＤゲートの出力路と前記第二ダイオードのアノードとを接続し、前記第二ダイオードのカソードと前記第二オペアンプの非反転端子とを接続し、前記直流電源部は、前記第一オペアンプおよび前記第二オペアンプの反転端子に前記制御電圧を印可した電圧制御発振器において、前記制御電圧と発振周波数とを比例させる電圧制御発振方法であって、
前記第一オペアンプの非反転端子から帰還した電圧が前記第一ＮＡＮＤゲートの閾値以下になった場合に、前記第一ＮＡＮＤゲートがハイレベルになり、前記第一ダイオードがオンになるので、前記第一キャパシタには電荷が瞬時に充電されると共に、前記第二ＮＡＮＤゲートがローレベルになり、前記第二ダイオードがオフになるので、前記第二キャパシタから電荷が放電され、前記第二オペアンプの非反転端子から帰還した電圧が前記第二ＮＡＮＤゲートの閾値以下になった場合に、前記第二ＮＡＮＤゲートがハイレベルになり、前記第二ダイオードがオンになるので、前記第二キャパシタには電荷が瞬時に充電されると共に、前記第一ＮＡＮＤゲートがローレベルになり、前記第一ダイオードがオフになるので、前記第一キャパシタから電荷が放電される充電放電ステップと、
この充電放電ステップにて、前記第一キャパシタから放電された結果、前記第一オペアンプの非反転端子から帰還された電圧が前記第一ＮＡＮＤゲートの閾値以下になったか否かまたは前記第二キャパシタから放電された結果、前記第二オペアンプの非反転端子から帰還された電圧が前記第二ＮＡＮＤゲートの閾値以下になったか否かを判定する閾値判定ステップと、
この閾値判定ステップにて、前記閾値に達したと判定した場合、前記第一ダイオードおよび前記第二ダイオードのオンオフを入れ替えるオンオフ入替ステップと、
を含むことを特徴とする電圧制御発振方法。
【請求項４】
フリップフロップを構成するＮＯＲゲートと、オペアンプ、抵抗群およびキャパシタを有するブートストラップ回路とを備え、当該オペアンプの非反転端子に制御電圧を印可することによって、当該制御電圧と発振周波数とを比例させる電圧制御発振器において、
前記オペアンプからの出力が前記ＮＯＲゲートの閾値に達したか否かに基づいて、前記

キャパシタに充電されている電荷を放電するか、前記キャパシタに電荷を充電するか否かを決定するダイオードを、前記オペアンプの非反転端子と前記ＮＯＲゲートの出力路との間に設けたことを特徴とする電圧制御発振器。

【請求項５】

フリップフロップを構成する第一ＮＯＲゲートおよび第二ＮＯＲゲートと、第一オペアンプ、第一抵抗群および第一キャパシタからなる第一ブートストラップ回路並びに第二オペアンプ、第二抵抗群および第二キャパシタからなる第二ブートストラップ回路と、前記第一ＮＯＲゲートと前記第一ブートストラップ回路とを接続する第一ダイオードおよび前記第二ＮＯＲゲートと前記第二ブートストラップ回路とを接続する第二ダイオードと、制御電圧を印可する直流電源部と、を備え、前記制御電圧と発振周波数とを比例させる電圧制御発振器であって、

前記第一ＮＯＲゲートの入力路と前記第一オペアンプの出力路とを接続し、前記第二ＮＯＲゲートの入力路と前記第二オペアンプの出力路とを接続し、

前記第一ダイオードがオンした際に前記第一キャパシタから電荷を瞬時に放電し、前記第一ダイオードをオフした際に前記第一キャパシタに電荷を充電して、前記第一オペアンプの非反転端子の電圧を所定値に向けて上昇させると共に、前記第二ダイオードをオンした際に前記第二キャパシタから電荷を瞬時に放電し、前記第二ダイオードがオフした際に前記第二キャパシタに電荷を充電して、前記第二オペアンプの非反転端子の電圧を所定値に向けて上昇させ、

前記第一キャパシタが充電された結果、前記第一オペアンプの出力が前記第一ＮＯＲゲートの閾値に達した場合または前記第二キャパシタが充電された結果、前記第二オペアンプの出力が前記第二ＮＯＲゲートの閾値に達した場合、当該発振器の状態を反転させ、前記フリップフロップの出力路において、前記第一ダイオードまたは前記第二ダイオードのオンオフが入れ替わることを特徴とする電圧制御発振器。

【請求項６】

フリップフロップを構成する第一ＮＯＲゲートおよび第二ＮＯＲゲートと、第一オペアンプ、第一抵抗群および第一キャパシタからなる第一ブートストラップ回路並びに第二オペアンプ、第二抵抗群および第二キャパシタからなる第二ブートストラップ回路と、前記第一ＮＯＲゲートと前記第一ブートストラップ回路とを接続する第一ダイオードおよび前記第二ＮＯＲゲートと前記第二ブートストラップ回路とを接続する第二ダイオードと、制御電圧を供給する直流電源部と、を備え、前記第一ＮＯＲゲートの入力路と前記第一オペアンプの出力路とを接続し、前記第二ＮＯＲゲートの入力路と前記第二オペアンプの出力路とを接続した電圧制御発振器において、前記制御電圧と発振周波数とを比例させる電圧制御発振方法であって、

前記第一ダイオードをオフした際に前記第一キャパシタに電荷を充電し、前記第一ダイオードをオンした際に前記第一キャパシタから電荷を瞬時に放電して前記第一オペアンプの非反転端子の電圧を所定値にするまたは前記第二ダイオードをオフした際に前記第二キャパシタに電荷を充電し、前記第二ダイオードをオンした際に前記第二キャパシタから電荷を瞬時に放電して前記第二オペアンプの非反転端子の電圧を所定値にする充電放電ステップと、

この充電放電ステップにて前記第一キャパシタに電荷が充電された結果、前記第一オペアンプの出力が前記第一ＮＯＲゲートの閾値に達したか否かまたは前記第二キャパシタに電荷が充電された結果、前記第二オペアンプの出力が前記第二ＮＯＲゲートの閾値に達したか否かを判定する閾値判定ステップと、

この閾値判定ステップにおいて、前記閾値に達したと判定した場合、当該発振器の状態を反転させる出力レベル反転ステップと、

前記フリップフロップの出力路において、前記第一ダイオードまたは前記第二ダイオードのオンオフを入れ替えるオンオフ入替ステップと、

を含むことを特徴とする電圧制御発振方法。

【請求項７】

フリップフロップを構成する第一ＮＯＲゲートおよび第二ＮＯＲゲートと、第一オペアンプ、第一抵抗群および第一キャパシタからなる第一ブートストラップ回路並びに第二オペアンプ、第二抵抗群および第二キャパシタからなる第二ブートストラップ回路と、前記第一ＮＯＲゲートと前記第一ブートストラップ回路とを接続する第一ダイオードおよび前記第二ＮＯＲゲートと前記第二ブートストラップ回路とを接続する第二ダイオードと、制御電圧を印可する直流電源部と、前記第一ダイオードのカソードと前記第二ＮＯＲゲートの入力路とを接続する第三ＮＯＲゲートおよび前記第二ダイオードのカソードと前記第一ＮＯＲゲートの入力路とを接続する第四ＮＯＲゲートと、を備え、前記制御電圧と発振周波数とを比例させる電圧制御発振器であって、

前記第一ＮＯＲゲートの出力路と前記第一ダイオードのアノードとを接続し、前記第一ダイオードのカソードと前記第一オペアンプの非反転端子とを接続し、前記第二ＮＯＲゲートの出力路と前記第二ダイオードのアノードとを接続し、前記第二ダイオードのカソードと前記第二オペアンプの非反転端子とを接続し、

前記直流電源部は、前記第一オペアンプおよび前記第二オペアンプの反転端子に前記制御電圧を印可し、

前記第一ＮＯＲゲートがローレベルおよび前記第二ＮＯＲゲートがハイレベルになった際に、第一ダイオードがオフとなり、第一ブートストラップ回路が作動して、第一キャパシタに蓄積されていた電荷が放電され、第三ＮＯＲゲートの閾値に達すると回路状態が反転し、

前記第一ＮＯＲゲートがハイレベルおよび前記第二ＮＯＲゲートがローレベルになった際に、第二ダイオードがオフとなり、第二ブートストラップ回路が作動して、第二キャパシタに蓄積されていた電荷が放電され、第四ＮＯＲゲートの閾値に達すると回路状態が反転することで発振動作を繰り返すことを特徴とする電圧制御発振器。

【請求項８】

フリップフロップを構成する第一ＮＯＲゲートおよび第二ＮＯＲゲートと、第一オペアンプ、第一抵抗群および第一キャパシタからなる第一ブートストラップ回路並びに第二オペアンプ、第二抵抗群および第二キャパシタからなる第二ブートストラップ回路と、前記第一ＮＯＲゲートと前記第一ブートストラップ回路とを接続する第一ダイオードおよび前記第二ＮＯＲゲートと前記第二ブートストラップ回路とを接続する第二ダイオードと、制御電圧を印可する直流電源部と、前記第一ダイオードのカソードと前記第二ＮＯＲゲートの入力路とを接続する第三ＮＯＲゲートおよび前記第二ダイオードのカソードと前記第一ＮＯＲゲートの入力路とを接続する第四ＮＯＲゲートと、を備え、前記第一ＮＯＲゲートの出力路と前記第一ダイオードのアノードとを接続し、前記第一ダイオードのカソードと前記第一オペアンプの非反転端子とを接続し、前記第二ＮＯＲゲートの出力路と前記第二ダイオードのアノードとを接続し、前記第二ダイオードのカソードと前記第二オペアンプの非反転端子とを接続し、前記直流電源部は、前記第一オペアンプおよび前記第二オペアンプの反転端子に前記制御電圧を印可した電圧制御発振器において、前記制御電圧と発振周波数とを比例させる電圧制御発振方法であって、

前記第一ダイオードおよび前記第二ダイオードのオンオフにより、前記第一ブートストラップ回路の第一キャパシタおよび前記第二ブートストラップ回路の第二キャパシタに充電放電が繰り返される充電放電ステップと、

この充電放電ステップにて、前記第一キャパシタから電荷が放電された結果、前記第一オペアンプの非反転端子から帰還された電圧が前記第三ＮＯＲゲートの閾値に達したか否かまたは前記第二キャパシタから電荷が放電された結果、前記第二オペアンプの非反転端子から帰還された電圧が前記第四ＮＯＲゲートの閾値に達したか否かを判定する閾値判定ステップと、

この閾値判定ステップにて、前記閾値に達したと判定した場合、前記第一ダイオードおよび前記第二ダイオードのオンオフを入れ替えるオンオフ入替ステップと、

を含むことを特徴とする電圧制御発振方法。

【発明の詳細な説明】

【技術分野】
【０００１】
本発明は、制御電圧によって発振周波数を制御する電圧制御発振器および電圧制御発振方法に関する。
【背景技術】
【０００２】
従来の電圧制御発振器（Voltage Controlled Oscillator；ＶＣＯ）は、位相同期ループ（Phase Locked Loop；ＰＬＬ）をはじめ、アナログ／デジタル変換器や通信システムおよび計測機器に応用される重要な回路であり、種々の報告がなされている（例えば、非特許文献１参照）。
【０００３】
例えば、発明者らは、ＮＡＮＤゲートのＲＳフリップフロップ（以下、ＮＡＮＤ　ＲＳ－ＦＦと記載する）とブートストラップ回路とからなる、上昇モード動作の電圧制御発振器について報告している（非特許文献２参照）。この文献で報告している従来の電圧制御発振器を図１１に示す。
【０００４】
この図１１に示したように、従来の電圧制御発振器１０１は、フリップフロップを構成するＮＡＮＤゲート１０３（１０３ａ，１０３ｂ）と、このＮＡＮＤゲート１０３からの出力をオンオフするスイッチ１０５（１０５ａ，１０５ｂ）と、抵抗１０７（１０７ａ，１０７ｂ）と、抵抗１０９（１０９ａ，１０９ｂ）と、抵抗１１１（１１１ａ，１１１ｂ）と、抵抗１１３（１１３ａ，１１３ｂ）と、抵抗１１５（１１５ａ，１１５ｂ）と、キャパシタ１１７（１１７ａ，１１７ｂ）と、オペアンプ１１９（１１９ａ，１１９ｂ）と、ＮＡＮＤゲート１２１（１２１ａ，１２１ｂ）と、を備えている。なお、抵抗１０７～１１５（１０７ａ～１１５ａ，１０７ｂ～１１５ｂ）と、キャパシタ１１７（１１７ａ，１１７ｂ）と、オペアンプ１１９（１１９ａ、１１９ｂ）とによって、ブートストラップ回路を構成している。この電圧制御発振器１０１では、制御電圧と発振周波数とを広範囲に可変とする、すなわち、動作範囲を大きくすることができる特徴を有している。
【非特許文献１】Teramura,M.and Takeshi,T.,”Voltage-Controlled Oscillator with Linear V-F Relation,”IEICE Trans.,Vol.J72-C-II No.11,pp1020-1021,Nov.1989
【非特許文献２】佐々木他　「ブートストラップ形無安定マルチバイブレータに基づく電圧制御発振器に関する一提案」　電子情報通信学会誌　１９９４／８　Ｖｏｌ．Ｊ７７－Ｃ－ＩＩ　Ｎｏ．８
【発明の開示】
【発明が解決しようとする課題】
【０００５】
しかしながら、従来のアナログ素子を用いた電圧制御発振器では、当該発振器の動作範囲、例えば、発振周波数の制御範囲が大きくなると、制御電圧と発振周波数との直線性を維持するために、多くの素子が必要であり、一方、当該発振器の一部にデジタル素子であるＮＯＲゲートやＮＡＮＤゲートによるフリップフロップを用いた電圧制御発振器では、ゲート数が多くなり、回路構成が複雑になってしまうという問題がある。
【０００６】
また、従来のアナログ素子を用いた電圧制御発振器では、回路動作の安定性に若干の難点があり、制御電圧と発振周波数との直線性が得られず、たとえ、ＮＯＲゲートやＮＡＮＤゲートのゲート数が同等であったとしても、制御電圧を大きく可変とすることができ、且つ、制御電圧と発振周波数とが非常によい直線性を示すものが望まれている。
【０００７】
そこで、本発明では、前記した問題を解決し、回路構成が複雑になることがなく、動作範囲を大きくすることができる電圧制御発振器および電圧制御発振方法を提供することを目的とする。
また、ゲート数が従来と同等であっても、制御電圧を大きく可変とすることができ、且

つ、制御電圧と発振周波数とが非常によい直線性を示すことができる電圧制御発振器および電圧制御発振方法を提供することを目的とする。

【課題を解決するための手段】

【０００８】

前記課題を解決するため、請求項１に記載の電圧制御発振器は、フリップフロップを構成するＮＡＮＤゲートと、オペアンプ、抵抗群およびキャパシタを有するブートストラップ回路とを備え、当該オペアンプの反転端子に制御電圧を印可することによって、当該制御電圧と発振周波数とを比例させる電圧制御発振器において、前記オペアンプの非反転端子から帰還した電圧が前記ＮＡＮＤゲートの閾値以下になったか否かに基づいて、前記キャパシタに充電されている電荷を放電するか、前記キャパシタに電荷を充電するか否かを決定するダイオードを、前記オペアンプの非反転端子と前記ＮＡＮＤゲートの出力路との間に設けたことを特徴とする。

【０００９】

かかる構成によれば、電圧制御発振器は、フリップフロップを構成するＮＡＮＤゲートの出力路とブートストラップ回路に含まれるオペアンプの非反転端子との間に設けたダイオードをスイッチとして用いることで、当該ブートストラップ回路に含まれるキャパシタに電荷を充電または放電し、発振状態を生じさせている。そして、電圧制御発振器は、ダイオードのスイッチングを、オペアンプの非反転端子から帰還した電圧値が当該ＮＡＮＤゲートの閾値以下になったか否かに基づいて行っている。

【００１０】

請求項２に記載の電圧制御発振器は、フリップフロップを構成する第一ＮＡＮＤゲートおよび第二ＮＡＮＤゲートと、第一オペアンプ、第一抵抗群および第一キャパシタからなる第一ブートストラップ回路並びに第二オペアンプ、第二抵抗群および第二キャパシタからなる第二ブートストラップ回路と、前記第一ＮＡＮＤゲートと前記第一ブートストラップ回路とを接続する第一ダイオードおよび前記第二ＮＡＮＤゲートと前記第二ブートストラップ回路とを接続する第二ダイオードと、制御電圧を印可する直流電源部と、を備え、前記制御電圧と発振周波数とを比例させる電圧制御発振器であって、前記第一ＮＡＮＤゲートの出力路と前記第一ダイオードのアノードとを接続し、前記第一ダイオードのカソードと前記第一オペアンプの非反転端子とを接続し、前記第二ＮＡＮＤゲートの出力路と前記第二ダイオードのアノードとを接続し、前記第二ダイオードのカソードと前記第二オペアンプの非反転端子とを接続し、前記直流電源部は、前記第一オペアンプおよび前記第二オペアンプの反転端子に前記制御電圧を印可し、前記第一オペアンプの非反転端子から帰還した電圧が前記第一ＮＡＮＤゲートの閾値以下になった場合に、前記第一ＮＡＮＤゲートがハイレベルになり、前記第一ダイオードがオンになるので、前記第一キャパシタには電荷が瞬時に充電されると共に、前記第二ＮＡＮＤゲートがローレベルになり、前記第二ダイオードがオフになるので、前記第二キャパシタから電荷が放電され、前記第二オペアンプの非反転端子から帰還した電圧が前記第二ＮＡＮＤゲートの閾値以下になった場合に、前記第二ＮＡＮＤゲートがハイレベルになり、前記第二ダイオードがオンになるので、前記第二キャパシタには電荷が瞬時に充電されると共に、前記第一ＮＡＮＤゲートがローレベルになり、前記第一ダイオードがオフになるので、前記第一キャパシタから電荷が放電され、前記第一ＮＡＮＤゲートおよび前記第二ＮＡＮＤゲートのローレベルとハイレベルとが切り替わることで、当該発振器の状態を反転させることを特徴とする。

【００１１】

かかる構成によれば、電圧制御発振器は、フリップフロップとブートストラップ回路との間に設けた第一ダイオードと第二ダイオードとをオンオフすることで、第一キャパシタと第二キャパシタとに充電放電をし、この充電放電に従って、第一ＮＡＮＤゲートと第二ＮＡＮＤゲートとのハイレベルとローレベルとが入れ替わって、当該発振器の状態が反転することで、発振状態を発生させている。

【００１２】

請求項３に記載の電圧制御発振方法は、フリップフロップを構成する第一ＮＡＮＤゲー

トおよび第二ＮＡＮＤゲートと、第一オペアンプ、第一抵抗群および第一キャパシタからなる第一ブートストラップ回路並びに第二オペアンプ、第二抵抗群および第二キャパシタからなる第二ブートストラップ回路と、前記第一ＮＡＮＤゲートと前記第一ブートストラップ回路とを接続する第一ダイオードおよび前記第二ＮＡＮＤゲートと前記第二ブートストラップ回路とを接続する第二ダイオードと、制御電圧を印可する直流電源部と、を備え、前記第一ＮＡＮＤゲートの出力路と前記第一ダイオードのアノードとを接続し、前記第一ダイオードのカソードと前記第一オペアンプの非反転端子とを接続し、前記第二ＮＡＮＤゲートの出力路と前記第二ダイオードのアノードとを接続し、前記第二ダイオードのカソードと前記第二オペアンプの非反転端子とを接続し、前記直流電源部は、前記第一オペアンプおよび前記第二オペアンプの反転端子に前記制御電圧を印可した電圧制御発振器において、前記制御電圧と発振周波数とを比例させる電圧制御発振方法であって、充電放電ステップと、閾値判定ステップと、オンオフ入替ステップと、を含むことを特徴とする。

【００１３】

かかる手順によれば、電圧制御発振方法は、充電放電ステップにおいて、第一オペアンプの非反転端子から帰還した電圧が第一ＮＡＮＤゲートの閾値以下になった場合に、第一ＮＡＮＤゲートがハイレベルになり、第一ダイオードがオンになるので、第一キャパシタには電荷が瞬時に充電されると共に、第二ＮＡＮＤゲートがローレベルになり、第二ダイオードがオフになるので、第二キャパシタから電荷が放電され、第二オペアンプの非反転端子から帰還した電圧が第二ＮＡＮＤゲートの閾値以下になった場合に、第二ＮＡＮＤゲートがハイレベルになり、第二ダイオードがオンになるので、第二キャパシタには電荷が瞬時に充電されると共に、第一ＮＡＮＤゲートがローレベルになり、第一ダイオードがオフになるので、第一キャパシタから電荷が放電される。続いて、電圧制御発振方法は、閾値判定ステップにおいて、充電放電ステップにて、第一キャパシタから放電された結果、第一オペアンプの非反転端子から帰還された電圧が第一ＮＡＮＤゲートの閾値以下になったか否かまたは第二キャパシタから放電された結果、第二オペアンプの非反転端子から帰還された電圧が第二ＮＡＮＤゲートの閾値以下になったか否かを判定する。そして、電圧制御発振方法は、オンオフ入替ステップにおいて、閾値判定ステップにて、閾値に達したと判定した場合、第一ダイオードおよび第二ダイオードのオンオフが入れ替わる。

【００１４】

請求項４に記載の電圧制御発振器は、フリップフロップを構成するＮＯＲゲートと、オペアンプ、抵抗群およびキャパシタを有するブートストラップ回路とを備え、当該オペアンプの非反転端子に制御電圧を印可することによって、当該制御電圧と発振周波数とを比例させる電圧制御発振器において、前記オペアンプからの出力が前記ＮＯＲゲートの閾値に達したか否かに基づいて、前記キャパシタに充電されている電荷を放電するか、前記キャパシタに電荷を充電するか否かを決定するダイオードを、前記オペアンプの非反転端子と前記ＮＯＲゲートの出力路との間に設けたことを特徴とする。

【００１５】

かかる構成によれば、電圧制御発振器は、ＮＯＲゲートの出力路とブートストラップ回路の入力路との間に設けられたダイオードを、ＮＯＲゲートの閾値にブートストラップ回路からの出力が達したか否かに基づいて、オンオフさせることで、オフ時には、ブートストラップ回路に含まれている時定数回路を構成する抵抗とキャパシタとにより、当該抵抗を介して当該キャパシタに充電を行い、オン時には、当該キャパシタに蓄えられている電荷を瞬時に放電させる。

【００１６】

請求項５に記載の電圧制御発振器は、フリップフロップを構成する第一ＮＯＲゲートおよび第二ＮＯＲゲートと、第一オペアンプ、第一抵抗群および第一キャパシタからなる第一ブートストラップ回路並びに第二オペアンプ、第二抵抗群および第二キャパシタからなる第二ブートストラップ回路と、前記第一ＮＯＲゲートと前記第一ブートストラップ回路とを接続する第一ダイオードおよび前記第二ＮＯＲゲートと前記第二ブートストラップ回路とを接続する第二ダイオードと、制御電圧を印可する直流電源部と、を備え、前記制御

電圧と発振周波数とを比例させる電圧制御発振器であって、前記第一ＮＯＲゲートの入力路と前記第一オペアンプの出力路とを接続し、前記第二ＮＯＲゲートの入力路と前記第二オペアンプの出力路とを接続し、前記第一ダイオードをオンした際に前記第一キャパシタから電荷を瞬時に放電し、前記第一ダイオードをオフした際に前記第一キャパシタに電荷を充電して、前記第一オペアンプの非反転端子の電圧を所定値にすると共に、前記第二ダイオードをオンした際に前記第二キャパシタから電荷を瞬時に放電し、前記第二ダイオードをオフした際に前記第二キャパシタに電荷を充電して、前記第二オペアンプの非反転端子の電圧を上昇させ、前記第一キャパシタが充電された結果、前記第一オペアンプの出力が前記第一ＮＯＲゲートの閾値に達した場合または前記第二キャパシタが充電された結果、前記第二オペアンプの出力が前記第二ＮＯＲゲートの閾値に達した場合、当該発振器の状態を反転させ、前記フリップフロップの出力路において、前記第一ダイオードまたは前記第二ダイオードのオンオフが入れ替わることを特徴とする。

【００１７】

かかる構成によれば、電圧制御発振器は、第一ダイオードと第二ダイオードとをオンオフすることで、第一キャパシタと第二キャパシタとに充電放電をして、放電した場合には、第一オペアンプおよび第二オペアンプの非反転端子の電圧が所定値に向けて上昇する。そして、電圧制御発振器は、第一キャパシタおよび第二キャパシタに充電して、第一オペアンプの出力（出力端子における電圧値）が第一ＮＯＲゲートの閾値に達した場合または第二オペアンプの出力（出力端子における電圧値）が第二ＮＯＲゲートの閾値に達した場合、当該発振器の状態を反転させ、フリップフロップの出力路において、第一ダイオードまたは第二ダイオードのオンオフが入れ替わる。

【００１８】

請求項６に記載の電圧制御発振方法は、フリップフロップを構成する第一ＮＯＲゲートおよび第二ＮＯＲゲートと、第一オペアンプ、第一抵抗群および第一キャパシタからなる第一ブートストラップ回路並びに第二オペアンプ、第二抵抗群および第二キャパシタからなる第二ブートストラップ回路と、前記第一ＮＯＲゲートと前記第一ブートストラップ回路とを接続する第一ダイオードおよび前記第二ＮＯＲゲートと前記第二ブートストラップ回路とを接続する第二ダイオードと、制御電圧を供給する直流電源部と、を備え、前記第一ＮＯＲゲートの入力路と前記第一オペアンプの出力路とを接続し、前記第二ＮＯＲゲートの入力路と前記第二オペアンプの出力路とを接続した電圧制御発振器において、前記制御電圧と発振周波数とを比例させる電圧制御発振方法であって、充電放電ステップと、閾値判定ステップと、フリップフロップの出力レベル反転ステップと、ダイオードのオンオフ入替ステップと、を含むことを特徴とする。

【００１９】

かかる手順によれば、電圧制御発振方法は、閾値判定ステップにおいて、第一ダイオードをオフした際に第一キャパシタに電荷を充電し、第一ダイオードをオンした際に第一キャパシタから電荷を瞬時に放電して第一オペアンプの非反転端子の電圧を所定値にするまたは第二ダイオードをオフした際に第二キャパシタに電荷を充電し、第二ダイオードをオンした際に第二キャパシタから電荷を瞬時に放電して第二オペアンプの非反転端子の電圧を所定値にする。続いて、電圧制御発振方法は、閾値判定ステップにおいて、充電放電ステップにて第一キャパシタに電荷が充電された結果、第一オペアンプの出力が第一ＮＯＲゲートの閾値に達したか否かまたは第二キャパシタに電荷が充電された結果、第二オペアンプの出力が第二ＮＯＲゲートの閾値に達したか否かを判定する。そして、電圧制御発振方法は、閾値判定ステップにおいて、閾値に達したと判定した場合、当該発振器の状態を反転させ、フリップフロップの出力路において、第一ダイオードまたは第二ダイオードのオンオフが入れ替わる。

【００２０】

請求項７に記載の電圧制御発振器は、フリップフロップを構成する第一ＮＯＲゲートおよび第二ＮＯＲゲートと、第一オペアンプ、第一抵抗群および第一キャパシタからなる第一ブートストラップ回路並びに第二オペアンプ、第二抵抗群および第二キャパシタからな

る第二ブートストラップ回路と、前記第一ＮＯＲゲートと前記第一ブートストラップ回路とを接続する第一ダイオードおよび前記第二ＮＯＲゲートと前記第二ブートストラップ回路とを接続する第二ダイオードと、制御電圧を印可する直流電源部と、前記第一ダイオードのカソードと前記第二ＮＯＲゲートの入力路とを接続する第三ＮＯＲゲートおよび前記第二ダイオードのカソードと前記第一ＮＯＲゲートの入力路とを接続する第四ＮＯＲゲートと、を備え、前記制御電圧と発振周波数とを比例させる電圧制御発振器であって、前記第一ＮＯＲゲートの出力路と前記第一ダイオードのアノードとを接続し、前記第一ダイオードのカソードと前記第一オペアンプの非反転端子とを接続し、前記第二ＮＯＲゲートの出力路と前記第二ダイオードのアノードとを接続し、前記第二ダイオードのカソードと前記第二オペアンプの非反転端子とを接続し、前記直流電源部は、前記第一オペアンプおよび前記第二オペアンプの反転端子に前記制御電圧を印可し、前記第一ＮＯＲゲートがローレベルおよび前記第二ＮＯＲゲートがハイレベルになった際に、第一ダイオードがオフとなり、第一ブートストラップ回路が作動して、第一キャパシタに蓄積されていた電荷が放電され、第三ＮＯＲゲートの閾値に達すると回路状態が反転し、前記第一ＮＯＲゲートがハイレベルおよび前記第二ＮＯＲゲートがローレベルになった際に、第二ダイオードがオフとなり、第二ブートストラップ回路が作動して、第二キャパシタに蓄積されていた電荷が放電され、第四ＮＯＲゲートの閾値に達すると回路状態が反転することで発振動作を繰り返すことを特徴とする。

【００２１】

かかる構成によれば、電圧制御発振器は、フリップフロップとブートストラップ回路との間に設けた第一ダイオードと第二ダイオードとをオンオフすることで、第一キャパシタと第二キャパシタとに充電放電をし、この充電放電に従って、第一ＮＯＲゲートと第二ＮＯＲゲートとのハイレベルとローレベルとが入れ替わって、当該発振器の状態が反転することで、発振状態を発生させている。

【００２２】

請求項８に記載の電圧制御発振方法は、フリップフロップを構成する第一ＮＯＲゲートおよび第二ＮＯＲゲートと、第一オペアンプ、第一抵抗群および第一キャパシタからなる第一ブートストラップ回路並びに第二オペアンプ、第二抵抗群および第二キャパシタからなる第二ブートストラップ回路と、前記第一ＮＯＲゲートと前記第一ブートストラップ回路とを接続する第一ダイオードおよび前記第二ＮＯＲゲートと前記第二ブートストラップ回路とを接続する第二ダイオードと、制御電圧を印可する直流電源部と、前記第一ダイオードのカソードと前記第二ＮＯＲゲートの入力路とを接続する第三ＮＯＲゲートおよび前記第二ダイオードのカソードと前記第一ＮＯＲゲートの入力路とを接続する第四ＮＯＲゲートと、を備え、前記第一ＮＯＲゲートの出力路と前記第一ダイオードのアノードとを接続し、前記第一ダイオードのカソードと前記第一オペアンプの非反転端子とを接続し、前記第二ＮＯＲゲートの出力路と前記第二ダイオードのアノードとを接続し、前記第二ダイオードのカソードと前記第二オペアンプの非反転端子とを接続し、前記直流電源部は、前記第一オペアンプおよび前記第二オペアンプの反転端子に前記制御電圧を印可した電圧制御発振器において、前記制御電圧と発振周波数とを比例させる電圧制御発振方法であって、充電放電ステップと、閾値判定ステップと、オンオフ入替ステップと、を含む手順とした。

【００２３】

かかる手順によれば、電圧制御発振方法は、充電放電ステップにおいて、第一ダイオードおよび第二ダイオードのオンオフにより、第一ブートストラップ回路の第一キャパシタおよび第二ブートストラップ回路の第二キャパシタに充電放電が繰り返される。続いて、電圧制御発振方法は、閾値判定ステップにおいて、充電放電ステップにて、第一キャパシタから電荷が放電された結果、第一オペアンプの非反転端子から帰還された電圧が第三ＮＯＲゲートの閾値に達したか否かまたは第二キャパシタから電荷が放電された結果、第二オペアンプの非反転端子から帰還された電圧が第四ＮＯＲゲートの閾値に達したか否かを判定する。そして、電圧制御発振方法は、オンオフ入替ステップにおいて、閾値判定ステ

ップにて、閾値に達したと判定した場合、第一ダイオードおよび第二ダイオードのオンオフを入れ替える。

【発明の効果】

【００２４】

請求項１に記載の発明によれば、ＮＡＮＤゲートを用いることで回路構成が複雑になることがなく、ダイオードを設けたことで制御電圧の変化に伴って、発振周波数を変化させることができる。

【００２５】

請求項２、３に記載の発明によれば、第一オペアンプの非反転端子の電圧が第一ＮＡＮＤゲートの閾値以下になったか否かまたは第二オペアンプの非反転端子の電圧が第二ＮＡＮＤゲートの閾値以下になったか否かによって、第一ダイオードと第二ダイオードのオンオフを入れ替え、充電放電を行い、放電の際に第一オペアンプまたは第二オペアンプの反転端子に印可する制御電圧を変化させることによって、発振周波数を変化させることができる。

【００２６】

請求項４に記載の発明によれば、ＮＯＲゲートを用いることで回路構成が複雑になることがなく、ダイオードを設けたことで制御電圧の変化に伴って、発振周波数を変化させることができる。

【００２７】

請求項５、６に記載の発明によれば、第一ＮＯＲゲートの閾値に第一オペアンプの出力が達したか否かまたは第二ＮＯＲゲートの閾値に第二オペアンプの出力が達したか否かによって、第一ダイオードと第二ダイオードのオンオフを入れ替え、充電放電を行い、充電の際に第一オペアンプまたは第二オペアンプの非反転端子に印可する制御電圧を変化させることによって、発振周波数を変化させることができる。

【００２８】

請求項７、８に記載の発明によれば、第一オペアンプの非反転端子の電圧が第二ＮＯＲゲートの閾値以下になったか否かまたは第二オペアンプの非反転端子の電圧が第一ＮＯＲゲートの閾値以下になったか否かによって、第一ダイオードと第二ダイオードのオンオフを入れ替え、充電放電を行い、放電の際に第一オペアンプまたは第二オペアンプの反転端子に印可する制御電圧を変化させることによって、発振周波数を変化させることができ、第三ＮＯＲゲート及び第四ＮＯＲゲートを挿入することで論理的な整合がとれ回路動作が安定し、制御電圧と発振周波数とが非常によい直線性を示すことができる。

【発明を実施するための最良の形態】

【００２９】

次に、本発明の実施形態について、適宜、図面を参照しながら詳細に説明する。ここでは、２つの実施形態について説明することとし、第一実施形態の構成、動作、第二実施形態の構成、動作の順に行うこととする。

【００３０】

（電圧制御発振器［第一実施形態］の構成）

図１は、電圧制御発振器（第一実施形態）の回路図である。この図１に示すように、電圧制御発振器１は、ＮＡＮＤゲート３（３ａ（第一ＮＡＮＤゲート），３ｂ（第二ＮＡＮＤゲート））と、抵抗５（５ａ，５ｂ）と、抵抗７（７ａ，７ｂ）と、抵抗９（９ａ，９ｂ）と、抵抗１１（１１ａ，１１ｂ）と、抵抗１３（１３ａ，１３ｂ）と、キャパシタ１５（１５ａ（第一キャパシタ），１５ｂ（第二キャパシタ））と、オペアンプ１７（１７ａ（第一オペアンプ），１７ｂ（第二オペアンプ））と、直流電源部１９と、ダイオード２１（２１ａ（第一ダイオード），２１ｂ（第二ダイオード））と、を備えている。

【００３１】

なお、この電圧制御発振器１において、ＮＡＮＤゲート３（３ａ，３ｂ）によってフリップフロップ２を構成していると共に、抵抗５ａ～１３ａと、キャパシタ１５ａと、オペアンプ１７ａとにより一方のブートストラップ回路（第一ブートストラップ回路）４ａ（

４）を構成しており、抵抗５ｂ～１３ｂと、キャパシタ１５ｂと、オペアンプ１７ｂとにより他方のブートストラップ回路（第二ブートストラップ回路）４ｂ（４）を構成している。

【００３２】

ＮＡＮＤゲート３（３ａ，３ｂ）は、ＲＳ型のフリップフロップ（ＦＦ）２を構成しており、一般的な素子で構成されている。このＮＡＮＤゲート３（３ａ，３ｂ）は、直流電源として供給される電圧で決定される固有の閾値を有しており、この閾値以下になると、その出力がハイレベルとなり、当該ＮＡＮＤ側のダイオードがオンとなり、反対側はその逆の動作となるので、ダイオード２１（２１ａ，２１ｂ）はオフとなる。

【００３３】

ここでは、ＮＡＮＤゲート３ａへの入力、すなわち、オペアンプ１７ａの非反転端子（＋端子）から帰還した電圧が当該ＮＡＮＤゲート３ａの閾値以下になると、その出力はハイレベルになり、ダイオード２１ａをオフからオンに切り替える。そして、ダイオード２１ａがオフになると、キャパシタ１５ａから電荷を放電すると共に、ＮＡＮＤゲート３ｂがハイレベルになり、ダイオード２１ｂがオンになって、キャパシタ１５ｂに電荷を瞬時に充電する。

【００３４】

同様に、ＮＡＮＤゲート３ｂへの入力、すなわち、オペアンプ１７ｂの非反転端子（＋端子）から帰還した電圧が当該ＮＡＮＤゲート３ｂの閾値以下になると、その出力はハイレベルになり、ダイオード２１ｂがオフからオンに切り替わる。そして、ダイオード２１ｂがオフになると、キャパシタ１５ｂから電荷を放電すると共に、ＮＡＮＤゲート３ａがハイレベルになり、ダイオード２１ａがオンになって、キャパシタ１５ａに電荷を瞬時に充電する。

【００３５】

抵抗５（５ａ，５ｂ）、抵抗７（７ａ，７ｂ）、抵抗９（９ａ，９ｂ）、抵抗１１（１１ａ，１１ｂ）および抵抗１３（１３ａ，１３ｂ）は、ブートストラップ回路４（４ａ，４ｂ）を構成する一素子であり、オペアンプ１７（１７ａ、１７ｂ）に印可される電圧（直流電圧）を抑制するものである。

【００３６】

抵抗５（５ａ，５ｂ）は、オペアンプ１７（１７ａ，１７ｂ）の反転端子と直流電源部１９との間に接続されており、抵抗７（７ａ，７ｂ）は、オペアンプ１７（１７ａ，１７ｂ）の出力端子と反転端子との間に接続されている。

【００３７】

また、抵抗９（９ａ，９ｂ）は、オペアンプ１７（１７ａ，１７ｂ）の非反転端子とキャパシタ１５（１５ａ，１５ｂ）とを連結する線路と、抵抗１１（１１ａ，１１ｂ）と抵抗１３（１３ａ，１３ｂ）とを連結する線路とに接続されている。

【００３８】

さらに、抵抗１１（１１ａ，１１ｂ）は、抵抗１３（１３ａ，１３ｂ）と、オペアンプ１７（１７ａ，１７ｂ）の出力との間に接続されており、抵抗１３（１３ａ，１３ｂ）は、アースと、抵抗９（９ａ，９ｂ）および抵抗１１（１１ａ，１１ｂ）の交点との間に接続されている。

【００３９】

キャパシタ１５（１５ａ，１５ｂ）は、ブートストラップ回路４（４ａ，４ｂ）を構成する一素子であり、電荷を蓄積するものである。このキャパシタ１５（１５ａ，１５ｂ）は、オペアンプ１７（１７ａ，１７ｂ）の非反転端子に接続されており、ダイオード２１（２１ａ，２１ｂ）がオフした際に、充電されていた電荷が放電し、オンした際に電荷を瞬時に充電する。

【００４０】

オペアンプ１７（１７ａ，１７ｂ）は、ブートストラップ回路４（４ａ，４ｂ）を構成する一素子であり、反転端子（１７において「－」）と、非反転端子（１７において「＋

」）と、出力端子とを備えている。このオペアンプ１７（１７ａ，１７ｂ）の反転端子には、抵抗５（５ａ，５ｂ）を介して、直流電源部１９から制御電圧が印可されていると共に、非反転端子には電荷を充電または放電するためのキャパシタ１５（１５ａ，１５ｂ）が接続されている。

【００４１】

そして、このオペアンプ１７（１７ａ，１７ｂ）の非反転端子から、ＮＡＮＤゲート３（３ａ，３ｂ）に帰還した電圧が当該ＮＡＮＤゲート３（３ａ，３ｂ）の閾値以下になると、当該電圧制御発振器１の回路状態が反転することになる。

【００４２】

直流電源部１９は、ブートストラップ回路４（４ａ、４ｂ）を構成するオペアンプ１７（１７ａ，１７ｂ）の反転端子に対し、抵抗５（５ａ，５ｂ）を介在させて、所定の直流電流と、所定の電圧（制御電圧）とを供給するものである。すなわち、直流電源部１９は、当該電圧制御発振器１に制御電圧を供給するものである。

【００４３】

ダイオード２１（２１ａ，２１ｂ）は、オペアンプ１７（１７ａ，１７ｂ）の非反転端子から帰還した電圧がＮＡＮＤゲート３（３ａ，３ｂ）の閾値以下になったか否かに基づいて、オンとオフとが切り替わるものである。

【００４４】

このダイオード２１（２１ａ，２１ｂ）のオンオフが切り替わると、例えば、ダイオード２１ａがオンからオフに、ダイオード２１ｂがオフからオンに切り替わると、キャパシタ１５ａでは電荷が放電され、キャパシタ１５ｂでは電荷が瞬時に充電されることになる。逆に、ダイオード２１ａがオフからオンに、ダイオード２１ｂがオンからオフに切り替わると、キャパシタ１５ａには電荷が瞬時に充電され、キャパシタ１５ｂでは電荷が放電されることになる。

【００４５】

この電圧制御発振器１によれば、オペアンプ１７（１７ａ，１７ｂ）の非反転端子から帰還した電圧がＮＡＮＤゲート３（３ａ，３ｂ）の閾値以下になったか否かに基づいて、オンオフが入れ替わるダイオード２１（２１ａ，２１ｂ）を設けるだけで回路構成が複雑になることがなく、制御電圧の変化に伴って、発振周波数を変化させることができる。

【００４６】

（ブートストラップ回路の動作解析）

ここで、図１に示した電圧制御発振器１におけるブートストラップ回路の動作について、数式を用いながら説明する。

図１に示した点a_1および点a_2（いずれかを指す場合「点ａ」と記載する）、点b_1および点b_2（いずれかを指す場合「点ｂ」と記載する）、点c_1および点c_2（いずれかを指す場合「点ｃ」と記載する）、点d_1および点d_2（いずれかを指す場合「点ｄ」と記載する）における各電位（電圧値）を、v_{ai}、v_{bi}、v_{ci}、v_{di}と表すこととし、v_{ai}、v_{bi}が時刻ｔを変数とする時間関数となる場合には、$v_{ai}(t)$、$v_{bi}(t)$と表すこととする。

【００４７】

また、抵抗５（５ａ，５ｂ）の抵抗値をR_{1i}とし、抵抗７（７ａ，７ｂ）の抵抗値をR_{2i}とし、抵抗９（９ａ，９ｂ）の抵抗値をR_{3i}とし、抵抗１１（１１ａ，１１ｂ）の抵抗値をR_{4i}とし、抵抗１３（１３ａ，１３ｂ）の抵抗値をR_{5i}とする。さらに、キャパシタ１５（１５ａ，１５ｂ）の静電容量をC_iとし、直流電源部１９の電圧値をE_sとする。さらにまた、ＮＡＮＤゲート３（３ａ，３ｂ）の閾値をV_{th}とし、発振周波数をｆとする。

そして、点ａおよび点ｂはイマジナリーショートと考えることができるので、v_{ai}とv_{bi}との関係は次に示す数式（１）のようになる。

【００４８】

【数１】

$$v_{ai} = v_{bi} \quad \cdots \text{数式(1)}$$

【００４９】
そして、この場合の点ｂの電位ｖｂｉは、次に示す数式（２）のようになる。
【００５０】
【数２】

$$v_{bi} = E_s \frac{E_s - v_{ci}}{R_{1i} + R_{2i}} R_{1i} \quad \cdots \text{数式(2)}$$

【００５１】
そうすると、点ｃの電位ｖｃｉは、次に示す数式（３）のようになる。
【００５２】
【数３】

$$v_{ci} = \frac{R_{2i}}{R_{1i}} E_s + \frac{R_{1i} + R_{2i}}{R_{1i}} v_{ai} \quad \cdots \text{数式(3)}$$

【００５３】
また、点ｄの電位ｖｄｉは、次に示す数式（４）の関係を用いると、数式（５）のようになる。
【００５４】
【数４】

$$\frac{v_{ai} - v_{di}}{R_{3i}} + \frac{v_{ci} - v_{di}}{R_{4i}} = \frac{v_{di}}{R_{5i}} \quad \cdots \text{数式(4)}$$

【００５５】
【数５】

$$v_{di} = \frac{R_{4i} R_{5i} v_{ai} + R_{3i} R_{5i} v_{ci}}{R_{3i} R_{4i} + R_{3i} R_{5i} + R_{4i} R_{5i}} \quad \cdots \text{数式(5)}$$

【００５６】
ここで、ｖｃｉとｖａｉとの間には、常にｖｃｉ＞ｖａｉの関係が成立しているので、抵抗値Ｒ３ｉ＞＞Ｒ４ｉ、Ｒ５ｉといった関係とすると、ｖｄｉは次に示す数式（６）のようになる。
【００５７】
【数６】

$$v_{di} \fallingdotseq \frac{R_{5i}}{R_{4i} + R_{5i}} v_{ci} \quad \cdots \text{数式(6)}$$

【００５８】
そして、この数式（６）に、数式（３）を代入すると、次に示す数式（７）のようになる。
【００５９】

【数７】

$$V_{di}=\frac{R_{5i}}{R_{4i}+R_{5i}}\left(\frac{R_{2i}}{R_{1i}}E_s+\frac{R_{1i}+R_{2i}}{R_{1i}}v_{ai}\right) \quad \cdots\text{数式(7)}$$

【００６０】

また、点ａと点ｄとの電位差をｖ$_{ａｄｉ}$とし、この電位差ｖ$_{ａｄｉ}$は次に示す数式（８）のようになる。

【００６１】

【数８】

$$V_{adi}=\left(1-\frac{R_{5i}(R_{1i}+R_{2i})}{R_{1i}(R_{4i}+R_{5i})}\right)v_{ai}+\frac{R_{1i}+R_{2i}}{R_{1i}(R_{4i}+R_{5i})}E_s \quad \cdots\text{数式(8)}$$

【００６２】

ここで、この数式（８）において、ブートストラップ効果によって、ｖ$_{ａｄｉ}$がＥ$_{ｓ}$に比例するためには、次に示す数式（９）のような関係が成立していればよい。

【００６３】

【数９】

$$\frac{R_{5i}(R_{1i}+R_{2i})}{R_{1i}(R_{4i}+R_{5i})}=1 \quad \cdots\text{数式(9)}$$

【００６４】

この場合のｖ$_{ａｄｉ}$は、次に示す数式（１０）のようになる。

【００６５】

【数１０】

$$V_{adi}=\frac{R_{2i}+R_{5i}}{R_{1i}(R_{4i}+R_{5i})}E_s \quad \cdots\text{数式(10)}$$

【００６６】

そうした場合、抵抗５（５ａ，５ｂ）に流れる電流Ｉは、次に示す数式（１１）のようになる。

【００６７】

【数１１】

$$I=\frac{R_{2i}R_{5i}}{R_{1i}R_{3i}(R_{4i}+R_{5i})}E_s \quad \cdots\text{数式(11)}$$

【００６８】

この数式（１１）に示したように、電流Ｉは制御電圧Ｅ$_{ｓ}$に比例する一定電流になることがわかる。

ここで、ＮＡＮＤゲート３ａがローレベル、ＮＡＮＤゲート３ｂがハイレベルになった瞬間ｔ＝０における点ａの初期電圧ｖ$_{ａｉ}$（０）と点ｃの初期電圧ｖ$_{ｃｉ}$（０）を求める。ｖ$_{ａｉ}$（０）は図１から明らかなように、次に示す数式（１２）のようになる。

【００６９】

【数１２】

$$v_{ai}(0)=V_{OH}-V_F \quad \cdots\text{数式(12)}$$

【００７０】
ここで、V_{oh}はＮＡＮＤゲート３のハイレベルの電圧、V_fはダイオード２１の順方向電圧（オン）である。また、反転端子側の電圧は数式（２）のように表されるので、この数式（２）と、数式（１）、（３）の関係よりv_{ci}（０）は、次に示す数式（１３）のようになる。
【００７１】
【数１３】

$$v_{ci}(0)=-\frac{R_{2i}}{R_{1i}}E_s+\frac{R_{1i}+R_{2i}}{R_{1i}}v_{ai}(0) \qquad \cdots\text{数式(13)}$$

【００７２】
ここで、$R_{1i}=R_{2i}=R_{4i}=R_{5i}$とすると、数式（１３）は、次に示す数式（１４）のようになる。
【００７３】
【数１４】

$$v_{ci}(0)=-E_s+2(V_{OH}-V_F) \qquad \cdots\text{数式(14)}$$

【００７４】
次に、これら初期電圧v_{ai}（０）、v_{ci}（０）から降下する電圧v_{ai}（ｔ）、v_{ci}（ｔ）を求める。ＮＡＮＤゲート３ａがローレベル、ＮＡＮＤゲート３ｂがハイレベルになった瞬間に、ダイオード２１ａが逆方向電圧（オフ）になり、キャパシタ１５ａから電荷が放電され始めるので、v_{ai}（ｔ）は、次に示す数式（１５）のようになる。
【００７５】
【数１５】

$$v_{ai}(t)=v_{ai}(0)-\frac{1}{C_i}\int I\,dt=(V_{OH}-V_F)-\frac{R_{4i}E_s}{C_i R_{3i}(R_{4i}+R_{5i})}t$$

$$\cdots\text{数式(15)}$$

【００７６】
さらに、ここで、$R_{1i}=R_{2i}=R_{4i}=R_{5i}$の条件を代入すると、次に示す数式（１６）のようになる。
【００７７】
【数１６】

$$v_{ai}(t)=(V_{OH}-V_F)-\frac{E_s}{2C_i R_{3i}}t \qquad \cdots\text{数式(16)}$$

【００７８】
また、v_{ci}（ｔ）は、数式（３）より、v_{ci}（ｔ）＝２v_{ai}（ｔ）－E_sと表されるので、数式（１６）を用いると、次に示す数式（１７）のようになる。
【００７９】
【数１７】

$$v_{ci}(t)=(2(V_{OH}-V_F)-E_s)-\frac{E_s}{C_i R_{3i}}t \qquad \cdots\text{数式(17)}$$

【００８０】

数式（１６）からわかるように、点ａから帰還をかけると、v_{ai}（ｔ）は、初期値が常に一定で、且つ、降下する電圧の傾斜がE_sに比例することがわかる。また、数式（１７）からわかるように、点ｂから帰還をかけると、v_{ci}（ｔ）は、降下する電圧の傾斜がE_sに比例するものの初期値が一定値にならない（E_sに作用される）ことがわかる。それゆえ、この電圧制御発振器１では、点ａから帰還をかける、すなわち、オペアンプ１７の非反転端子から帰還をかける方式としている。

【００８１】

（電圧制御発振器［第一実施形態］の動作）

次に、図２および図３に示すフローチャートを参照して、電圧制御発振器１の概略の動作を説明する（適宜、図１参照）。

ここでは、ブートストラップ回路４を構成する第一ブートストラップ回路４ａおよび第二ブートストラップ回路４ｂのうち、抵抗５ａ～１３ａとキャパシタ１５ａとオペアンプ１７ａとによって構成される第一ブートストラップ回路４ａに着目して、キャパシタ１５ａから充電を開始した場合の動作について説明する。なお、キャパシタ１５ａから充電を開始する場合とは、ダイオード２１ａがオフからオンに切り替わった場合である。

【００８２】

図２は、抵抗５ａ～１３ａとキャパシタ１５ａとオペアンプ１７ａとによって構成される第一ブートストラップ回路４ａが発振を開始する動作を示すフローチャートであり、図３は当該回路１が発振を継続する動作を示すフローチャートである。

【００８３】

図２に示したように、まず、電圧制御発振器１は、ＮＡＮＤゲート３ａの出力がハイレベルになると、ダイオード２１ａがオフからオンに切り替わり、キャパシタ１５ａに電荷を瞬時に充電される（ステップＳ１）。そして、電圧制御発振器１は、ダイオード２１ａがオンからオフに切り替わると、キャパシタ１５ａから電荷が放電される（ステップＳ２）。

【００８４】

そうすると、電圧制御発振器１は、第一ブートストラップ回路４ａのオペアンプ１７ａの非反転端子から帰還した電圧がＮＡＮＤゲート３ａの閾値以下か否か（閾値電圧以下か否か）を判定し（ステップＳ３）、閾値以下であると判定しなかった場合（ステップＳ３、Ｎｏ）には、ステップＳ２に戻り、閾値以下であると判定した場合（ステップＳ３、Ｙｅｓ）には、当該発振器１の回路状態を反転する（ステップＳ４）。

【００８５】

そして、電圧制御発振器１は、フリップフロップの出力路、すなわち、ＮＡＮＤゲート３ａによって、ダイオード２１ａのオンオフが入れ替わる（オフからオンに切り替える）（ステップＳ５）。

【００８６】

図３に示したように、電圧制御発振器１は、ダイオード２１ａがオフからオンに切り替わった瞬時に、キャパシタ１５ａに電荷を充電する（ステップＳ１１）。そして、電圧制御発振器１は、ダイオード２１ａがオンからオフに切り替わると、キャパシタ１５ａから電荷が放電される（ステップＳ１２）。

【００８７】

そうすると、電圧制御発振器１は、第一ブートストラップ回路４ａのオペアンプ１７ａの非反転端子から帰還した電圧がＮＡＮＤゲート３ａの閾値以下か否か（閾値電圧以下か否か）を判定し（ステップＳ１３）、閾値以下であると判定しなかった場合（ステップＳ１３、Ｎｏ）には、ステップＳ１２に戻り、閾値以下であると判定した場合（ステップＳ１３、Ｙｅｓ）には、当該発振器１の回路状態を反転する（ステップＳ１４）。

【００８８】

そして、電圧制御発振器１は、フリップフロップの出力路、すなわち、ＮＡＮＤゲート３ａによって、ダイオード２１ａのオンオフを入れ替え（オフからオンに切り替える）（ステップＳ１５）、ステップＳ１１に戻り、発振動作を継続させる。

【００８９】
（電圧制御発振器の動作波形、制御電圧と発振周波数との関係）
次に、図４、図５を参照して、電圧制御発振器１による動作波形、制御電圧と発振周波数との関係について説明する。図４は、電圧制御発振器１による動作波形を示しており、図５は、電圧制御発振器１による制御電圧と発振周波数との関係を示している。
【００９０】
図４は電圧制御発振器１において、発振動作が継続する場合の動作波形を示している。この発振動作について説明する。電圧制御発振器１では、まず、ＮＡＮＤゲート３ａがローレベル（以下、単に“Ｌ”と記載する）、ＮＡＮＤゲート３ｂがハイレベル（以下、単に“Ｈ”と記載する）になったとすると、ダイオード２１ａがオフとなり、抵抗５ａ～１３ａとキャパシタ１５ａとオペアンプ１７ａとによって構成される第一ブートストラップ回路４ａが作動する。
【００９１】
そうすると、電圧制御発振器１では、キャパシタ１５ａに蓄積されていた電荷が、抵抗９ａおよび抵抗１３ａを介して、放電されるので、点ａにおける電圧v_a（ｔ）は初期電圧から直線的に降下していき、ＮＡＮＤゲート３ａの閾値V_{th}以下になると回路状態が反転して、ＮＡＮＤゲート３ａが“Ｈ”に、ＮＡＮＤゲート３ｂが“Ｌ”となる。そして、他方のブートストラップ回路４ｂにおいても同様の動作が繰り返され、発振動作が継続する。
【００９２】
以下、電圧制御発振器１では、抵抗５ｂ～１３ｂとキャパシタ１５ｂとオペアンプ１７ｂとによって構成される第二ブートストラップ回路４ｂにおいても同様の動作が繰り返されるので、発振動作が継続して発生する。
【００９３】
ここで、図４に示した出力パルス幅（準安定時間）t_{w1}を求めることとする。ｔ＝０において、ＮＡＮＤゲート３ａが“Ｌ”、ＮＡＮＤゲート３ｂが“Ｈ”になったと仮定する。出力パルス幅（準安定時間）t_{w1}は、ＮＡＮＤゲート３ａが“Ｌ”になった瞬間からv_a（ｔ）がＮＡＮＤゲート３ａの閾値V_{th}以下になるまでの時間であるので、前記した数式（１６）において、v_{ai}（ｔ）＝V_{th}、ｔ＝t_{w1}とおいて、当該t_{w1}を解くことで得られ、解いた結果は次に示す数式（１８）のようになる。
【００９４】
【数１８】

$$t_{wi} = \frac{2C_i R_{3i}(V_{OH} - V_F - V_{th})}{E_s} \quad \cdots \text{数式(18)}$$

【００９５】
この数式（１８）を用いて発振周波数ｆを求めると、次に示す数式（１９）のようになる。
【００９６】
【数１９】

$$f = \frac{E_s}{4C_i R_{3i}(V_{OH} - V_F - V_{th})} t \quad \cdots \text{数式(19)}$$

【００９７】
この数式（１９）によると、発振周波数ｆは、制御電圧E_sに比例して変化することがわかる。
【００９８】
図４においては、制御電圧E_Sを３Ｖと、Ｒ＝R_1＝R_2を１００ｋΩと、Ｃ＝C_1＝

C_2を１０００ｐＦとした場合の電圧制御発振器１の動作波形を示している。なお、図４において、V_{OH}、V_{OL}はそれぞれＮＡＮＤゲート３（３ａ，３ｂ）のハイレベルとローレベルを示している。

【００９９】

この図４に示したように、電圧制御発振器１は、ＮＡＮＤゲート３（３ａ，３ｂ）から方形波を、また、ブートストラップ回路４（４ａ，４ｂ）を構成するオペアンプ１７（１７ａ，１７ｂ）の非反転端子から直線性の良いのこぎり波を同時に得ることができる。

【０１００】

また、図５では、ＮＡＮＤゲート３（３ａ，３ｂ）に品番ＴＣ４０１１ＢＰを、オペアンプ１７（１７ａ，１７ｂ）にＲａｉｌ　ｔｏ　Ｒａｉｌの品番ＣＡ３１６０ＶＣを用い、電源電圧として、５Ｖ、１０Ｖを供給した場合において、抵抗９（９ａ，９ｂ）の抵抗値R_{3i}を一定とし、キャパシタ１５（１５ａ，１５ｂ）の静電容量C_iをパラメータにした場合における制御電圧E_sと発振周波数ｆとの関係を示している。

【０１０１】

この図５から、制御電圧を１Ｖから１６Ｖまで変化させても、当該制御電圧に比例する発振周波数が得られることが明確になっている。また、これらの計算値と測定値との関係が非常によく一致していることがわかる。

【０１０２】

（電圧制御発振器［第二実施形態］の構成）

図６は、電圧制御発振器（第二実施形態）の回路図である。この図６に示すように、電圧制御発振器１Ａは、ＮＯＲゲート２３（２３ａ（第一ＮＯＲゲート），２３ｂ（第二ＮＯＲゲート））と、抵抗２５（２５ａ，２５ｂ）と、抵抗２７（２７ａ，２７ｂ）と、抵抗２９（２９ａ，２９ｂ）と、抵抗３１（３１ａ，３１ｂ）と、抵抗３３（３３ａ，３３ｂ）と、キャパシタ３５（３５ａ（第一キャパシタ），３５ｂ（第二キャパシタ））と、オペアンプ３７（３７ａ（第一オペアンプ），３７ｂ（第二オペアンプ））と、直流電源部３９と、ダイオード４１（４１ａ（第一ダイオード），４１ｂ（第二ダイオード））と、を備えている。

【０１０３】

なお、この電圧制御発振器１Ａにおいて、抵抗２５ａ～３３ａと、キャパシタ３５ａと、オペアンプ３７ａとにより一方のブートストラップ回路（第一ブートストラップ回路）を構成しており、抵抗２５ｂ～３３ｂと、キャパシタ３５ｂと、オペアンプ３７ｂとにより他方のブートストラップ回路（第二ブートストラップ回路）を構成している。

【０１０４】

ＮＯＲゲート２３（２３ａ，２３ｂ）は、ＲＳ型のフリップフロップ（ＦＦ）を構成しており、一般的な素子で構成されている。このＮＯＲゲート２３（２３ａ，２３ｂ）は、ＮＯＲゲート２３（２３ａ，２３ｂ）に印加する電源電圧で決定される固有の閾値を有しており、オペアンプ３７（３７ａ，３７ｂ）の出力がこの閾値を超えると、ダイオード４１（４１ａ，４１ｂ）のオンオフを切り替える。そして、このＮＯＲゲート２３（２３ａ，２３ｂ）がローレベルからハイレベルにまたはハイレベルからローレベルに切り替わることで、当該発振器１Ａの回路状態が反転する。

【０１０５】

ここでは、ＮＯＲゲート２３ａがローレベルになると、ダイオード４１ａがオンとなって、キャパシタ３５ａに蓄積されていた電荷が瞬時に放電して、所定値（ほぼ０．７Ｖ一定）となる。また、ＮＯＲゲート２３ａがハイレベルになると、ダイオード４１ａがオフとなって、直流電源部３９から電荷が抵抗２９ａおよび抵抗３３ａを介して、キャパシタ３５ａに充電される。これによって、オペアンプ３７ａの出力端子の電圧がブートストラップ効果により、直線的に上昇していき、ＮＯＲゲート２３ａの閾値に達すると回路状態が反転して、この動作が第一ブートストラップ回路と第二ブートストラップ回路とで交互に繰り返されて、発振する。

【０１０６】

抵抗２５（２５ａ，２５ｂ）、抵抗２７（２７ａ，２７ｂ）、抵抗２９（２９ａ，２９ｂ）、抵抗３１（３１ａ，３１ｂ）および抵抗３３（３３ａ，３３ｂ）は、ブートストラップ回路を構成する一素子であり、オペアンプ３７（３７ａ，３７ｂ）に印可される電圧（直流電圧）を抑制するものである。

【０１０７】

抵抗２５（２５ａ，２５ｂ）は、接地（アース）とオペアンプ３７（３７ａ，３７ｂ）の反転端子との間に接続されており、抵抗２７（２７ａ，２７ｂ）は、オペアンプ３７（３７ａ，３７ｂ）の出力端子と反転端子との間に接続されている。

【０１０８】

また、抵抗２９（２９ａ，２９ｂ）は、直流電源部３９に連結する線路上に抵抗３３（３３ａ，３３ｂ）を介在させて、当該抵抗３３（３３ａ，３３ｂ）と、キャパシタ３５（３５ａ，３５ｂ）、オペアンプ３７（３７ａ，３７ｂ）の非反転端子およびダイオード４１（４１ａ，４１ｂ）の交点に接続されている。

【０１０９】

さらに、抵抗３１（３１ａ，３１ｂ）は、抵抗３３（３３ａ，３３ｂ）と、オペアンプ３７（３７ａ，３７ｂ）の出力との間に接続されており、抵抗３３（３３ａ，３３ｂ）は、直流電源部３９と、抵抗２９（２９ａ，２９ｂ）および抵抗３１（３１ａ，３１ｂ）の交点との間に接続されている。

【０１１０】

キャパシタ３５（３５ａ，３５ｂ）は、ブートストラップ回路を構成する一素子であり、電荷を蓄積するものである。このキャパシタ３５（３５ａ，３５ｂ）は、オペアンプ３７（３７ａ，３７ｂ）の非反転端子に接続されており、ダイオード４１（４１ａ，４１ｂ）のオフした際に、電荷を充電（蓄積）し、オンした際に蓄積した電荷を瞬時にＮＯＲゲート２３（２３ａ，２３ｂ）を介して接地に放電する。

【０１１１】

オペアンプ３７（３７ａ，３７ｂ）は、ブートストラップ回路を構成する一素子であり、反転端子（３７において「－」）と、非反転端子（３７において「＋」）と、出力端子とを備えている。このオペアンプ３７（３７ａ，３７ｂ）の非反転端子には、直流電源部３９から制御電圧が印可されると、キャパシタ３５（３５ａ，３５ｂ）には、抵抗２９（２９ａ，２９ｂ）および抵抗３３（３３ａ，３３ｂ）を介して直流電源部３９から充電が開始される。

【０１１２】

そして、このオペアンプ３７（３７ａ，３７ｂ）の出力端子は、ＮＯＲゲート２３（２３ａ，２３ｂ）の入力路に接続されており、当該出力端子からの出力の値がＮＯＲゲート２３（２３ａ，２３ｂ）の閾値に達すると、当該電圧制御発振器１Ａの回路状態が反転することになる。

【０１１３】

直流電源部３９は、ブートストラップ回路を構成するオペアンプ３７（３７ａ，３７ｂ）の非反転端子に対し、抵抗２９（２９ａ，２９ｂ）および抵抗３３（３３ａ，３３ｂ）を介在させて、所定の電圧（制御電圧）を供給するものである。すなわち、直流電源部３９は、当該電圧制御発振器１Ａに制御電圧を供給するものである。

【０１１４】

ダイオード４１（４１ａ，４１ｂ）は、ＮＯＲゲート２３（２３ａ，２３ｂ）によるフリップフロップとブートストラップ回路とを接続し、ＮＯＲゲート２３（２３ａ，２３ｂ）の閾値にオペアンプ３７（３７ａ，３７ｂ）からの出力の値（電圧値）が達したか否かに基づいて、オンとオフとが切り替わるものである。

【０１１５】

このダイオード４１（４１ａ，４１ｂ）のオンオフが切り替わると、当該発振器１Ａの回路状態が反転する。例えば、ダイオード４１ａがオンからオフに、ダイオード４１ｂがオフからオンに切り替わると、キャパシタ３５ａには電荷が充電され、キャパシタ３５ｂ

では電荷が瞬時に放電されることになる。この場合、電荷が放電されたキャパシタ３５ｂに接続されるオペアンプ３７ｂの非反転端子の電圧は所定値（ほぼ０．７Ｖ）になる。

【０１１６】

この電圧制御発振器１Ａによれば、ＮＯＲゲート２３（２３ａ，２３ｂ）の閾値にキャパシタ３５（３５ａ，３５ｂ）からの出力値が達したか否かに基づいて、オンオフが入れ替わるダイオード４１（４１ａ，４１ｂ）を設けるだけで回路構成が複雑になることがなく、制御電圧の変化に伴って（制御電圧に比例させて）、発振周波数を変化させることができる。

【０１１７】

（ブートストラップ回路の動作解析）

ここで、図６に示した電圧制御発振器１Ａにおけるブートストラップ回路の動作について、数式を用いながら説明する。

図６に示した点a_1および点a_2（いずれかを指す場合「点ａ」と記載する）、点b_1および点b_2（いずれかを指す場合「点ｂ」と記載する）、点c_1および点c_2（いずれかを指す場合「点ｃ」と記載する）、点d_1および点d_2（いずれかを指す場合「点ｄ」と記載する）における各電位（電圧値）を、v_{ai}、v_{bi}、v_{ci}、v_{di}と表すこととし、v_{ai}、v_{bi}が時刻ｔを変数とする時間関数となる場合には、$v_{ai}(t)$、$v_{bi}(t)$と表すこととする。

【０１１８】

また、抵抗２５（２５ａ，２５ｂ）の抵抗値をR_{1i}とし、抵抗２７（２７ａ，２７ｂ）の抵抗値をR_{2i}とし、抵抗２９（２９ａ，２９ｂ）の抵抗値をR_{3i}とし、抵抗３１（３１ａ，３１ｂ）の抵抗値をR_{4i}とし、抵抗３３（３３ａ，３３ｂ）の抵抗値をR_{5i}とする。さらに、キャパシタ３５（３５ａ，３５ｂ）の静電容量をC_iとし、直流電源部３９の電圧値をE_sとする。さらにまた、ＮＯＲゲート２３（３ａ，３ｂ）の閾値をV_{th}とし、発振周波数をｆとする。

そして、点ａおよび点ｂはイマジナリーショートと考えることができるので、v_{ai}とv_{bi}との関係は次に示す数式（２０）のようになる。

【０１１９】

【数２０】

$$v_{ai} = v_{bi} \qquad \cdots \text{数式(20)}$$

【０１２０】

そして、この場合の点ｂの電位v_{bi}は、次に示す数式（２１）のようになる。

【０１２１】

【数２１】

$$v_{bi} = \frac{R_{1i}}{R_{1i}+R_{2i}} v_{ci} \qquad \cdots \text{数式(21)}$$

【０１２２】

そうすると、点ｃの電位v_{ci}は、次に示す数式（２２）のようになる。

【０１２３】

【数２２】

$$v_{ci} = \frac{R_{1i}+R_{2i}}{R_{1i}} v_{ai} \qquad \cdots \text{数式(22)}$$

【０１２４】

また、点ｄの電位v_{di}は、次に示す数式（２３）の関係を用いると、数式（２４）のようになる。

【０１２５】
【数２３】

$$\frac{v_{di}-v_{ai}}{R_{3i}}=\frac{v_{ci}-v_{di}}{R_{4i}}+\frac{E_s-v_{di}}{R_{5i}} \quad \cdots\text{数式(23)}$$

【０１２６】
【数２４】

$$v_{di}=\frac{R_{4i}R_{5i}v_{ai}+R_{3i}R_{5i}v_{ci}+R_{3i}R_{4i}E_s}{R_{4i}R_{5i}+R_{3i}R_{5i}+R_{3i}R_{4i}} \quad \cdots\text{数式(24)}$$

【０１２７】
ここで、抵抗値$R_{3i}>>R_{4i}$、R_{5i}といった関係とすると、v_{ci}とv_{ai}との関係は、$2v_{ai}>v_{ci}>v_{ai}$となるので、v_{di}は次に示す数式（２５）のようになる。
【０１２８】
【数２５】

$$v_{di}\fallingdotseq\frac{R_{5i}v_{ci}+R_{4i}E_s}{(R_{5i}+R_{4i})} \quad \cdots\text{数式(25)}$$

【０１２９】
そして、数式（２５）に、数式（２２）を代入すると、次に示す数式（２６）のようになる。
【０１３０】
【数２６】

$$V_{di}=\frac{(R_{1i}+R_{2i})R_{5i}}{R_{1i}(R_{4i}+R_{5i})}v_{ai}-\frac{R_{4i}}{(R_{4i}+R_{5i})}E_s \quad \cdots\text{数式(26)}$$

【０１３１】
また、点ｄと点ａとの電位差をv_{dai}とし、この電位差v_{dai}は次に示す数式（２７）のようになる。
【０１３２】
【数２７】

$$V_{dai}=\left(\frac{(R_{1i}+R_{2i})R_{5i}}{R_{1i}(R_{4i}+R_{5i})}-1\right)+\frac{R_{4i}}{R_{4i}+R_{5i}}E_s \quad \cdots\text{数式(27)}$$

【０１３３】
ここで、この数式（２７）において、ブートストラップ効果によって、v_{dai}がE_sに比例するためには、次に示す数式（２８）のような関係が成立していればよい。
【０１３４】
【数２８】

$$\frac{(R_{1i}+R_{2i})R_{5i}}{R_{1i}(R_{4i}+R_{5i})}=1 \quad \cdots\text{数式(28)}$$

【０１３５】

この場合のv_{dai}は、次に示す数式（２９）のようになる。

【０１３６】

【数２９】

$$v_{dai}=\frac{R_{4i}}{R_{4i}+R_{5i}}E_s \qquad \cdots 数式(29)$$

【０１３７】

そうした場合、抵抗２５（２５ａ，２５ｂ）に流れる電流ｉは、次に示す数式（３０）のようになる。

【０１３８】

【数３０】

$$i=\frac{R_{4i}}{R_{3i}(R_{4i}+R_{5i})}E_s \qquad \cdots 数式(30)$$

【０１３９】

この数式（３０）に示したように、電流ｉは制御電圧E_sに比例することがわかる。

ここで、点ａの電圧v_{ai}（ｔ）を求める。いま、ＮＯＲゲート２３ａがハイレベルになったとすると、ダイオード４１ａがオンからオフに切り替わり、キャパシタ３５ａに電荷の充電が始まるので、点ａの電圧v_{ai}（ｔ）は、次に示す数式（３１）のようになる。

【０１４０】

【数３１】

$$v_{ai}(t)=\frac{1}{C_i}\int i\,dt=\frac{R_{4i}E_s}{C_i R_{3i}(R_{4i}+R_{5i})}t \qquad \cdots 数式(31)$$

【０１４１】

この数式（３１）に示したように、点ａの電圧v_{ai}（ｔ）は、時間ｔの一次関数で表され、時間ｔの経過と共に直線的に上昇する。この上昇する際の直線の傾きは、制御電圧Ｅｓによって、自由に変更することができる。また、この数式（３１）を数式（２２）に代入すると、次に示す数式（３２）のようになる。

【０１４２】

【数３２】

$$v_{ci}(t)=\frac{(R_{1i}+R_{2i})R_{4i}E_s}{C_i R_{3i}(R_{4i}+R_{5i})R_{1i}}t \qquad \cdots 数式(32)$$

【０１４３】

この数式（３２）に示したように、点ｃにおける電圧v_{ci}（ｔ）も制御電圧E_sに比例して増加することがわかる。

【０１４４】

（電圧制御発振器［第二実施形態］の動作）

次に、図７および図８に示すフローチャートを参照して、電圧制御発振器１Ａの概略の動作を説明する（適宜、図６参照）。

ここでは、ブートストラップ回路を構成する第一ブートストラップ回路および第二ブートストラップ回路のうち、抵抗２５ａ～３３ａとキャパシタ３５ａとオペアンプ３７ａとによって構成される第一ブートストラップ回路に着目して、キャパシタ３５ａから充電を開始する場合の動作について説明する。なお、キャパシタ３５ａから充電が行われる場合

とは、ダイオード４１ａがオンからオフに切り替わった場合である。

【０１４５】

図７は、抵抗２５ａ～３３ａとキャパシタ３５ａとオペアンプ３７ａとによって構成される第一ブートストラップ回路の発振開始動作を、図８は当該電圧制御発振器１Ａが発振を継続する場合の動作を示している。

【０１４６】

図７に示したように、まず、電圧制御発振器１Ａは、ダイオード４１ａがオフからオンに切り替わった瞬時に、キャパシタ３５ａから電荷を放電する（ステップＳ３１）。そして、電圧制御発振器１Ａは、ダイオード４１ａがオンからオフに切り替わった時点から、キャパシタ３５ａに電荷を充電する（ステップＳ３２）。

【０１４７】

そうすると、電圧制御発振器１Ａは、第一ブートストラップ回路からの出力、すなわち、オペアンプ３７ａからの出力がＮＯＲゲート２３ａの閾値以上か否か（閾値電圧以上か否か）を判定し（ステップＳ３３）、閾値以上であると判定しなかった場合（ステップＳ３３、Ｎｏ）には、ステップＳ３２に戻り、閾値以上であると判定した場合（ステップＳ３３、Ｙｅｓ）には、当該発振器１Ａの回路状態を反転する（ステップＳ３４）。

【０１４８】

そして、電圧制御発振器１Ａは、フリップフロップの出力路、すなわち、ＮＯＲゲート２３ａによって、ダイオード４１ｂのオン、オフを入れ替える（オンからオフに切り替える）（ステップＳ３５）。

【０１４９】

図８に示したように、電圧制御発振器１Ａは、ダイオード４１ａがオフからオンに切り替わった瞬時に、キャパシタ３５ａから電荷を放電する（ステップＳ４１）。そして、電圧制御発振器１Ａは、ダイオード４１ａがオンからオフに切り替わると、キャパシタ３５ａに電荷を充電する（ステップＳ４２）。

【０１５０】

そうすると、電圧制御発振器１Ａは、第一ブートストラップ回路からの出力、すなわち、オペアンプ３７ａからの出力がＮＯＲゲート２３ａの閾値以上か否か（閾値電圧以上か否か）を判定し（ステップＳ４３）、閾値以上であると判定しなかった場合（ステップＳ４３、Ｎｏ）には、ステップＳ４２に戻り、閾値以上であると判定した場合（ステップＳ４３、Ｙｅｓ）には、当該発振器１Ａの回路状態を反転する（ステップＳ４４）。

【０１５１】

そして、電圧制御発振器１Ａは、フリップフロップの出力路、すなわち、ＮＯＲゲート２３ｂによって、ダイオード４１ｂのオン、オフを入れ替え（オンからオフに切り替える）（ステップＳ４５）、ステップＳ４１に戻り、発振動作が継続する。

【０１５２】

（電圧制御発振器の動作波形、制御電圧と発振周波数との関係）

次に、図９、図１０を参照して、電圧制御発振器１Ａによる動作波形、制御電圧と発振周波数との関係について説明する。図９は、電圧制御発振器１Ａによる動作波形を示しており、図１０は、電圧制御発振器１Ａによる制御電圧と発振周波数との関係を示している。

【０１５３】

図９に示した電圧制御発振器１Ａによる動作波形では、発振動作が継続して発生した状態を示しており、この発振動作について説明する。電圧制御発振器１Ａでは、まず、ＮＯＲゲート２３ａがハイレベル（以下、単に“Ｈ”と記載する）、ＮＯＲゲート２３ｂがローレベル（以下、単に“Ｌ”と記載する）になったとすると、ダイオード４１ａがオンからオフになり（開き）、抵抗２５ａ～３３ａとキャパシタ３５ａとオペアンプ３７ａとによって構成される第一ブートストラップ回路が作動する。

【０１５４】

そうすると、電圧制御発振器１Ａでは、点c_1における電圧v_c（ｔ）はほぼ０．７Ｖ

から直線的に上昇し、ＮＯＲゲート２３ａの閾値V_{th}に達すると、当該発振器１Ａの回路状態が反転し、ＮＯＲゲート２３ａが“Ｌ”にＮＯＲゲート２３ｂが“Ｈ”になる。この瞬間、ダイオード４１ａがオフからオンになり（閉じて）、キャパシタ３５ａに蓄積されていた電荷が瞬時に放電される。この結果、オペアンプ３７ａの非反転端子の電圧はほぼ０．７Ｖになる。

【０１５５】

以下、電圧制御発振器１Ａでは、抵抗２５ｂ～３３ｂとキャパシタ３５ｂとオペアンプ３７ｂとによって構成される第二ブートストラップ回路においても同様の動作が繰り返されるので、発振動作が継続して発生する。

【０１５６】

ここで、図９に示した出力パルス幅（準安定時間）t_{w1}を求めることとする。ｔ＝０において、ＮＯＲゲート２３ａが“Ｈ”、ＮＯＲゲート２３ｂが“Ｌ”になったと仮定する。出力パルス幅（準安定時間）t_{w1}は、ＮＯＲゲート２３ａが“Ｈ”になった瞬間からv_c（ｔ）がＮＯＲゲート２３ａの閾値V_{th}に達するまでの時間であるので、前記した数式（３２）において、v_{c1}（ｔ）＝V_{th}、ｔ＝t_{w1}とおいて、当該t_{w1}を解くことで得られ、解いた結果は次に示す数式（３３）のようになる。

【０１５７】

【数３３】

$$t_{wi} = \frac{C_i R_{3i}(R_{4i}+R_{5i})R_{1i}}{R_{4i}(R_{1i}+R_{2i})E_s} \quad \cdots \text{数式(33)}$$

【０１５８】

この数式３３を用いて発振周波数ｆを求めると、次に示す数式（３４）のようになる。

【０１５９】

【数３４】

$$f = \frac{R_{4i}(R_{1i}+R_{2i})E_s}{2C_i R_{1i} R_{3i}(R_{4i}+R_{5i})V_{th}} \quad \cdots \text{数式(34)}$$

【０１６０】

この数式（３４）によると、発振周波数ｆは、制御電圧E_sに比例して変化することがわかる。なお、図６において点線で示した帰還の回路構成にし、抵抗２５（２５ａ，２５ｂ）と抵抗２７（２７ａ，２７ｂ）との抵抗値R_{1i}と抵抗値R_{2i}とが等しい場合、発振周波数が数式（２５）で得られる値のほぼ１／２になる。

【０１６１】

図９においては、制御電圧E_Sを３Ｖと、Ｒ＝R_1＝R_2を１００ｋΩと、Ｃ＝C_1＝C_2を１０００ｐＦとした場合の電圧制御発振器１Ａの動作波形を示している。

【０１６２】

この図９に示したように、電圧制御発振器１Ａは、ＮＯＲゲート２３（２３ａ，２３ｂ）から方形波を、ブートストラップ回路の出力から直線性の良いのこぎり波を同時に得ることができる。

【０１６３】

また、図１０では、ＮＯＲゲート２３（２３ａ，２３ｂ）にＨＤ４００１ＢＰを、オペアンプ３７（３７ａ，３７ｂ）にＣＡ３１６０Ｅを用い、電源電圧として、全ての素子に１０Ｖを供給した場合において、抵抗２９（２９ａ，２９ｂ）の抵抗値R_{3i}を一定とし、キャパシタ３５（３５ａ，３５ｂ）の静電容量C_iをパラメータにした場合における制御電圧E_sと発振周波数ｆとの関係を示している。

【０１６４】

この図１０から、制御電圧E_sを１Ｖから１６Ｖまで変化させても、発振周波数ｆが良

好に比例することがわかる。
また、電圧制御発振器１Ａでは、デューティ比５０％の方形波が得られる。また、制御可能な発振周波数の最小値と最大値との比は、抵抗２５（２５ａ，２５ｂ）～抵抗３３（３３ａ，３３ｂ）までの抵抗値R_{1i}～R_{5i}とキャパシタ３５（３５ａ，３５ｂ）の静電容量C_iとによって決定される時定数の大小に関係なく、大きく変化させることができる。

【０１６５】
さらに、電圧制御発振器１Ａでは、制御電圧Ｅｓおよび発振周波数ｆの計算値と測定値とがほぼ一致する。さらにまた、電圧制御発振器１Ａでは、制御電圧Ｅｓが同じ値の場合、点線で示した場合には実線で示した場合のほぼ１／２の発振周波数になることを確認することができた。

【０１６６】
（電圧制御発振回路［第三実施形態］の構成）
図１２は、電圧制御発振器（第三実施形態）の回路図である。この図１２に示すように、電圧制御発振器１Ｂは、ＮＯＲゲート４３（４３ａ（第一ＮＯＲゲート），４３ｂ（第二ＮＯＲゲート））と、ＮＯＲゲート４５（４５ａ（第三ＮＯＲゲート），４５ｂ（第四ＮＯＲゲート））と、抵抗５（５ａ，５ｂ）と、抵抗７（７ａ，７ｂ）と、抵抗９（９ａ，９ｂ）と、抵抗１１（１１ａ，１１ｂ）と、抵抗１３（１３ａ，１３ｂ）と、キャパシタ１５（１５ａ（第一キャパシタ），１５ｂ（第二キャパシタ））と、オペアンプ１７（１７ａ（第一オペアンプ），１７ｂ（第二オペアンプ））と、直流電源部１９と、ダイオード２１（２１ａ（第一ダイオード），２１ｂ（第二ダイオード））と、を備えている。なお、図１に示した電圧制御発振器１と同様の構成は、同一の符号を付してその説明を省略する。

【０１６７】
なお、この電圧制御発振器１Ｂにおいて、ＮＯＲゲート４３（４３ａ，４３ｂ）によってフリップフロップ６を構成していると共に、ＮＯＲゲート４５（４５ａ，４５ｂ）は閾値電圧を検出し、トリガパルスを発生するインバータを構成している。また、抵抗５ａ～１３ａと、キャパシタ１５ａと、オペアンプ１７ａとにより一方のブートストラップ回路（第一ブートストラップ回路）４ａ（４）を構成しており、抵抗５ｂ～１３ｂと、キャパシタ１５ｂと、オペアンプ１７ｂとにより他方のブートストラップ回路（第二ブートストラップ回路）４ｂ（４）を構成している。

【０１６８】
ＮＯＲゲート４３（４３ａ，４３ｂ）およびＮＯＲゲート４５（４５ａ，４５ｂ）は、直流電源として供給される電圧で決定される固有の閾値を有しており、ＮＯＲゲート４５（４５ａ，４５ｂ）へ入力される電圧が閾値以下になると、その出力がハイレベルとなり、この出力路と接続されているＮＯＲゲート４３（４３ａ，４３ｂ）がローレベルとなり、当該ＮＯＲ側のダイオード２１ａがオフとなる。反対側はその逆の動作になるので、ダイオード２１ｂはオンとなる。

【０１６９】
ここで、オペアンプ１７ａの非反転端子（＋端子）から帰還された電圧がＮＯＲゲート４５ａの閾値以下になると、その出力はハイレベルとなるので、ＮＯＲゲート４３ｂはローレベルになり、ＮＯＲゲート４３ａはハイレベルとなる。従って、ダイオード２１ａはオフからオンに切り替わり、キャパシタ１５ａには、瞬時に電荷が充電される。同様にして、オペアンプ１７ｂの非反転端子（＋端子）から帰還された電圧がＮＯＲゲート４５ｂの閾値以下になると、ＮＯＲゲート４３ａはハイレベルからローレベルになるので、ダイオード２１ｂはオンからオフに切り替わり、キャパシタ１５ｂに蓄積されていた電荷が抵抗１９ｂを介して放電される。この過程でオペアンプ１７ｂの非反転端子（＋端子）がＮＯＲゲート４５ｂの閾値以下になると、この出力がハイレベルとなり、フリップフロップを構成するＮＯＲゲート４３ａの出力はローレベルになる。従って、今度はダイオード２１ａがオンからオフに切り替わり、キャパシタ１５ａに蓄積されていた電荷が抵抗１９ａ

を介して放電される。

【０１７０】

この電圧制御発振器１Ｂによれば、オペアンプ１７（１７ａ，１７ｂ）の非反転端子から帰還した電圧がＮＯＲゲート４５（４５ａ，４５ｂ）の閾値以下になったか否かに基づいて、オンオフが入れ替わるダイオード２１（２１ａ，２１ｂ）を設けるだけで回路構成が複雑になることがなく、制御電圧の変化に伴って、発振周波数を変化させることができる。

【０１７１】

（ブートストラップ回路の動作解析）

ここで、図１２に示した電圧制御発振器１Ｂにおけるブートストラップ回路の動作について、数式を用いながら説明する。

図１２に示した点a_1および点a_2（いずれかを指す場合「点ａ」と記載する）、点b_1および点b_2（いずれかを指す場合「点ｂ」と記載する）、点c_1および点c_2（いずれかを指す場合「点ｃ」と記載する）、点d_1および点d_2（いずれかを指す場合「点ｄ」と記載する）における各電位（電圧値）を、v_{ai}、v_{bi}、v_{ci}、v_{di}と表すこととし、v_{ai}、v_{bi}が時刻ｔを変数とする時間関数となる場合には、$v_{ai}(t)$、$v_{bi}(t)$と表すこととする。

【０１７２】

また、抵抗５（５ａ，５ｂ）の抵抗値をR_{1i}とし、抵抗７（７ａ，７ｂ）の抵抗値をR_{2i}とし、抵抗９（９ａ，９ｂ）の抵抗値をR_{3i}とし、抵抗１１（１１ａ，１１ｂ）の抵抗値をR_{4i}とし、抵抗１３（１３ａ，１３ｂ）の抵抗値をR_{5i}とする。さらに、キャパシタ１５（１５ａ，１５ｂ）の静電容量をC_iとし、直流電源部１９の電圧値をE_sとする。さらにまた、ＮＯＲゲート４３（４３ａ，４３ｂ）の閾値をV_{th}とし、発振周波数をf_aとする。

そして、点ａおよび点ｂはイマジナリーショートと考えることができるので、v_{ai}とv_{bi}との関係は次に示す数式（３５）のようになる。

【０１７３】

【数３５】

$$v_{ai} = v_{bi} \qquad \cdots \text{数式(35)}$$

【０１７４】

そして、この場合の点ｂの電位v_{bi}は、次に示す数式（３６）のようになる。

【０１７５】

【数３６】

$$v_{bi} = E_s - \frac{E_s - v_{ci}}{R_{1i} + R_{2i}} R_{1i} \qquad \cdots \text{数式(36)}$$

【０１７６】

そうすると、点ｃの電位v_{ci}は、次に示す数式（３７）のようになる。

【０１７７】

【数３７】

$$v_{ci} = -\frac{R_{2i}}{R_{1i}} E_s + \frac{R_{1i} + R_{2i}}{R_{1i}} v_{ai} \qquad \cdots \text{数式(37)}$$

【０１７８】

また、点ｄの電位v_{di}は、次に示す数式（３８）の関係を用いると、数式（３９）のようになる。

【０１７９】
【数３８】

$$\frac{v_{ai}-v_{di}}{R_{3i}}+\frac{v_{ci}-v_{di}}{R_{4i}}=\frac{v_{di}}{R_{5i}} \quad \cdots \text{数式(38)}$$

【０１８０】
【数３９】

$$v_{di}=\frac{R_{4i}R_{5i}v_{ai}+R_{3i}R_{5i}v_{ci}}{R_{3i}R_{4i}+R_{3i}R_{5i}+R_{4i}R_{5i}} \quad \cdots \text{数式(39)}$$

【０１８１】
ここで、v_{ci}とv_{ai}との間には、常に$v_{ci}>v_{ai}$の関係が成立しているので、抵抗値$R_{3i}>>R_{4i}$、R_{5i}といった関係とすると、v_{di}は次に示す数式（４０）のようになる。
【０１８２】
【数４０】

$$v_{di}\fallingdotseq\frac{R_{5i}}{R_{4i}+R_{5i}}v_{ci} \quad \cdots \text{数式(40)}$$

【０１８３】
そして、この数式（４０）に、数式（３７）を代入すると、次に示す数式（４１）のようになる。
【０１８４】
【数４１】

$$V_{di}=\frac{R_{5i}}{R_{4i}+R_{5i}}\left(-\frac{R_{2i}}{R_{1i}}E_s+\frac{R_{1i}+R_{2i}}{R_{1i}}v_{ai}\right) \quad \cdots \text{数式(41)}$$

【０１８５】
また、点ａと点ｄとの電位差をv_{adi}とし、この電位差v_{adi}は次に示す数式（４２）のようになる。
【０１８６】
【数４２】

$$V_{adi}=\left(1-\frac{R_{5i}(R_{1i}+R_{2i})}{R_{1i}(R_{4i}+R_{5i})}\right)v_{ai}+\frac{R_{2i}R_{5i}}{R_{1i}(R_{4i}+R_{5i})}E_s \quad \cdots \text{数式(42)}$$

【０１８７】
ここで、この数式（４２）において、ブートストラップ効果によって、v_{adi}がE_sに比例するためには、次に示す数式（４３）のような関係が成立していればよい。
【０１８８】
【数４３】

$$\frac{R_{5i}(R_{1i}+R_{2i})}{R_{1i}(R_{4i}+R_{5i})}=1 \quad \cdots \text{数式(43)}$$

【０１８９】
この場合のv_{adi}は、次に示す数式（４４）のようになる。

【０１９０】
【数４４】

$$V_{adi}=\frac{R_{2i}R_{5i}}{R_{1i}(R_{4i}+R_{5i})}E_s \qquad \cdots\text{数式(44)}$$

【０１９１】
そうした場合、抵抗５（５ａ，５ｂ）に流れる電流Ｉは、次に示す数式（４５）のようになる。
【０１９２】
【数４５】

$$I=\frac{R_{2i}R_{5i}}{R_{1i}R_{3i}(R_{4i}+R_{5i})}E_s \qquad \cdots\text{数式(45)}$$

【０１９３】
この数式（４５）に示したように、電流Ｉは制御電圧Ｅ$_s$に比例する一定電流になることがわかる。
ここで、ＮＯＲゲート４３ａがローレベル、ＮＯＲゲート４３ｂがハイレベルになった瞬間ｔ＝０における点ａの初期電圧ｖ$_{ai}$（０）と点ｃの初期電圧ｖ$_{ci}$（０）を求める。ｖ$_{ai}$（０）は図１２から明らかなように、次に示す数式（４６）のようになる。
【０１９４】
【数４６】

$$v_{ai}(0)=V_{OH}-V_F \qquad \cdots\text{数式(46)}$$

【０１９５】
ここで、Ｖ$_{OH}$はＮＯＲゲート４３のハイレベルの電圧、Ｖ$_F$はダイオード２１の順方向電圧（オン）である。また、反転端子側の電圧は数式（３６）のように表されるので、この数式（３６）と、数式（３５）、（３７）の関係よりｖ$_{ci}$（０）は、次に示す数式（４７）のようになる。
【０１９６】
【数４７】

$$v_{ci}(0)=-\frac{R_{2i}}{R_{1i}}E_s+\frac{R_{1i}+R_{2i}}{R_{1i}}v_{ai}(0) \qquad \cdots\text{数式(47)}$$

【０１９７】
ここで、Ｒ$_{1i}$＝Ｒ$_{2i}$＝Ｒ$_{4i}$＝Ｒ$_{5i}$とすると、数式（４７）は、次に示す数式（４８）のようになる。
【０１９８】
【数４８】

$$v_{ci}(0)=-E_s+2(V_{OH}-V_F) \qquad \cdots\text{数式(48)}$$

【０１９９】
次に、これら初期電圧ｖ$_{ai}$（０）、ｖ$_{ci}$（０）から降下する電圧ｖ$_{ai}$（ｔ）、ｖ$_{ci}$（ｔ）を求める。ＮＯＲゲート４３ａがローレベル、ＮＯＲゲート４３ｂがハイレベルになった瞬間に、ダイオード２１ａが逆方向電圧（オフ）になり、キャパシタ１５ａから電荷が放電され始めるので、ｖ$_{ai}$（ｔ）は、次に示す数式（４９）のようになる。
【０２００】

【数４９】

$$v_{ai}(t)=v_{ai}(0)-\frac{1}{C_i}\int I\,dt=(V_{OH}-V_F)-\frac{R_{4i}E_s}{C_i R_{3i}(R_{4i}+R_{5i})}t$$

…数式(49)

【０２０１】

さらに、ここで、$R_{1i}=R_{2i}=R_{4i}=R_{5i}$の条件を代入すると、次に示す数式（５０）のようになる。

【０２０２】

【数５０】

$$v_{ai}(t)=(V_{OH}-V_F)-\frac{E_s}{2C_i R_{3i}}t$$

…数式(50)

【０２０３】

また、v_{ci}（ｔ）は、数式（３７）より、v_{ci}（ｔ）＝２v_{ai}（ｔ）－E_sと表されるので、数式（５０）を用いると、次に示す数式（５１）のようになる。

【０２０４】

【数５１】

$$v_{ci}(t)=(2(V_{OH}-V_F)-E_s)-\frac{E_s}{C_i R_{3i}}t$$

…数式(51)

【０２０５】

数式（５０）からわかるように、点ａから帰還をかけると、v_{ai}（ｔ）は、初期値が常に一定で、且つ、降下する電圧の傾斜がE_sに比例することがわかる。また、数式（５１）からわかるように、点ｂから帰還をかけると、v_{ci}（ｔ）は、降下する電圧の傾斜がE_sに比例するものの初期値が一定値にならない（E_sに作用される）ことがわかる。それゆえ、この電圧制御発振器１Ｂでは、点ａから帰還をかける、すなわち、オペアンプ１７の非反転端子から帰還をかける方式としている。

【０２０６】

（電圧制御発振回路［第三実施形態］の動作）

次に、図１３および図１４に示すフローチャートを参照して、電圧制御発振器１Ｂの概略の動作を説明する（適宜、図１２参照）。

ここでは、ブートストラップ回路４を構成する第一ブートストラップ回路４ａおよび第二ブートストラップ回路４ｂのうち、抵抗５ａ～１３ａとキャパシタ１５ａとオペアンプ１７ａとによって構成される第一ブートストラップ回路４ａに着目して、キャパシタ１５ａから充電を開始した場合の動作について説明する。なお、キャパシタ１５ａから充電を開始する場合とは、ダイオード２１ａがオフからオンに切り替わった場合である。

【０２０７】

図１３は、抵抗５ａ～１３ａとキャパシタ１５ａとオペアンプ１７ａとによって構成される第一ブートストラップ回路４ａが発振を開始する動作を示すフローチャートであり、図１４は当該回路１Ｂが発振を継続する動作を示すフローチャートである。

【０２０８】

図１３に示したように、まず、電圧制御発振器１Ｂは、ＮＯＲゲート４３ａの出力がハイレベルになると、ダイオード２１ａがオフからオンに切り替わり、キャパシタ１５ａに電荷を瞬時に充電される（ステップＳ５１）。そして、電圧制御発振器１Ｂは、ダイオード２１ａがオンからオフに切り替わると、キャパシタ１５ａから電荷が放電される（ステップＳ５２）。

【０２０９】
そうすると、電圧制御発振器１Ｂは、第一ブートストラップ回路４ａのオペアンプ１７ａの非反転端子から帰還した電圧がＮＯＲゲート４５ａの閾値以下か否か（閾値電圧以下か否か）を判定し（ステップＳ５３）、閾値以下であると判定しなかった場合（ステップＳ５３、Ｎｏ）には、ステップＳ５２に戻り、閾値以下であると判定した場合（ステップＳ５３、Ｙｅｓ）には、当該発振器１Ｂの回路状態を反転する（ステップＳ５４）。
【０２１０】
そして、電圧制御発振器１Ｂは、フリップフロップの出力路、すなわち、ＮＯＲゲート４３ｂによって、ダイオード２１ｂのオンオフが入れ替わる（オフからオンに切り替える）（ステップＳ５５）。
【０２１１】
図１４に示したように、電圧制御発振器１Ｂは、ダイオード２１ａがオフからオンに切り替わった瞬時に、キャパシタ１５ａに電荷を充電する（ステップＳ６１）。そして、電圧制御発振器１Ｂは、ダイオード２１ａがオンからオフに切り替わると、キャパシタ１５ａから電荷が放電される（ステップＳ６２）。
【０２１２】
そうすると、電圧制御発振器１Ｂは、第一ブートストラップ回路４ａのオペアンプ１７ａの非反転端子から帰還した電圧がＮＯＲゲート４５ａの閾値以下か否か（閾値電圧以下か否か）を判定し（ステップＳ６３）、閾値以下であると判定しなかった場合（ステップＳ６３、Ｎｏ）には、ステップＳ６２に戻り、閾値以下であると判定した場合（ステップＳ６３、Ｙｅｓ）には、当該発振器１Ｂの回路状態を反転する（ステップＳ６４）。
【０２１３】
そして、電圧制御発振器１Ｂは、フリップフロップの出力路、すなわち、ＮＯＲゲート４３ｂによって、ダイオード２１ｂのオンオフを入れ替え（オフからオンに切り替える）（ステップＳ６５）、ステップＳ６１に戻り、発振動作を継続させる。
【０２１４】
（電圧制御発振器の動作波形、制御電圧と発振周波数との関係）
次に、図１５、図１６を参照して、電圧制御発振器１Ｂによる動作波形、制御電圧と発振周波数との関係について説明する。図１５は、電圧制御発振器１Ｂによる動作波形を示しており、図１６は、電圧制御発振器１Ｂによる制御電圧と発振周波数との関係を示している。
【０２１５】
図１５は電圧制御発振器１Ｂにおいて、発振動作が継続する場合の動作波形を示している。この発振動作について説明する。電圧制御発振器１Ｂでは、まず、ＮＯＲゲート４３ａがローレベル（以下、単に“Ｌ”と記載する）、ＮＯＲゲート４３ｂがハイレベル（以下、単に“Ｈ”と記載する）になったとすると、ダイオード２１ａがオフとなり、抵抗５ａ～１３ａとキャパシタ１５ａとオペアンプ１７ａとによって構成される第一ブートストラップ回路４ａが作動する。
【０２１６】
そうすると、電圧制御発振器１Ｂでは、キャパシタ１５ａに蓄積されていた電荷が、抵抗９ａおよび抵抗１３ａを介して、放電されるので、点ａにおける電圧$v_a(t)$は初期電圧から直線的に降下していき、ＮＯＲゲート４５ａの閾値V_{th}以下になると回路状態が反転して、ＮＯＲゲート４３ａが“Ｈ”に、ＮＯＲゲート４３ｂが“Ｌ”となる。
【０２１７】
以下、電圧制御発振器１Ｂでは、抵抗５ｂ～１３ｂとキャパシタ１５ｂとオペアンプ１７ｂとによって構成される第二ブートストラップ回路４ｂにおいても同様の動作が生ずるので、発振動作が継続する。
【０２１８】
ここで、図１５に示した出力パルス幅（準安定時間）t_{w1}を求めることとする。ｔ＝０において、ＮＯＲゲート４３ａが“Ｌ”、ＮＯＲゲート４３ｂが“Ｈ”になったと仮定

する。出力パルス幅（準安定時間）t_{w1}は、ＮＯＲゲート４３ａが“Ｌ”になった瞬間からv_a（ｔ）がＮＯＲゲート４３ａの閾値V_{th}以下になるまでの時間であるので、前記した数式（５０）において、v_{ai}（ｔ）＝V_{th}、ｔ＝t_{w1}とおいて、当該t_{w1}を解くことで得られ、解いた結果は次に示す数式（５２）のようになる。

【０２１９】

【数５２】

$$t_{wi}=\frac{2C_iR_{3i}(V_{OH}-V_F-V_{th})}{E_s} \qquad \cdots\text{数式(52)}$$

【０２２０】

この数式（５２）を用いて発振周波数f_aを求めると、次に示す数式（５３）のようになる。

【０２２１】

【数５３】

$$f_a=\frac{E_s}{4C_iR_{3i}(V_{OH}-V_F-V_{th})}t \qquad \cdots\text{数式(53)}$$

【０２２２】

この数式（５３）によると、発振周波数f_aは、制御電圧E_sに比例して変化することがわかる。

【０２２３】

図１５においては、制御電圧E_Sを３Ｖと、Ｒ＝R_1＝R_2を１００ｋΩと、Ｃ＝C_1＝C_2を１０００ｐＦ、とした場合の電圧制御発振器１Ｂの動作波形を示している。なお、図１５において、V_{OH}、$-V_{OH}$はそれぞれＮＯＲゲート４３（４３ａ，４３ｂ）のハイレベルとローレベルを示している。

【０２２４】

この図１５に示したように、電圧制御発振器１Ｂは、ＮＯＲゲート４３（４３ａ，４３ｂ）から方形波を、また、ブートストラップ回路４（４ａ，４ｂ）を構成するオペアンプ１７（１７ａ，１７ｂ）の非反転端子から直線性の良いのこぎり波を同時に得ることができる。

【０２２５】

また、図１６では、ＮＯＲゲート４３（４３ａ，４３ｂ）に品番４００１ＢＰを、オペアンプ１７（１７ａ，１７ｂ）にＲａｉｌ　ｔｏ　Ｒａｉｌの品番ＣＡ３１６０Ｅを用い、電源電圧として、５Ｖ、１０Ｖを供給した場合において、抵抗９（９ａ，９ｂ）の抵抗値R_{3i}を一定とし、キャパシタ１５（１５ａ，１５ｂ）の静電容量C_iをパラメータにした場合における制御電圧E_sと発振周波数f_aとの関係を示している。

【０２２６】

この図１６から、制御電圧を１Ｖから１０Ｖまで変化させても、当該制御電圧に比例する発振周波数が得られることが明確になっている。また、これらの計算値と測定値との関係が非常によく一致していることがわかる。

【０２２７】

以上、本発明の実施形態について説明したが、本発明は前記実施形態には限定されない。例えば、本実施形態では、電圧制御発振器１、１Ａ、１Ｂとして説明したが、当該発振器１、１Ａ、１Ｂを構成する各構成により、電流、電圧を制御することで、発振周波数を制御する方法、すなわち、電圧制御発振方法として捉えることも可能である。この場合、当然のことながら、電圧制御発振器１、１Ａ、１Ｂと同様の効果を奏する。

【図面の簡単な説明】

【０２２８】

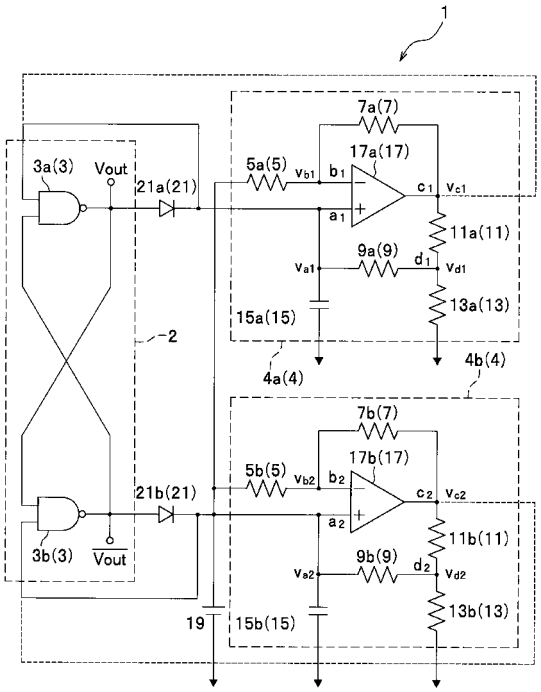
【図１】本発明の実施形態に係る電圧制御発振器（第一実施形態）の回路図である。

【図２】図１に示した電圧制御発振器（第一実施形態）の概略の動作を示したフローチャ

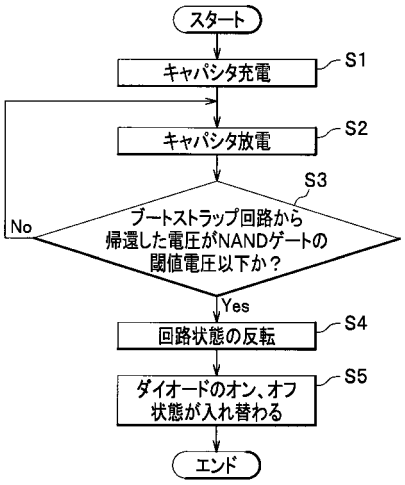
ートである。
【図３】図１に示した電圧制御発振器（第一実施形態）の概略の動作を示したフローチャートである。
【図４】図１に示した電圧制御発振器の動作波形を示した図である。
【図５】制御電圧と発振周波数との関係を示した図である。
【図６】本発明の実施形態に係る電圧制御発振器（第二実施形態）の回路図である。
【図７】図６に示した電圧制御発振器（第二実施形態）の概略の動作を示したフローチャートである。
【図８】図６に示した電圧制御発振器（第二実施形態）の概略の動作を示したフローチャートである。
【図９】図６に示した電圧制御発振器の動作波形を示した図である。
【図１０】制御電圧と発振周波数との関係を示した図である。
【図１１】従来の電圧制御発振器の回路図である。
【図１２】本発明の実施形態に係る電圧制御発振器（第三実施形態）の回路図である。
【図１３】図１２に示した電圧制御発振器（第三実施形態）の概略の動作を示したフローチャートである。
【図１４】図１２に示した電圧制御発振器（第三実施形態）の概略の動作を示したフローチャートである。
【図１５】図１２に示した電圧制御発振器の動作波形を示した図である。
【図１６】制御電圧と発振周波数との関係を示した図である。
【符号の説明】
【０２２９】

１、１Ａ、１Ｂ	電圧制御発振器
３，３ａ，３ｂ	ＮＡＮＤゲート
５，５ａ，５ｂ、２５，２５ａ，２５ｂ	抵抗
７，７ａ，７ｂ、２７，２７ａ，２７ｂ	抵抗
９，９ａ，９ｂ、２９，２９ａ，２９ｂ	抵抗
１１，１１ａ，１１ｂ、３１，３１ａ，３１ｂ	抵抗
１３，１３ａ，１３ｂ、３３，３３ａ，３３ｂ	抵抗
１５，１５ａ，１５ｂ、３５，３５ａ，３５ｂ	キャパシタ
１７，１７ａ，１７ｂ、３７，３７ａ，３７ｂ	オペアンプ
１９、３９	直流電源部
２１，２１ａ，２１ｂ、４１，４１ａ，４１ｂ	ダイオード
２３，２３ａ，２３ｂ、４３，４３ａ，４３ｂ	ＮＯＲゲート
４５，４５ａ，４５ｂ	ＮＯＲゲート（インバータ）

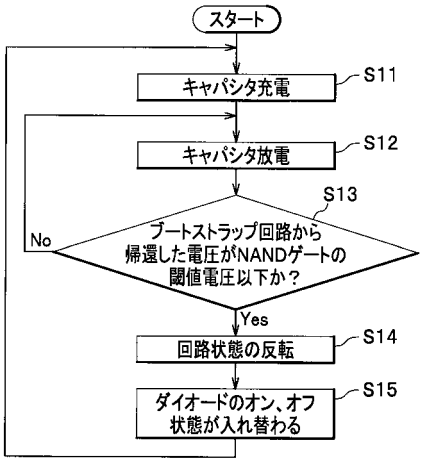
【図１】



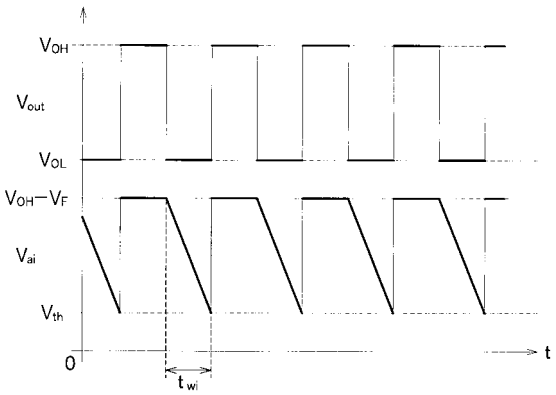
【図２】



【図３】



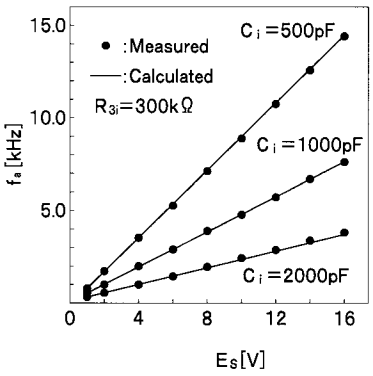
【図４】



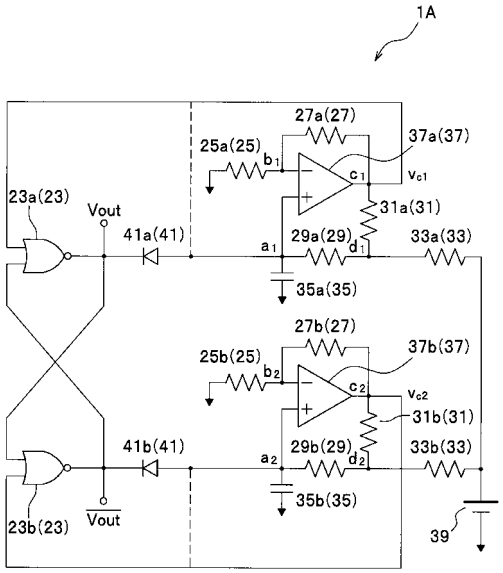
ES=3V　Ri=100kΩ　Ci=1000pF

電圧制御発振器の動作波形

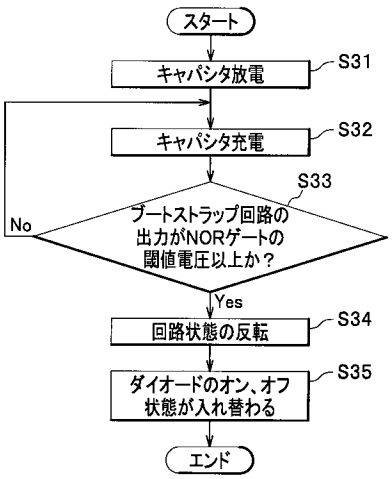
【図５】


15.0
10.0
5.0
0
4
8
12
16
f_a [kHz]
E_S[V]
● :Measured
—:Calculated
R_{3i}=300kΩ
C_i=500pF
C_i=1000pF
C_i=2000pF

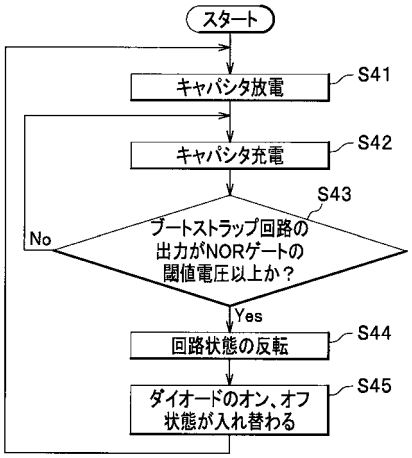
【図６】


1A
27a(27)
37a(37)
25a(25)
b_1
c_1
v_{c1}
23a(23)
Vout
31a(31)
41a(41)
a_1
29a(29)
d_1
33a(33)
35a(35)
27b(27)
37b(37)
25b(25)
b_2
c_2
v_{c2}
31b(31)
41b(41)
a_2
29b(29)
d_2
33b(33)
35b(35)
23b(23)
$\overline{Vout}$
39

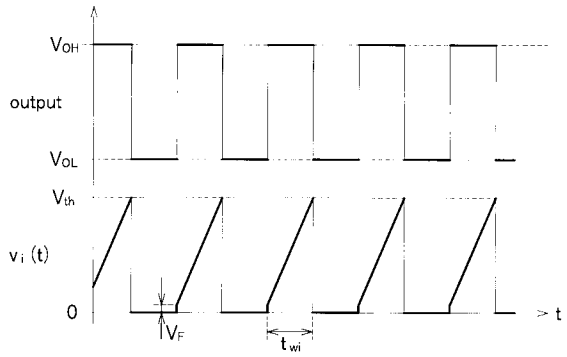
【図７】


スタート
キャパシタ放電
S31
キャパシタ充電
S32
S33
ブートストラップ回路の出力がNORゲートの閾値電圧以上か？
No
Yes
回路状態の反転
S34
ダイオードのオン、オフ状態が入れ替わる
S35
エンド

【図８】

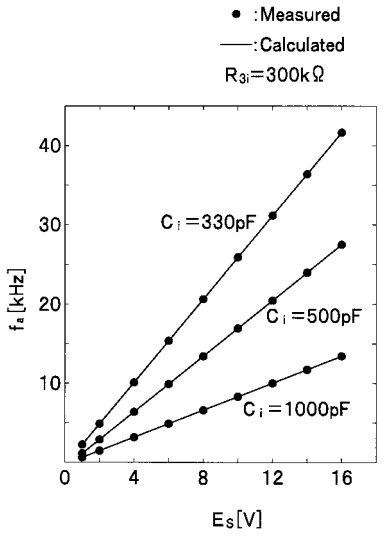

スタート
キャパシタ放電
S41
キャパシタ充電
S42
S43
ブートストラップ回路の出力がNORゲートの閾値電圧以上か？
No
Yes
回路状態の反転
S44
ダイオードのオン、オフ状態が入れ替わる
S45

【図９】

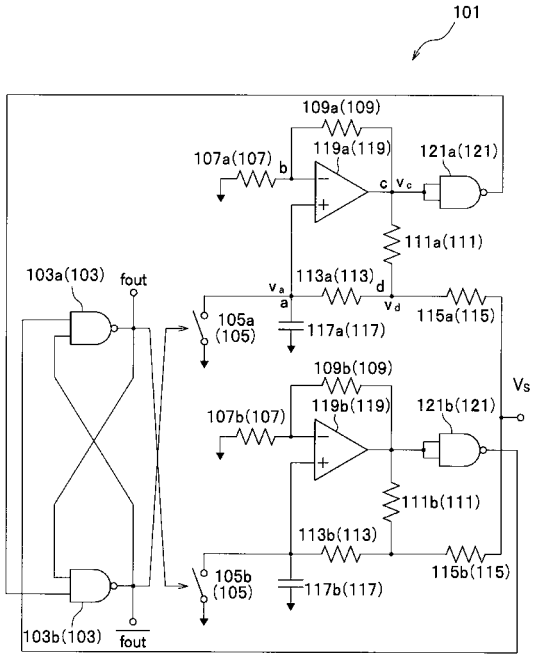


電圧制御発振器の動作波形

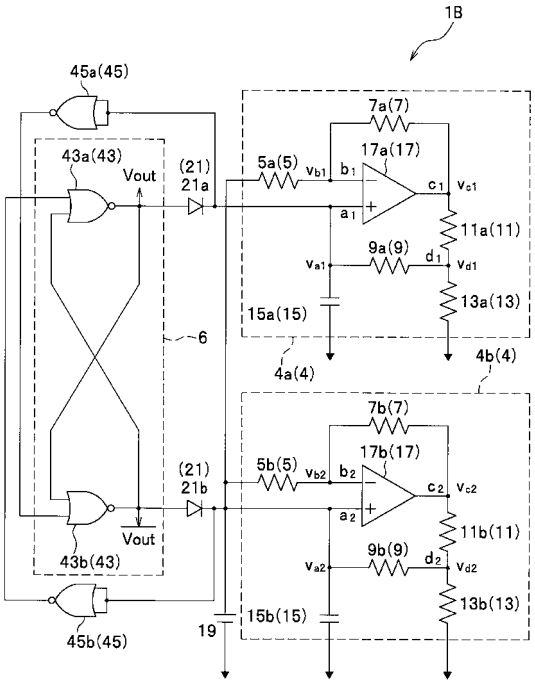
【図１０】



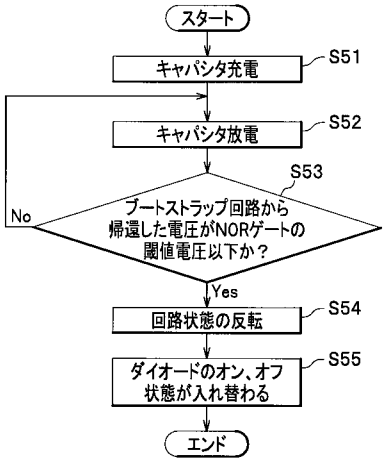
【図１１】



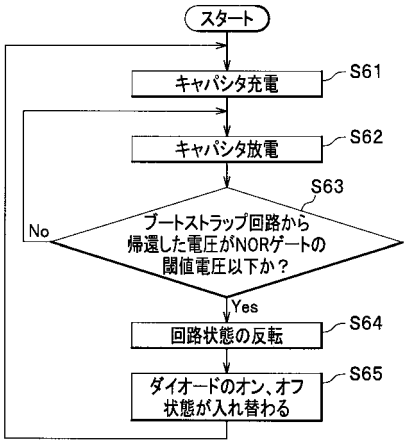
【図１２】



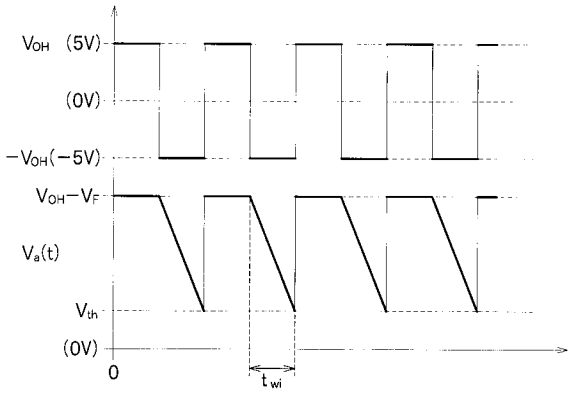
【図１３】



【図１４】



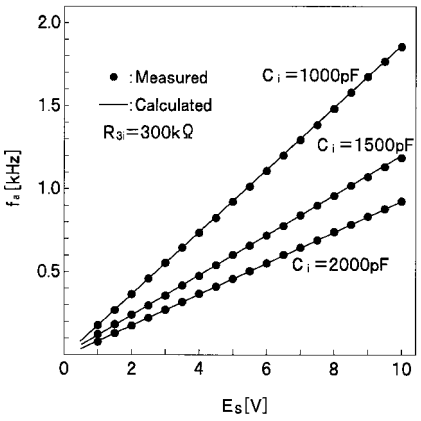
【図１５】



ES=3V　Ri=100kΩ　Ci=1000pF

電圧制御発振器の動作波形

【図１６】



フロントページの続き

審査官　石田　勝

(56)参考文献　特開２００２－１７６３４０（ＪＰ，Ａ）
特開２０００－３４９５９８（ＪＰ，Ａ）
特開平８－６５１１１（ＪＰ，Ａ）
特開平６－８５６２５（ＪＰ，Ａ）
特開昭６１－１０７８１０（ＪＰ，Ａ）
特表平５－５０５０７１（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
Ｈ０３Ｋ　　３／０２３１
Ｈ０３Ｋ　　３／０２