

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 7 部門第 4 区分  
 【発行日】平成 27 年 11 月 5 日 (2015.11.5)

【公開番号】特開 2013-70604 (P2013-70604A)  
 【公開日】平成 25 年 4 月 18 日 (2013.4.18)  
 【年通号数】公開・登録公報 2013-018  
 【出願番号】特願 2012-208291 (P2012-208291)  
 【国際特許分類】

H 0 2 M 3/28 (2006.01)

【F I】

H 0 2 M 3/28 H

【手続補正書】

【提出日】平成 27 年 9 月 16 日 (2015.9.16)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

発振器によって規定されるスイッチング期間を許可および禁止することによって電源の出力を制御するように構成された電源コントローラであって、

フィードバック信号と参照信号とに応じて、誤差信号を生成するように結合された誤差信号生成器と、

スキップマスク信号を生成することによって、禁止スイッチング期間に応答するように結合された多重サイクル変調回路とを備え、前記スキップマスク信号は、前記電源による第 1 または別の禁止スイッチング期間から許可スイッチング期間への遷移を許可し、前記電源による許可スイッチング期間から禁止スイッチング期間への遷移を禁止する K スwitchング期間のスキップマスクを規定する、電源コントローラ。

【請求項 2】

前記多重サイクル変調回路は、K スwitchング期間より大きい前記禁止スイッチング期間に  
応答してのみ、前記スキップマスク信号を以前に生成されたスキップマスク信号から生成するように結合される、請求項 1 に記載の電源コントローラ。

【請求項 3】

バイアス巻線の電圧から、検知入力電圧および検知出力電圧を抽出するように構成された信号分離回路をさらに備える、請求項 1 に記載の電源コントローラ。

【請求項 4】

前記多重サイクル変調回路を含む制御回路を備え、前記制御回路は、前記誤差信号に  
応答して駆動信号を生成するように結合され、前記制御回路は、

a) 相対的に高い負荷では、固定周波数を有するピーク電流パルス幅変調駆動信号を、

b) 相対的に軽い負荷では、固定周波数および固定ピーク電流を有する前記駆動信号を

生成するように結合される、請求項 1 に記載の電源コントローラ。

【請求項 5】

前記多重サイクル変調回路を含む制御回路を備え、前記制御回路は、前記誤差信号に  
応答して駆動信号を生成するように結合され、前記制御回路は、

相対的に高い負荷では、周期変調駆動信号を生成し、

相対的に軽い負荷では、固定周波数を有する前記駆動信号を生成する

ように結合される、請求項 1 に記載の電源コントローラ。

【請求項 6】

前記多重サイクル変調回路を含む制御回路を備え、前記制御回路は、前記誤差信号に  
応答して駆動信号を生成するように結合され、前記制御回路は、

相対的に高い負荷では、可変オン時間を有するパルス幅変調駆動信号を生成し、

相対的に軽い負荷では、固定オン時間と固定スイッチング期間とを有する前記駆動信号  
を生成するように結合される、請求項 1 に記載の電源コントローラ。

【請求項 7】

前記多重サイクル変調回路は、さらに、

セットされたときに前記スキップマスク信号を出力するためのラッチ回路と、

前記発振器によって出力されたクロック信号に応答してクロックされるように結合され  
たカウンタ回路とを含み、前記クロック信号は、前記スイッチング期間を規定し、前記カ  
ウンタ回路は、前記 K スwitchング期間をカウントすることに応答して前記ラッチ回路を  
リセットするように結合される、請求項 1 に記載の電源コントローラ。

【請求項 8】

可変電流制限信号を生成して前記電源の出力を制御するように結合された電流制限回路  
を含む制御回路を備え、前記電流制限回路は、電流検知信号および可変電流制限信号に応  
答して、前記駆動信号の各々の周期のオン時間間隔を終わらせるように結合される、請求  
項 1 に記載の電源コントローラ。

【請求項 9】

前記多重サイクル変調回路は、前記可変電流制限信号が前記スキップマスク外のしきい  
電流制限値未満であることに応答して、スイッチング期間において、禁止するように結合  
される、請求項 1 に記載の電源コントローラ。

【請求項 10】

スイッチモード電源のための電源制御回路であって、

前記スイッチモード電源の出力における出力レベルを表すフィードバック信号を生成す  
るためのフィードバック回路と、

前記フィードバック信号と参照信号を受けて誤差信号を出力するように結合された比較  
器と、

少なくとも軽負荷において、固定されたスイッチング期間を規定するための発振器と、

前記発振器によって規定された、複数の前記固定されたスイッチング期間にわたり、前  
記スイッチモード電源のスイッチのスイッチングの許可および禁止を変調するように結合  
された多重サイクル変調回路とを備え、前記多重サイクル変調回路は、前記電源による第  
1 または別の禁止スイッチング期間から許可スイッチング期間への遷移を許可する K スイ  
ッチング期間のスキップマスクを規定することによって、禁止スイッチング期間に応答し

前記電源は、許可スイッチング期間から禁止スイッチング期間への遷移が禁止される、  
電源コントローラ。

【請求項 11】

前記多重サイクル変調回路は、K スwitchング期間より大きい前記禁止スイッチング期  
間に応答してのみ、前記スキップマスク信号を以前に生成されたスキップマスク信号から  
生成するように結合される、請求項 10 に記載の電源制御回路。

【請求項 12】

バイアス巻線の電圧から、検知入力電圧および検知出力電圧を抽出するように構成され  
た信号分離回路をさらに備える、請求項 10 に記載の電源制御回路。

【請求項 13】

前記多重サイクル変調回路を含む制御回路を備え、前記制御回路は、前記誤差信号に応  
答して駆動信号を生成するように結合され、前記制御回路は、

相対的に高い負荷では、固定周波数を有するピーク電流パルス幅変調駆動信号を生成し

相対的に軽い負荷では、前記固定されたスイッチング期間に対応する周波数において固定ピーク電流を有する前記駆動信号を生成する  
ように結合される、請求項 10 に記載の電源制御回路。

【請求項 14】

前記制御回路は、可変電流制限信号を生成して前記電源の出力を制御するように結合された電流制限回路をさらに含み、前記電流制限回路は、電流検知信号および可変電流制限信号に応答して、前記駆動信号の各々の周期のオン時間間隔を終わらせるように結合される、請求項 13 に記載の電源制御回路。

【請求項 15】

前記多重サイクル変調回路は、前記可変電流制限信号が前記スキップマスク外のしきい電流制限値未満であることに応答して、スイッチング期間において禁止するように構成される、請求項 14 に記載の電源制御回路。

【請求項 16】

前記多重サイクル変調回路は、さらに、  
セットされたときに前記スキップマスク信号を出力するためのラッチ回路と、  
前記発振器によって出力されたクロック信号に応答してクロックされるように結合されたカウンタ回路とを含み、前記クロック信号は、前記固定されたスイッチング期間を規定し、前記カウンタ回路は、前記 K スwitchング期間をカウントすることに応答して前記ラッチ回路をリセットするように結合される、請求項 10 に記載の電源制御回路。

【請求項 17】

スイッチモード電源のスイッチのスイッチングの許可および禁止を変調するように結合された多重サイクル変調回路であって、

少なくとも軽負荷において、固定されたスイッチング期間を規定するための発振器を備え、

前記多重サイクル変調回路は、前記発振器によって規定された複数の前記固定されたスイッチング期間にわたり、前記スイッチモード電源の前記スイッチのスイッチングの許可および禁止を変調するように結合され、

前記多重サイクル変調回路は、前記電源による第 1 または別の禁止スイッチング期間から許可スイッチング期間への遷移を許可し、前記スイッチの許可スイッチング期間から前記スイッチの禁止スイッチング期間への前記電源による遷移を禁止する K スwitchング期間のスキップマスクを規定することによって、禁止スイッチング期間に応答するように結合され、

前記スイッチモード電源は、前記第 1 または別の禁止スイッチング期間から許可スイッチング期間への遷移を許可され、

前記スイッチモード電源は、前記許可スイッチング期間から禁止スイッチング期間への遷移が禁止される、多重サイクル変調回路。