

公告本

101年10月27日修正替換頁

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：95114885

※申請日期：95.4.26

※IPC 分類：

H01L 29/786(2006.01)
G02F 1/1362()

一、發明名稱：(中文/英文)

薄膜電晶體(TFT)陣列基板，包含該基板之液晶顯示器，以及TFT陣列基板之製造方法

TFT ARRAY PANEL, LIQUID CRYSTAL DISPLAY INCLUDING SAME, AND METHOD OF MANUFACTURING TFT ARRAY PANEL

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

三星顯示器公司 / SAMSUNG DISPLAY CO., LTD.

代表人：(中文/英文)

申相澈 / SHIN, SANG CHEOL

住居所或營業所地址：(中文/英文)

韓國京畿道龍仁市器興區三星2路95番地

95, Samsung 2 Ro, Giheung-Gu, Yongin-City, Gyeonggi-Do, 446-711 Korea

國籍：(中文/英文)

韓國 / KOREA

三、發明人：(共 2 人)

姓名：(中文/英文)

1. 朴鎔漢 / PARK, YONG-HAN

2. 全珍 / JEON, JIN

國籍：(中文/英文)

1.-2. 韓國 / KOREA

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為：。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 韓國、 2005/05/02、 10-2005-0036798

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

一種可有效地減少光漏電流之薄膜電晶體(TFT)陣列基板，及一種包含該基板之液晶顯示器。該基板包括：一電晶體結構，係具有一形成在一絕緣基材上之閘極電極者；一半導體層，係形成在該閘極電極上且與之絕緣者；一光阻擋層，係形成在該閘極電極之一部份四週且與之重疊者；一資料線，係與該閘極線交叉並形成一源極電極，並且與該半導體層之一部份重疊者；一汲極電極，係與該源極電極相對且與該半導體層之一部份重疊者；及一像素電極，係形成在該電晶體結構上且與之絕緣，並且與該汲極電極電性地連接。

六、英文發明摘要：

A thin film transistor (TFT) array panel effectively minimizing light leakage current and a liquid crystal display including the same. The panel includes a transistor structure having a gate electrode formed on an insulating substrate; a semiconductor layer formed on and insulated from the gate electrode; a light blocking layer formed around and overlapping a portion of the gate electrode; a data line intersecting the gate line to form a source electrode, which overlaps a portion of the semiconductor layer; a drain electrode opposing to the source electrode and overlapping a portion of the semiconductor layer, and a pixel electrode formed on and insulated from the transistor structure and electrically connected to the drain electrode.

七、指定代表圖：

(一)本案指定代表圖為：第 (1C) 圖。

(二)本代表圖之元件符號簡單說明：

10...絕緣基材

26...閘極線

40...半導體層

55,56...歐姆接觸層

65,66...資料線

70...鈍化層

82...像素電極

91,94...光阻擋副層

110...絕緣基材

120...黑矩陣

130...濾色片

140...共用電極

200...液晶層

A1,A2,B1...光束

Wa,Wb,Wg,Wo...寬度

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

九、發明說明：

【發明所屬之技術領域】

發明背景

發明領域

- 5 本發明係有關於一種薄膜電晶體(TFT)陣列基板與包含該基板之液晶顯示器，以及TFT陣列基板之製造方法。特別地，本發明係有關於一可防止在一通道區域中發生光漏電流之TFT陣列基板、一包含該基板之液晶顯示器、及一TFT陣列基板之製造方法。

10 【先前技術】

先前技術之說明

- 一液晶顯示器包括一濾色片基板，且該濾色片基板包括一濾色片及一包含一TFT陣列之薄膜電晶體(TFT)陣列基板。該濾色片基板與該TFT陣列基板互相相對且與一設置在
15 其間之密封線組合在一起。一液晶層形成在該濾色片基板與該TFT陣列基板之間形成之空氣間隙處，即，一液晶顯示器包括兩具有多數電極之基板(濾色片基板與TFT陣列基板)及一設置在兩基板之間的液晶層。當對該等電極施加一電壓時，一液晶顯示器經由重排液晶層之液晶分子來調整穿
20 過其中之光量，並藉此產生一影像。由於一液晶顯示器是一非透射性裝置，所以可在該TFT陣列基板後方設置一背光單元作為一光源，而由該背光發出之光的穿透率係藉由控制該等液晶之配向來調整。

 一TFT陣列基板之各像素包括一開關裝置，且該開關

裝置是一種三端子裝置，而該三端子裝置包括一與一閘極線連接之控制端子、一與一資料線連接之輸入端子、及一與一像素電極連接之輸出端子。

5 在使用這種開關裝置之液晶顯示器中，當光射入該開關裝置之通道區域時，會發生光漏電流，並因此減少對比比例或造成影像閃爍等不良顯示品質。該光漏電流可由外部光造成，或因由該液晶顯示器之背光發出之光造成。

【發明內容】

發明概要

10 本發明提供一種可以防止光漏電流之薄膜電晶體(TFT)陣列基板的實施例。

本發明亦提供一種包含該TFT陣列基板之液晶顯示器的實施例。

15 本發明更提供一種TFT陣列基板之製造方法的實施例。

20 本發明提供一種TFT陣列基板，包含：一電晶體結構，係具有一閘極線及一與該閘極線交叉之資料線者；及一像素電極，係形成在該電晶體結構上且與之絕緣，並且與該汲極電極電性地連接者。該結構包括：一閘極電極，係在一絕緣基材上由該閘極線所形成者；一半導體層，係形成在該閘極電極上且與之絕緣者；一光阻擋層，係形成在該閘極電極之至少一部份四週且與之重疊者；一源極電極，係由該資料線形成且與該半導體層之至少一部份重疊者；及一汲極電極，係相對該閘極電極而與該源極電極相對且與該

半導體層之至少一部份重疊者。

本發明亦提供一種液晶顯示器，且該液晶顯示器包含一TFT陣列基板及一濾色片基板，而該TFT陣列基板包含：一閘極電極，係形成在一絕緣基材上者；一半導體層，係形成在該閘極電極上且與之絕緣，並且與該閘極電極完全重疊者；一光阻擋層，係形成在與該半導體層之同一層上且沿著該閘極電極之邊緣與該閘極電極之至少一部份重疊者；一源極電極，係與該半導體層之至少一部份重疊者；一汲極電極，係相對該閘極電極與該源極電極相對且與該半導體層之至少一部份重疊者，並且其中一電晶體結構由該閘極電極、該半導體層、該光阻擋層、該源極電極與該汲極電極形成；及一像素電極，係形成在該電晶體結構上且與之絕緣，並且與該汲極電極電性地連接。該濾色片基板包含一濾色片及一共用電極，且該濾色片基板相對並面向該TFT陣列基板。

本發明另提供一種TFT陣列基板之製造方法，包含：在一絕緣基材上形成一閘極線，且該閘極線包含一閘極電極；在該閘極電極上形成一與之絕緣的半導體層；在該閘極電極之至少一部份四週形成一與之重疊的光阻擋層；形成一與該閘極線交叉之資料線，其中該資料線包含一源極電極，且該源極電極係形成為與該半導體層之至少一部份重疊；形成一相對該閘極電極而與該源極電極相對之汲極電極，其中該汲極電極係形成為與該半導體層之至少一部份重疊，而其中一電晶體結構由該閘極電極、該半導體層、

該光阻擋層、該源極電極與該汲極電極形成；及在該電晶體結構上形成一與之絕緣且與該汲極電極電性地連接的像素電極。

圖式簡單說明

5 本發明前述與其他特徵及優點可藉由參照添附圖式詳細說明其實施例而更加了解，其中：

第1A圖是本發明之薄膜電晶體(TFT)陣列基板實施例的電路圖；

10 第1B圖是沿第1A圖TFT陣列基板之線1b-1b'所截取之截面圖；

第1C圖是沿第1A圖TFT陣列基板之線1c-1c'所截取之截面圖，且該TFT陣列基板具有一設置於其上之濾色片基板，並且顯示本發明之液晶顯示器實施例；

15 第2圖是本發明之薄膜電晶體(TFT)陣列基板另一實施例的電路圖；

第3圖是本發明之薄膜電晶體(TFT)陣列基板又一實施例的電路圖；

第4圖是本發明之薄膜電晶體(TFT)陣列基板再一實施例的電路圖；及

20 第5圖是本發明之薄膜電晶體(TFT)陣列基板另一實施例的電路圖。

【實施方式】

詳細說明

在整個說明書中，類似之符號表示相似之元件。

以下將配合第1A至1C圖說明本發明用於一液晶顯示器(LCD)之薄膜電晶體(TFT)陣列基板的實施例，且第1A圖是本發明之薄膜電晶體(TFT)陣列基板實施例的電路圖，而第1B圖是沿第1A圖TFT陣列基板之線1b-1b'所截取之截面圖。第1C圖是沿第1A圖TFT陣列基板之線1c-1c'所截取之截面圖，且顯示其中一濾色片基板設置於一TFT陣列基板上之液晶顯示器。以下先配合第1A與1B圖說明本發明用於一液晶顯示器之TFT陣列基板的實施例，接著，再配合第1C圖說明包括該TFT陣列基板之液晶顯示器。

請參閱第1A與1B圖，閘極線22、24與26形成在絕緣基材10上，在此處，閘極線22、24與26可由包括但不限於：包括鋁與鋁合金之鋁(Al)系金屬；銀與銀合金之銀(Ag)系金屬；銅與銅合金之銅(Cu)系金屬；鉬與鉬合金之鉬(Mo)系金屬等導電金屬；及包括但不限於鉻(Cr)、鈦(Ti)、或鉭(Ta)等導電金屬構成。該等閘極線22、24與26可具有由兩具有不同物理性質之導電層(圖未示)形成的多層結構，且兩導電層之其中一層可由如鋁系金屬、銀系金屬、或銅系金屬等之低電阻金屬製成，以減少該等閘極線22、24與26之訊號延遲或電壓降。另一導電層可由具有與ITO(氧化銦錫)及IZO(氧化銦鋅)等之極佳接觸特性的材料、一鉬系金屬、鉻、鈦、或鉭製成。例如，該等閘極線22、24與26可具有一包括如下鉻層與上鋁層、或下鋁層與上鉬層之複合結構。但是，本發明不限於前述例子，即，該等閘極線22、24與26可由任何適當之導電材料製成。

該等閘極線22、24與26包括：一朝橫列方向延伸之閘極線22；一與該閘極線22一端連接且接收來自外側之閘極訊號並將所接收之閘極訊號傳送至該閘極線22的閘極線端子24；及一與該閘極線22連接之閘極電極26。主要朝橫列方向延伸之閘極線22將一閘極訊號傳送至像素，且該閘極線端子24可具有一適於連接至一外部電路之大面積。該等閘極線22、24與26被閘極絕緣層30覆蓋，且該閘極絕緣層30由矽氮化物(SiNx)、或類似絕緣材料。一由如氮化非晶質矽或多晶矽等半導體製成之島狀半導體層40形成在閘極電極26之閘極絕緣層30上，且半導體層40可與閘極電極26完全重疊，以防止光由一設置在一TFT陣列基板後方之背光單元直接射入該半導體層40，並且該半導體層40之形狀可以有種種變化。

一光阻擋層亦形成在閘極絕緣層30上且可位於與半導體層40相同之層上，並且當由背光單元發出之光以一預定入射角照射在閘極電極26四週後，它可由一濾色片基板(圖未示)之共用電極(圖未示)反射並接著射入半導體層40。該光阻擋層用以防止光射入該半導體層40，且因此該光阻擋層可沿著閘極電極26之邊緣而與閘極電極26之至少一部份重疊。當該光阻擋層沿著閘極電極26之邊緣而與閘極電極26重疊時，可以有效地防止以一預定入射角通過閘極電極26周緣之光射入半導體層40。在該光阻擋層與閘極電極26之間的重疊面積最好小到足以將寄生電容減至最小，因此，該光阻擋層沿著閘極電極26邊緣對齊以將寄生電容減

至最小。但是，當考慮一加工邊緣時，在該光阻擋層與閘極電極26之間的重疊寬度可大約小於或等於 $3\mu\text{m}$ 。該光阻擋層可由一可充份吸收光之材料製成，例如，該光阻擋層可由與半導體層40實質相同之材料製成。

5 在這實施例中，該光阻擋層可包含多數互相隔離之光阻擋副層。在此，該等光阻擋副層包括分別位在閘極電極26之上、左、右與下側之第一光阻擋層91、第二光阻擋層92、第三光阻擋層93及第四光阻擋層94。光阻擋副層91、92、93與94形成為島狀且互相隔離。所示之實施例係以四
10 個光阻擋副層91、92、93與94來防止光漏電流發生，但是，本發明不限於此。只要可有效防止光漏電流，亦可使用一或多個光阻擋副層91、92、93與94。不過，當該等光阻擋副層91、92、93與94可導電時，它們可設置成防止在一資料線65與一汲極電極66之間產生短路。即，光阻擋副層91、
15 92、93與94可與資料線65或汲極電極66重疊。該等第一與第四光阻擋副層91與94最好不與資料線65與汲極電極66重疊，以將一資料訊號有效地傳送至像素。該等光阻擋副層91、92、93與94之形狀不限於前述例子，且可以有種種變化。

20 歐姆接觸層55與56成對地一起形成在半導體層40上，且可由摻雜有高濃度n型雜質之矽化物或n+氫化非晶質矽製成。資料線62、65、66與68形成在該等歐姆接觸層55與56及閘極絕緣層30上。資料線62、65、66與68包括：朝直行方向延伸且與閘極線22交叉以形成像素之資料線62；與

資料線62連接且延伸在歐姆接觸層55上方之源極電極65；
一與資料線62一端連接且接收來自外側之影像訊號的資料
線端子68；及一與源極電極65分開且形成在歐姆接觸層56
上，並可相對閘極電極26而與源極電極65相對之汲極電極
5 66。成為資料線62一端之資料線端子68可具有一足以與一
外部電路連接之寬度，且資料線62、65、66與68可由一例
如，包括但不限於鉻、鉬系金屬、鈮、鈦等耐火金屬製成。
資料線62、65、66與68可具有一多層結構，且該多層結構
包含一耐火金屬之下層(圖未示)及一形成在該下層上之低
10 電阻材料的上層(圖未示)。例如，資料線62、65、66與68
可具有一由下鉻層與上鋁層或下鋁層與上鉬層構成之前述
雙層結構，或者一由鉬層、鋁層及鉬層構成之三層結構。
源極電極65與半導體層40之至少一部份重疊，且汲極電極
66係相對閘極電極26而與源極電極65相對，且與半導體層
15 40之至少一部份重疊。歐姆接觸層55與56設置在下方半導
體層40與上方源極與汲極電極65與66之間，以減少接觸電
阻。該等光阻擋副層91、92、93與94可與源極電極65或汲
極電極66重疊，但是，在光阻擋副層91、92、93與94與源
極電極65或汲極電極66之間的重疊面積最好小到足以有效
20 地傳送一傳至資料線62、65、66與68之資料訊號並足以減
少寄生電容。即，第一光阻擋層91與第四光阻擋層94未與
源極電極65及汲極電極66重疊，而第二光阻擋層92與第三
光阻擋層93可分別與源極電極65及汲極電極66重疊。雖然
各光阻擋層並不需要同時與源極電極65及汲極電極66重

疊，但是各光阻擋層可與源極電極65或汲極電極66之一預定部份重疊。

鈍化層70形成在資料線62、65、66與68，及半導體層40之一暴露部份上。鈍化層70可以是一由矽氮化物(SiN_x)或矽氧化物製成之無機層、一如藉電漿強化CVD(PECVD)沈積之a-Si:C:O或a-Si:C:F層的低介電化學蒸氣沈積層(CVD)、或一具有極佳平坦化特性與感光性之丙烯酸有機絕緣層。如藉PECVD沈積之a-Si:C:O或a-Si:C:F層的低介電CVD層通常具有非常低之介電常數，即，大約小於或等於4之介電常數，並且最好在大約2與大約4之間。因此，即使該低介電CVD層形成為一薄層，寄生電容亦可最小化。此外，該低介電CVD層可具有與另一層之極佳黏著力與階部覆蓋性。另外，因為該低介電CVD層是一無機CVD層，所以可具有相對於一有機絕緣層之極佳耐熱性。又，該低介電CVD層之沈積速度與蝕刻速度可為比氮化矽層快大約4倍至大約10倍，且因此可明顯地減少加工時間。鈍化層70可以是例如包含一下無機層與一上有機層之雙層結構，以保護半導體層40之暴露部份並保持一有機層之必要特性。接觸孔76與78形成在鈍化層70中，以分別暴露汲極電極66與資料線端子68。鈍化層70與閘極絕緣層30一起形成用以暴露閘極線端子24之接觸孔74，此時，可形成接觸孔74與78，藉此暴露閘極線端子24與資料線端子68。接觸孔74與78可以呈如正方形或圓形等各種形狀，且接觸孔74與78之寬度可加大以與一外部電路連接。像素電極82形成

在鈍化層70上且可透過接觸孔76電性連接該汲極電極66，並且定位在一像素區域中。此外，輔助閘極線端子86與輔助資料線端子88形成在鈍化層70上且分別透過接觸孔74與78連接閘極線端子24與資料線端子68。在此，像素電極82及輔助閘極與資料線端子86與88可由，例如，一如ITO或IZO之透明導體、或一如鋁之反射性導體製成。

如第1A與1B圖所示，像素電極82可以藉由重疊閘極線22來形成。當持續電容不足時，持續電容用之另一條線可形成在與閘極線22、24與26相同之層上。像素電極82亦可與資料線62重疊，使一像素之開口率最大化。即使當像素電極82與資料線62重疊而使一像素之開口率最大化時，在像素電極82與資料線62之間形成之寄生電容亦可因鈍化層70之低介電常數而充分地減少。為了改善橫向可視性，像素電極82可包括多數在相對閘極線22傾斜之方向上形成之缺口與突起。

以下將配合第1A與1B圖說明本發明之液晶顯示器用TFT陣列基板之製造方法的實施例。首先，將閘極線用之多層金屬膜(圖未示)沈積在一基材10上且形成圖案，以形成朝橫列方向延伸且包括閘極線22、閘極電極26與閘極線端子24之閘極線22、24與26。接著，在基板10上依序沈積閘極絕緣層30、一半導體層用之非晶質矽層(圖未示)、及一摻雜非晶質矽層。舉例而言，該閘極絕緣層30可由氮化矽製成。然後，對該非晶質矽層與摻雜非晶質矽層進行微影成像程序，藉此在閘極電極26之閘極絕緣層30上形成一島狀半導

體層40，且光阻擋副層91、92、93與94形成在閘極電極26四週並與閘極電極26之一部份重疊，並且將一摻雜非晶質矽層圖案(圖未示)形成在半導體層40上。接著，將一資料金屬層(圖未示)沈積在所得之結構上並藉由使用光罩形成資料線62、65、66與68之微影像法來形成圖案，使資料線62與閘極線22交叉；源極電極65連接資料線62且延伸至閘極電極26上方；資料線端子68連接資料線62之一端；且汲極電極66與源極電極65分開，並相對於閘極電極26與源極電極65相對。接著，對該非晶質矽層圖案因資料線62、65、66與68而暴露之部份進行蝕刻，以形成相對閘極電極26互相分開之歐姆接觸層55與56。此時，在歐姆接觸層55與56之間的半導體層40將暴露出來。為了穩定半導體層40之暴露表面，可以進行氧氣電漿處理。鈍化層70是利用一氮化矽層、a-Si:C:O層、或a-Si:C:F層之CVD成長而形成，且鈍化層70亦可利用有機絕緣層塗布法形成。然後，藉由微影成像法使閘極絕緣層30與鈍化層70形成圖案，以形成接觸孔74、76與78，並暴露出閘極線端子24、汲極電極66及資料線端子68。接觸孔74、76與78可形成為，例如，正方形或圓形。接著，在微影成像步驟之後，沈積ITO或IZO層以形成透過接觸孔連接汲極電極66之像素電極82、及分別透過接觸孔74與78連接閘極線端子24與資料線端子68之輔助閘極線端子86與輔助資料線端子88。在沈積該ITO與IZO層之前可先進行氮氣預熱，以防止分別經由接觸孔74、76與78在閘極線端子24、汲極電極66、及資料線端子68上

形成金屬氧化層。

以下將配合第1C圖說明用以防止在液晶顯示器中之光漏電流之本發明實施例。請參閱第1C圖，一濾色片基板與一TFT陣列基板相對地設置。該濾色片基板包括由透明玻璃等製成之絕緣基材110、形成在絕緣基材110上以防止光漏之黑矩陣120、紅綠藍(RGB)濾色片130、及由如ITO或IZO等透明導電材料製成之共用電極140。在此，黑矩陣120包含對應於閘極線(見第1A圖之22)之黑矩陣部份、資料線(見第1A圖之62)、及像素電極82。黑矩陣120可形成各種形狀，以防止可能在像素電極82處或四週發生之光漏。為了改善橫向可視性，共用電極140可包括多數在相對閘極線傾斜之方向上形成之缺口與突起。

第1C圖所示之本發明液晶顯示器之實施例包括一濾色片基板、一相對該濾色片基板之TFT陣列基板、及設置於其間之液晶層200。當電壓施加通過該TFT陣列基板之像素電極82與該濾色片基板之共用電極140時，該液晶顯示器利用重排該液晶層200之液晶分子調整通過其中之光量，並藉此顯示影像。通常，一液晶顯示器之光漏電流係肇因於由一背光單元發出之光(見第1C圖之A1與A2)及由外側射入之光(見第1C圖之B1)。第1A至1C圖所示之本發明之液晶顯示器實施例利用閘極電極26及光阻擋副層91、92、93與94使光漏電流最小化，即，半導體層40與閘極電極26完全重疊，以防止一由背光單元發出之光束A2直接射入半導體層40。依此，閘極電極26之寬度 W_g 大於半導體層40之寬度 W_a 甚

多。在沒有光阻擋副層91、92、93與94之情形下，在由一背光單元發出並以一預定入射角射入在閘極電極26四週後，光束A1會由濾色片基板之共用電極140反射且接著射入半導體層40。但是，沿著閘極電極26之邊緣與閘極電極26重疊之本發明光阻擋副層91、92、93與94可藉由吸收該光束A1而使光漏電流最小化。依此，為了有效地防止光束A1照射在閘極電極26之邊緣上，光阻擋副層91、92、93與94可與閘極電極26之至少一部份重疊。例如，一在各光阻擋副層91、92、93與94與閘極電極26之間的重疊寬度 W_o 可以是大約等於或小於 $3\mu\text{m}$ 。

在沒有光阻擋副層91、92、93與94之情形下，以一預定入射角照射在黑矩陣120之周緣上之外部光束B1會依序由閘極電極26與共用電極140反射且接著照射在半導體層40上。但是，藉由設置光阻擋副層91、92、93與94以沿著閘極電極26之邊緣重疊閘極電極26，光漏電流可透過在外部光束B1由閘極電極26反射之前先吸收外部光束B1而最小化。

依此，當光阻擋副層91、92、93與94之寬度 W_b 增加時，光漏電流可最小化。但是，為了避免減少像素之開口率，光阻擋副層91、92、93與94所形成之寬度最好大約等於或小於 $10\mu\text{m}$ 。又，光阻擋副層91、92、93與94之寬度大約在 $4\mu\text{m}$ 與 $8\mu\text{m}$ 之間則更佳。

以下，配合第2至5圖說明本發明之TFT陣列基板實施例。為了便於說明，與第1A至1C圖所示之實施例相同之構

成元件係以相同之符號表示，且因此將省略其詳細說明。

第2圖是本發明TFT陣列基板之另一實施例的電路圖，且第2圖所示之TFT陣列基板具有與第1A至1C圖所示之實施例相同之結構，但亦具有以下說明之另一種結構。請參閱第2

5 圖，光阻擋層9124沿著一閘極電極26之上、左與下側延伸，且光阻擋層93設置在閘極電極26之右側上。第3圖是本發明TFT陣列基板之又一實施例的電路圖，且第3圖所示之TFT陣列基板具有與第1A至1C圖所示之實施例相同之結構，但亦具有以下說明之另一種結構。請參閱第3圖，光阻擋層
10 9134沿著一閘極電極26之上、右與下側延伸，且光阻擋層92設置在閘極電極26之左側上。第4圖是本發明TFT陣列基板之再一實施例的電路圖，且第4圖所示之TFT陣列基板具有與第1A至1C圖所示之實施例相同之結構，但亦具有以下說明之另一種結構。請參閱第4圖，光阻擋層912沿著閘極
15 電極26之上與左側延伸，且光阻擋層934沿著閘極電極26之下與右側延伸。第5圖是本發明TFT陣列基板之另一實施例的電路圖，且第5圖所示之TFT陣列基板具有與第1A至1C圖所示之實施例相同之結構，但亦具有以下說明之另一種結構。請參閱第5圖，光阻擋層913沿著閘極電極26之上與
20 右側延伸，且光阻擋層924沿著閘極電極26之下與左側延伸。換言之，前述光阻擋副層91、92、93、94、9124、9134、912、934、913與924可與閘極電極26之至少一部份重疊，且可形成各種形狀，只要在一源極電極與一汲極電極之間不會發生短路即可。

如前所述，在本發明之TFT陣列基板、包含該基板之液晶顯示器、以及TFT陣列基板之製造方法中，可以使光漏電流有效地最小化，並藉此改善如增加對比比例、或減少影像閃爍等顯示特性。

- 5 雖然本發明已透過本發明之實施例說明過了，但是發明所屬技術領域中具有通常知識者應了解的是可以在不偏離本發明之範疇與精神的情形下，進行各種修改與變化。因此，在此應了解的是前述實施例不是用以限制，而僅是用以說明者。

10 **【圖式簡單說明】**

第1A圖是本發明之薄膜電晶體(TFT)陣列基板實施例的電路圖；

第1B圖是沿第1A圖TFT陣列基板之線1b-1b'所截取之截面圖；

- 15 第1C圖是沿第1A圖TFT陣列基板之線1c-1c'所截取之截面圖，且該TFT陣列基板具有一設置於其上之濾色片基板，並且顯示本發明之液晶顯示器實施例；

第2圖是本發明之薄膜電晶體(TFT)陣列基板另一實施例的電路圖；

- 20 第3圖是本發明之薄膜電晶體(TFT)陣列基板又一實施例的電路圖；

第4圖是本發明之薄膜電晶體(TFT)陣列基板再一實施例的電路圖；及

第5圖是本發明之薄膜電晶體(TFT)陣列基板另一實施

例的電路圖。

【主要元件符號說明】

10...絕緣基材	88...輔助資料線端子
22,24,26...閘極線	91-94...光阻擋副層
30...閘極絕緣層	110...絕緣基材
40...半導體層	120...黑矩陣
55,56...歐姆接觸層	130...濾色片
62,65,66,68...資料線	140...共用電極
70...鈍化層	200...液晶層
74,76,78...接觸孔	9124,9134,912934,913,924...光阻擋副層
82...像素電極	A1,A2,B1...光束
86...輔助閘極線端子	Wa,Wb,Wg,Wo...寬度

102年6月19日修正本

十、申請專利範圍：

1. 一種薄膜電晶體(TFT)陣列基板，包含：

一電晶體結構，其具有一閘極線及與該閘極線交叉之一資料線，且該電晶體結構包括：

5 一閘極電極，其係於一絕緣基材上由該閘極線所形成，

一閘極絕緣層，其係形成於該閘極電極與該絕緣基材上，

10 一半導體層，其係直接形成於該閘極絕緣層上並且與該閘極電極重疊，

一光阻擋層，其係形成於該閘極絕緣層上並且與該閘極電極之至少一部份重疊，

一源極電極，其係由該資料線形成並且與該半導體層之至少一部份重疊，及

15 一汲極電極，其關於該閘極電極而與該源極電極相對並且與該半導體層之至少一部份重疊；及

一像素電極，其係形成於該電晶體結構上且與之絕緣，並且與該汲極電極電性地連接；

20 其中該光阻擋層係與該源極電極和該汲極電極中之至少一者分開。

2. 如申請專利範圍第1項之TFT陣列基板，其中該光阻擋層包含與該半導體層實質相同之材料。

3. 如申請專利範圍第1項之TFT陣列基板，其中該光阻擋層包含一光吸收材料。

4. 如申請專利範圍第3項之TFT陣列基板，其中該光阻擋層包含非晶質矽。
5. 如申請專利範圍第1項之TFT陣列基板，其中該光阻擋層既未與該源極電極重疊亦未與該汲極電極重疊。
- 5 6. 如申請專利範圍第1項之TFT陣列基板，其中該光阻擋層與該源極電極及該汲極電極其中之一者重疊。
7. 如申請專利範圍第1項之TFT陣列基板，其中該半導體層與該閘極電極完全重疊。
8. 如申請專利範圍第1項之TFT陣列基板，其中該光阻擋層包含多數光阻擋副層，其中各光阻擋副層與其他光阻擋副層分開。
- 10 9. 如申請專利範圍第1項之TFT陣列基板，其中在該閘極電極與該光阻擋層之間的重疊寬度大約為 $3\mu\text{m}$ 或更小。
10. 如申請專利範圍第1項之TFT陣列基板，其中該光阻擋層具有大約 $10\mu\text{m}$ 或更小之寬度。
- 15 11. 一種液晶顯示器，包含：
 - 一TFT陣列基板，其包含一電晶體結構及一像素電極，該電晶體結構具有形成於一絕緣基材上的一閘極電極；
 - 20 一閘極絕緣層，其係形成於該閘極電極與該絕緣基材上；
 - 一半導體層，其係直接形成於該閘極絕緣層上並且與該閘極電極重疊，該半導體層與該閘極電極完全重疊；

一光阻擋層，其係形成在與該半導體層之同一層上且沿著該閘極電極之邊緣與該閘極電極之至少一部份重疊，其中該光阻擋層係形成於該閘極絕緣層上；

5 一源極電極，其係與該半導體層之至少一部份重疊；

一汲極電極，其關於該閘極電極而與該源極電極相對並且與該半導體層之至少一部份重疊，該像素電極係形成於該電晶體結構上且與之絕緣，並且與該汲極電極電性地連接；及

10 一濾色片基板，其包含一濾色片及一共用電極，該濾色片基板相對並面向該TFT陣列基板；

其中該光阻擋層係與該源極電極和該汲極電極中之至少一者分開。

12. 如申請專利範圍第11項之液晶顯示器，其中該光阻擋層
15 包含與該半導體層實質相同之材料。

13. 如申請專利範圍第11項之液晶顯示器，其中該光阻擋層包含一光吸收材料。

14. 如申請專利範圍第13項之液晶顯示器，其中該光阻擋層包含非晶質矽。

20 15. 如申請專利範圍第11項之液晶顯示器，其中該光阻擋層既未與該源極電極重疊亦未與該汲極電極重疊。

16. 如申請專利範圍第11項之液晶顯示器，其中該光阻擋層與該源極電極及該汲極電極其中一者重疊。

17. 如申請專利範圍第11項之液晶顯示器，其中該光阻擋層

包含多數光阻擋副層，其中各光阻擋副層與其他光阻擋副層分開。

18. 如申請專利範圍第11項之液晶顯示器，其中在該閘極電極與該光阻擋層之間的重疊寬度大約為 $3\mu\text{m}$ 或更小。
- 5 19. 如申請專利範圍第11項之液晶顯示器，其中該光阻擋層具有大約 $10\mu\text{m}$ 或更小之寬度。

20. 一種TFT陣列基板之製造方法，包含：

在一絕緣基材上形成一閘極線，其中該閘極線包含一閘極電極；

- 10 在該閘極電極與該絕緣基材上形成一閘極絕緣層；
直接在該閘極絕緣層上形成一半導體層，其中該半導體層與該閘極電極重疊；

在該閘極絕緣層上形成一光阻擋層，其中該光阻擋層與該閘極電極之至少一部份重疊；

- 15 形成一與該閘極線交叉之資料線，一源極電極與該半導體層之至少一部份重疊；

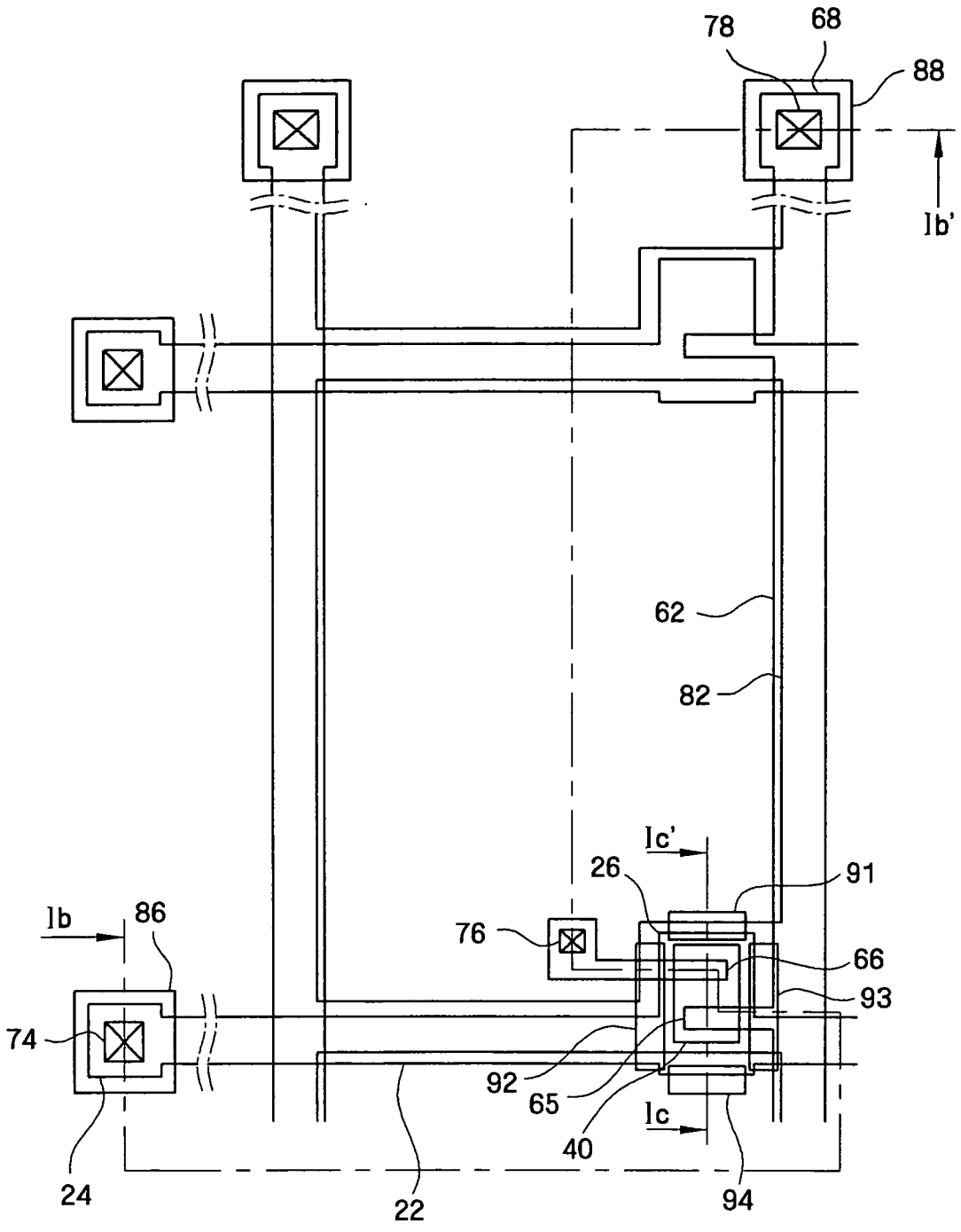
- 形成一關於該閘極電極而與該源極電極相對之汲極電極，其中該汲極電極係形成為與該半導體層之至少一部份重疊，其中一電晶體結構由該閘極電極、該半導體層、該光阻擋層、該源極電極與該汲極電極所形成；
20 及

形成一與該汲極電極電性地連接的像素電極；

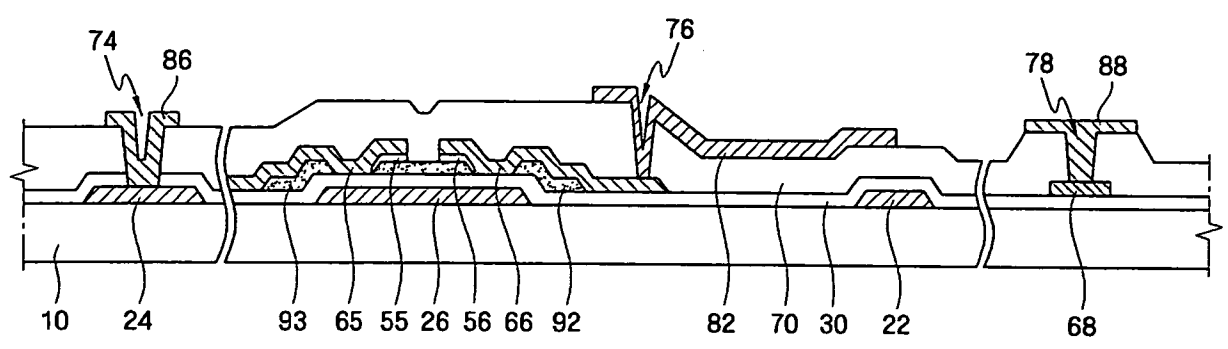
其中該光阻擋層係與該源極電極和該汲極電極中之至少一者分開。

21. 如申請專利範圍第20項之方法，其中該光阻擋層包含與該半導體層實質相同之材料。
22. 如申請專利範圍第20項之方法，其中該光阻擋層包含一光吸收材料。
- 5 23. 如申請專利範圍第22項之方法，其中該光阻擋層包含非晶質矽。
24. 如申請專利範圍第20項之方法，其中該光阻擋層既未與該源極電極重疊亦未與該汲極電極重疊。
25. 如申請專利範圍第20項之方法，其中該光阻擋層與該源
10 極電極及該汲極電極其中之一者重疊。
26. 如申請專利範圍第20項之方法，其中該半導體層與該閘極電極完全重疊。
27. 如申請專利範圍第20項之方法，其中該光阻擋層包含多
數光阻擋副層，其中各光阻擋副層與其他光阻擋副層分
15 開。
28. 如申請專利範圍第20項之方法，其中在該閘極電極與該光阻擋層之間的重疊寬度大約為 $3\mu\text{m}$ 或更小。
29. 如申請專利範圍第20項之方法，其中該光阻擋層具有大約 $10\mu\text{m}$ 或更小之寬度。

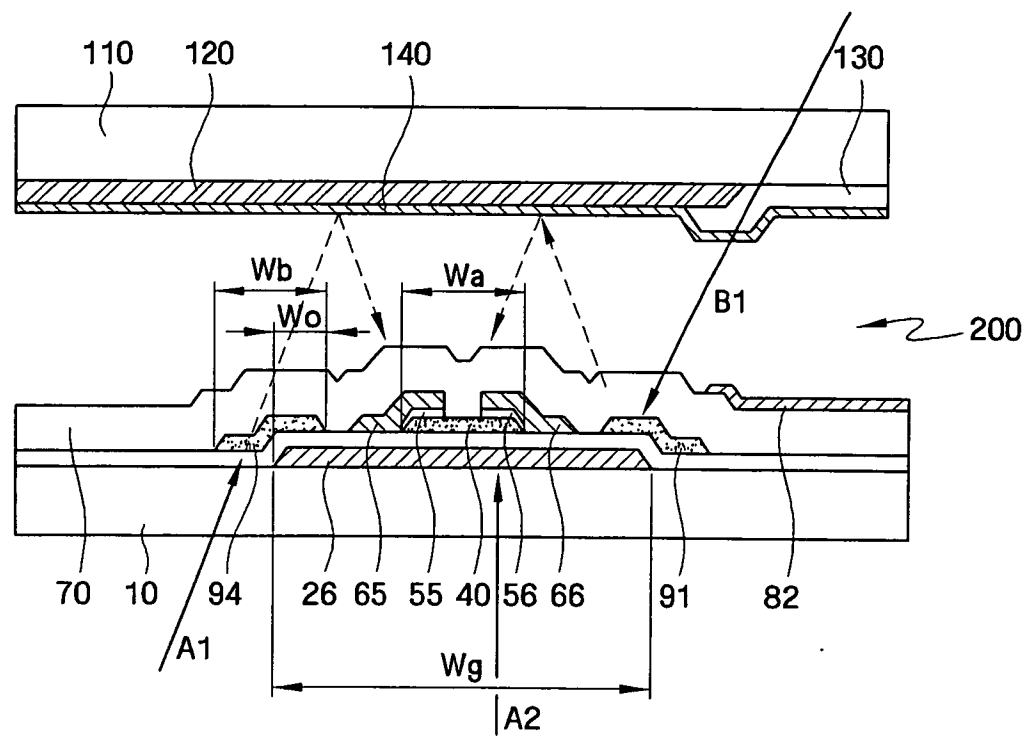
第 1A 圖



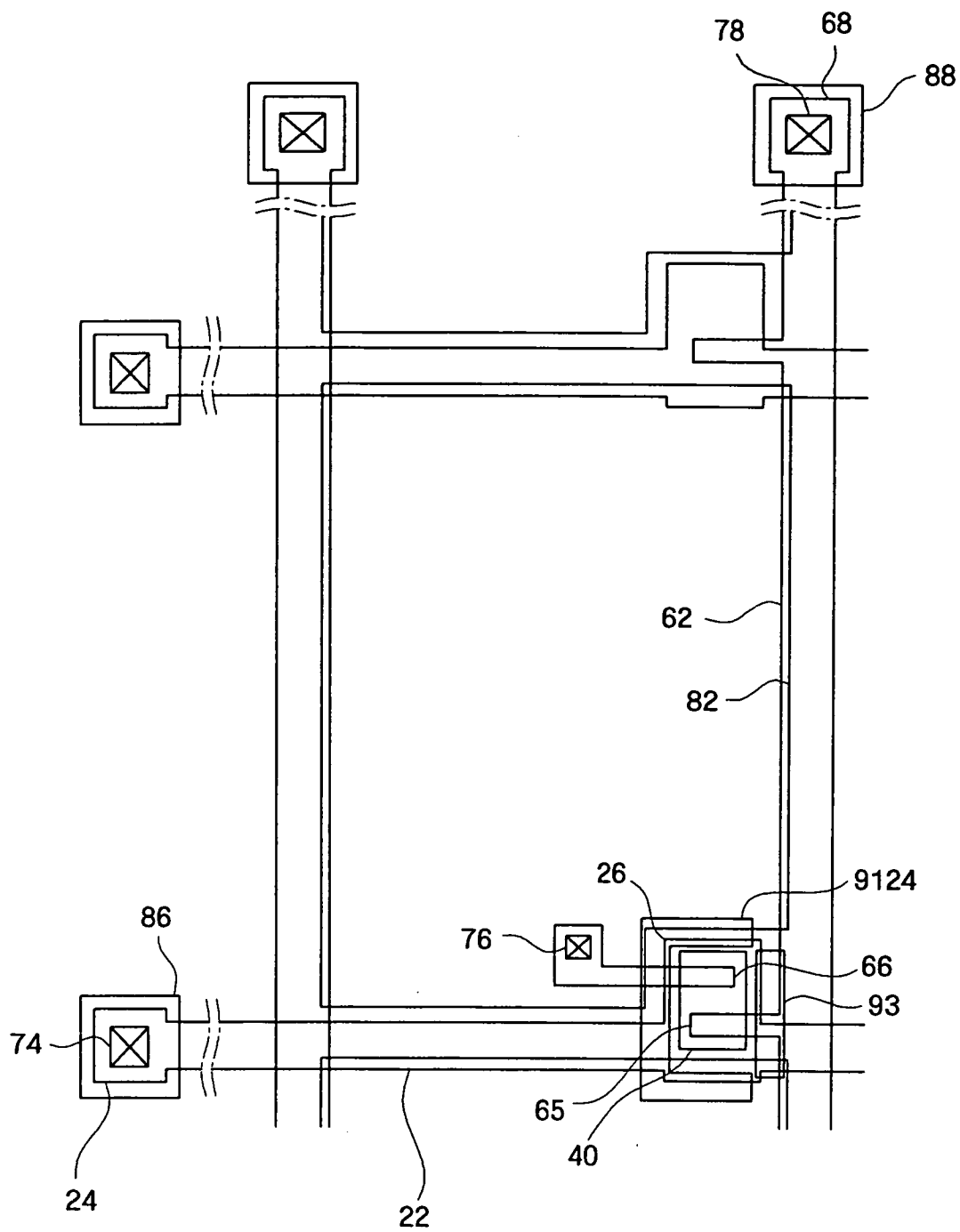
第 1B 圖



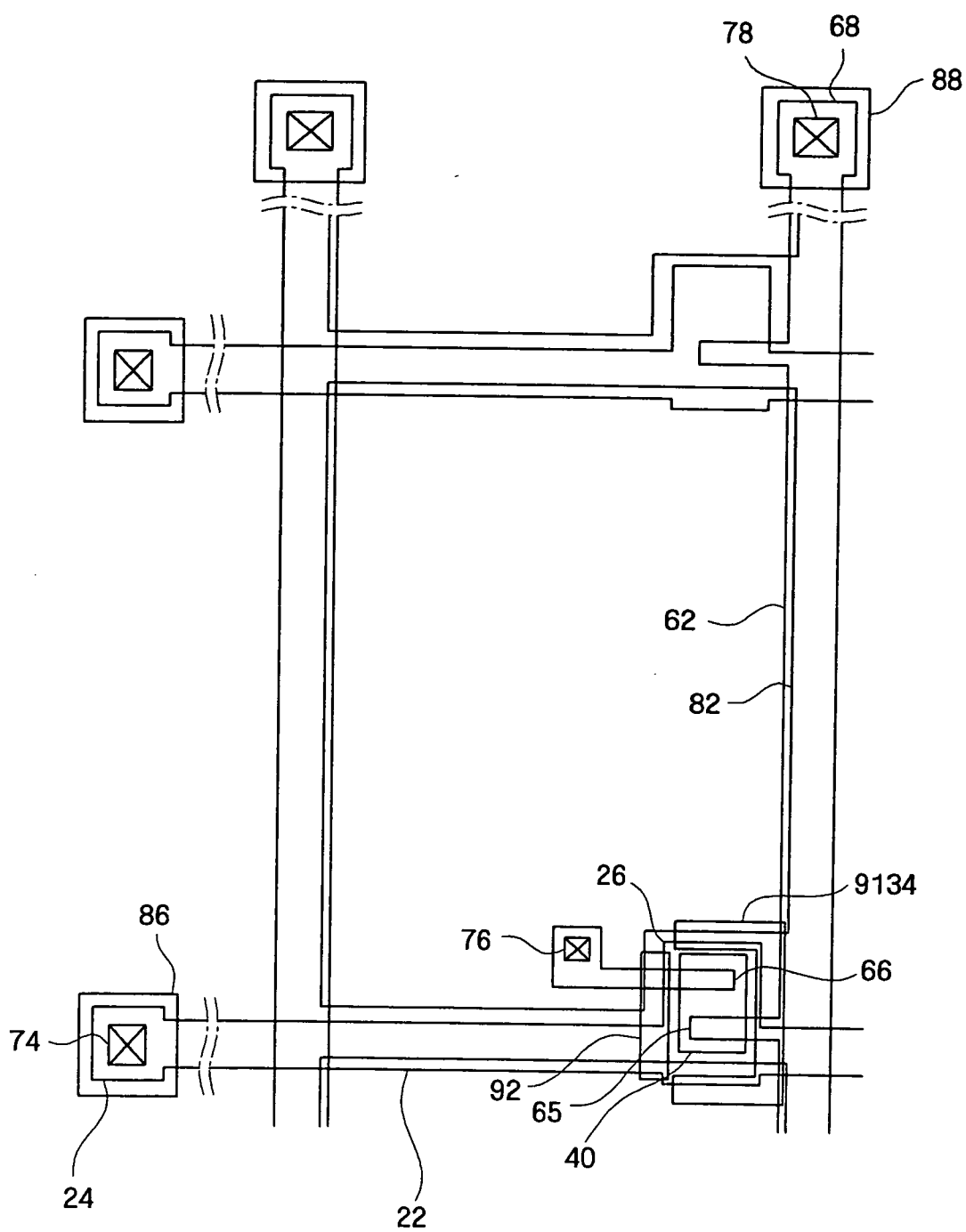
第 1C 圖



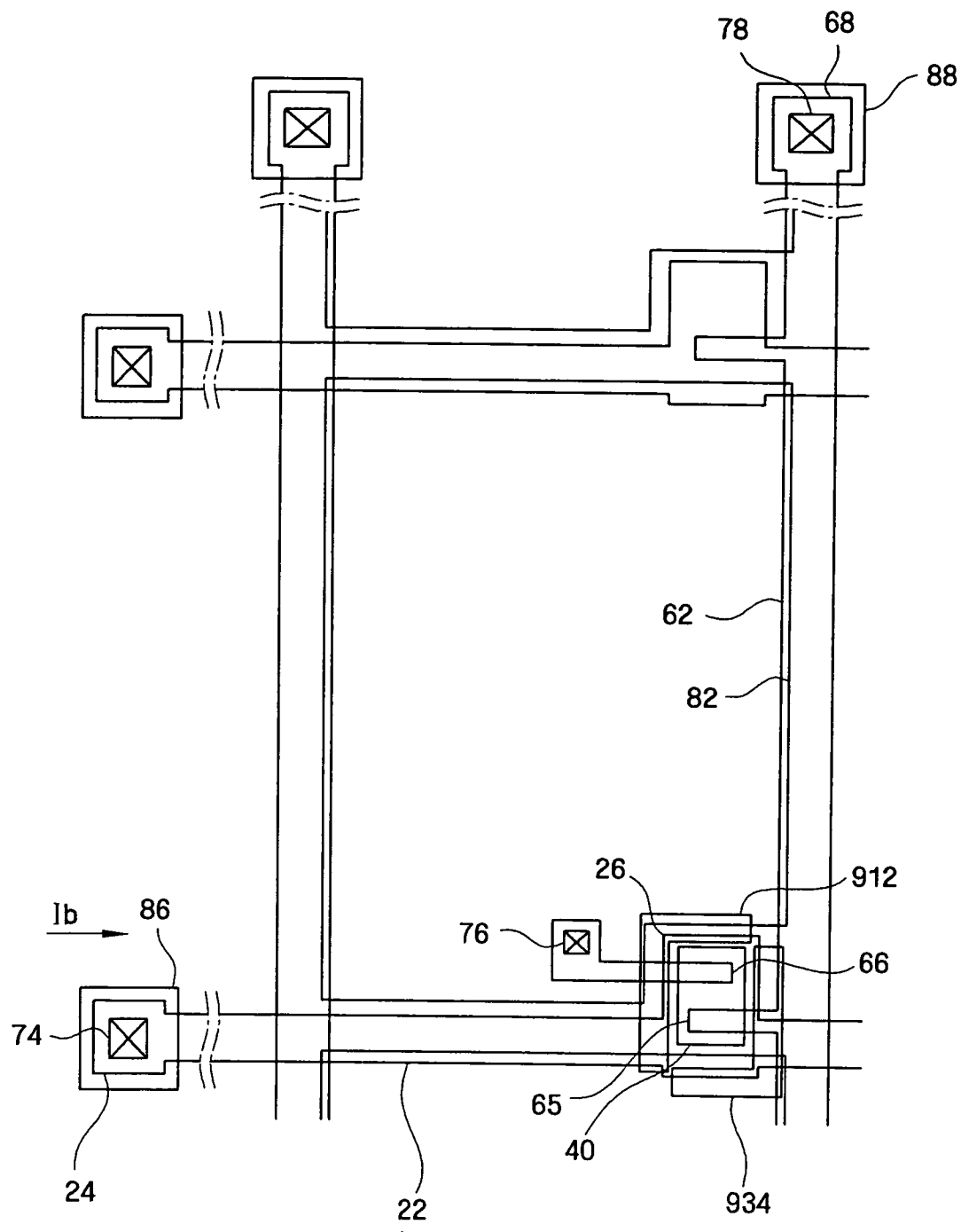
第 2 圖



第 3 圖



第 4 圖



第 5 圖

