

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2021 年 7 月 8 日 (08.07.2021)



(10) 国际公布号
WO 2021/135342 A1

(51) 国际专利分类号:
H01L 29/06 (2006.01) *H01L 21/336* (2006.01)
H01L 29/40 (2006.01)

(21) 国际申请号: PCT/CN2020/113361

(22) 国际申请日: 2020 年 9 月 4 日 (04.09.2020)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201911418234.7 2019 年 12 月 31 日 (31.12.2019) CN

(71) 申请人: 无锡华润上华科技有限公司 (CSMC TECHNOLOGIES FAB2 CO., LTD.) [CN/CN]; 中国江苏省无锡市新区新洲路 8 号, Jiangsu 214028 (CN)。

(72) 发明人: 赵景川 (ZHAO, Jingchuan); 中国江苏省无锡市新区新洲路 8 号, Jiangsu 214028 (CN)。 张志丽 (ZHANG, Zhili); 中国江苏省无锡市新区新洲路 8 号, Jiangsu 214028 (CN)。 张森 (ZHANG, Sen); 中国江苏省无锡市新区新洲路 8 号, Jiangsu 214028 (CN)。

(74) 代理人: 广州华进联合专利商标代理有限公司 (ADVANCE CHINA IP LAW OFFICE); 中国广东省广州市天河区珠江东路 6 号 4501 房 (部位: 自编 01-03 和 08-12 单元) (仅限办公用途), Guangdong 510623 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT,

(54) **Title:** LATERALLY DIFFUSED METAL OXIDE SEMICONDUCTOR DEVICE AND PREPARATION METHOD THEREFOR

(54) 发明名称: 横向扩散金属氧化物半导体器件及其制备方法

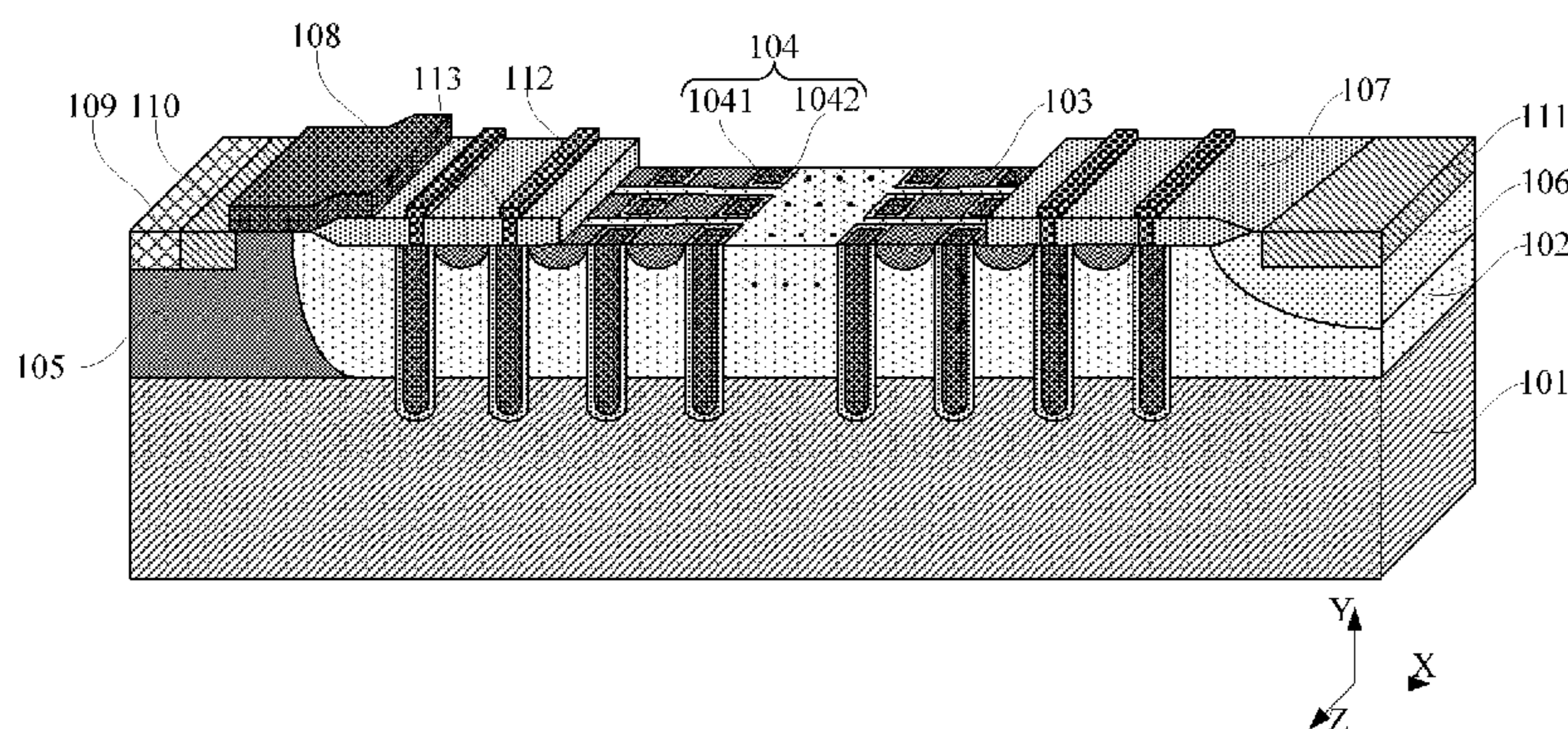


图 12

(57) **Abstract:** Disclosed are a laterally diffused metal oxide semiconductor device and a preparation method therefor. The laterally diffused metal oxide semiconductor device comprises: a substrate (101) of a first conductivity type; a drift area (102) of a second conductivity type, which area is located in the substrate of the first conductivity type; a longitudinal floating field plate array, comprising a plurality of longitudinal floating field plate structures (104) which are arranged at intervals in multiple rows and multiple columns, wherein the longitudinal floating field plate structure comprises a dielectric layer (1041) arranged on an inner surface of a groove and a conductive layer (1042) filling the groove, and the groove runs from and through the drift area of the second conductivity type and extends into the substrate of the first conductivity type; and a plurality of injection areas (103) of the first conductivity type, which areas are located in the drift area of the second conductivity type and located between two adjacent longitudinal floating field plate structures in rows. The longitudinal floating field plate structure runs from and through the drift region of the second conductivity type and extends into the substrate of the first conductivity type, such that potential at the bottom of the longitudinal floating field plate structure is limited by a surface, and the stability of the device is improved.

[见续页]



JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：
— 包括国际检索报告(条约第21条(3))。

(57) 摘要：一种横向扩散金属氧化物半导体器件及其制备方法，包括：第一导电类型的衬底（101）；第二导电类型的漂移区（102），位于第一导电类型的衬底内；纵向浮空场板阵列，包括若干个呈多行多列间隔排布的纵向浮空场板结构（104）；纵向浮空场板结构包括设于沟槽内表面的介质层（1041）及填充于沟槽内的导电层（1042），沟槽从第二导电类型的漂移区贯穿第二导电类型的漂移区并延伸至第一导电类型的衬底内；若干个第一导电类型的注入区域（103），位于第二导电类型的漂移区内，且位于各行相邻两纵向浮空场板结构之间。纵向浮空场板结构从第二导电类型的漂移区表面贯穿第二导电类型的漂移区并延伸至第一导电类型的衬底内，使得纵向浮空场板结构底部的电势被表面限制，从而提高了器件的稳定性。

横向扩散金属氧化物半导体器件及其制备方法

相关申请

本申请要求 2019 年 12 月 31 日申请的，申请号为 201911418234.7，名称为“横向扩散金属氧化物半导体器件及其制备方法”的中国专利申请的优先权，在此将其全文引入作为参考。

技术领域

本发明涉及半导体技术领域，特别是涉及一种横向扩散金属氧化物半导体器件及其制备方法。

背景技术

对于横向扩散金属氧化物半导体（LDMOS）器件，为了提高器件的击穿电压（BV），降低导通电阻 $R_{DS(on)}$ ，场板技术是一种较为常见的结构，即在漂移区内引入纵向浮空场板结构，以在提高器件耐压的同时降低其导通电阻。但是，由于纵向浮空场板结构中的深槽位于器件的导电沟道内，漂移区内的导电路径减少，器件工作时的电流流通的路径被阻挡，使得器件仍具有较高的导通电阻，即现有的横向扩散金属氧化物半导体器件通过引入纵向浮空场板结构只能一定程度的降低器件的导通电阻，降低幅度有限。

发明内容

基于此，有必要提供一种具有新型的场板结构的横向扩散金属氧化物半导体器件及其制备方法，以提高器件的击穿电压并进一步降低器件的导通电阻。

为实现上述目的，本发明提供一种横向扩散金属氧化物半导体器件，包括：

第一导电类型的衬底；

第二导电类型的漂移区，位于所述第一导电类型的衬底内，所述第一导电类型和第二导电类型相反；

纵向浮空场板阵列，包括若干个呈多行多列间隔排布的纵向浮空场板结构，所述纵向浮空场板阵列的行方向为导电沟道的长度方向，列方向为所述导电沟道的宽度方向；所述纵向浮空场板结构包括设于沟槽内表面的介质层及填充于所述沟槽内的导电层，所述沟槽从所述第二导电类型的漂移区表面贯穿所述第二导电类型的漂移区并延伸至所述第一导电类型的衬底内；

若干个第一导电类型的注入区域，位于所述第二导电类型的漂移区内，且位于各行相邻两所述纵向浮空场板结构之间。

本发明还提供一种横向扩散金属氧化物半导体器件的制备方法，包括如下步骤：

提供第一导电类型的衬底；

于所述第一导电类型的衬底内形成第二导电类型的漂移区；

于所述第二导电类型的漂移区内形成第一导电类型的注入区域；

于所述第二导电类型的漂移区内形成纵向浮空场板阵列，所述纵向浮空场板阵列包括若干个呈多行多列间隔排布的纵向浮空场板结构，所述纵向浮空场板结构包括设于沟槽内表面的介质层及填充于所述沟槽内的导电层，所述沟槽从所述第二导电类型的漂移区表面贯穿所述第二导电类型的漂移区并延伸至所述第一导电类型的衬底内；所述第一导电类型的注入区域位于各行相邻两所述纵向浮空场板结构之间。

本申请的一个或多个实施例的细节在下面的附图和描述中提出。本申请的其他特征、目的和优点将从说明书、附图以及权利要求书变得明显。

附图说明

为了更好地描述和说明这里公开的那些发明的实施例和/或示例，可以参考一幅或多幅附图。用于描述附图的附加细节或示例不应当被认为是对所公开的发明、目前描述的实施例和/或示例以及目前理解的这些发明的最佳模式中的任何一者的范围的限制。

图 1 显示为本发明一个实施例中提供的横向扩散金属氧化物半导体器件的制备方法的流程图；

图 2 显示为本发明一个实施例中提供的横向扩散金属氧化物半导体器件的制备方法中步骤 S10 所得结构的截面结构示意图；

图 3 显示为本发明一个实施例中提供的横向扩散金属氧化物半导体器件的制备方法中步骤 S11 所得结构的截面结构示意图；

图 4 显示为本发明一个实施例中提供的横向扩散金属氧化物半导体器件的制备方法中步骤 S12 所得结构的立体结构示意图；

图 5 显示为图 4 的截面结构示意图；

图 6 显示为本发明一个实施例中提供的横向扩散金属氧化物半导体器件的制备方法中步骤 S13 所得结构的立体结构示意图；

图 7 显示为图 6 的截面结构示意图；

图 8 显示为本发明一个实施例中提供的横向扩散金属氧化物半导体器件的制备方法中步骤 S14 所得结构的截面结构示意图；

图 9 显示为本发明一个实施例中提供的横向扩散金属氧化物半导体器件的制备方法中步骤 S15 所得结构的截面结构示意图；

图 10 显示为本发明一个实施例中提供的横向扩散金属氧化物半导体器件的制备方法中步骤 S16 所得结构的截面结构示意图；

图 11 显示为本发明一个实施例中提供的横向扩散金属氧化物半导体器件的制备方法中步骤 S17 所得结构的截面结构示意图；

图 12 显示为本发明一个实施例中提供的横向扩散金属氧化物半导体器件的制备方法中步骤 S18 所得结构的立体结构示意图；

图 13 显示为图 12 的截面结构示意图；

图 14 显示为本发明一个实施例中提供的横向扩散金属氧化物半导体器件的制备方法中步骤 S18 至步骤 S20 所得结构的整体俯视结构示意图；

图 15 显示为图 14 中 A 区域的放大示意图；

图 16 显示为本发明另一个实施例中提供的横向扩散金属氧化物半导体器件的制备方法中所得结构的立体结构示意图；

图 17 显示为图 16 的截面结构示意图。

具体实施方式

为了便于理解本发明，下面将参照相关附图对本发明进行更全面的描述。附图中给出了本发明的首选实施例。但是，本发明可以以许多不同的形式来实现，并不限于本文所描述的实施例。相反地，提供这些实施例的目的是使对本发明的公开内容更加透彻全面。

除非另有定义，本文所使用的所有的技术和科学术语与属于本发明的技术领域的技术人员通常理解的含义相同。本文中在本发明的说明书中所使用的术语只是为了描述具体的实施例的目的，不是旨在于限制本发明。本文所使用的术语“及 / 或”包括一个或多个相关的所列项目的任意的和所有的组合。

在一个实施例中，请参阅图 1，本发明提供一种横向扩散金属氧化物半导体器件的制备方法，包括如下步骤：

S10：提供第一导电类型的衬底；

S11：于所述第一导电类型的衬底内形成第二导电类型的漂移区；

S12：于所述第二导电类型的漂移区内形成第一导电类型的注入区域；

S13：于所述第二导电类型的漂移区内形成纵向浮空场板阵列，所述纵向浮空场板阵列包括若干个呈多行多列间隔排布的纵向浮空场板结构，所述纵向浮空场板结构包括设于沟槽内表面的介质层及填充于所述沟槽内的导电层，所述沟槽从所述第二导电类型的漂移区的表面贯穿所述第二导电类型的漂移区并延伸至所述第一导电类型的衬底内；所述第一导电类型的注入区域位于各行相邻两所述纵向浮空场板结构之间。

在上述示例中，纵向浮空场板结构从第二导电类型的漂移区表面贯穿第二导电类型的漂移区并延伸至第一导电类型的衬底内，使得横向扩散金属氧化物半导体器件表面和第一导电类型的衬底存在等势作用，纵向浮空场板结构底部的电势被表面限制，从而提高了器件的稳定性；纵向浮空场板结构中的导电层与第二导电类型的漂移区及第一导电类型的衬底之间具有一定厚度的介质层，这样第二导电类型的漂移区内的掺杂离子和纵向浮空场板结构之间的电荷更易平衡，电场分布的峰值从第一导电类型的衬底与第二导电类型的漂移区的交界处转移至第一导电类型的衬底中的纵向浮

空场板结构的底部，可以有效避免器件在反向耐压时提前击穿；通过在各行相邻纵向浮空场板结构之间的第二导电类型的漂移区内形成第一导电类型的注入区域，可以在相邻两列纵向浮空场板结构之间形成超结结构，第一导电类型的注入区域与纵向浮空场板结构共同作用，辅助器件耗尽，在提高器件耐压的同时，提高器件的电流能力，降低器件的导通电阻；又各行相邻纵向浮空场板结构之间的注入区域的导电类型与第二导电类型的漂移区的导电类型相反，相当于在电路不导通的路径增加了第一导电类型的电荷，使得第二导电类型的漂移区内的掺杂浓度可以得到提升，从而进一步降低了器件的导通电阻。

在一个示例中，如图 2 所示，步骤 S10 中提供的第一导电类型的衬底 101 包括高电阻率的衬底，具体的，所述第一导电类型的衬底 101 可以包括但不限于第一导电类型的硅衬底、第一导电类型的氮化镓衬底或第一导电类型的锗硅衬底等等。

在一个示例中，如图 3 所示，可以采用离子注入工艺在第一导电类型的衬底 101 内进行第二导电类型的离子注入，以使得所述第一导电类型的衬底 101 的部分区域反型为第二导电类型，以作为第二导电类型的漂移区 102；第二导电类型的漂移区 102 的深度小于第一导电类型的衬底 101 的厚度。

在一个示例中，如图 4 及图 5 所示，步骤 S12 可以包括如下步骤：于第二导电类型的漂移区 102 内进行一次第一导电类型离子的注入，以于第二导电类型的漂移区 102 内形成第一导电类型的注入区域 103。第一导电类型的注入区域 103 的数量为若干个，若干个第一导电类型的注入区域 103 可以呈多行多列的阵列排布，即若干个第一导电类型的注入区域 103 可以呈多行多列的间隔排布。具体的，若干个第一导电类型的注入区域 103 的列方向为后续形成的器件的导电沟道的宽度方向，行方向为后续形成的器件的导电沟道的长度方向。

在一个示例中，若干个第一导电类型的注入区域 103 等间距间隔排布，即若干个第一导电类型的注入区域 103 沿行方向及列方向均等间距间隔排布。

在一个示例中，第一导电类型的注入区域 103 的深度小于第二导电类型的漂移区 102 的深度。

具体的，步骤 S12 可以包括如下步骤：

S121：于第二导电类型的漂移区 102 表面形成图形化掩膜层（未示出），图形化掩膜层内形成有开口图形，开口图形暴露出第二导电类型的漂移区 102，且开口图形定义出第一导电类型的注入区域 103 的形状及位置；

S122：基于图形化掩膜层对第二导电类型的漂移区 102 进行一次离子注入，经高温推结后形成若干个第一导电类型的注入区域 103；

S123：去除图形化掩膜层。

在一个可选地示例中，第一导电类型的注入区域 103 位于第二导电类

型的漂移区 102 的上部，且第一导电类型的注入区域 103 的顶部可以与第二导电类型的漂移区 102 的上表面相平齐，如图 4 至图 5 所示，也可以为第一导电类型的注入区域 103 的顶部与第二导电类型的漂移区 102 的上表面具有间距。

在另一个可选地示例中，第一导电类型的注入区域 103 还可以位于第二导电类型的漂移区 102 的中部。

在又一个可选地示例中，第一导电类型的注入区域 103 还可以位于第二导电类型的漂移区 102 的下部，且第一导电类型的注入区域 103 的底部与第二导电类型的漂移区 102 的下表面具有间距。

需要说明的是，在上述示例中，可以通过离子注入的能量来控制第一导电类型的注入区域 103 的深度，即第一导电类型的注入区域 103 的深度越大所需的离子注入能量越大。

在一个示例中，如图 6 至图 7 所示，步骤 S13 可以包括如下步骤：

S131：于第二导电类型的漂移区 102 内形成若干个多行多列间隔排布的沟槽（未标示出），沟槽的行方向为后续形成的导电沟道的长度方向，列方向为后续形成的导电结构的宽度方向；沟槽第二导电类型的漂移区 102 表面贯穿第二导电类型的漂移区 102 并延伸至第一导电类型的衬底 101 内；

S132：于沟槽的内表面（即侧壁及底部）形成介质层 1041；

S133：于介质层 1041 的表面形成导电层 1042，导电层 1042 填满沟槽。

具体的，步骤 S131 中，具体的，可以采用光刻及刻蚀工艺形成沟槽。

具体的，步骤 S132 中，可以采用但不仅限于热氧化工艺于沟槽的内表面形成氧化层（譬如，氧化硅层等等）作为介质层 1041；当然，在其他示例中也可以采用物理气相沉积工艺、化学气相沉积工艺或原子层沉积工艺等形成介质层 1041，介质层 1041 也可以为氮化物层或氮氧化物层等等。

具体的，步骤 S133 中可以采用物理气相沉积工艺、化学气相沉积工艺或原子层沉积工艺形成导电层 1042，导电层 1042 可以包括但不仅限于掺杂多晶硅层。导电层 1042 与介质层 1041 共同构成纵向浮空场板结构 104。

在一个示例中，形成纵向浮空场板结构 104 之后，沿行方向，纵向浮空场板结构 104 与第一导电类型的注入区域 103 交替排布；第一导电类型的注入区域 103 的宽度（即第一导电类型的注入区域 103 沿列方向的尺寸）小于或等于浮空场板结构 104 的宽度（浮空场板结构 104 沿列方向的尺寸）。

在上述示例中，第一导电类型的注入区域 103 的宽度小于或等于纵向浮空场板结构 104 的宽度，可以确保第一导电类型的注入区域 103 不会阻碍后续形成的器件导通时电子的流动。

在一个示例中，纵向浮空场板阵列中，若干个纵向浮空场板结构 104 沿行方向及列方向均等间距间隔排布。

在一个示例中，各行中纵向浮空场板结构 104 的数量等于纵向浮空场板阵列的列数，各列中纵向浮空场板结构 104 的数量等于纵向浮空场板阵

列的行数；即相邻两行浮空场板结构 104 一一对应设置而并非错位排布，且相邻两列浮空场板结构 104 一一对应设置而并非错位排布。

需要说明的是，导电层 1042 需从第二导电类型的漂移区 102 表面贯穿第二导电类型的漂移区 102，并延伸至第一导电类型的衬底 101 内，以使得最终形成的器件的表面和第一导电类型的衬底 101 等电势，从而提高了器件的稳定性。

需要进一步说明的是，在其他示例中，步骤 S12 可以与步骤 S13 互换，即在其他示例中也可以先于第二导电类型的漂移区 102 内形成纵向浮空场板阵列结构，再于第二导电类型的漂移区 102 内形成第一导电类型的注入区域 103。

需要更进一步说明的是，纵向浮空场板结构 104 中的“浮空”表示纵向浮空场板结构 104 不外接电位。

在一个可选的示例中，如图 8 至图 11，步骤 S13 之后还包括如下步骤：

S14：于第二导电类型的漂移区 102 一侧形成第一导电类型的阱区 105，并于第二导电类型的漂移区 102 内形成第二导电类型的阱区 106，第二导电类型的阱区 106 位于纵向浮空场板阵列远离第一导电类型的阱区 105 一侧，且与纵向浮空场板阵列具有间距，如图 8 所示；第二导电类型的阱区 106 漏区 111 的漂移缓冲区，可以提高 LDMOS 器件在正向工作时的开态击穿电压；第一导电类型的阱区 105 作为器件的导电沟道形成区域，其浓度将影响第二导电类型的漂移区 102 的耗尽和导通电压。

S15：于第二导电类型的漂移区 102 上形成场氧化层 107，场氧化层 107 覆盖纵向浮空场板阵列，如图 9 所示；

S16：于第一导电类型的阱区 105 上及场氧化层 107 上形成栅极 108，栅极 108 自第一导电类型的阱区 105 延伸至场氧化层 107 的表面，如图 10 所示；

S17：于第一导电类型的阱区 105 内形成源区 110 及第一导电类型的体区（即第一导电类型的衬底 101 的引出区）109，并于第二导电类型的阱区 106 内形成漏区 111；源区 110 与第二导电类型的漂移区 102 具有间距，第一导电类型的体区 109 位于源区 110 远离纵向浮空场板阵列的一侧，并与源区 110 接触，如图 11 所示；

S18：于场氧化层 107 内形成若干个互连孔（未标示出），互连孔与纵向浮空场板结构 104 一一对应设置，且暴露出各纵向浮空场板结构 104 中的导电层 1042；

S19：于互连孔内形成导电结构 113；

S20：于场氧化层 107 上形成若干条导电等势条 112，各导电等势条 112 均沿导电沟道宽度方向延伸，且通过导电结构 113 与位于其下方的一列纵向浮空场板结构 104 电连接，如图 12 至图 13 所示。

具体的，在步骤 S14 中，可以采用离子注入工艺形成第一导电类型的阱区 105 及第二导电类型的阱区 106；第一导电类型的阱区 105 的深度可

以等于第二导电类型的漂移区 102 的深度，第二导电类型的阱区 106 的深度小于第二导电类型的漂移区 102 的深度。

具体的，步骤 S15 中，可以采用但不仅限于热氧化工艺形成场氧化层 107。

具体的，步骤 S16 中形成的栅极 108 可以包括但不限于多晶硅栅极，具体的，栅极 108 可以包括掺杂多晶硅栅极。

具体的，步骤 S17 中，可以采用离子注入工艺形成源区 110、漏区 111 及体区 109。体区 109 为第一导电类型的区域，源区 110 为第二导电类型的区域，漏区 111 为第二导电类型的区域；更为具体的，体区 109、源区 110 及漏区 111 均为重掺杂区域，而第一导电类型的衬底 101、第二导电类型的漂移区 102、第一导电类型的注入区域 103、第一导电类型的阱区 105 及第二导电类型的阱区 106 均为轻掺杂区域；所谓“重掺杂区域”是指掺杂浓度大于等于 $1 \times 10^{18} \text{ atom/cm}^3$ 的区域，所谓“轻掺杂区域”是指掺杂浓度小于或等于 $1 \times 10^{18} \text{ atom/cm}^3$ 的区域。

需要说明的是，如图 12 所示，上述示例中，行方向均为图 12 中所示的 X 方向，列方向均为图 12 中所示的 Z 方向，即 X 方向为器件的导电沟道的长度方向，Z 方向为器件的导电沟道的宽度方向，Y 方向为器件的竖直方向；图 13 为图 12 沿 Y 方向的截面结构示意图。

在一个示例中，导电等势条 112 及导电结构 113 的材料均可以为金属，具体的，可以为铝、铜、金或镍等等。

在一个示例中，相邻两列导电等势条 112 的间距相等，即各导电等势条 112 的列间距相等，列间距相等，可以使得相邻的两个纵向浮空场板结构 104 之间的电容可以看成是相等的。

在一个示例中，导电等势条 112 在版图上为围成跑道结构的等势环，如图 14 中所示的各导电等势条 112、第一导电类型的注入区域 103 及纵向浮空场板结构 104 均位于跑道区域 20 内。

在一个示例中，如图 15 所示，各纵向浮空场板结构 104 并排设置。

在另一个实施例中，请结合图 1 至图 15 继续参阅图 16 至图 17，本发明还提供一种横向扩散金属氧化物半导体器件的制备方法，本实施例中的横向扩散金属氧化物半导体器件的制备方法与上述实施例中图 1 至图 15 所示的横向扩散金属氧化物半导体器件的制备方法大致相同，二者的区别仅在于步骤 S12 不同：如图 1 至图 15 所示的横向扩散金属氧化物半导体器件的制备方法中的步骤 S12 仅于第二导电类型的漂移区 102 内进行一次第一导电类型离子的注入，形成的第一导电类型的注入区域 103 的深度减小；而本实施例中的步骤 S12 中于第二导电类型的漂移区 102 内进行多次第一导电类型离子的注入，以于第二导电类型的漂移区 102 内形成包括若干个沿第二导电类型的漂移区 102 的深度方向排布的第一导电类型的子注入区域 1031 的所述第一导电类型的注入区域 103。在本实施例中，通过进行多次子注入形成多个排布的第一导电类型的子注入区域 1031，可以更好的辅

助第二导电类型的漂移区 102 的耗尽，相较于如图 1 至图 15 的方案，可以进一步提升器件的性能。在该实施例中，第一导电类型的注入区域 103 的深度同样要小于第二导电类型的漂移区 102 的深度。

在一个示例中，若干个沿第二导电类型的漂移区 102 的深度方向排布的第一导电类型的子注入区域 1031 可以依次串接，也可以间隔排布。

在上述各横向扩散金属氧化物半导体器件的制备方法中，在一个示例中，第一导电类型可以为 P 型，且第二导电类型可以为 N 型；在另一个示例中，第一导电类型也可以为 N 型，且第二导电类型可以为 P 型。

在又一个实施例中，请继续参阅图 12 至图 15，本发明还提供一种横向扩散金属氧化物半导体器件，包括：第一导电类型的衬底 101；第二导电类型的漂移区 102，第二导电类型的漂移区 102 位于第一导电类型的衬底 101 内，第一导电类型和第二导电类型相反；纵向浮空场板阵列，纵向浮空场板阵列包括若干个呈多行多列间隔排布的纵向浮空场板结构 104，纵向浮空场板结构 104 的行方向为导电沟道的长度方向，列方向为导电沟道的宽度方向；纵向浮空场板结构 104 包括设于沟槽（未标示出）内表面的介质层 1041 及填充于沟槽内的导电层 1042，沟槽从第二导电类型的漂移区 102 表面贯穿第二导电类型的漂移区 102 并延伸至第一导电类型的衬底 101 内；若干个第一导电类型的注入区域 103，第一导电类型的注入区域 103 位于第二导电类型的漂移区 102 内，且位于各行相邻两纵向浮空场板结构 104 之间。

在上述示例中，纵向浮空场板结构 104 从第二导电类型的漂移区 102 表面贯穿第二导电类型的漂移区 102 并延伸至第一导电类型的衬底 101 内，使得横向扩散金属氧化物半导体器件表面和第一导电类型的衬底 101 存在等势作用，纵向浮空场板结构 104 底部的电势被表面限制，从而提高了器件的稳定性；纵向浮空场板结构 104 中的导电层 1042 与第二导电类型的漂移区 102 及第一导电类型的衬底 101 之间具有一定厚度的介质层 1041，这样第二导电类型的漂移区 102 内的掺杂离子和纵向浮空场板结构 104 之间的电荷更易平衡，电场分布的峰值从第一导电类型的衬底 101 与第二导电类型的漂移区 102 的交界处转移至第一导电类型的衬底 101 中的纵向浮空场板结构 104 的底部，可以有效避免器件在反向耐压时提前击穿；通过在各行相邻纵向浮空场板结构 104 之间的第二导电类型的漂移区 102 内形成第一导电类型的注入区域 103，可以在相邻两列纵向浮空场板结构 104 之间形成超结结构，第一导电类型的注入区域 103 与纵向浮空场板结构 104 共同作用，辅助器件耗尽，在提高器件耐压的同时，提高器件的电流能力，降低器件的导通电阻；又各行相邻纵向浮空场板结构 104 之间的注入区域的导电类型与第二导电类型的漂移区 102 的导电类型相反，相当于在电路不导通的路径增加了第一导电类型的电荷，使得第二导电类型的漂移区 102 内的掺杂浓度可以得到提升，从而进一步降低了器件的导通电阻。

需要说明的是，如图 12 所示，本实施例中，行方向均为图 12 中所示

的 X 方向，列方向均为图 12 中所示的 Z 方向，即 X 方向为器件的导电沟道的长度方向，Z 方向为器件的导电沟道的宽度方向，Y 方向为器件的竖直方向；图 13 为图 12 沿 Y 方向的截面结构示意图。

在一个示例中，第一导电类型的衬底 101 包括高电阻率的衬底，具体的，所述第一导电类型的衬底 101 可以包括但不限于第一导电类型的硅衬底、第一导电类型的氮化镓衬底或第一导电类型的锗硅衬底等等。

在一个示例中，第二导电类型的漂移区 102 的深度小于第一导电类型的衬底 101 的厚度。

在一个示例中，若干个第一导电类型的注入区域 103 等间距间隔排布，即若干个第一导电类型的注入区域 103 沿行方向及列方向均等间距间隔排布。

在一个示例中，第一导电类型的注入区域 103 的深度小于第二导电类型的漂移区 102 的深度。

在一个可选地示例中，第一导电类型的注入区域 103 位于第二导电类型的漂移区 102 的上部，且第一导电类型的注入区域 103 的顶部可以与第二导电类型的漂移区 102 的上表面相平齐，如图 12 至图 13 所示，也可以为第一导电类型的注入区域 103 的顶部与第二导电类型的漂移区 102 的上表面具有间距。

在另一个可选地示例中，第一导电类型的注入区域 103 还可以位于第二导电类型的漂移区 102 的中部。

在又一个可选地示例中，第一导电类型的注入区域 103 还可以位于第二导电类型的漂移区 102 的下部，且第一导电类型的注入区域 103 的底部与第二导电类型的漂移区 102 的下表面具有间距。

需要说明的是，在上述示例中，可以通过离子注入的能量来控制第一导电类型的注入区域 103 的深度，即第一导电类型的注入区域 103 的深度越大所需的离子注入能量越大。

在一个示例中，介质层 1041 可以包括但不限于氧化层，譬如氧化硅层等等；在其他示例中，介质层 1041 也可以包括氮化物层或氧化物层。

在一个示例中，导电层 1042 可以包括但不限于掺杂多晶硅层。

在一个示例中，沿行方向，纵向浮空场板结构 104 与第一导电类型的注入区域 103 交替排布；第一导电类型的注入区域 103 的宽度（即第一导电类型的注入区域 103 沿列方向的尺寸）小于或等于浮空场板结构 104 的宽度（浮空场板结构 104 沿列方向的尺寸）。

在上述示例中，第一导电类型的注入区域 103 的宽度小于或等于纵向浮空场板结构 104 的宽度，可以确保第一导电类型的注入区域 103 不会阻碍后续形成的器件导通时电子的流动。

在一个示例中，纵向浮空场板阵列中，若干个纵向浮空场板结构 104 沿行方向及列方向均等间距间隔排布。

在一个示例中，各行中纵向浮空场板结构 104 的数量等于纵向浮空场

板阵列的列数，各列中纵向浮空场板结构 104 的数量等于纵向浮空场板阵列的行数；即相邻两行浮空场板结构 104 一一对应设置而并非错位排布，且相邻两列浮空场板结构 104 一一对应设置而并非错位排布。

需要说明的是，导电层 1042 需从第二导电类型的漂移区 102 表面贯穿第二导电类型的漂移区 102，并延伸至第一导电类型的衬底 101 内，以使得最终形成的器件的表面和第一导电类型的衬底 101 等电势，从而提高了器件的稳定性。

需要进一步说明的是，纵向浮空场板结构 104 中的“浮空”表示纵向浮空场板结构 104 不外接电位。

在一个示例中，横向扩散金属氧化物半导体器件还包括：第一导电类型的阱区 105，第一导电类型的阱区 105 位于第二导电类型的漂移区 102 一侧，且与第二导电类型的漂移区 102 接触；第二导电类型的阱区 106，第二导电类型的阱区 106 位于第二导电类型的漂移区 102 内，且位于纵向浮空场板阵列远离第一导电类型的阱区 105 一侧，与纵向浮空场板阵列具有间距；源区 110，源区 110 位于第一导电类型的阱区 105 内，且与第二导电类型的漂移区 102 具有间距；漏区 111，漏区 111 位于第二导电类型的阱区 106 内；第一导电类型的体区 109，第一导电类型的体区 109 位于第一导电类型的阱区 105 内，且位于源区 110 远离所述纵向浮空场板阵列的一侧，并与源区 110 接触；场氧化层 107，场氧化层 107 位于第二导电类型的漂移区 102 上，且覆盖纵向浮空场板阵列；栅极 108，栅极 108 自第一导电类型阱区 105 延伸至场氧化层 107 的表面。第二导电类型的阱区 106 漏区 111 的漂移缓冲区，可以提高 LDMOS 器件在正向工作时的开态击穿电压；第一导电类型的阱区 105 作为器件的导电沟道形成区域，其浓度将影响第二导电类型的漂移区 102 的耗尽和导通电压。

在一个示例中，第一导电类型的阱区 105 的深度可以等于第二导电类型的漂移区 102 的深度，第二导电类型的阱区 106 的深度小于第二导电类型的漂移区 102 的深度。

在一个示例中，栅极 108 可以包括但不仅限于多晶硅栅极，具体的，栅极 108 可以包括掺杂多晶硅栅极。

具体的，体区 109 为第一导电类型的区域，源区 110 为第二导电类型的区域，漏区 111 为第二导电类型的区域；更为具体的，体区 109、源区 110 及漏区 111 均为重掺杂区域，而第一导电类型的衬底 101、第二导电类型的漂移区 102、第一导电类型的注入区域 103、第一导电类型的阱区 105 及第二导电类型的阱区 106 均为轻掺杂区域；所谓“重掺杂区域”是指掺杂浓度大于等于 $1 \times 10^{18} \text{ atom/cm}^3$ 的区域，所谓“轻掺杂区域”是指掺杂浓度小于或等于 $1 \times 10^{18} \text{ atom/cm}^3$ 的区域。

在一个示例中，横向扩散金属氧化物半导体器件还包括若干条导电等势条 112，导电等势条 112 位于场氧化层 107 上；各导电等势条 112 均沿导电沟道宽度方向延伸，且通过从场氧化层 107 的表面贯穿场氧化层 107

的导电结构 113 与位于其下方的一列纵向浮空场板结构 104 电连接。

在上述示例中，通过设置导电等势条 112，且导电等势条 112 与位于其下方的一列纵向浮空场板结构 104 电连接，相邻两导电等势条 112 可以看成一对平行板电容，其电势差为一个常数，器件的耐压可以随纵向浮空场板结构 104 的增加而增加。

在一个示例中，导电等势条 112 及导电结构 113 的材料均可以为金属，具体的，可以为铝、铜、金或镍等等。

在一个示例中，相邻两列导电等势条 112 的间距相等，即各导电等势条 112 的列间距相等，列间距相等，可以使得相邻的两个纵向浮空场板结构 104 之间的电容可以看成是相等的。

在一个示例中，导电等势条 112 两两首尾连接围成跑道结构的等势环，如图 14 中所示的各导电等势条 112、第一导电类型的注入区域 103 及纵向浮空场板结构 104 均位于跑道区域 20 内。

在一个示例中，如图 15 所示，各纵向浮空场板结构 104 并排设置。

在又一个实施例中，请结合图 12 至图 15 继续参阅图 16 至图 17，本发明还提供一种横向扩散金属氧化物半导体器件的制备方法，本实施例中的横向扩散金属氧化物半导体器件与上述实施例中图 12 至图 15 所示的横向扩散金属氧化物半导体器件大致相同，二者的区别仅在于：如图 12 至图 15 所示的横向扩散金属氧化物半导体器件仅于第二导电类型的漂移区 102 内进行一次第一导电类型离子的注入，形成的第一导电类型的注入区域 103 的深度减小；而本实施例中于第二导电类型的漂移区 102 内进行多次第一导电类型离子的注入，第二导电类型的漂移区 102 内形成有包括若干个沿第二导电类型的漂移区 102 的深度方向排布的第一导电类型的子注入区域 1031 的所述第一导电类型的注入区域 103。在本实施例中，通过进行多次子注入形成多个排布的第一导电类型的子注入区域 1031，可以更好的辅助第二导电类型的漂移区 102 的耗尽，相较于如图 1 至图 15 的方案，可以进一步提升器件的性能。在该实施例中，第一导电类型的注入区域 103 的深度同样要小于第二导电类型的漂移区 102 的深度。

在一个示例中，若干个沿第二导电类型的漂移区 102 的深度方向排布的第一导电类型的子注入区域 1031 可以依次串接，也可以间隔排布。

在上述各横向扩散金属氧化物半导体器件中，在一个示例中，第一导电类型可以为 P 型，且第二导电类型可以为 N 型；在另一个示例中，第一导电类型也可以为 N 型，且第二导电类型可以为 P 型。

需要说明的是，在上述各实施例中，图 4 至图 13、图 16 及图 17 中的省略号标示改成有若干个省略的第一导电类型的注入区域 103 及若干个纵向浮空场板结构 104。

以上所述实施例仅表达了本发明的几种实施方式，其描述较为具体和详细，但并不能因此而理解为对发明专利范围的限制。应当指出的是，对于本领域的普通技术人员来说，在不脱离本发明构思的前提下，还可以做

出若干变形和改进，这些都属于本发明的保护范围。因此，发明专利的保护范围应以所附权利要求为准。

权利要求书

1. 一种横向扩散金属氧化物半导体器件，包括：
第一导电类型的衬底；
第二导电类型的漂移区，位于所述第一导电类型的衬底内，所述第一导电类型和第二导电类型相反；
纵向浮空场板阵列，包括若干个呈多行多列间隔排布的纵向浮空场板结构，所述纵向浮空场板阵列的行方向为导电沟道的长度方向，列方向为所述导电沟道的宽度方向；所述纵向浮空场板结构包括设于沟槽内表面的介质层及填充于所述沟槽内的导电层，所述沟槽从所述第二导电类型的漂移区表面贯穿所述第二导电类型的漂移区并延伸至所述第一导电类型的衬底内；及
若干个第一导电类型的注入区域，位于所述第二导电类型的漂移区内，且位于各行相邻两所述纵向浮空场板结构之间。
2. 根据权利要求 1 所述的横向扩散金属氧化物半导体器件，其特征在于，所述第一导电类型的注入区域的宽度小于或等于所述纵向浮空场板结构的宽度。
3. 根据权利要求 1 所述的横向扩散金属氧化物半导体器件，其特征在于，所述纵向浮空场板阵列中，若干个所述纵向浮空场板结构沿行方向及列方向均等间距间隔排布。
4. 根据权利要求 1 所述的横向扩散金属氧化物半导体器件，其特征在于，所述第一导电类型的注入区域的深度小于所述第二导电类型的漂移区的深度。
5. 根据权利要求 1 所述的横向扩散金属氧化物半导体器件，其特征在于，所述第一导电类型的注入区域包括若干个沿所述第二导电类型的漂移区的深度方向排布的第一导电类型的子注入区域。
6. 根据权利要求 1 所述的横向扩散金属氧化物半导体器件，其特征在于，所述第一导电类型的注入区域位于所述第二导电类型的漂移区的上部，且所述第一导电类型的注入区域的顶部与所述第二导电类型的漂移区的上表面相平齐或与所述第二导电类型的漂移区的上表面具有间距；或所述第一导电类型的注入区域位于所述第二导电类型的漂移区的中部；或所述第一导电类型的注入区域位于所述第二导电类型的漂移区的下部，且所述第一导电类型的注入区域的底部与所述第二导电类型的漂移区的下表面具有间距。
7. 根据权利要求 1 所述的横向扩散金属氧化物半导体器件，其特征在于，各行中所述纵向浮空场板结构的数量等于所述纵向浮空场板阵列的列数，各列中所述纵向浮空场板结构的数量等于所述纵向浮空场板阵列的行数。
8. 根据权利要求 1 所述的横向扩散金属氧化物半导体器件，其特征在于，还包括：

第一导电类型的阱区，位于所述第一导电类型的衬底内，且与所述第二导电类型的漂移区邻接；

第二导电类型的阱区，位于所述第二导电类型的漂移区内，且位于所述纵向浮空场板阵列远离所述第一导电类型的阱区一侧，与所述纵向浮空场板阵列具有间距；

源区，位于所述第一导电类型的阱区内，且与所述第二导电类型的漂移区具有间距；

漏区，位于所述第二导电类型的阱区内；

第一导电类型的体区，位于所述第一导电类型的阱区内，且位于所述源区远离所述纵向浮空场板阵列的一侧，并与所述源区接触；

场氧化层，位于所述第二导电类型的漂移区上，且覆盖所述纵向浮空场板阵列；

栅极，跨设在所述源区和所述第一导电类型阱区上并延伸至所述场氧化层的表面。

9. 根据权利要求 8 所述的横向扩散金属氧化物半导体器件，其特征在于，还包括若干条设于所述场氧化层上的导电等势条；各所述导电等势条均沿所述导电沟道宽度方向延伸，且通过贯穿所述场氧化层的导电结构与位于其下方的一列所述纵向浮空场板结构电连接。

10. 根据权利要求 9 所述的横向扩散金属氧化物半导体器件，其特征在于，各所述导电等势条在版图上为围成跑道结构的等势环。

11. 根据权利要求 9 所述的横向扩散金属氧化物半导体器件，其特征在于，相邻两列所述导电等势条的间距相等。

12. 一种横向扩散金属氧化物半导体器件的制备方法，包括如下步骤：
提供第一导电类型的衬底；

于所述第一导电类型的衬底内形成第二导电类型的漂移区；

于所述第二导电类型的漂移区内形成第一导电类型的注入区域；

于所述第二导电类型的漂移区内形成纵向浮空场板阵列，所述纵向浮空场板阵列包括若干个呈多行多列间隔排布的纵向浮空场板结构，所述纵向浮空场板结构包括设于沟槽内表面的介质层及填充于所述沟槽内的导电层，所述沟槽从所述第二导电类型的漂移区表面贯穿所述第二导电类型的漂移区并延伸至所述第一导电类型的衬底内；所述第一导电类型的注入区域位于各行相邻两所述纵向浮空场板结构之间。

13. 根据权利要求 12 所述的横向扩散金属氧化物半导体器件的制备方法，其特征在于，于所述第二导电类型的漂移区内形成第一导电类型的注入区域包括如下步骤：

于所述第二导电类型的漂移区内进行一次第一导电类型离子的注入，以于所述第二导电类型的漂移区内形成所述第一导电类型的注入区域；其中，

所述第一导电类型的注入区域位于所述第二导电类型的漂移区的上

部，且所述第一导电类型的注入区域的顶部与所述第二导电类型的漂移区的上表面相平齐或与所述第二导电类型的漂移区的上表面具有间距；或所述第一导电类型的注入区域位于所述第二导电类型的漂移区的中部；或所述第一导电类型的注入区域位于所述第二导电类型的漂移区的下部，且所述第一导电类型的注入区域的底部与所述第二导电类型的漂移区的下表面具有间距。

14. 根据权利要求 12 所述的横向扩散金属氧化物半导体器件的制备方法，其特征在于，于所述第二导电类型的漂移区内形成第一导电类型的注入区域包括如下步骤：

于所述第二导电类型的漂移区内进行多次第一导电类型离子的注入，以于所述第二导电类型的漂移区内形成包括若干个沿所述第二导电类型的漂移区的深度方向排布的第一导电类型的子注入区域的所述第一导电类型的注入区域；其中，

所述第一导电类型的注入区域位于所述第二导电类型的漂移区的上部，且所述第一导电类型的注入区域的顶部与所述第二导电类型的漂移区的上表面相平齐或与所述第二导电类型的漂移区的上表面具有间距；或所述第一导电类型的注入区域位于所述第二导电类型的漂移区的中部；或所述第一导电类型的注入区域位于所述第二导电类型的漂移区的下部，且所述第一导电类型的注入区域的底部与所述第二导电类型的漂移区的下表面具有间距。

15. 根据权利要求 12 至 14 中任一项所述的横向扩散金属氧化物半导体器件的制备方法，其特征在于，于所述第二导电类型的漂移区内形成纵向浮空场板阵列之后还包括如下步骤：

于所述第二导电类型的漂移区一侧形成第一导电类型的阱区，并于所述第二导电类型的漂移区内形成第二导电类型的阱区，所述第二导电类型的阱区位于所述纵向浮空场板阵列远离所述第一导电类型的阱区一侧，且与所述纵向浮空场板阵列具有间距；

于所述第二导电类型的漂移区上形成场氧化层，所述场氧化层覆盖所述纵向浮空场板阵列；

于所述第一导电类型的阱区上及所述场氧化层上形成栅极，所述栅极自所述第一导电类型的阱区延伸至所述场氧化层的表面；

于所述第一导电类型的阱区内形成源区及第一导电类型的体区，并于所述第二导电类型的阱区内形成漏区；所述源区与所述第二导电类型的漂移区具有间距，所述第一导电类型的体区位于所述源区远离所述纵向浮空场板阵列的一侧，并与所述源区接触；

于所述场氧化层内形成若干个互连孔，所述互连孔与所述纵向浮空场板结构一一对应设置，且暴露出各所述纵向浮空场板结构中的所述导电层；

于所述互连孔内形成导电结构；

于所述场氧化层上形成若干条导电等势条，各所述导电等势条均沿所

述导电沟道宽度方向延伸，且通过所述导电结构与位于其下方的一系列所述纵向浮空场板结构电连接。

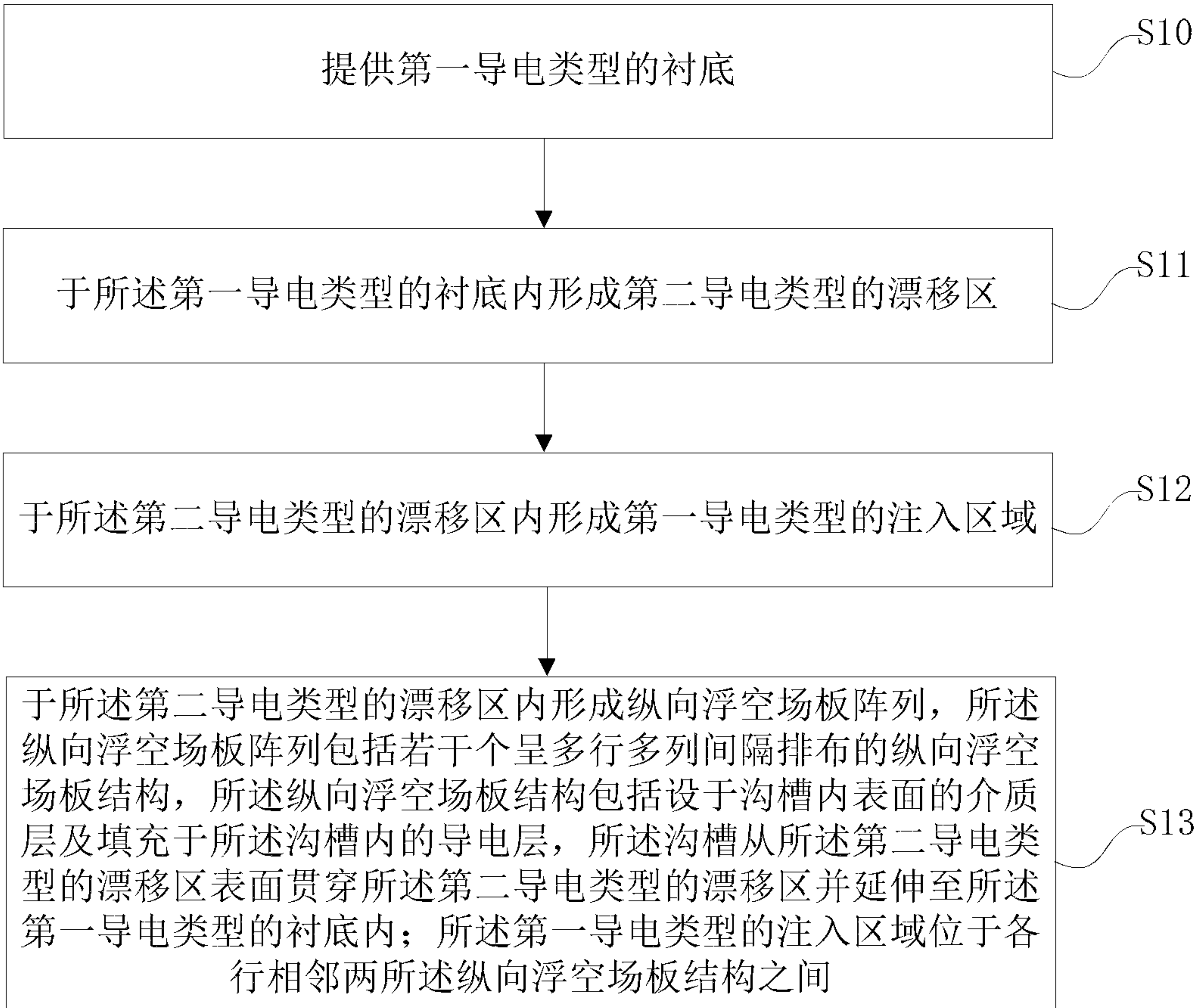


图 1

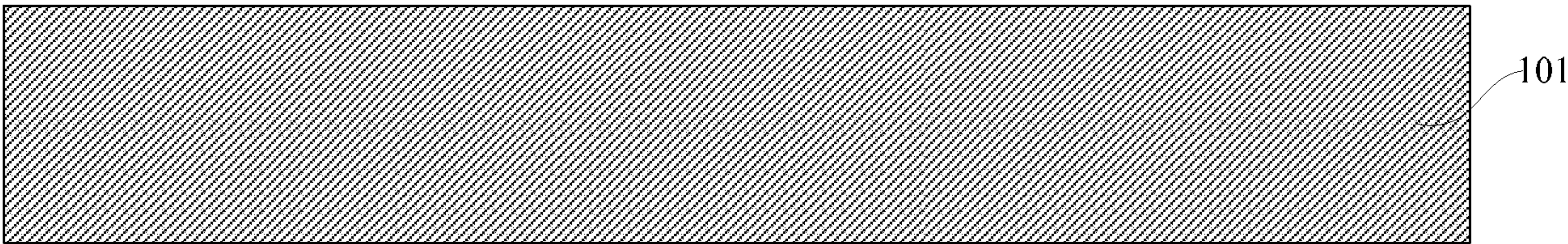


图 2

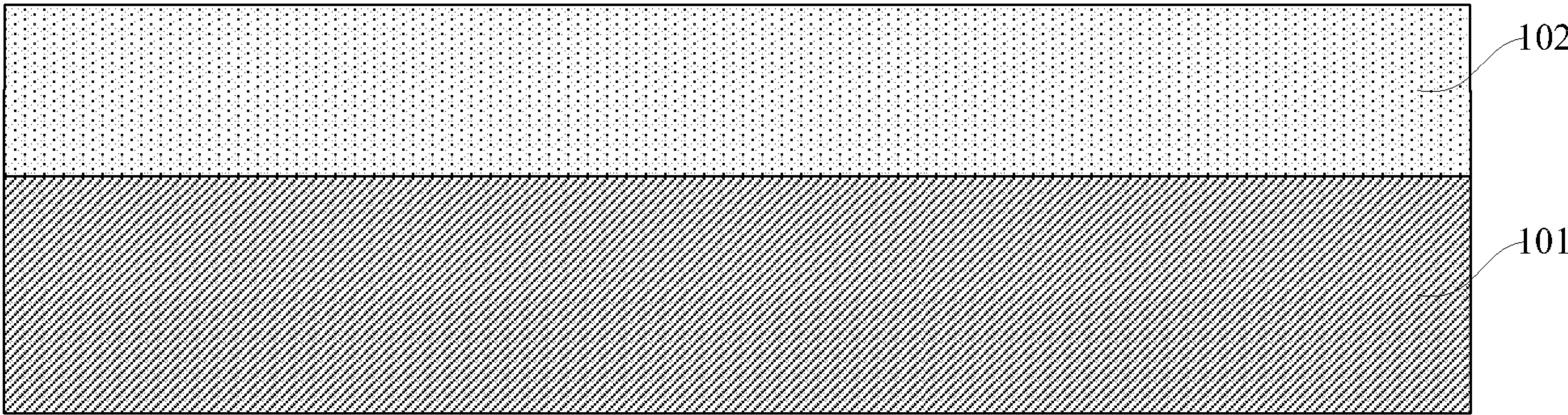


图 3

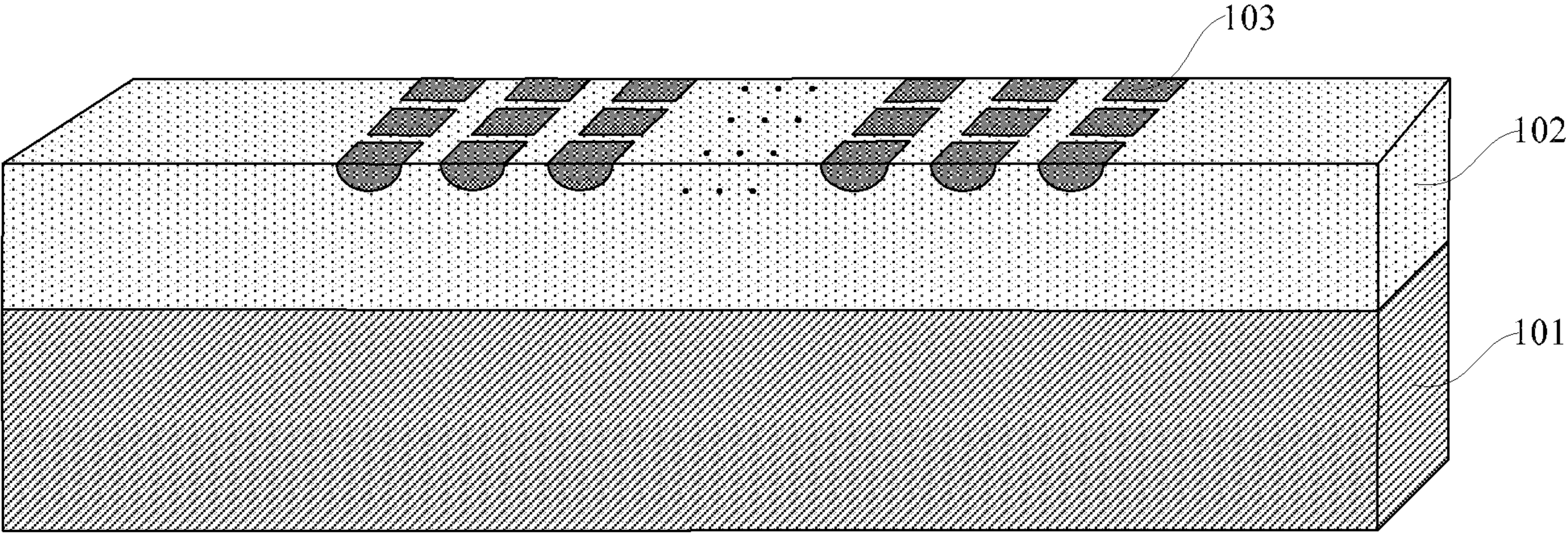


图 4

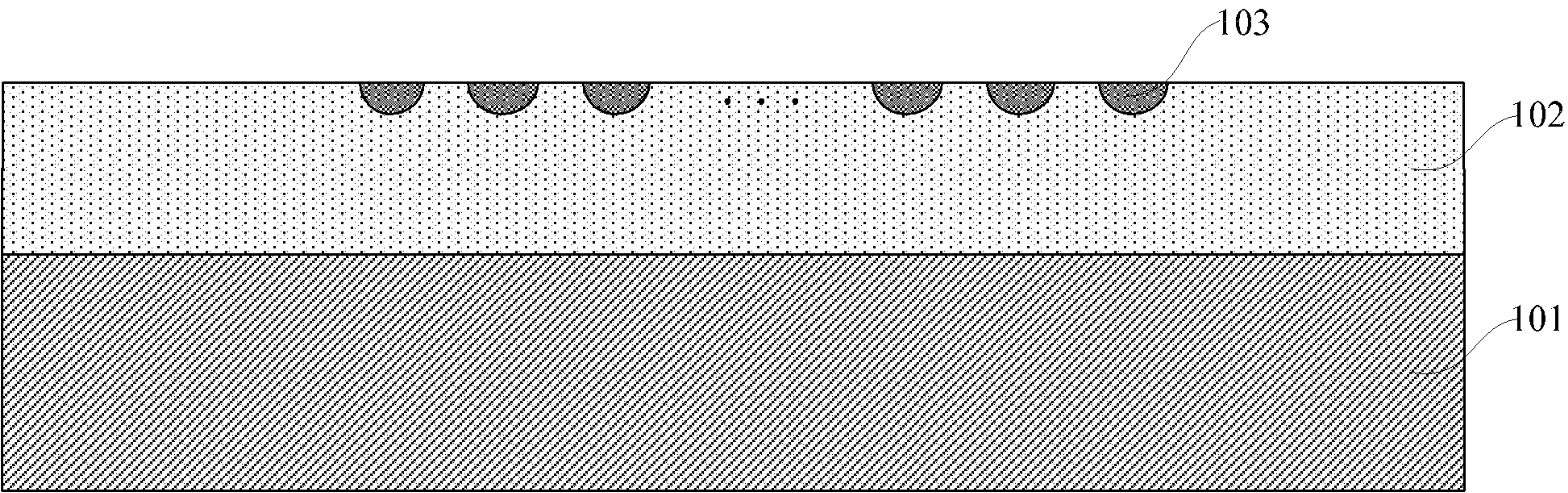


图 5

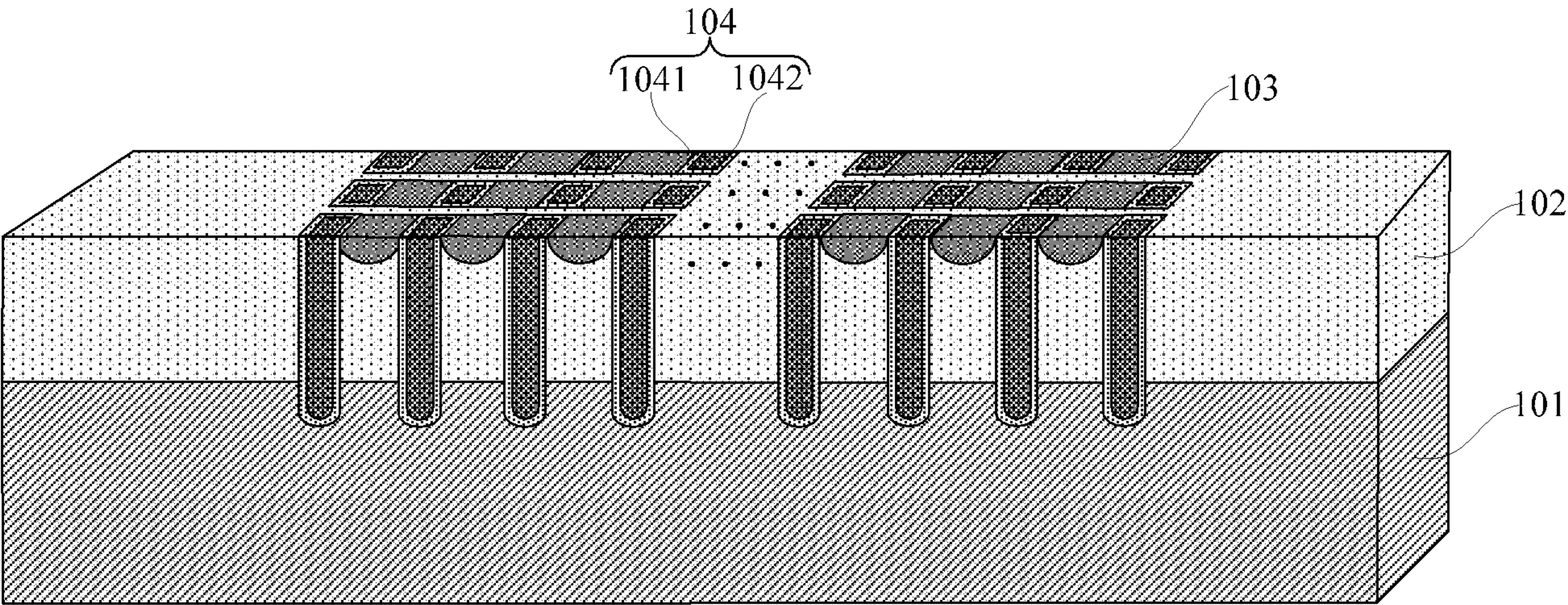


图 6

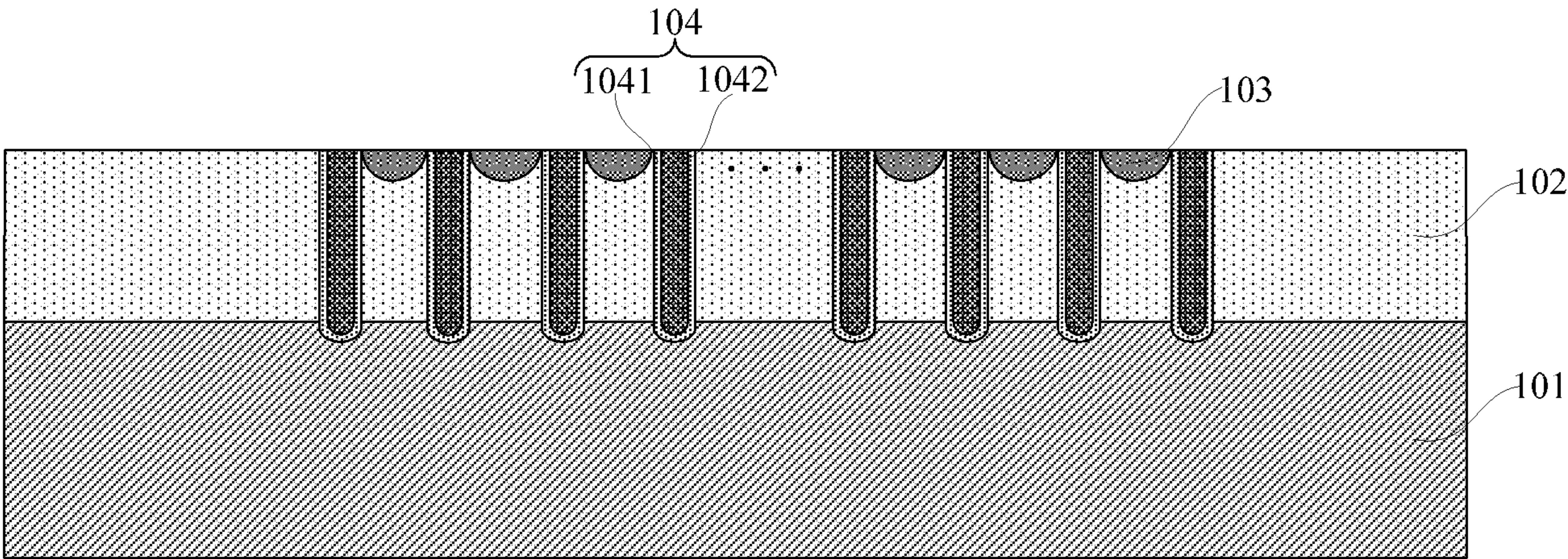


图 7

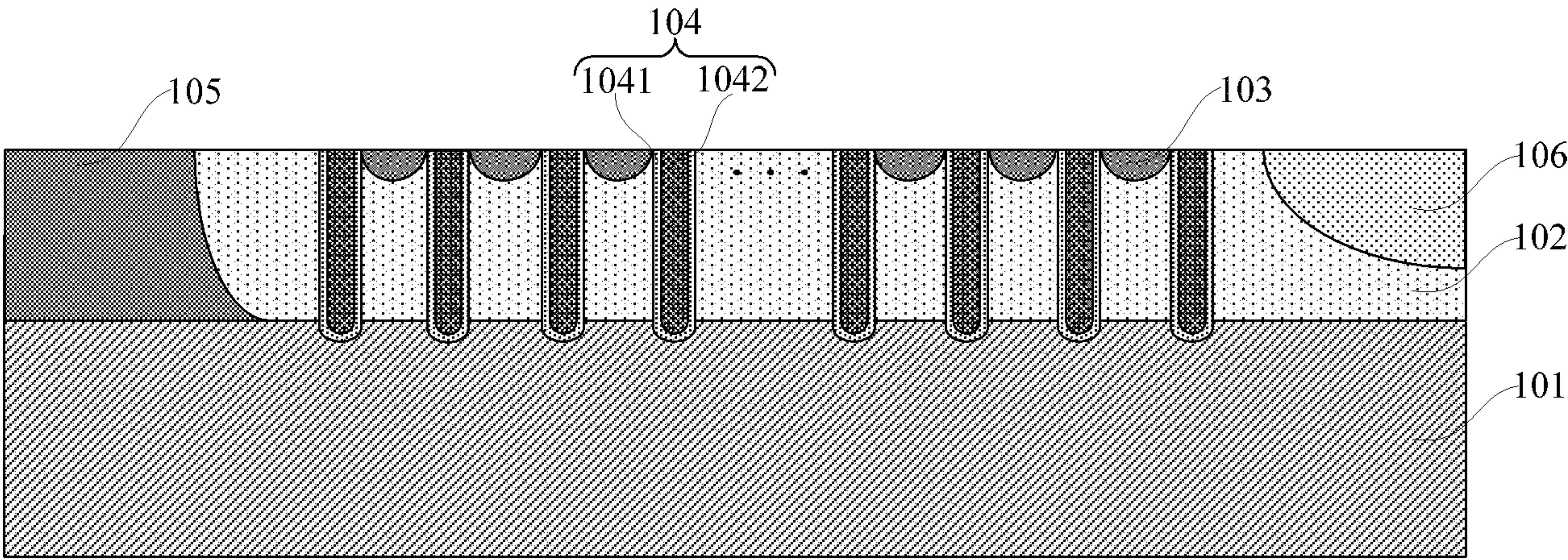


图 8

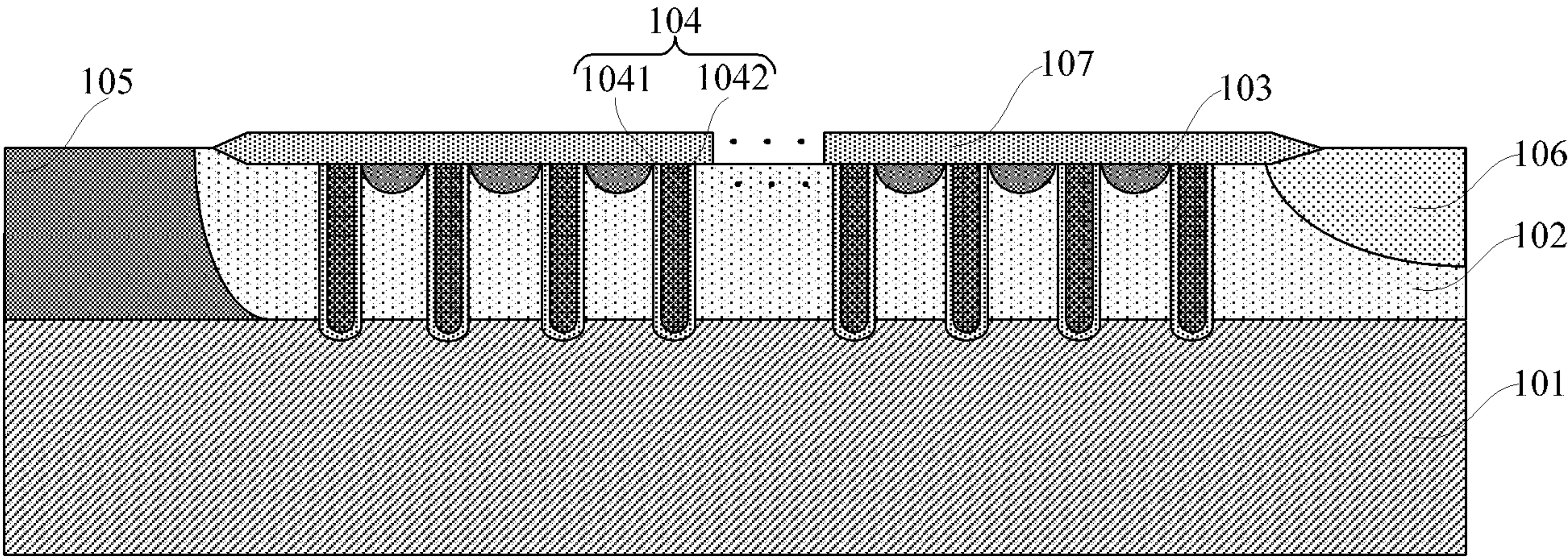


图 9

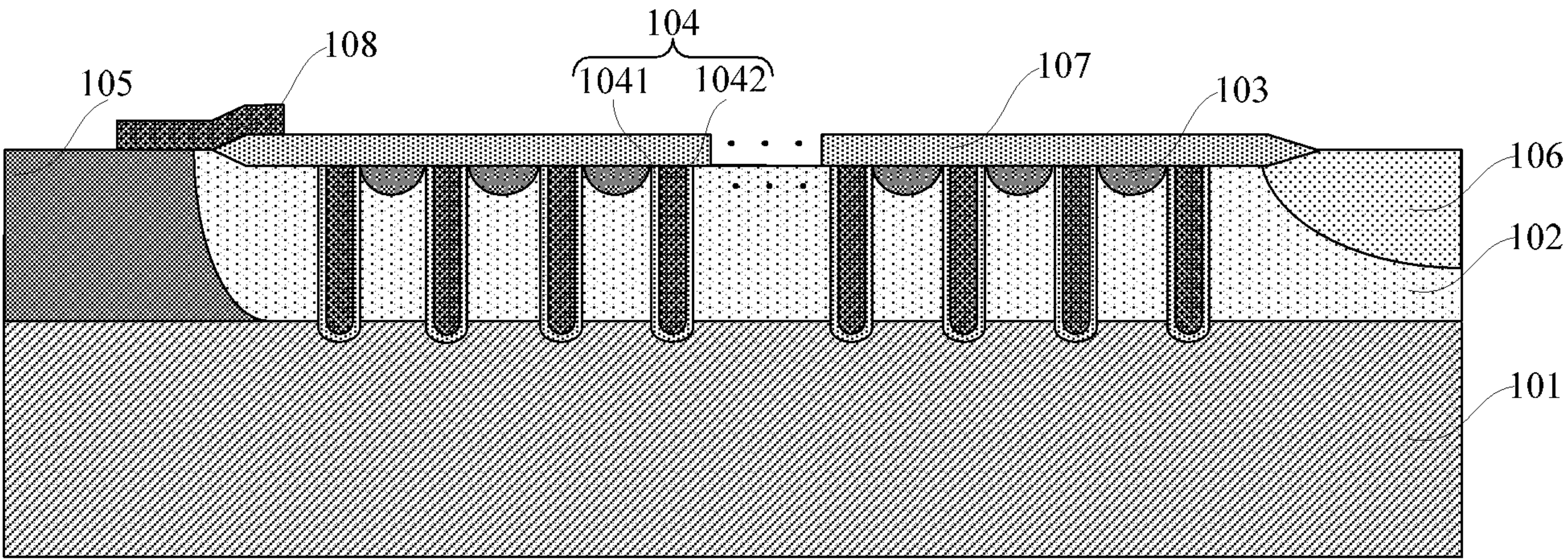


图 10

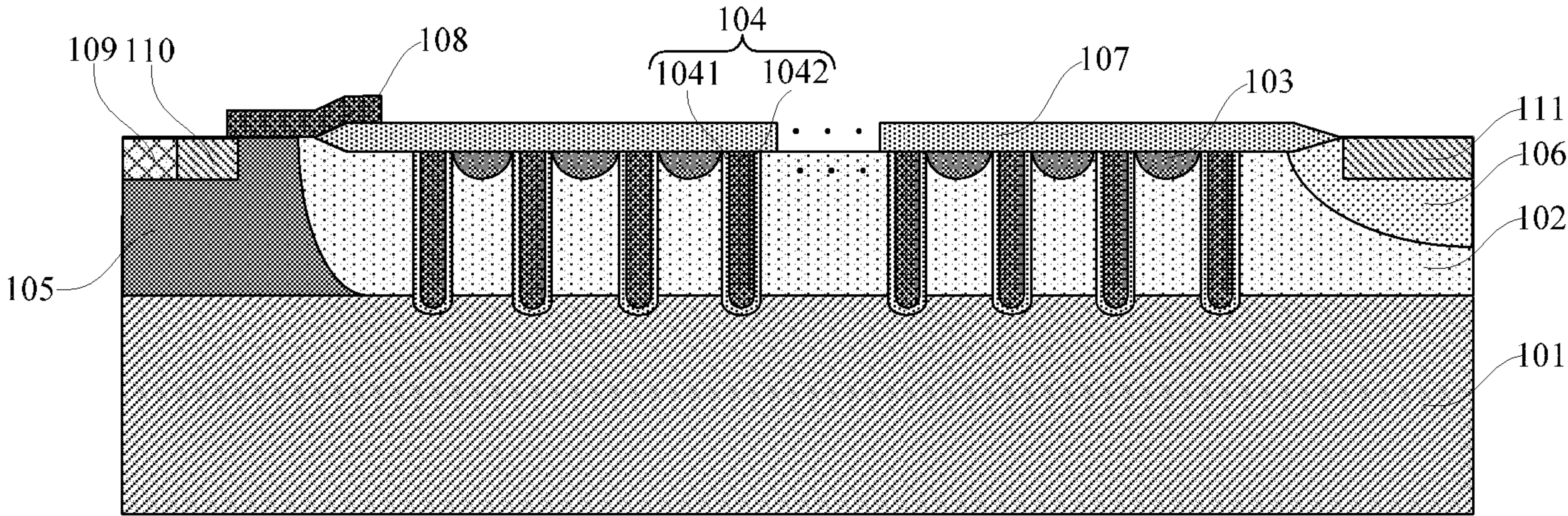


图 11

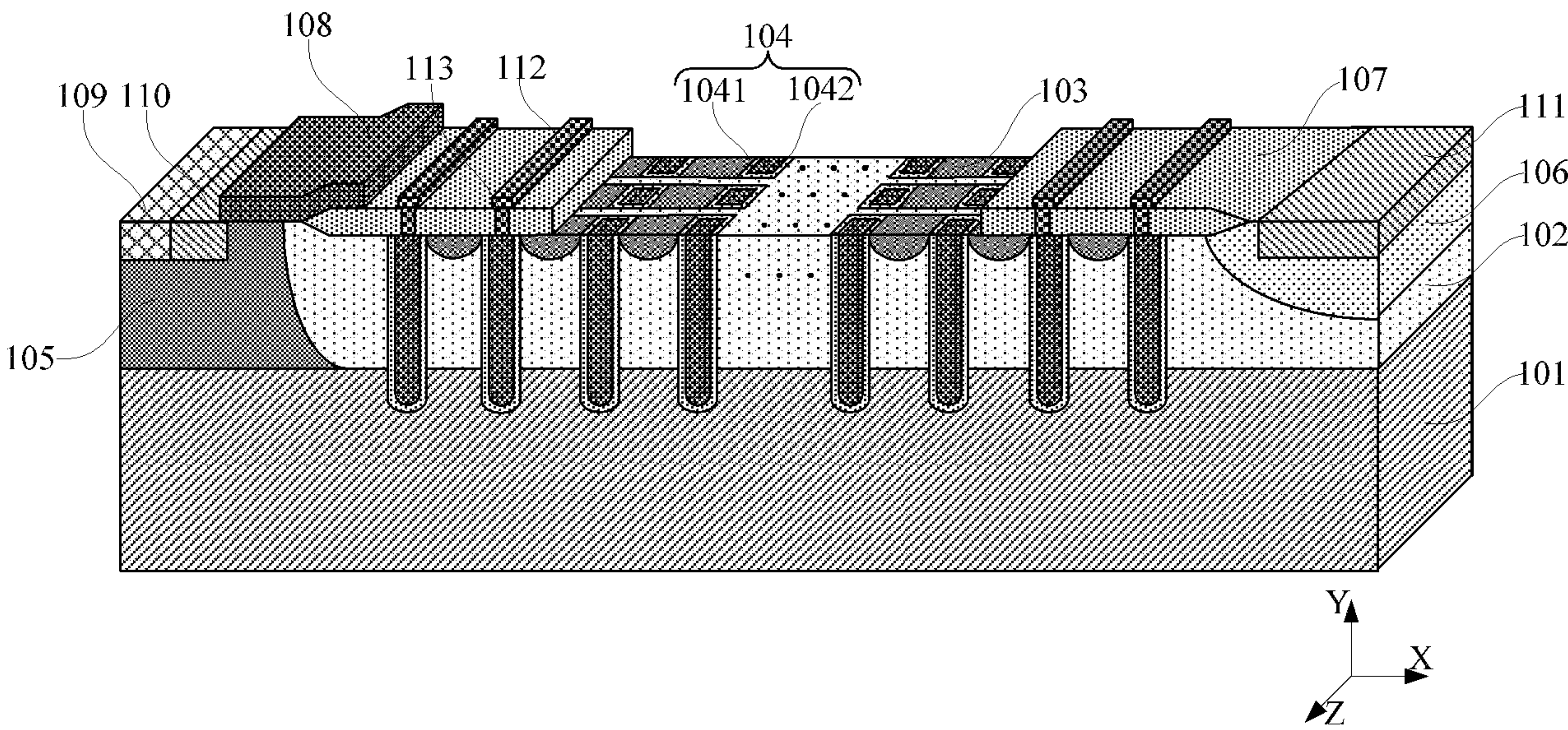


图 12

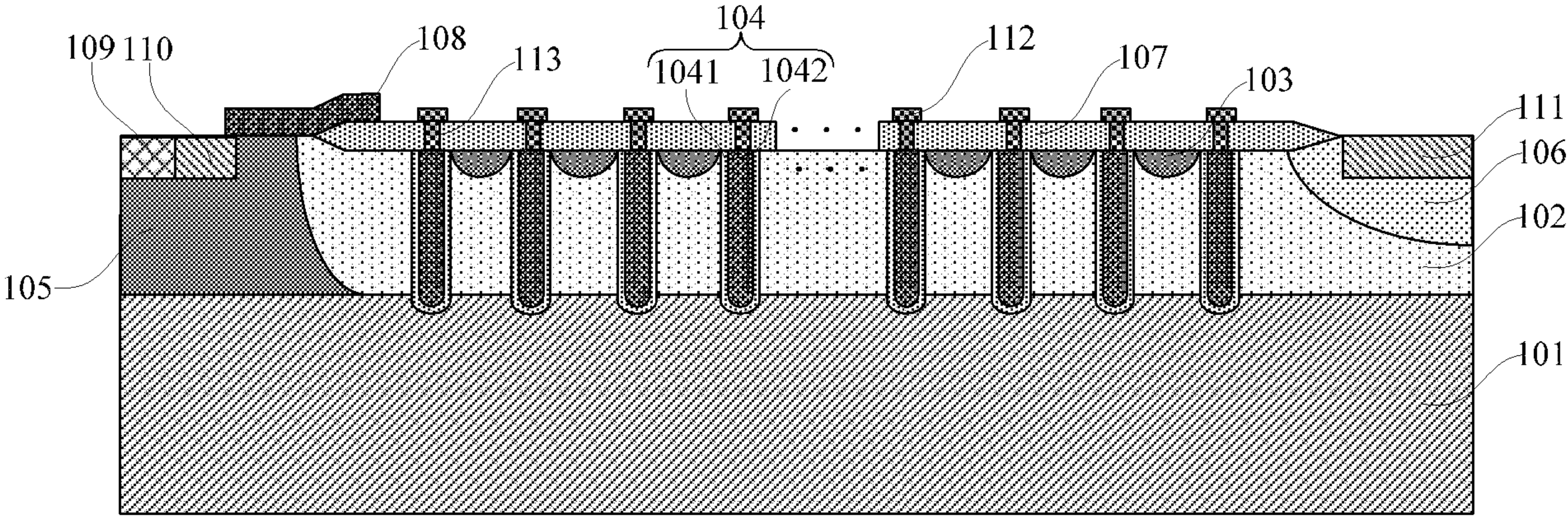


图 13

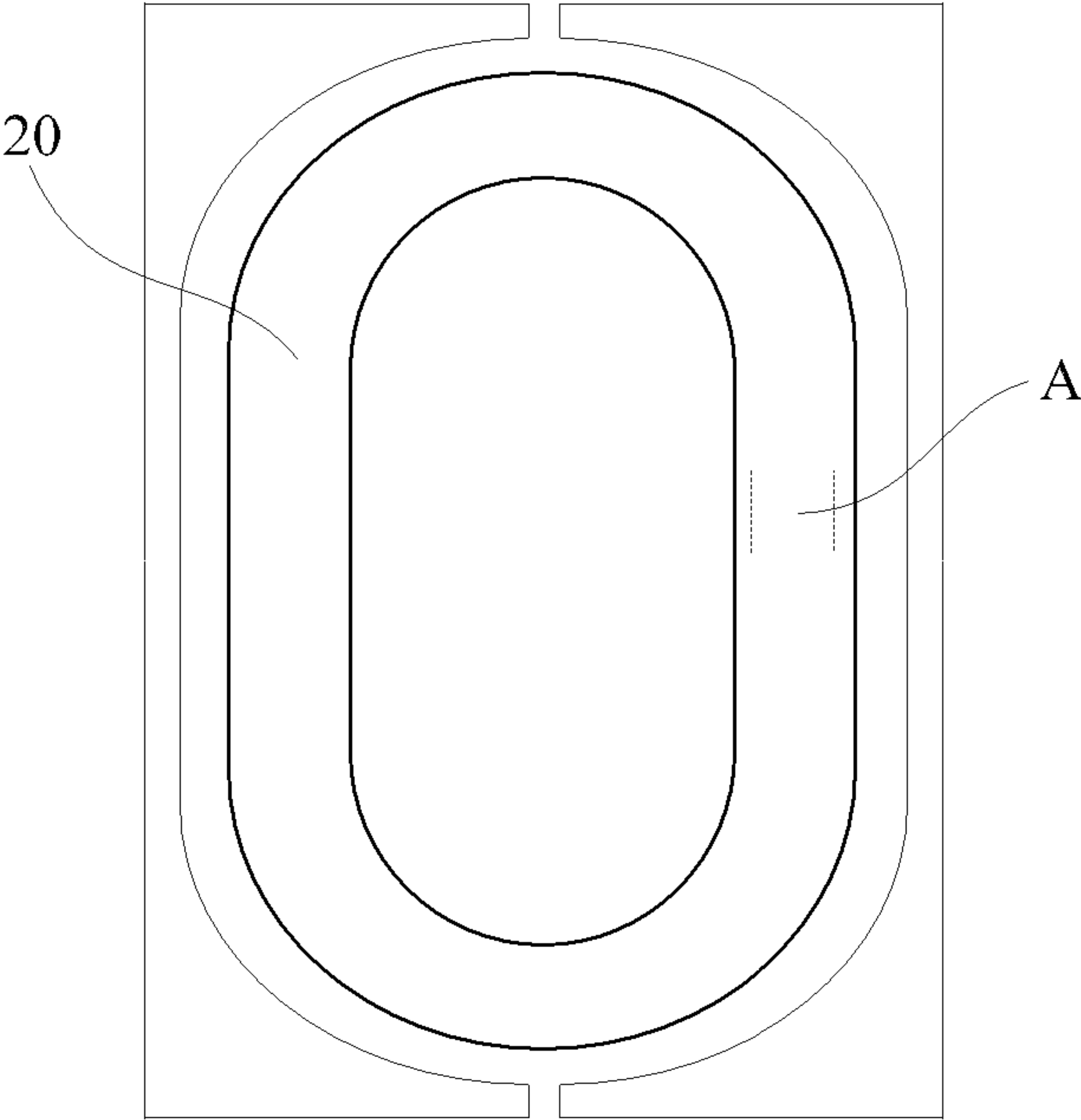


图 14

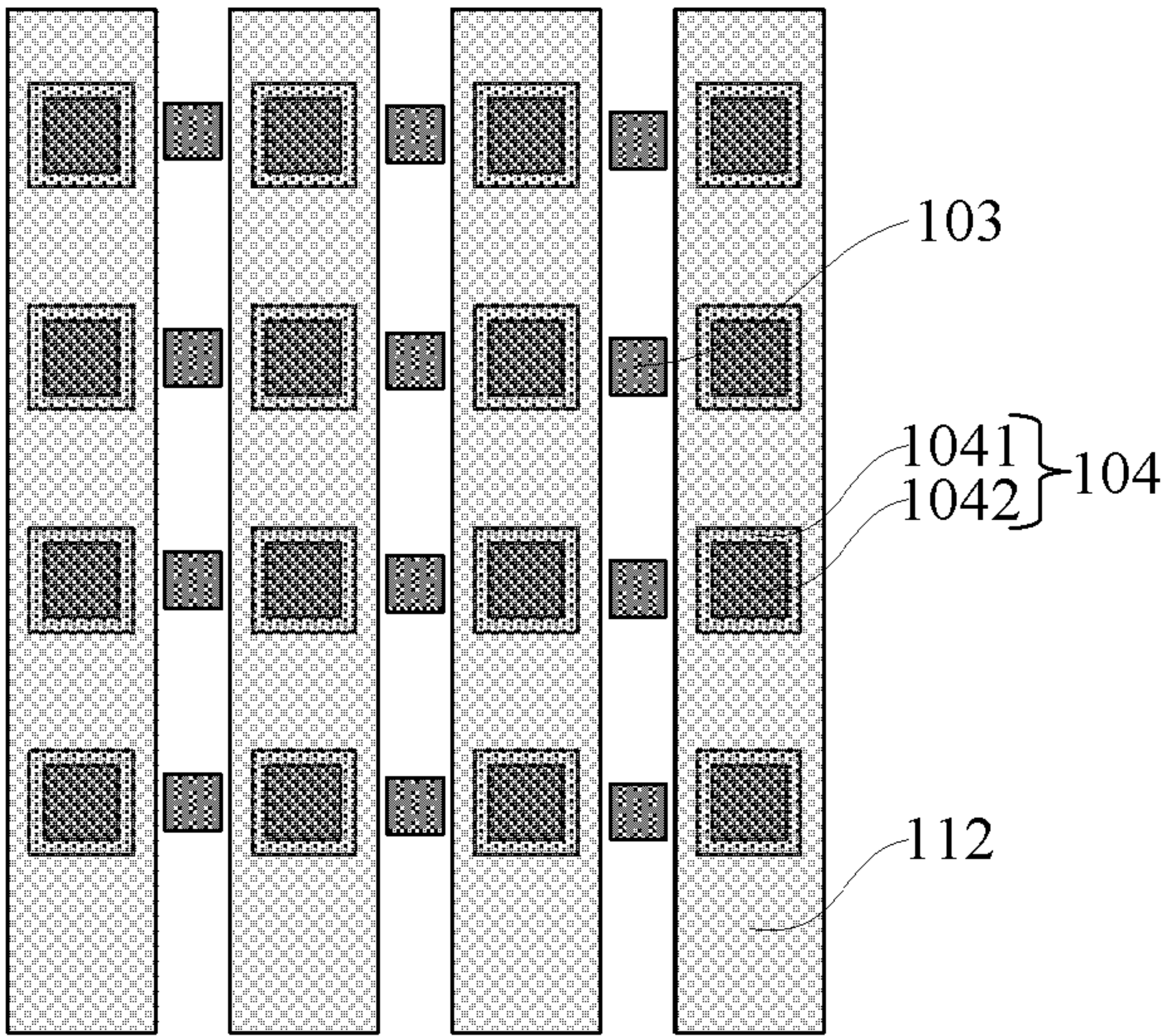


图 15

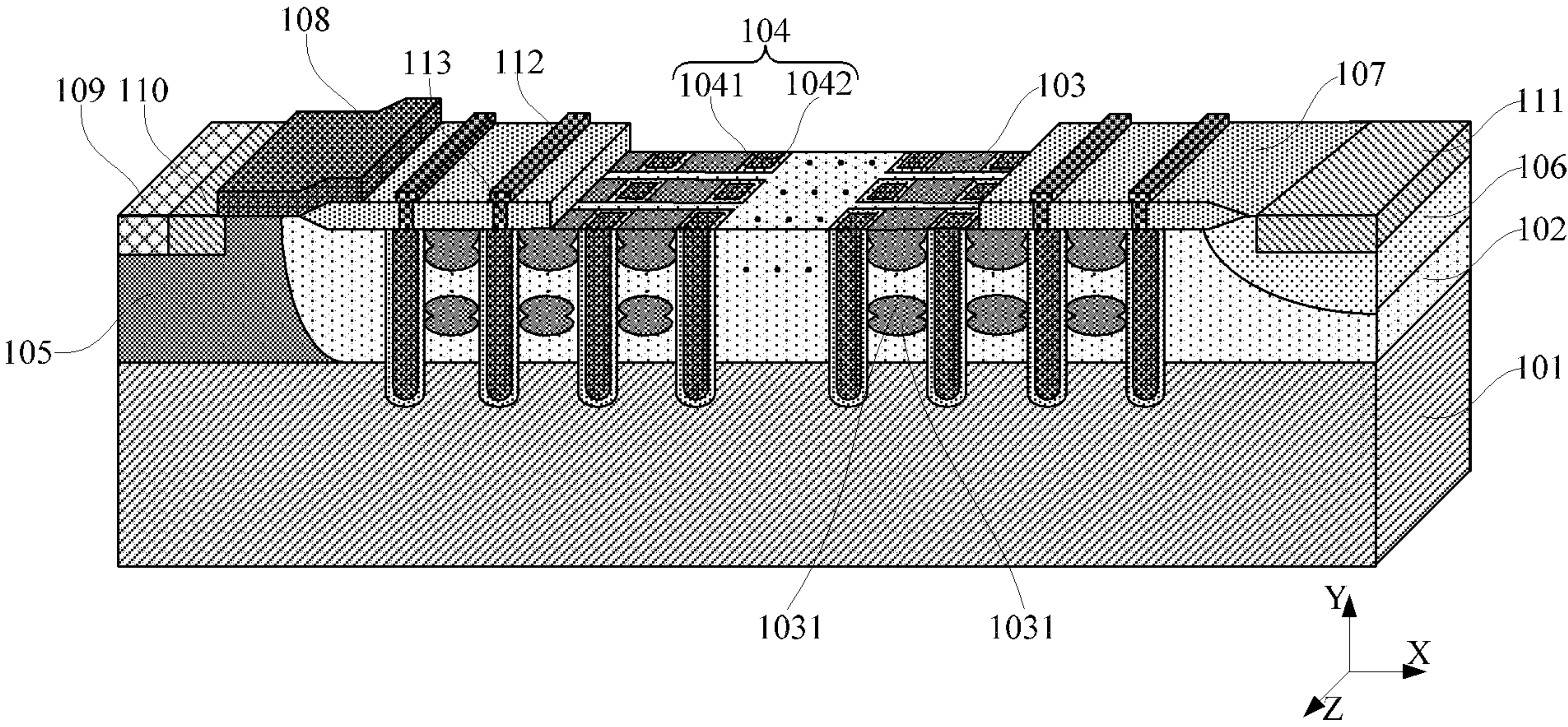


图 16

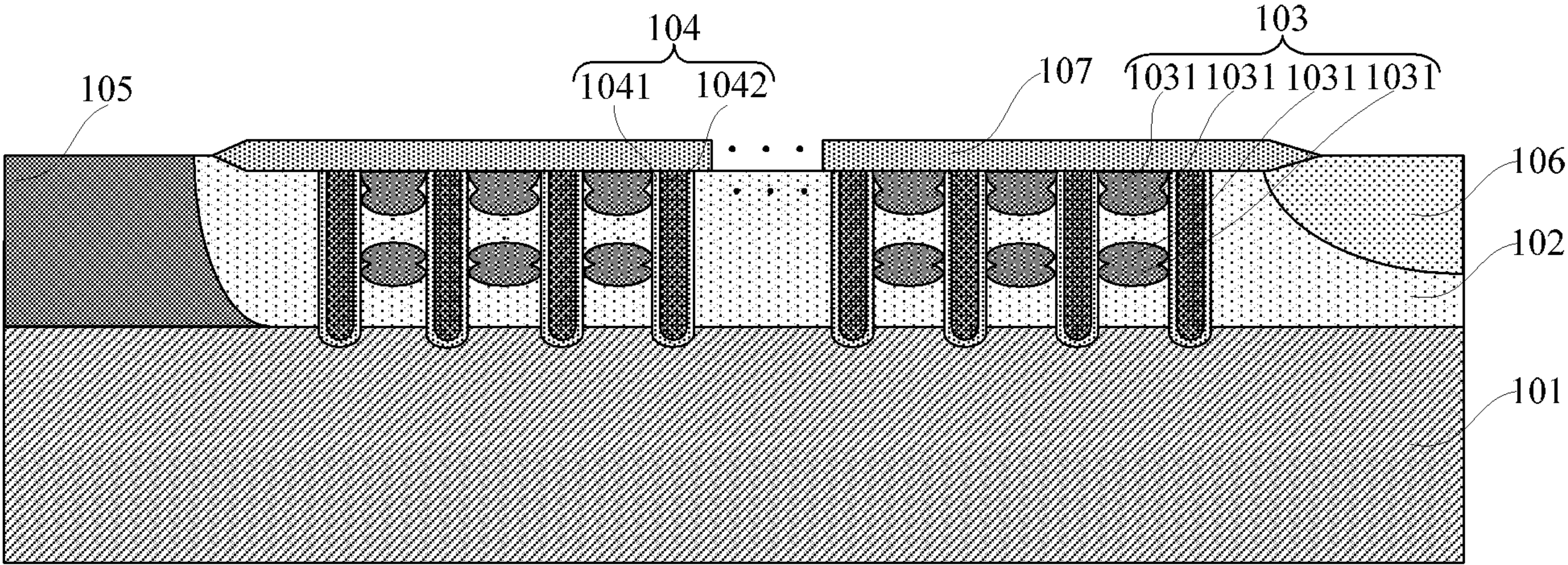


图 17

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/113361

A. CLASSIFICATION OF SUBJECT MATTER

H01L 29/06(2006.01)i; H01L 29/40(2006.01)i; H01L 21/336(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

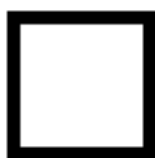
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS; CNTXT; DWPI; SIPOABS; CNKI; IEEE: 横向, 扩散, 场板, 浮, 多个, 沟, 槽, 注入, 漂移区, lateral, diffusion, field plate, floating, several, groove, trench, implant+, drift

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 110518056 A (CSMC TECHNOLOGIES CORPORATION) 29 November 2019 (2019-11-29) description, paragraphs [0037]-[0074], and figures 1-10	1-15
A	CN 103811546 A (SHANGHAI HUAHONG GRACE SEMICONDUCTOR MANUFACTURING CORPORATION) 21 May 2014 (2014-05-21) entire document	1-15
A	CN 107871778 A (UNIVERSITY OF JINAN) 03 April 2018 (2018-04-03) entire document	1-15



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search

16 November 2020

Date of mailing of the international search report

01 December 2020

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/CN2020/113361

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	110518056	A	29 November 2019	None			
CN	103811546	A	21 May 2014	CN	103811546	B	23 November 2016
CN	107871778	A	03 April 2018	CN	107871778	B	04 September 2020

国际检索报告		国际申请号 PCT/CN2020/113361
A. 主题的分类 H01L 29/06(2006.01)i; H01L 29/40(2006.01)i; H01L 21/336(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNABS;CNTXT;DWPI;SIPOABS;CNKI;IEEE: 横向, 扩散, 场板, 浮, 多个, 沟, 槽, 注入, 漂移区, lateral, diffusion, field plate, floating, several, groove, trench, implant+, drift		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 110518056 A (无锡华润上华科技有限公司) 2019年 11月 29日 (2019 - 11 - 29) 说明书第[0037]-[0074]段、附图1-10	1-15
A	CN 103811546 A (上海华虹宏力半导体制造有限公司) 2014年 5月 21日 (2014 - 05 - 21) 全文	1-15
A	CN 107871778 A (济南大学) 2018年 4月 3日 (2018 - 04 - 03) 全文	1-15
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 2020年 11月 16日		国际检索报告邮寄日期 2020年 12月 1日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 李介胜 电话号码 86-(010)-62411794

国际检索报告

关于同族专利的信息

国际申请号

PCT/CN2020/113361

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)	
CN	110518056	A	2019年 11月 29日	无		
CN	103811546	A	2014年 5月 21日	CN	103811546 B	2016年 11月 23日
CN	107871778	A	2018年 4月 3日	CN	107871778 B	2020年 9月 4日