

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6806787号
(P6806787)

(45) 発行日 令和3年1月6日(2021.1.6)

(24) 登録日 令和2年12月8日(2020.12.8)

(51) Int. Cl.		F I			
GO 1 N 27/00	(2006.01)	GO 1 N	27/00		Z
GO 1 N 27/02	(2006.01)	GO 1 N	27/02		D
GO 1 N 37/00	(2006.01)	GO 1 N	37/00	1 O 1	
GO 1 N 15/14	(2006.01)	GO 1 N	15/14		A

請求項の数 24 (全 35 頁)

(21) 出願番号	特願2018-549559 (P2018-549559)	(73) 特許権者	516331111
(86) (22) 出願日	平成29年3月20日 (2017. 3. 20)		オンテラ インコーポレイテッド
(65) 公表番号	特表2019-516951 (P2019-516951A)		アメリカ合衆国 95060 カリフォルニア州 サンタクルーズ デラウェア アベニュー 2161 #ビー
(43) 公表日	令和1年6月20日 (2019. 6. 20)	(74) 代理人	100102978
(86) 国際出願番号	PCT/US2017/023149		弁理士 清水 初志
(87) 国際公開番号	W02017/165267	(74) 代理人	100102118
(87) 国際公開日	平成29年9月28日 (2017. 9. 28)		弁理士 春名 雅夫
審査請求日	令和2年3月16日 (2020. 3. 16)	(74) 代理人	100160923
(31) 優先権主張番号	62/311, 294		弁理士 山口 裕孝
(32) 優先日	平成28年3月21日 (2016. 3. 21)	(74) 代理人	100119507
(33) 優先権主張国・地域又は機関	米国 (US)		弁理士 刑部 俊
(31) 優先権主張番号	62/356, 303	(74) 代理人	100142929
(32) 優先日	平成28年6月29日 (2016. 6. 29)		弁理士 井上 隆一
(33) 優先権主張国・地域又は機関	米国 (US)		最終頁に続く

(54) 【発明の名称】 ナノポアセンシングのための絶縁体-膜-絶縁体デバイスのウェハスケールアセンブリ

(57) 【特許請求の範囲】

【請求項1】

ナノポアデバイスを備える測定システムであって、前記ナノポアデバイスが、絶縁基板であって、前記絶縁基板の一表面に形成された1つまたは複数の流体チャンネルを備える、前記絶縁基板；

中心孔及び複数の外側孔を備えるカバー；ならびに

前記絶縁基板と前記カバーとの間に位置付けられた膜層であって、前記膜層の第1の表面が前記絶縁基板の前記表面に接合されている、前記膜層を備え、前記膜層が、

1つまたは複数のナノポアであって、各々が前記絶縁基板の前記流体チャンネルのうちの1つを前記カバーの前記中心孔に流体接続する、前記1つまたは複数のナノポア；

複数の孔であって、前記膜層の各々の孔が、前記カバーの前記複数の外側孔のうちの1つと位置合わせされている、前記複数の孔；及び

フローセルハウジングであって、前記フローセルハウジングが、前記フローセルハウジングに対する前記ナノポアデバイスの位置を固定するように構成され、

複数のシール可能なポートであって、各々のシール可能なポートが、前記カバーの前記中心孔または前記複数の外側孔のうちの1つと位置合わせされるように構成されている、前記複数のシール可能なポート；

少なくとも1つの電極であって、前記少なくとも1つの電極のうちの1つが、前記ナノポアデバイスにおける前記1つまたは複数の流体チャンネルのうちの1つのリザーバ内に

10

20

存在する、前記少なくとも1つの電極；及び
前記少なくとも1つの電極のうちの1つが通過するスロット
を備える、前記フローセルハウジング
 を備える、前記測定システム。

【請求項2】

前記少なくとも1つの電極のうちの前記1つが、前記フローセルハウジングの外部表面で終端する導電性トレースと接触している、請求項1に記載のシステム。

【請求項3】

前記少なくとも1つの電極のうちの前記1つが塩化銀電極であり、前記導電性トレースが金金属である、請求項2に記載のシステム。

10

【請求項4】

前記フローセルハウジングが、光学イメージングデバイスを受け入れるように構成された開口部をさらに備える、請求項1～3のいずれか一項に記載のシステム。

【請求項5】

前記フローセルハウジングが、外部から加えられた圧力を受け入れて前記ナノポアデバイスの前記1つまたは複数の流体チャネルのうちの少なくとも1つの端部へと導くように構成された入口をさらに備える、請求項1～4のいずれか一項に記載のシステム。

【請求項6】

前記フローセルハウジングの前記複数のシール可能なポートのうちの1つ、前記入口、及び前記スロットが、前記フローセルハウジングの共通のキャビティに通じており、前記共通のキャビティが、前記ナノポアデバイスの前記1つまたは複数の流体チャネルのうちの1つと流体接続している、請求項5に記載のシステム。

20

【請求項7】

前記絶縁基板の前記1つまたは複数の流体チャネルが、ポストのアレイを含む、請求項1～6のいずれか一項に記載のシステム。

【請求項8】

前記膜層が、
 第1の厚さを有する第1の部分；及び
 前記第1の厚さ未満である第2の厚さを有する第2の部分であって、前記1つまたは複数の流体チャネルの一部の上に位置している、前記第2の部分
 を備える、請求項1～7のいずれか一項に記載のシステム。

30

【請求項9】

前記膜層の前記第1の部分が100～300nmの厚さを有し、かつ前記膜層の前記第2の部分が10～50nmの厚さを有する、請求項8に記載のシステム。

【請求項10】

前記1つまたは複数のナノポアの各々が、前記膜層の前記第2の部分において生成されている、請求項8または9に記載のシステム。

【請求項11】

前記1つまたは複数のナノポアの各々の直径が5～50nmである、請求項1～10のいずれか一項に記載のシステム。

40

【請求項12】

前記絶縁基板の前記1つまたは複数の流体チャネルの各々が、前記流体チャネルの一端部にリザーバを含み、各リザーバが、前記カバー上の前記複数の外側孔のうちの1つの孔と位置合わせされている、請求項1～11のいずれか一項に記載のシステム。

【請求項13】

各リザーバが、100µm～1mmの直径を有する、請求項12に記載のシステム。

【請求項14】

前記絶縁基板の前記表面における前記1つまたは複数の流体チャネルの各々の深さが、0.1～10µmである、請求項1～13のいずれか一項に記載のシステム。

【請求項15】

50

前記1つまたは複数の流体チャネルが第1の流体チャネルおよび第2の流体チャネルを含み、前記1つまたは複数のナノポアのうちの第1のナノポアが、前記第1の流体チャネルを前記カバーの前記中心孔に流体接続し、前記1つまたは複数のナノポアのうちの第2のナノポアが、前記第2の流体チャネルを前記カバーの前記中心孔に流体接続する、請求項1～14のいずれか一項に記載のシステム。

【請求項16】

前記1つまたは複数の流体チャネルが第1の流体チャネルおよび第2の流体チャネルを含み、前記第1の流体チャネルの一部及び前記第2の流体チャネルの一部が、互いに平行である、請求項1～14のいずれか一項に記載のシステム。

【請求項17】

前記第1の流体チャネル及び第2の流体チャネルが、前記第1の流体チャネルの前記部分及び前記第2の流体チャネルの前記部分に沿って互いに最も接近している、請求項16に記載のシステム。

【請求項18】

前記1つまたは複数の流体チャネルが第1の流体チャネルおよび第2の流体チャネルを含み、前記第1の流体チャネル及び第2の流体チャネルが、各々、屈曲点を形成している、請求項1～14のいずれか一項に記載のシステム。

【請求項19】

前記ナノポアデバイスの前記第1の流体チャネル及び前記第2の流体チャネルが、前記第1の流体チャネルの前記屈曲点及び前記第2の流体チャネルの前記屈曲点において、互いに最も接近した距離にある、請求項18に記載のシステム。

【請求項20】

前記第1の流体チャネルの前記屈曲点が前記第1の流体チャネルの中間点に位置しており、前記第2の流体チャネルの前記屈曲点が前記第2の流体チャネルの中間点に位置している、請求項19に記載のシステム。

【請求項21】

前記絶縁基板及び前記カバーが、各々、熔融シリカ、サファイア、ホウケイ酸ガラス、アルミノケイ酸ガラス、石英、パイレックス、およびポリジメチルシロキサンのうちの1つから選択される絶縁体で構成されている、請求項1～20のいずれか一項に記載のシステム。

【請求項22】

前記膜層が、窒化シリコン(SiN_x)またはシリカ(SiO_2)のうちの1つである、請求項1～21のいずれか一項に記載のシステム。

【請求項23】

前記ナノポアデバイスが第2の膜層をさらに備え、
前記第2の膜層の第1の表面が前記膜層の第2の表面に接合されており、かつ前記第2の膜層の第2の表面が前記カバーに接合されており、前記第2の膜層が、
前記第2の膜層の前記第1の表面上の流体チャネル；及び
前記第2の膜層の前記流体チャネル内に位置するナノポアであって、前記第2の膜層の前記ナノポアが、前記膜層の前記1つまたは複数のナノポアのうちの1つと位置合わせされている、前記ナノポアを備える、請求項1～22のいずれか一項に記載のシステム。

【請求項24】

前記第2の膜層の前記流体チャネルが、前記絶縁基板の前記1つまたは複数の流体チャネルのうちの1つと直交している、請求項23に記載のシステム。

【発明の詳細な説明】

【技術分野】

【0001】

関連出願の相互参照

本出願は、2016年3月21日に出願された米国仮出願番号62/311,294及

10

20

30

40

50

び2016年6月29日に出願された米国仮出願番号62/356,303に対する優先権を主張する。上に参照された各出願の内容は、参照によりその全体が本明細書に組み込まれる。

【背景技術】

【0002】

背景

生物に特異的な核酸を正確かつ効率的に検出することは、微生物、ウイルス及び他の感染因子を同定するために非常に重要であり得る。特定のタンパク質及び核酸の検出はまた、疾患の進行を検出及び追跡する方法となり得る。

【0003】

固体ナノポアは、単純な核酸センサを提供する。ナノポアデバイスは原則として安価に作製することができ、携帯用及び使い捨て用の小型フォームファクタに組み込むことができる。固体ナノポアは、ポアに電圧を印加し、ポアを流れるイオン電流を測定することによって分子を検出する。個々の分子がナノポアを通過するときに電流のインピーダンスが変化し、これらは「事象」と呼ばれる。任意の所与のナノポアデバイスの全体的な効率は、ノイズより上のインピーダンス事象を正確かつ確実に測定し、存在する場合、背景分子による事象から目的の分子に起因する事象を識別する能力に依存する。

【0004】

文献に発表された実験では、ナノポアを一度に1つずつ通過するDNA、RNA、及びタンパク質の検出が実証されている。典型的には、電子またはイオンビームによる穿孔、もしくはエッチング、または制御された絶縁破壊のための高電圧の作用によって、絶縁膜中にナノポアが形成される。膜及びナノポアを含み、別個の流体セルに挿入されるそのようなナノポアデバイスは、一般に、プラスチックから作製される。

【図面の簡単な説明】

【0005】

【図1A】一実施形態による、第1の絶縁基板の一表面上の特徴を含む第1の絶縁基板の断面図である。

【図1B】別の実施形態による、第1の絶縁基板の代替実施形態の断面図である。

【図1C】一実施形態による膜層で片側がコーティングされた第2の基板の断面図である。

【図1D】一実施形態による、第2の基板の片側の膜層に接合された第1の絶縁層の断面図である。

【図1E】一実施形態による、第1の絶縁層に接合された膜層の断面図である。

【図1F】一実施形態による、第1の絶縁層に接合され、かつ薄くされた膜層の断面図である。

【図2】一実施形態による、第1の絶縁層に接合された膜層を製造するためのステップの代替のセットを示す。

【図3A】一実施形態による、2つのチャンネル及び単一の膜層を含むナノポアデバイスを形成する方法を示す。

【図3B】一実施形態による、2つのチャンネル及び単一の膜層を含むナノポアデバイスを形成する方法を示す。

【図3C】一実施形態による、2つのチャンネル及び単一の膜層を含むナノポアデバイスを形成する方法を示す。

【図3D】一実施形態による、2つのチャンネル及び単一の膜層を含むナノポアデバイスを形成する方法を示す。

【図3E-F】一実施形態による、2つのチャンネル及び単一の膜層を含むナノポアデバイスを形成する方法を示す。

【図3G】一実施形態による、2つのチャンネル及び単一の膜層を含むナノポアデバイスを形成する方法を示す。

【図3H】一実施形態による、2つのチャンネル及び単一の膜層を含むナノポアデバイスを

10

20

30

40

50

る 2 つの異なる平面に 2 つのチャンネルを含むナノポアデバイスを形成する方法を示す。

【図 4 P】一実施形態による、デュアルナノポアセンシング及び制御のために使用され得る 2 つの異なる平面に 2 つのチャンネルを含むナノポアデバイスを形成する方法を示す。

【図 4 Q】一実施形態による、デュアルナノポアセンシング及び制御のために使用され得る 2 つの異なる平面に 2 つのチャンネルを含むナノポアデバイスを形成する方法を示す。

【図 4 R】一実施形態による、デュアルナノポアセンシング及び制御のために使用され得る 2 つの異なる平面に 2 つのチャンネルを含むナノポアデバイスを形成する方法を示す。

【図 4 S】一実施形態による、デュアルナノポアセンシング及び制御のために使用され得る 2 つの異なる平面に 2 つのチャンネルを含むナノポアデバイスを形成する方法を示す。

【図 4 T】一実施形態による、デュアルナノポアセンシング及び制御のために使用され得る 2 つの異なる平面に 2 つのチャンネルを含むナノポアデバイスを形成する方法を示す。

10

【図 4 U】一実施形態による、デュアルナノポアセンシング及び制御のために使用され得る 2 つの異なる平面に 2 つのチャンネルを含むナノポアデバイスを形成する方法を示す。

【図 5 A】一実施形態による、共通の第 1 の絶縁層を使用して別個のマルチナノポアチャンネルを含むナノポアアレイデバイスを形成する方法を示す。

【図 5 B】一実施形態による、共通の第 1 の絶縁層を使用して別個のマルチナノポアチャンネルを含むナノポアアレイデバイスを形成する方法を示す。

【図 5 C】一実施形態による、共通の第 1 の絶縁層を使用して別個のマルチナノポアチャンネルを含むナノポアアレイデバイスを形成する方法を示す。

【図 5 D】一実施形態による、共通の第 1 の絶縁層を使用して別個のマルチナノポアチャンネルを含むナノポアアレイデバイスを形成する方法を示す。

20

【図 5 E】一実施形態による、共通の第 1 の絶縁層を使用して別個のマルチナノポアチャンネルを含むナノポアアレイデバイスを形成する方法を示す。

【図 5 F】一実施形態による、共通の第 1 の絶縁層を使用して別個のマルチナノポアチャンネルを含むナノポアアレイデバイスを形成する方法を示す。

【図 5 G】一実施形態による、共通の第 1 の絶縁層を使用して別個のマルチナノポアチャンネルを含むナノポアアレイデバイスを形成する方法を示す。

【図 5 H】一実施形態による、共通の第 1 の絶縁層を使用して別個のマルチナノポアチャンネルを含むナノポアアレイデバイスを形成する方法を示す。

【図 5 I】一実施形態による、共通の第 1 の絶縁層を使用して別個のマルチナノポアチャンネルを含むナノポアアレイデバイスを形成する方法を示す。

30

【図 6】一実施形態による、ナノポアデバイスの機械的堅牢性を改善するための構造的強化を示す。

【図 7】一実施形態による、フローセルハウジング内のナノポアデバイスを含む測定システムの断面図を示す。

【図 8】例示的なナノポアデバイスのナノポアを通る DNA 移動事象に対応するナノポア画像及び電流測定値を示す。

【図 9】例示的なナノポアデバイスのナノポアを通るラムダ DNA 移動事象に対応する測定値を示す。

【図 10】シリコンベースのデバイスと比較した例示的なナノポアデバイスのノイズ性能を示す。

40

【図 11 A】例示的なナノポアデバイスを使用した、光学イメージングと電気ナノポアセンシングの組み合わせを示す。

【図 11 B】例示的なナノポアデバイスを使用した、光学イメージングと電気ナノポアセンシングの組み合わせを示す。

【図 11 C】例示的なナノポアデバイスを使用した、光学イメージングと電気ナノポアセンシングの組み合わせを示す。

【0006】

図面は、同様の要素を識別するために同じ参照番号を使用する。「308a」のような参照番号の後の文字は、その特定の参照番号を有する要素をテキストが具体的に参照する

50

ことを示す。「308」などの以下の文字を含まない本文中の参照番号は、その参照番号を有する図面における要素のいずれかまたは全てを指す（例えば、テキストにおける「チャンネル308」は、図面における参照番号「チャンネル308a」及び/または「チャンネル308b」を参照する）。

【発明の概要】

【0007】

詳細な説明

緒言

この説明は、単一または複数のナノポアセンサアレイへの流体界面を含むナノポアデバイスを形成するための多数の方法を提示し、当該方法は界面自体の形成を含む。すなわち、最終的なナノポアデバイスは、単一の全体プロセスで製作される。この説明はまた、ナノポアデバイス及びそれらが含まれる測定システムのための様々な設計を提示する。

10

【0008】

本明細書に記載の実施形態は、製作フロープロセスの一部としてナノポアデバイスにおける1つまたは複数の流体チャンネルを有するナノポアデバイスを製作するプロセスを含む。重要なことに、この方法は、電気ノイズを低減し、それによってナノポアデバイスに一体化された1つまたは複数のナノポアの検知分解能を改善する、絶縁材料を使用する。流体経路（すなわち、流体チャンネル）をナノポアデバイス自体に一体化することによって、（例えば、測定されるサンプル分子/試薬を導入するために）ナノポアデバイスとインターフェースするフローセルハウジングなどの構成要素の設計を簡素化することができる。このプロセスはまた、デバイスのトータルサイズ（フットプリント）を最小限に抑えながら、そのようなナノポアデバイスが既存のナノポア構造に対してナノポアデバイスごとに（例えば、マルチポアセンシングのために）増加した数のナノポアを有するように仕立てる能力を改善する。これらの総合的な利点（チャンネル経路の一体化、チャンネル経路材料の低ノイズ特徴、プロセスフローのチップ当たりの複数ポア能力）は全て、ウェハスケールプロセスを使用して実現することができ、その結果、可能な限り低いコストで可能な限り高いセンサ密度をもたらす。

20

【0009】

本明細書に記載の方法は、ウェハスケールでナノポアデバイスを作成することができる。絶縁材料基板の間にナノポアを含む膜を挟む、ウェハスケールの製造技術が使用される。絶縁層にチャンネルが作成され、各ナノポアの流体的及び電気的アクセスが可能になる。絶縁層におけるマイクロローディングチャンネル設計を変更することによって、デバイスは、単一ポアまたはマルチポアアレイの実施態様とすることができる。デバイスは、2つのポアの制御を可能にする、1つまたは複数の膜を備えたデュアルポアデバイスであってもよい。ナノポアデバイスは、光学的及び電気的検知を同時に可能にし、各ナノポアは電気的に別々にアドレス可能である。チャンネルは、絶縁基板に組み込まれ、電気ノイズを低減する。全体として、ナノポアデバイスは、最適なノイズ性能を持つ直接使用可能なユニットを製造する単一のプロセスとして、絶縁層における両方のチャンネルと、1つまたは複数のナノポアを含む膜との両方の製作を組み合わせる。

30

[本発明1001]

ナノポアデバイスを備える測定システムであって、前記ナノポアデバイスが、絶縁基板であって、前記絶縁基板の一表面に形成された1つまたは複数の流体チャンネルを備える、前記絶縁基板；

40

中心孔及び複数の外側孔を備えるカバー；ならびに

前記絶縁基板と前記カバーとの間に位置付けられた膜層であって、前記膜層の第1の表面が前記基板の前記表面に接合されている、前記膜層を備え、前記膜層が、

1つまたは複数のナノポアであって、各々が前記絶縁基板の前記流体チャンネルのうちの1つを前記カバーの前記中心孔に流体接続する、前記1つまたは複数のナノポア；及び複数の孔であって、前記膜層の各々の孔が、前記カバーの前記複数の外側孔のうち

50

の1つと実質的に位置合わせされている、前記複数の孔を備える、前記測定システム。

[本発明1002]

前記システムがフローセルハウジングをさらに備え、前記フローセルハウジングが、前記フローセルハウジングに対する前記ナノポアデバイスの位置を固定するように構成されている、本発明1001のシステム。

[本発明1003]

前記フローセルハウジングが、複数のシール可能なポートであって、各々のシール可能なポートが、前記カバーの前記中心孔または前記複数の外側孔のうちの1つと実質的に位置合わせされるように構成されている、前記複数のシール可能なポート；

少なくとも1つの電極であって、前記少なくとも1つの電極のうちの1つが、前記ナノポアデバイスにおける前記1つまたは複数の流体チャネルのうちの1つのリザーバ内に存在する、前記少なくとも1つの電極；及び

前記少なくとも1つの電極のうちの1つが通過するスロットを備える、本発明1002のシステム。

[本発明1004]

前記少なくとも1つの電極のうちの前記1つが、前記フローセルハウジングの外部表面で終端する導電性トレースと接触している、本発明1003のシステム。

[本発明1005]

前記少なくとも1つの電極のうちの前記1つが塩化銀電極であり、前記導電性トレースが金金属である、本発明1004のシステム。

[本発明1006]

前記フローセルハウジングが、光学イメージングデバイスを受け入れるように構成された開口部をさらに備える、本発明1003のシステム。

[本発明1007]

前記フローセルハウジングが、外部から加えられた圧力を受け入れて前記ナノポアデバイスの前記1つまたは複数の流体チャネルのうちの少なくとも1つの端部へと導くように構成された入口をさらに備える、本発明1003のシステム。

[本発明1008]

前記フローセルハウジングの前記複数のシール可能なポートのうちの1つ、前記入口、及び前記スロットが、前記フローセルハウジングの共通のキャビティに通じており、前記共通のキャビティが、前記ナノポアデバイスの流体チャネルと流体接続している、本発明1007のシステム。

[本発明1009]

前記基板の前記1つまたは複数の流体チャネルが、ポストのアレイを含む、本発明1001のシステム。

[本発明1010]

前記膜層が、

第1の厚さを有する第1の部分；及び

前記第1の厚さ未満である第2の厚さを有する第2の部分であって、前記1つまたは複数の流体チャネルの一部の上に位置している、前記第2の部分
を備える、本発明1001のシステム。

[本発明1011]

前記膜層の前記第1の部分が100～300 nmの厚さを有し、かつ前記膜層の前記第2の部分が10～50 nmの厚さを有する、本発明1010のシステム。

[本発明1012]

1つまたは複数のナノポアの各々が、前記膜層の前記第2の部分において生成されている、本発明1010のシステム。

[本発明1013]

10

20

30

40

50

前記1つまたは複数のナノポアの各々の直径が5～50 nmである、本発明1001のシステム。

[本発明1014]

前記基板の前記1つまたは複数の流体チャネルの各々が、前記流体チャネルの一端部にリザーバを含み、各リザーバが、前記カバー上の前記複数の外側孔のうちの1つの孔と実質的に位置合わせされている、本発明1001のシステム。

[本発明1015]

各リザーバが、100 μm～1mmの直径を有する、本発明1014のシステム。

[本発明1016]

前記基板の前記表面上の前記1つまたは複数の流体チャネルの各々の深さが、0.1～10 μmである、本発明1001のシステム。

10

[本発明1017]

前記1つまたは複数のナノポアのうちの第1のナノポアが、前記基板の第1の流体チャネルを前記カバーの前記中心孔に流体接続し、前記1つまたは複数のナノポアのうちの第2のナノポアが、前記基板の第2の流体チャネルを前記カバーの前記中心孔に流体接続する、本発明1001のシステム。

[本発明1018]

第1の流体チャネルの一部及び第2の流体チャネルの一部が、互いに平行である、本発明1001のシステム。

[本発明1019]

20

前記第1の流体チャネル及び第2の流体チャネルが、前記第1の流体チャネルの前記部分及び前記第2の流体チャネルの前記部分に沿って互いに最も接近している、本発明1018のシステム。

[本発明1020]

前記第1の流体チャネル及び第2の流体チャネルが、各々、屈曲点を形成している、本発明1001のシステム。

[本発明1021]

前記ナノポアデバイスの第1の流体チャネル及び第2の流体チャネルが、前記第1の流体チャネルの前記屈曲点及び前記第2の流体チャネルの前記屈曲点において、互いに最も接近した距離にある、本発明1020のシステム。

30

[本発明1022]

前記第1の流体チャネルの前記屈曲点が前記第1の流体チャネルの中間点に位置しており、前記第2の流体チャネルの前記屈曲点が前記第2の流体チャネルの中間点に位置している、本発明1021のシステム。

[本発明1023]

前記絶縁基板及び前記カバーが、各々、熔融シリカ、サファイア、ホウケイ酸ガラス、アルミノケイ酸ガラス、石英、パイレックス、またはポリジメチルシロキサンのうちの1つから選択される絶縁体で構成されている、本発明1001のシステム。

[本発明1024]

前記膜層が、窒化シリコン(SiN_x)またはシリカ(SiO_2)のうちの1つである、本発明1001のシステム。

40

[本発明1025]

前記ナノポアデバイスが第2の膜層をさらに備え、前記第2の膜層の第1の表面が前記膜層の第2の表面に接合されており、かつ前記第2の膜層の第2の表面が前記カバーに接合されており、前記第2の膜層が、

前記第2の膜層の前記第1の表面上の流体チャネル；及び

前記第2の膜の前記流体チャネル内に位置するナノポアであって、前記第2の膜の前記ナノポアが、前記膜層の前記1つまたは複数のナノポアのうちの1つと実質的に位置合わせされている、前記ナノポア

を備える、本発明1001のシステム。

50

[本発明1026]

前記第2の膜層の前記流体チャネルが、前記絶縁基板の前記1つまたは複数の流体チャネルのうちの1つと直交している、本発明1025のシステム。

[本発明1027]

ナノポアデバイスを製作する方法であって、
第1の基板の一表面の上に少なくとも1つの流体チャネルを形成すること；
膜層及び第2の基板を備える膜アセンブリを作製すること；
前記形成された少なくとも1つの流体チャネルを含む前記第1の基板の前記表面に前記膜層の第1の表面を接合すること；
前記膜アセンブリから前記第2の基板を除去すること；
前記接合された膜層において1つまたは複数のナノポアを生成することであって、各ナノポアが、前記少なくとも1つの流体チャネルの各々の上に位置する、前記生成すること；
ならびに

少なくとも1つの孔を備えるカバーを接合することであって、前記少なくとも1つの孔のうちの1つが、前記生成されたナノポアのうちの1つと流体接続する、前記接合することを含む、前記方法。

10

[本発明1028]

前記1つまたは複数のナノポアが、機械的穿孔、電子ビーム穿孔、またはイオンビームエッチングのうちの1つによって前記膜層において生成される、本発明1027の方法。

[本発明1029]

前記膜層が、低圧化学蒸着またはプラズマ強化化学蒸着のうちの1つを使用して前記第2の基板の上に付着される、本発明1027の方法。

20

[本発明1030]

前記膜アセンブリが、前記膜層と前記第2の基板との間に位置する犠牲層をさらに備える、本発明1027の方法。

[本発明1031]

前記犠牲層が、シリカまたはニッケルのうちの1つから構成されている、本発明1030の方法。

[本発明1032]

前記膜アセンブリから前記第2の基板を除去することが、前記膜層から前記犠牲層を除去することを含む、本発明1030の方法。

30

[本発明1033]

前記膜層の前記第1の表面が、直接接合、プラズマ活性化接合、陽極接合、共晶接合、ガラスフリット接合、接着接合、熱圧着接合、反応性接合、または液相拡散接合のうちの1つを使用して前記第1の基板の前記表面に接合される、本発明1027の方法。

[本発明1034]

前記膜アセンブリから前記第2の基板を除去することが、前記膜アセンブリを水酸化カリウム、水酸化テトラメチルアンモニウム、フッ化水素、または塩化鉄(III)のうちの1つに曝露することを含む、本発明1027の方法。

[本発明1035]

前記方法が、前記1つまたは複数のナノポアを生成する前に、前記接合された膜層の一部を薄くすることをさらに含み、前記薄くされた部分が、前記第1の基板の前記表面上の前記流体チャネルの上に位置し、

前記1つまたは複数のナノポアが、前記接合された膜層の前記薄くされた部分において生成される、本発明1027の方法。

40

[本発明1036]

前記膜層の前記薄くされた部分が、10~50nmの厚さを有する、本発明1035の方法。

[本発明1037]

前記第1の基板の前記表面上に前記流体チャネルを形成する前に、前記第1の基板の前記表面を絶縁材料でコーティングすることをさらに含み、本発明1027の方法。

50

[本発明1038]

前記カバーが、前記第1の膜層の第2の表面に接合される、本発明1027の方法。

[本発明1039]

前記方法が、

前記接合された膜層の第2の表面に第2の膜層の第1の表面を接合すること；及び

前記第2の膜層において1つまたは複数のナノポアを生成することであって、前記第2の膜層における前記1つまたは複数のナノポアの各々が、前記膜層における前記生成されたナノポアのうちの1つと実質的に位置合わせされる、前記生成することをさらに含み、

前記カバーが、前記第2の膜層の前記第2の表面に接合される、本発明1027の方法。

10

[本発明1040]

前記接合された膜層の前記第2の表面に前記第2の膜層の前記第1の表面を接合する前に

前記第2の膜層の前記第1の表面に形成される膜チャンネルを生成し；かつ

前記第2の膜層の前記第1の表面において、前記生成された膜チャンネルの両端に位置する孔を生成する、
本発明1039の方法。

[本発明1041]

前記第2の膜層の前記膜チャンネルが、前記接合された膜層の第2の表面に第2の膜層の第1の表面を接合させた後に、前記第1の基板の前記表面上の前記流体チャンネルと直交している、本発明1040の方法。

20

[本発明1042]

前記カバーが、合計5つの孔を含む、本発明1027の方法。

[本発明1043]

前記膜層が、合計2つのナノポアを含む、本発明1027の方法。

【発明を実施するための形態】**【0010】**

添付の説明は、8つのセクションに分かれている。

セクション1：一実施形態による、絶縁層に結合された膜層を生成するための製作プロセスの概要を説明する。

30

セクション2：一実施形態による、別の製作プロセスを説明する。

セクション3：プロセスの2チャンネル/単一膜デバイスの実施態様の例について説明する。

セクション4：プロセスの2チャンネル/デュアル膜デバイスの実施態様の例について説明する。

セクション5：プロセスのマルチポアアレイデバイスの実施態様について説明する。

セクション6：デバイスの機械的堅牢性を改善するための1つの可能な手法について説明する。

セクション7：フローセルハウジング内のナノポアデバイスを含む測定システムについて説明する。

40

セクション8：本明細書に記載のナノポアデバイスから得られた結果例。

【0011】**I. 製造プロセスの概要**

図1Aは、一実施形態による、特徴108を含む第1の絶縁基板110の断面図である。特徴は、第1の絶縁基板110の表面112上に作成される。第1の絶縁基板110は、溶融シリカ、サファイア、ホウケイ酸ガラス、アルミノケイ酸ガラス、石英、パイレックスなどのガラスであってもよい。

【0012】

特徴は、図1Aの第1の絶縁基板110の表面112への窪みとして示される少なくとも1つのチャンネル108を含む。各々のチャンネル108の幾何学的形状は、所望の流体流

50

路によって決定される。一般に、チャンネルの幾何学的形状は、流体が一端部に導入されて圧力要件を必要とせずに流体チャンネル108を通して流れることができるように設計され、毛細管作用が十分であるように設計されている。いくつかの状況では、流体チャンネル108を通る流体の流れが確実に発生するように、外力または圧力が必要とされる場合がある。チャンネル108は、多くの技術のうちの少なくとも1つを使用して、第1の絶縁基板110において作製することができ、その例には、フォトリソグラフィに続いて反応性イオン(RIE)エッチングが含まれる。より深いチャンネルを作製するために、他の方法を使用することができる。一実施形態では、任意の所与のチャンネルの深さは、0.1~10 μm の範囲内にある。いくつかの実施形態では、チャンネルの深さは、100 μm までの範囲とすることができる。特定の実施形態では、チャンネルの深さは、1~3 μm である。この時点でプロセス中に膜が存在しないので、オーバーエッチングは問題ではない。

10

【0013】

図1Bは、別の実施形態による、第1の絶縁基板110の代替実施形態の断面図である。絶縁材料から作製されるのではなく、酸化物などの絶縁コーティング104を有するシリコン(または別の非絶縁材料102)で基板を作製することもできる。この場合、非絶縁基板102は、エッチング後に絶縁層104によってコーティングされる。シリコンのような非絶縁基板を使用することは、そのような材料が、エッチングプロセスがナノ製作においてより広く利用し得るので、より容易であり及び/またはより安価であり得るので有利であり得る。絶縁コーティング104は、非絶縁基板102を絶縁体に変え、それによって、図1Aに示すように、電子特性に関するガラスなどの絶縁基板110と同様の機能を果たすことを可能にする。別の代替として、ガラスまたはシリコン基板の単一片をエッチングする代わりに、2つの異なるシリコン基板片を一緒に接合して特徴を形成してもよい。

20

【0014】

図1Cは、一実施形態による膜層130で片側上にコーティングされた第2の基板120の断面図である。図1Cに示すように、膜層130は、第1の表面114及び第2の表面116を有してもよい。一実施形態では、第2の基板120は、シリコン(Si)である。第2の基板120の厚さは、様々であってもよい。例えば、一実施形態では、厚さは200~500 μm である。第2の基板120が薄ければ薄いほど、プロセスの後のステップ(例えば、水酸化カリウム(KOH)を用いた湿式エッチング)中に、それをより早く除去することができる。

30

【0015】

第2の基板120と膜層130との組み合わせは、膜層130の第1の絶縁基板110への接合を容易にし、これについては、以下でさらに詳細に説明する。以下で使用されるように、膜層130の第1の絶縁基板への接合を容易にするこの構造は、膜アセンブリと呼ばれる。

【0016】

一実施形態では、膜アセンブリは、第2の基板120上にコーティングされた膜層130を含む。具体的には、膜層の第1の表面114が露出され、膜層の第2の表面116は、第2の基板120と接触する。低圧化学蒸着(LPCVD)またはプラズマ強化化学蒸着(PECV)のような、膜層を付着させるために様々な付着技術を使用してもよい。膜層は、様々な材料で作製してもよい。一実施形態では、膜層130は、窒化シリコン(SiN_x)から作製される。膜層130の厚さは、所望される特定の特性に応じて変化し得る。例えば、より厚い膜は機械的により強いが、しばしば、より薄い膜を使用してより良い電気信号(例えば、より少ないノイズ)を達成することができる。一実施形態では、膜層の厚さは10~500nmである。いくつかの実施形態では、膜層の厚さは、20~30nmである。

40

【0017】

図1Dは、一実施形態による膜層130を介して膜アセンブリに接合された第1の絶縁層110の断面図である。第1の絶縁層110は、チャンネル108を含む第1の絶縁層1

50

10の側/表面112上の膜層130に接合される。より具体的には、膜層116の第1の表面114は、第1の絶縁層112の表面112に接合される。様々な接合技術のいずれか1つを使用して、第1の絶縁層110を膜層130に接合することができる。可能な接合技術の例としては、直接接合、プラズマ活性化接合、陽極接合、共晶接合、ガラスフリット接合、接着接合、熱圧着接合、反応性接合、液相拡散接合(TLP接合: transient liquid phase diffusion bonding)などが挙げられる。

【0018】

図1Eは、一実施形態による、第1の絶縁層110に接合された膜層130の断面図である。第2の基板120は、膜層130から除去され、第1の絶縁層110は膜層130に接合されたままである。より具体的には、膜層130の第1の表面114は、第1の絶縁層112の表面112に結合されたままであり、膜層130の第2の表面116は、ここで露出されている。第2の基板120を除去するために、KOHまたは水酸化テトラメチルアンモニウム(TMAH)などのエッチングプロセスを含む様々な技術を使用してもよい。

10

【0019】

図1Fは、一実施形態による膜層130の薄くされた部分160を含む第1の絶縁層110に接合された膜層130の断面図を示す。膜層130を薄くすることは、フォトリソグラフィまたは反応性イオンエッチング(RIE)の一方または両方を用いて達成することができる。一例として、開口窓がパターン化され、フォトリソグラフィの後にRIEが適用されて、開口窓を介して膜層130を薄くする。様々な実施形態において、膜層130は、100~300nmのデフォルト厚さを有してもよく、膜層130の薄くされた部分160は、10~50nmの厚さを有する。

20

【0020】

図1Fに示すように、薄膜層130の薄くされた部分は、チャンネル108の上に存在する。薄膜層130を薄くすることは、図1Fに示すように、膜層の露出した第2の表面116上で実行することができる。より具体的には、膜層130の薄くされた部分の場所は、膜層130におけるナノポアのその後の作成が、膜層130の薄くされた部分において実行され得るように選択され得る。したがって、ナノポアは、より薄い膜層130を貫通させることによって作成することができる。重要なことに、膜層130は、他の場所(例えば、膜層130が第1の絶縁基板110に接合されているところ)にそのデフォルト厚さを保持し、それによってより機械的に堅牢な膜層130を維持する。

30

【0021】

II. 代替製造プロセス

図2A~Cは、一実施形態による、第1の絶縁層210に接合された膜層230を製造するためのステップの代替のセットを示す。換言すれば、図2A~Cのステップは、図1A~1Fに関して記載された装置を製造するためのステップの代替案である。

【0022】

図2Aに示すように、この代替プロセスでは、膜層230は、第2の基板240上に形成された犠牲層250上に形成される。具体的には、膜層230の第1の表面214は露出しているが、膜層230の第2の表面216は犠牲層250と接触している。ここで、膜層230、犠牲層250、及び第2の基板240の組み合わせは、膜層230の第1の絶縁層210への接合を容易にする膜アセンブリとして機能する。使用される材料及び犠牲層250の厚さは、変化し得る。さらに、犠牲層250に使用される材料は、どの材料が膜層230のために使用され得るかに影響を及ぼす。一実施形態では、犠牲層250は、シリカ(SiO_2) (例えば厚さ20nm)であり、膜層230は、 SiN_x より作製される。

40

【0023】

図2Bに示すように、膜層230は、第1の絶縁層210に接合される。具体的には、膜層230の第1の表面214は、チャンネル208を含む第1の絶縁層210の表面212に接合される。さらに、膜層230の第2の表面214は、犠牲層250と接触したま

50

までである。膜層 230 の第 1 の絶縁層 130 への接合は、図 1 D に関して先に開示した接合プロセスのいずれかを実行することによって達成される。次に、犠牲層 250 及び第 2 の基板 240 を除去する。したがって、図 2 C に示すように、膜層 230 は、第 1 の絶縁層 210 に（例えば、膜層 230 の第 1 の表面 214 及び第 1 の絶縁層 210 の表面 212 を介して）接合されたままである。膜層 230 の第 2 の表面 216 は、露出している。

【0024】

様々な実施形態において、犠牲層 250 は、化学プロセスを使用して除去される。膜アセンブリは、犠牲層 250 を選択的に除去する化学薬品に曝露されてもよい。例えば、フッ化水素（HF）などで犠牲層 250 をエッチングすることができる。エッチングプロセスは、第 2 の基板 240 に物理的に影響を及ぼすことはないが、犠牲層 250 の除去により、第 2 の基板 240 もまた剥離する。別の実施形態では、犠牲層 250 としてニッケル金属フィルム（例えば 500 nm 厚）を使用することができ、膜層 230 は SiN_x または SiO_2 で作製することができる。この場合、犠牲層 250 は、塩化鉄（III）（ FeCl_3 ）などの第 2 の基板 240 も剥離させる溶液を用いて除去される。上記のように、この代替プロセスの最終結果は、チャンネル 208 と同じ側の第 1 の絶縁層 210 に接合された膜層 230 である。様々な実施形態において、図 2 C に示す膜層 230 は、図 1 F を参照して先に説明したように、ナノポアが生成される場所で薄くすることができる。

【0025】

III. 2つのチャンネル/単一の膜デバイス

上記セクション I 及び II に記載されているように、膜層に接合された第 1 の絶縁層の最終生成物を使用して、2つのチャンネル及び単一の膜層を含むナノポアデバイスを製造することができる。チャンネルは、第 1 の絶縁層の同一平面に位置する。2つのチャンネルは、デュアルナノポアセンシング及び制御を可能にする。ここで、図 3 A ~ 3 G は、図 1 及び図 2 に記載されたプロセスに従って、流体チャンネル 308 の特定のセットを含む第 1 の絶縁層 310 に接合された膜層の生成を説明する。さらに、図 3 H ~ 3 O は、接合された第 1 の絶縁層及び膜層を有するナノポアデバイスを形成するプロセスを説明する。

【0026】

図 3 A は、一実施形態による、第 1 の絶縁層 310 を示す。第 1 の絶縁層 310 は、第 1 の絶縁層 310 の表面に形成された第 1 のチャンネル 308 a 及び第 2 のチャンネル 308 b を含む。各チャンネル 308 は、両方の末端にリザーバ 315 を有し、第 1 の絶縁層 310 の表面上に形成される。各リザーバ 315 は、幅が一定であってもよいし、またはチャンネル 308 が中間点に向かって進むにつれて幅が狭くなっていてもよいチャンネル 308 の直線部分に連結される。一実施形態では、チャンネル 308 の最も狭い幅は $5 \mu\text{m}$ であり得、チャンネル 308 の最も広い幅は約 $500 \mu\text{m}$ であり得る。リザーバ 315 の直径は、約 $500 \mu\text{m}$ から 1mm 以上の範囲であり得る。例えば、いくつかの実施形態では、リザーバ 315 の直径は 1cm である。図 3 A に示すように、各リザーバ 315 は、直径を有する円形である。他の実施形態では、リザーバ 315 は、正方形、長方形、三角形、楕円形、六角形、または他の多角形であってもよい。

【0027】

図 3 B は、一実施形態による、図 3 A の第 1 の絶縁層 310 の断面図を示す。より具体的には、図 3 B は、図 3 A に示す軸 A に沿った断面図を示す。ここで、第 1 のチャンネル 308 a と第 2 のチャンネル 308 b は、第 1 の絶縁層 310 においてお互いに最も近い距離であってもよい。第 1 の絶縁層 310 及びチャンネル 308 は、上記セクション IV の図 1 A に関して説明したように形成してもよい。

【0028】

図 3 C 及び図 3 D は、一実施形態による、膜層 330 を第 2 の基板 340 に取り付けるための例示的なプロセスを示す。図 3 C に示すように、第 2 の基板 340 の両側には、2つの膜層 330、331 がコーティングされている。このプロセスは、例えば、窒化シリコン（ SiN_x ）の低压化学蒸着（LPCVD）であってもよいが、上記の図 1 C に関してより多くの例が説明される。図 3 D に示すように、反応性イオンエッチングのようなエッ

10

20

30

40

50

チングステップを使用して、第2の基板340の片側から過剰の膜層331を除去し、第2の基板340を残してもよい。

【0029】

図3E~3Gは、一実施形態による膜層330を、第1の絶縁層310に取り付けるためのステップを示す。図3Eに示すように、膜層330は、膜層330を第1の絶縁層310の方に向けて第1の絶縁層310を第2の基板の下に位置付けすることによって、第1の基板310と第2の基板340との間に位置付けられる。図3Fに示すように、組み立てられると、膜層330は、第1の絶縁層310と第2の基板340との間に位置する。膜層を第1の絶縁層310に取り付けるために、様々な接合技術のうちの1つが使用される。一実施形態では、陽極接合は350の温度で40分間のランプアップ時間、20ニュートンの力、1000ボルトの電圧で実行され、電流が数ミリアンペアに低下して安定するまで5~10分間待機する。いくつかの実施形態では、接合技術に加えて、機械的な力などの圧縮力が、第1の絶縁層310及び第2の基板340に加えられて、膜層330と第1の絶縁層310との間の強固な接合を確実にする。

10

【0030】

図3Gは、一実施形態による、接合された第1の絶縁層310、膜層330、及び第2の基板340の断面図を示す。具体的には、図3Gは、図3Eに示すように、軸Aにおける断面を示す。次に、第2の基板340は、図1Eを参照して前述した技術を使用して除去することができる。

【0031】

20

図3E~3Gは、先に述べたように、図1に示された実施形態による膜層330を第1の絶縁層310に取り付けるためのプロセスを示しているが、この最終製品はまた、図2に示すプロセスに従って達成することもできる。すなわち、図2Cを参照して説明したプロセスを使用して第2の基板340を除去することができるように、膜層330と第2の基板340との間に犠牲層250を位置させることができる。

【0032】

図3H及び3Iは、一実施形態による、第2の基板340を除去した後のナノポアデバイスを示す。図3Hは、第1の絶縁層310に取り付けられた膜層330の斜視図を示し、図3Iは、膜層330において形成された複数のナノポア334を含む同様の断面図を示す。様々な実施形態では、図1Fを参照して説明したように、膜層330は、機械的方法またはエッチング方法を使用して薄くすることができる。すなわち、膜層330の構造的完全性も維持しながら、ナノポア334がより容易に生成され得るように、チャンネル308の上の膜層330を薄くすることができる。

30

【0033】

ここで具体的に、ナノポア334の形成を参照すると、ナノポア334は、膜層330の上部表面316から底部表面314まで貫通している。換言すれば、ナノポア334は、膜層330の上部表面316を底部表面314に流体接続する働きをする。ナノポア334の作成は、機械的穿孔プロセスによってまたはビームエッチングプロセス（例えば、RIEまたは集束イオンビーム（FIB））によって、または液浸リソグラフィによって達成することができる。各ナノポア334は、DNA、アミノ酸（タンパク質）などの小分子または大分子の通過を可能にする開放サイズを有する。一態様では、各々のポアの直径は、少なくとも1nmである。いくつかの実施形態では、各々のポアの直径は、少なくとも2nm、3nm、4nm、5nm、6nm、7nm、8nm、9nm、10nm、11nm、12nm、13nm、14nm、15nm、16nm、17nm、18nm、19nm、20nm、25nm、30nm、35nm、40nm、45nm、50nm、60nm、70nm、80nm、90nmまたは100nmである。いくつかの実施形態では、ポアは、約5nm~約200nmの間の直径を有する。いくつかの態様では、ポアは、実質的に丸い形状を有する。本明細書で使用する「実質的に丸い」とは、円筒の形態で少なくとも約80または90%の形状をいう。いくつかの実施形態では、ポアは、正方形、長方形、三角形、楕円形、六角形、または他の多角形である。

40

50

【 0 0 3 4 】

一実施形態では、ナノポア 3 3 4 は、第 2 の基板 3 4 0 が除去された後に膜層 3 3 0 において生成されてもよい。他の実施形態では、膜層 3 3 0 を第 1 の絶縁層 3 1 0 に接合する前に、ナノポア 3 3 4 が、膜層 3 3 0 において生成される。一例として、膜層 3 3 0 が膜センブリの一部（例えば、第 2 の基板 3 4 0 上にコーティングされた膜層 3 3 0）である間に、ナノポア 3 3 4 は、膜層 3 3 0 において生成されてもよい。

【 0 0 3 5 】

図 3 I に示すように、各ナノポア 3 3 4 は、膜層 3 3 0 において作成され、第 1 の絶縁層 3 1 0 における対応するチャンネル 3 0 8 の上に存在する。したがって、各ナノポア 3 3 4 は、対応するチャンネル 3 0 8 が、ナノポア 3 3 4 のすぐ上の空間に流体接続されることを可能にする。図 3 I に示す実施形態では、軸 A は、チャンネル 3 0 8 が互いに最も近い距離にある第 1 の絶縁層 3 1 0 の断面を表す。ここで、2 つのナノポア 3 3 4 の間の距離は、1 ~ 1 0 μm である。例えば、ラムダ DNA が 1 6 μm である場合など、1 0 μm より長い DNA に対して 2 つのポア制御を行うことができる。他の実施形態では、2 つのナノポア 3 3 4 の間の距離は、1 0 ~ 1 0 0 μm の間であり得る。

【 0 0 3 6 】

図 3 J は、一実施形態による、膜層 3 3 0 を貫通する孔 3 3 2 を含む、第 1 の絶縁層 3 1 0 及び接合された膜層 3 3 0 の斜視図である。図 3 J に示すように、4 つの孔 3 3 2 が作成される。各々の孔 3 3 2 は、孔 3 3 4 が 2 つのチャンネル 3 0 8 の末端に位置するリザーバ 3 1 5 と実質的に位置合わせされるように、膜層 3 3 0 に作成される。したがって、膜層 3 3 0 の各々の孔 3 3 2 は、第 1 の絶縁層 3 1 0 におけるリザーバ 3 1 5 へのアクセスを可能にする。孔 3 3 2 は、膜層 3 3 0 を貫通する機械的構造を挿入することによって、機械的な力を使用して破壊して開放することができる。膜層 3 3 0 自体が非常に薄いので、孔を開くために使用される機械的な力の量は非常に小さい。いくつかの実施形態では、孔 3 3 2 が機械的に作成される膜層 3 3 0 が、薄くされる。一実施形態では、孔は約 5 0 0 μm であり、したがって、リザーバとサイズが同じである。

【 0 0 3 7 】

図 3 K 及び図 3 L は、一実施形態による、各々、第 1 の絶縁層 3 1 0 のチャンネル 3 0 8 が互いに最も接近している点を含む第 1 の絶縁層 3 1 0 に接合された膜層 3 3 0 のトップダウン図を示している。より具体的には、図 3 K に示すように、チャンネル 3 0 8 は、各々のチャンネル 3 0 8 に沿って互いにほぼ交わるが交差しないように形成される。一実施形態では、第 1 のチャンネル 3 0 8 a 及び第 2 のチャンネル 3 0 8 b が第 1 の絶縁層 3 1 0 上で互いに最も接近する点で、第 1 のチャンネル 3 0 8 a 及び第 2 のチャンネル 3 0 8 b の各々が屈曲点（屈曲部、エルボー点）3 7 2 a 及び 3 7 2 b を形成する。言い換えれば、第 1 のチャンネル 3 0 8 a 及び第 2 のチャンネル 3 0 8 b は各々、各々の屈曲点 3 7 2 の場所に収束する。いくつかの実施形態では、各々のチャンネル 3 0 8 の屈曲点 3 7 2 は、各々のチャンネルの中間点でもある。

【 0 0 3 8 】

図 3 L は、第 1 の絶縁層 3 1 0 上の第 1 のチャンネル 3 0 8 a 及び第 2 のチャンネル 3 0 8 b の異なる配向を含む異なる実施形態を示す。より具体的には、第 1 のチャンネル 3 0 8 a と第 2 のチャンネル 3 0 8 b との間の最も接近する距離は、第 1 のチャンネル 3 0 8 a の延長部分 3 7 4 a 及び第 2 のチャンネル 3 0 8 b の延長部分 3 7 4 b に対応する。図 3 L に示すように、第 1 のチャンネル 3 0 8 a の延長部分 3 7 4 a は、第 2 のチャンネル 3 0 8 b の延長部分 3 7 4 b と平行である。

【 0 0 3 9 】

図 3 M は、ナノポア 3 3 4 及びチャンネル 3 0 8 の電子顕微鏡図を示す例示的な画像を示す。例えば、図 3 M は、図 3 K に示すように、吹き上がったインセット 3 7 6 を示すことができる。上述したように、チャンネル 3 0 8 の上の膜層 3 3 0 にナノポア 3 3 4 を生成することができる。図 3 M に示すように、第 1 のナノポア 3 3 4 a は、第 1 のチャンネル 3 0 8 a の上に位置し、第 2 のナノポア 3 3 4 b は、第 2 のチャンネル 3 0 8 b の上に位置する

10

20

30

40

50

。様々な実施形態において、ナノポア 334 は、チャンネル 308 が互いに最も接近する場所の上の膜層 330 において生成される。この例の画像では、第 1 のナノポア 334 a と第 2 のナノポア 334 b との間の距離は、約 3.5 μm である。しかしながら、上述したように、他の実施形態では、第 1 の 334 a と第 2 のナノポア 334 b との間の距離は、1 ~ 10 μm の間、または 10 ~ 100 μm の間でさえあり得る。

【0040】

図 3N は、一実施形態による、ナノポアデバイスのためのカバー 350 の斜視図である。カバー 350 は、例えばガラス及びポリジメチルシロキサン (PDMS) を含む絶縁材料で作製される。一実施形態では、カバー 350 の厚さは、200 μm ~ 1mm である。図 3N に示されるように、カバー 350 は、各々がカバー 350 の厚さ方向に完全に貫通する 5 つの別個の孔を含む。5 つの別個の孔のうちの 1 つは、カバー 350 が膜層 330 に取り付けられたときに膜層 330 のナノポア 334 の真上に置くように、カバー 350 において位置する中心孔 354 である。残りの 4 つの孔 352 は、カバー 350 が膜層 330 に取り付けられた後に再び、膜層 330 の孔 332 と実質的に位置合わせされるように位置する。言い換えれば、第 1 の絶縁層 310 におけるリザーバ 315 へのアクセスは、膜層の孔 332 及びカバーにおける孔 352 を通じて提供される。カバー 350 における 4 つの孔 352 は、第 1 の絶縁層 310 の膜層 330 及びリザーバ 315 と同様の大きさである。カバー 350 における中心孔 354 及び 4 つの孔 352 の各々は、様々な技術によって生成されてもよく、その一例は、適切なサイズのドリルビットを使用して穿孔される。

【0041】

図 3O は、一実施形態による、カバー 350 の膜層 330 への接合を示す。図 3O において既に説明し現在示すように、カバー 350 は、カバー 350 の孔 352 が膜層 330 の孔 332 と実質的に位置合わせされるように、膜層 330 上に位置付けられる。カバー 350 は、(図 1D を参照して説明したように) 第 1 の絶縁層 110 と膜 130 を接合する際に上述した技術のいずれかを含む、様々な技術を使用して膜層 330 に接合してもよい。例えば、カバーがガラス製である場合、PDMS または陽極接合によってカバーが作製される場合、プラズマ接合を使用して、膜層 330 にカバー 350 が取り付けられる。完全な接合が確実に達成されるように、カバー 350 及び第 1 の絶縁層 310 に圧縮力を加えてもよい。

【0042】

図 3P は、完全に組み立てられたナノポアデバイス 300 の斜視図を示す。具体的には、ナノポアデバイス 300 は、カバー 350 とさらに接触している膜層 330 と接触している第 1 の絶縁層 310 を含む。

【0043】

図 3Q は、一実施形態による、図 3P に示す軸 A に沿ったナノポアデバイス 300 の第 1 の断面図を示す。軸 A は、第 1 の絶縁層 310 の 2 つのチャンネル 308 が互いに最も接近している断面図を示す。より具体的には、図 3Q は、膜層 330 の 2 つのナノポア 334 と、第 1 の絶縁層 310 の下にあるチャンネル 308 の上のそれらの相対位置を示す。さらに、カバー 350 の中心孔 354 は、ナノポア 334 の上方に位置合わせされる。全体として、膜層 330 の各ナノポア 334 は、第 1 の絶縁層 310 の対応するチャンネル 308 をカバーの中心孔 354 に流体接続する。

【0044】

全体的に、ナノポアデバイス 300 は、複数の層を含む。具体的には、第 1 の絶縁層 310 は、第 1 の絶縁層 310 の表面 312 及び膜層 330 の第 1 の表面 314 を介して膜層 330 に接合される。膜層 330 の第 2 の表面 316 は、カバー 350 の表面 318 に接合される。

【0045】

図 3R は、一実施形態による、図 3P にマークされた軸 B に沿ったナノポアデバイス 300 の第 2 の断面図を示す。具体的には、軸 B は、第 1 のチャンネル 308 a の一部及び第

10

20

30

40

50

2のチャンネル308bの一部に沿ったナノポアデバイス300の断面を示す。図3Rにさらに示されているのは、ナノポアデバイス300のカバー350の孔352への各々のチャンネル308（例えば、チャンネル308の末端におけるリザーバ）の流体接続である。

【0046】

このセクションでは、デュアルポアデバイスについて論じているが、単一のポアデバイスもまた企図されている（図示せず）ことに留意されたい。このようなデバイスは、単一のチャンネルのみ、及びカバーにおける3つの孔に対応する膜層における3つの孔のみを含む。一例として、単一のチャンネルは直線的に設計されてもよい。したがって、膜層の3つの孔は、単一のチャンネルの各々の端部のリザーバ上に各々位置する2つの孔と同一線上にある。

10

【0047】

IV. 例示的な2つのチャンネル/デュアル膜デバイス

上記セクションIIIに記載されたプロセスの変形は、デュアルナノポアセンシング及び制御のために使用され得る異なる平面に2つのチャンネルを含むナノポアデバイスを製造するために使用され得る。

【0048】

図4A~Bは、一実施形態による、図4Aの軸Aに沿った斜視図及び断面図からの第1の絶縁層410をそれぞれ示す。第1の絶縁層410は、チャンネル408の末端に位置するリザーバ415を有する単一のチャンネル408を含む。チャンネル408のリザーバ415間の部分は、一定の幅を有するか、またはチャンネルの長さ方向に沿って中間点に近づくにつれて先細になる幅を有する。

20

【0049】

図4C~4Gは、一実施形態による、膜層430を第1の絶縁層410に接合することを含む膜アセンブリを生成するプロセスを示す。膜層430は、図1C、図3C及び図3Dに関して上述したように、第2の基板440上に形成される。図4E~図4Gに示すように、膜層430は、図1D及び3E~3Gに関して上述したように、第1の絶縁層410に接合される。他の実施形態では、膜アセンブリは、図2Aに関して説明したように、第1の絶縁層410、膜層430、及び第1の絶縁層410と膜層430との間に位置する犠牲層を含む。

30

【0050】

膜アセンブリは、第1の絶縁層410に取り付けられる。例えば、第1の膜層430は、チャンネル408が位置する表面上の第1の絶縁層410に、図1Dを参照して前述した技術のいずれかを使用して接合される。次いで、第2の基板440は、図1Eまたは2Cを参照して説明した技術を用いて除去することができる。

【0051】

図4Hは、一実施形態による、第1の膜層430を貫通する孔432を含む膜層430に接合された第1の絶縁層410の斜視図である。第1の膜層430の各孔432は、2つのチャンネル408の各々の各端部に位置する各リザーバ415と実質的に位置合わせされるように位置する。機械的な力を利用して孔を、破壊して開放することができる。膜自体が非常に薄い（上記のように、10~100nmの間の）ので、孔を開放するのに使用される機械的な力の量は非常に少ない。

40

【0052】

図4Iは、図4Hに示す軸Bに沿った側面図である。ここで、第1の膜層430は、第1の絶縁層410の上に位置付けられる。様々な実施形態において、第1の膜層430は、チャンネル408の上に位置する部分内で薄くされてもよい。

【0053】

図4Jは、第1の膜層430にナノポア434が作成された後のナノポアデバイスの断面図である。ナノポア434は、下にあるチャンネル408がナノポア434の上の空間に流体接続されることを可能にする。ナノポア434は、図3H及び図3Iを参照して前述した方法を使用して作成することができる。

50

【 0 0 5 4 】

図 4 K 及び 4 L は、第 2 の膜層 4 7 0 の接合を容易にする第 2 の膜アセンブリを示す。より具体的には、図 4 K 及び図 4 L は、一実施形態による、第 2 の基板 4 6 0 の処理の断面図を示す。そのようなデュアル膜デバイスでは、孔 4 3 2 及びナノポア 4 3 4 が第 1 の膜層 4 3 0 において作成された後、第 2 の膜層 4 7 0 が、ナノポアデバイスに接合される。第 2 の膜層 4 7 0 は、図 4 C 及び 4 D に関して記載したものと同一方法で、第 2 の基板 4 6 0 に取り付けられる。

【 0 0 5 5 】

図 4 M ~ 4 O は、一実施形態による、第 2 の膜層 4 7 0 の膜チャンネル 4 7 2 のエッチングを示す。図 4 M は、膜チャンネル 4 7 2 が、第 2 の膜層 4 7 0 の軸 A に沿って形成された斜視図を示す。図 4 N は、軸 A に沿った膜チャンネル 4 7 2 の断面図を示している。膜チャンネル 4 7 2 のエッチングは、第 2 の膜層 4 7 0 の第 1 の表面 4 2 0 上で行われ、第 2 の膜層 4 7 0 の第 2 の表面 4 2 2 は、第 2 の基板 4 6 0 と接触する。一実施形態では、膜チャンネル 4 7 2 は、幅 5 μm 、長さ 3 mm である。いくつかの実施形態では、膜チャンネル 4 7 2 の深さは、厚さが 1 0 0 ~ 5 0 0 μm であり得る第 2 の膜層 4 7 0 の厚さの約半分である。一実施形態では、第 2 の膜層 4 7 0 のこの膜チャンネル 4 7 2 は、エッチングプロセスを使用して形成されるが、他の技術を使用してもよい。

【 0 0 5 6 】

図 4 M を再び参照すると、第 2 の膜層 4 7 0 は、第 2 の膜層 4 7 0 を貫通する孔 4 7 6 、 4 7 8 を含んでもよい。各々の孔 4 7 6 または 4 7 8 は、機械的に生成またはエッチングされる。図 4 M に示すように、2 つの孔 4 7 8 が膜チャンネル 4 7 2 の両端に位置している。第 2 の膜層 4 7 0 はまた、第 1 の絶縁層 4 1 0 のリザーバ 4 1 5 及び第 1 の膜層 4 3 0 の孔 4 3 2 と実質的に位置合わせされるように各々が位置する 2 つの孔 4 7 6 を含む。

【 0 0 5 7 】

図 4 O は、一実施形態による、膜チャンネル 4 7 2 の中心にナノポア 4 7 4 を含む第 2 の膜層 4 7 0 を示す。ポアは、機械的穿孔を使用して、または図 3 H 及び 3 I を参照して説明した別の同様の技術を使用して形成してもよい。

【 0 0 5 8 】

図 4 P 及び 4 Q は、一実施形態による、第 2 の膜層 4 7 0 の第 1 の膜層 4 3 0 への取り付けを示す。図 4 P は、膜チャンネル 4 7 2 が、第 1 の絶縁層 4 1 0 における第 1 のチャンネル 4 0 8 に対して（直角に）90°の角度で配向するように第 2 の膜 4 7 0 が第 1 の膜層 4 3 0 に取り付けられていることを示す斜視図である。第 1 の絶縁層 4 3 0 における膜チャンネル 4 7 2 及び第 1 のチャンネル 4 0 8 は、互いの中間点を横切るようにまたはその中間点でさらに位置付けられる。

【 0 0 5 9 】

図 4 Q は、一実施形態による、軸 B に沿った第 1 の絶縁層 4 1 0、第 1 の膜層 4 3 0、及び第 2 の膜層 4 7 0 の断面図を示す。第 2 の膜層 4 7 0 は、上記セクション I V の図 1 C ~ 1 D に関して記載されたプロセスのいずれかを使用して第 1 の膜層 4 3 0 に接合され、第 2 の膜層 4 7 0 は（第 1 の絶縁層に取り付けられる膜層の代わりに）第 1 の膜層 4 3 0 に取り付けられる。これらのプロセスの終わりに、第 2 の基板 4 6 0 は、図 1 E または図 2 C を参照して上述した技術を用いて除去される。図 4 Q は、第 1 の膜層 4 3 0 に接触する第 2 の膜層 4 7 0 のごく一部を示しているに過ぎないが、膜チャンネル 4 7 2 は、第 2 の膜層 4 7 0 の表面領域の比較的小さい部分のみを覆い、第 2 の膜層 4 7 0 の表面領域の残りの多くの部分は、第 1 の膜層 4 3 0 と直接接触していることに留意されたい。

【 0 0 6 0 】

別の実施形態では、第 1 の膜層 4 3 0 においてナノポア 4 3 4 を形成することとは別に、第 2 の膜層 4 7 0 にナノポア 4 7 4 を形成するのではなく、プロセスのこのステップで両方のナノポアが、共に形成されてもよい（すなわち、第 1 の膜層 4 3 0 及び第 2 の膜層 4 7 0 の接合後及び第 2 の基板 4 6 0 が除去された後の）。

【 0 0 6 1 】

10

20

30

40

50

図4 R及び4 Sは、一実施形態による、ナノポアデバイスへのカバー450の取り付けを示す。上述したように、カバー450は、絶縁材料から作製され、多数の孔452及び454を有する。例えば、カバー450は、中心孔454と4つの外側孔452を含んでもよい。2つの外側孔456は、第1の膜層410のチャンネル408の末端に位置するリザーバ415と実質的に位置合わせされるようにカバー450において位置し、他の2つの外側孔458は、第2の膜層470の孔478と実質的に位置合わせされるように位置付けられる。図4 Sは、一実施形態による、第2の膜層470に接合されたカバー450を示す。カバー450は、第2の膜層470と接触して載置され、例えば、図3 Mに関して上述したように接合される。

【0062】

10

図4 T~4 Uは、一実施形態によるデュアル膜ナノポアデバイス400の2つの異なる断面図を示す。図4 Tは、軸Bに沿った断面を示し、図4 Uは、軸Aに沿った断面を示す。ナノポアデバイス400は、複数の層から構成される。具体的には、第1の絶縁層410は、第1の絶縁層410の表面412及び第1の膜層430の第1の表面414を介して第1の膜層430に接合される。第1の膜層430は、第2の膜層470にさらに接合される。ここで、第1の膜層430の第2の表面416は、第2の膜層470の第1の表面420との接合を形成する。第2の膜層470は、カバー450にさらに接合されている。具体的には、第2の膜層470の第2の表面422は、カバー450の表面418に接合される。

【0063】

20

両方の断面図において、第1の膜層430のナノポア434及び第2の膜層470のナノポア474は、お互いに及びカバー450の中心孔454と実質的に位置合わせされている。したがって、第1の膜層430のナノポア434は、第1の絶縁層410のチャンネル408を第2の膜層470の膜チャンネル472に流体接続する。第2の膜層470のナノポア474は、第2の膜層470の膜チャンネル472をカバー450の中心孔450に流体接続する。

【0064】

図4 Tは、第2の膜層470の孔478と実質的に位置合わせされているカバー450の外側孔458を具体的に示している。このように、膜チャンネル472は、カバーの外側孔458と流体接続している。図4 Uは、第1の絶縁層410のチャンネル408と流体接続している第2の膜層の孔476と実質的に位置合わせされているカバー450の外側孔456を具体的に示している。より具体的には、カバーの外側孔456は、第1の絶縁層410のリザーバ415(図4 Aに示す)と実質的に位置合わせされる。各々がチャンネル(408または472)の異なる1つに関連付けられた孔476及び478の各々の対は、膜チャンネル472がデュアルポア検知及び制御のための接地電極として作用するように、各ナノポア(434及び474)への分離した電氣的アクセスを別々に可能にする。

【0065】

V. マルチポアアレイデバイス

上記セクションI~IVに記載されたプロセスの変形を使用して、共通の第1の絶縁層を使用する多くの別個のマルチナノポアデバイスを含むナノポアアレイデバイスを製造してもよい。

【0066】

40

図5 A~5 Bは、全てお互いに平行に配向された多数のチャンネル508を含む第1の絶縁層510の斜視図及び断面図をそれぞれ示している。具体的には、図5 Bは、図5 Aに示す軸Bに沿った断面図を示す。チャンネル508は、上記図1に関して説明したものと同様である。各チャンネル508は、各チャンネル508の末端に各々位置する2つのリザーバ515を含む。様々な実施形態において、チャンネル508は、図5 Aに示されるように、お互いにオフセットされる必要はない。

【0067】

図5 C~5 Eは、一実施形態による、複数のチャンネル508を含む膜層530を第1の

50

絶縁層 5 1 0 に接合するプロセスを示す。図 5 C 及び 5 D に関して、膜層 5 3 0 を第 1 の絶縁層に接合するために使用されるプロセスは、図 1 B ~ 1 E に関して記載したものと同じである。例えば、膜アセンブリ（第 2 の基板 5 2 0 及び膜層 5 3 0 を含む）は、膜層 5 3 0 を介して第 1 の絶縁層 5 1 0 に接合されることができ、その後、第 2 の基板 5 2 0 が除去される。図 5 E に示すように、第 2 の基板 5 2 0 が除去された後、膜層 5 3 0 にナノポア 5 3 4 が生成される。膜層 5 3 0 の各ナノポア 5 3 4 は、第 1 の絶縁層 5 1 0 のチャンネル 5 0 8 に対応する。上記のように、ナノポア 5 3 4 は、機械的な力またはエッチングプロセスを使用して作成することができる。

【 0 0 6 8 】

図 5 F 及び 5 G は、一実施形態による、アレイナノポアデバイスのカバー 5 5 0 を示す。図 5 F に示すように、カバー 5 5 0 は、第 1 の絶縁層 5 1 0 の複数のチャンネル 5 0 8 に対して垂直に延びる単一の共有チャンネル 5 5 8 を含む。カバー 5 5 0 は、カバー 5 5 0 を貫通する複数の孔をさらに含む。より具体的には、一对の孔 5 7 4 は、カバー 5 5 0 の共有チャンネル 5 5 8 の末端に位置する。追加の孔 5 5 6 は、第 1 の絶縁層 5 1 0 のリザーバ 5 1 5 と実質的に位置合わせされるように位置付けられる。図 5 F に示すように、共有チャンネル 5 5 8 は、第 1 の絶縁層 5 1 0 のチャンネル 5 0 8 の 1 対のリザーバ 5 1 5 に対応する各々の対の孔の間に延びている。

【 0 0 6 9 】

図 5 G は、図 5 F に示す共有チャンネル 5 5 8 を通る軸 B に沿ったカバー 5 5 0 の断面図を示す。共有チャンネル 5 5 8 の両端において、孔 5 7 4 がカバー 5 5 0 を貫通している。

【 0 0 7 0 】

図 5 H 及び 5 I は、それぞれ、一実施形態による、カバー 5 5 0 の取り付け後のアレイナノポアデバイス 5 0 0 の斜視図及びアレイ図である。カバー 5 5 0 は、図 3 L 及び 3 M を参照して先に説明した方法を使用して接合することができる。カバー 4 5 0 における共有チャンネル 5 5 8 は、膜層 5 3 0 におけるナノポア 5 3 4 の場所と位置合わせされるように位置付けられる。このように、各ナノポア 5 3 4 は、対応するチャンネル 5 0 8 をカバー 5 5 0 における共有チャンネル 5 5 8 に流体接続する。

【 0 0 7 1 】

動作中、共有チャンネル 5 5 8 は接地として動作する。試薬は、カバー 5 5 0 の孔 5 7 4 を通って共有チャンネル 5 5 8 に加えられる。第 1 の絶縁層 5 1 0 における他の 4 つの直交チャンネル 5 0 8 は、電圧を印加するため、及び / または対応するナノポア 5 3 4 を通るインピーダンス / 電流の変化を検出するために使用される。

【 0 0 7 2 】

V I . 機械的堅牢性の実施態様

上記のセクション I、II、III、IV 及び V に記載された種々のナノポアデバイスのいずれも、ナノポアデバイスの機械的堅牢性を改善するために追加の支持構造を使用してもよい。

【 0 0 7 3 】

図 6 A は、一実施形態によるポストアレイ構造 6 0 6 を含む改変された第 1 の絶縁層 6 1 0 を示す。アレイ構造におけるポスト 6 0 6 は、半径または長さおよび幅の両方の寸法が狭く、したがって、「ポスト（柱、棒、杭）」という名称が付けられている。一実施形態では、ポストの半径 / 長さ / 幅は 2 μ m である。ポスト 6 0 6 は、膜層 6 3 0 が第 1 の絶縁層 6 1 0 に接合されたときに膜層 6 3 0 と接触するように、第 1 の絶縁層 6 1 0 の非チャンネル外部表面 6 1 2 と同じ高さである。その結果、ポスト 6 0 6 は、応力を分散させることによって、チャンネル 6 0 8 において膜層 6 3 0 に機械的支持を提供する働きをする。

【 0 0 7 4 】

図 6 B は、一実施形態による、例示的なチャンネル 6 0 8 におけるポスト 6 0 6 の斜視図を示す。ポスト 6 0 8 は、第 1 の絶縁層 6 1 0 のチャンネル 6 0 8 のいくつかの領域をエッチングされずに残すことによってチャンネル 6 0 8 が作成されるのと同時に作製される。

【 0 0 7 5 】

10

20

30

40

50

図6Cは、一実施形態によるポスト606を含む第1の絶縁層610におけるチャンネル608の斜視図を示す。ポスト606は、チャンネル608の「中央」部分、すなわちチャンネル608の両方の端部に位置する末端リザーバ615には位置しない、チャンネル608の部分に形成される。これは、これらの部分が、リザーバ615を介して試薬を充填するなどの他の目的に使用され、ここでポスト606を追加することは、ユーザがこれらの作業を実行する能力を妨げるためである。さらに、これらの領域にポスト606を使用することによって得られる機械的堅牢性は、最小限になる。

【0076】

VII. 全体システム

図7は、一実施形態による、フローセルハウジング750内のナノポアデバイス300を含む測定システム700の断面図を示す。他の実施形態では、図4A~4Uに記載されたナノポアデバイス400または図5A~5Iに記載されたナノポアデバイス500は、図7に示されるフローセルハウジング750内に設置され得る。

【0077】

図7に示すように、フローセルハウジング750は、ナノポアデバイス300がフローセルハウジング750に対して並進固定および回転固定されるように、ナノポアデバイス300とインターフェースする。例えば、フローセルハウジング750は、ナノポアデバイス300を適所にクランプするように構成されてもよい。図7に示すように、フローセルハウジング750は、ナノポアデバイス300のカバー350及びナノポアデバイス300の第1の絶縁層310を介して、ナノポアデバイス300とインターフェースする。フローセルハウジング750は、ナノポアデバイス300が適所にクランプされるように、ナノポアデバイス300の第1の絶縁層310に上向きの力を加え、カバー350に下向きの力を加えてもよい。

【0078】

フローセルハウジング750は、ナノポアデバイス300のナノポア334を通る移動事象の検出を可能にする様々な開放部で構成されてもよい。より具体的には、フローセルハウジング750は、ポート720を含むことができる。図7に示すように、ポート720a及び720bは、カバー350の孔352と実質的に位置合わせされている（さらに孔352は第1の絶縁層310のリザーバに位置合わせされている）。さらに、ポート720cは、膜層330のナノポア334の上に存在するカバーの中心孔354と実質的に位置合わせされている。フローセルハウジング750のポート720a及び720bを通じて溶液（例えば、1M塩化リチウムなどの緩衝液）を供給して、ナノポアデバイス300のカバー350の対応する孔352に入れることができる。したがって、孔352に対応するポート720aまたは720bを通じて供給されるこの溶液は、ナノポアデバイス300のチャンネル308a及び308bにそれぞれ入る。さらに、中心孔354に対応するポート720cを通じて供給される溶液は、膜層330及びナノポアデバイス300のナノポア334と接触して存在する。ポート720cを通じて供給されるナノポアデバイス300内のこの溶液は、以後、共通リザーバと称される。フローセルハウジング750のポート720は、ポートを通じてナノポアデバイス300に供給される溶液が流体接続内に密封されたままであるように、シール可能である。

【0079】

いくつかの実施形態では、フローセルハウジング750は、外圧を受け取るように各々構成された入口710も含んでもよい。一例として、入口710は、ガス源（例えば、ガスタンク）にさらに連結された管またはパイプと各々連結することができる。ガスは、窒素などの不活性ガスであってもよい。さらに、入口710は、受け取った外圧をチャンネル308に導くように構成することができる。例えば、図7に示すように、入口710は、外圧をチャンネル308に導くフローセルハウジング700の壁に至ってもよい。したがって、溶液がポート720aまたは720bを通じてカバー350の孔352に加えられると、入口710を通じて供給されるガスは、加えられた溶液を、チャンネル308を通じてナノポア344に流すように圧力を加える。

10

20

30

40

50

【0080】

いくつかの実施形態では、外部入力が必要でない場合、フローセルハウジング750は入口710を含まない。例えば、いくつかのシナリオでは、ナノポアデバイス300のチャンネル308は、溶液がポートを通じて孔352に供給されたときに、チャンネル308における毛細管作用が、チャンネル308を通じて溶液を流すのに十分であるように適切に設計され得る。

【0081】

概して、フローセルハウジング750は、ナノポアデバイス300が閾値幅よりも小さい幅を有するチャンネル308を有するとき、入口710を含む。このシナリオでは、毛細管力は、閾値幅よりも小さい幅を有するこれらのチャンネル308を通る流体の流れを駆動するには不十分である。別の例として、フローセルハウジング750は、ナノポアデバイス300が閾値密度以上のチャンネル308を有するとき、入口710を含む。このシナリオでは、流体は全てのチャンネル308を通じて完全に流れることができず、したがって、外圧を受けるための入口710が必要である。代替的には、ナノポアデバイス300が閾値幅より上または閾値密度よりも低いチャンネル308を有する場合、フローセルハウジング750は入口710を含む必要はない。

【0082】

フローセルハウジング750は、電圧を印加し、ナノポアデバイス300における溶液中の電流を測定するように設計された電極を受け取るように構成されたスロット715をさらに含む。一例として、電極752は、スロット715を通過して入り、第1の絶縁層310のチャンネル308の末端であるリザーバ内の溶液と接触して存在してもよい。具体的には、スロット715aを介して溶液と接触している第1の電極は、接地測定として機能する中心孔354に別の電極が存在する場合、電圧を印加し、ナノポア334aを横切る電流を測定することができる。同様に、スロット715bを介して溶液と接触している第2の電極は、別の電極が接地測定として機能する中心孔354に存在する場合、電圧を印加し、ナノポア334bを横切る電流を測定することができる。

【0083】

一例として、電極752（例えば、図7のリザーバ315内に存在する物体）は、金属（例えば、塩化銀Ag/AgCl電極）であってもよい。電極752は、導電性金属（例えば、金）から構成される導電性トレース754と接触している。トレース754は、リザーバ315の表面、膜層330及びカバー350上に付着させることができる。トレース754は、フローセルハウジングの外部表面で終端してもよい。したがって、接触パッドとして具体化され得る終端部756は、インピーダンス変化を測定しかつ電極752を介して各チャンネル308に電圧を印加する増幅器と接触することができる。いくつかの実施形態では、電極752は、リザーバ315、膜層310、カバー350、及びフローセルハウジング750の各々の表面上に付着されたトレース754と接触する必要はない。すなわち、電極752は、スロット715を通じて入る物理的に懸架された導電性ワイヤと接触することができる。

【0084】

いくつかの実施形態では、中心孔354に対応するポート720cは、中心孔354内の溶液と接触したままの電極757を受け入れるようにも構成される。したがって、電極757は、電圧を印加することができ、または溶液に対して、ナノポア334を横切ってインピーダンスを測定することができる。共通リザーバは、接地の役割を果たしてもよい。図7に示すように、中心孔354の電極757は、カバー及びフローセルハウジング750の表面上に付着したトレース758と接触していてもよい。したがって、このような電極757のトレース758は、フローセルハウジング750の外部表面759で終端することができ、その結果、トレースの終端部に接触する増幅器が、インピーダンス変化を測定し、電極757を介して中心孔354内の溶液に電圧を印加することができる。

【0085】

図7に示すように、スロット715、入口710、及びシール可能なポート720aま

10

20

30

40

50

たは720bのうちの1つは、各々、フローセルハウジングの共通キャビティ空間725に通じている。共通キャビティ空間725は、カバー350の孔352の上方に位置し、したがって、チャンネル308の末端に位置するリザーバ315を介してチャンネル308と流体接続している。したがって、ポート720aまたは720b、入口710、及びスロット715の各々は、それらの入力（例えば、ポート720aまたは720bを介する溶液、入口710を介する外圧、及び715を介する電極）の各々が、一方向性であり、共通キャビティ空間725を介してナノポアデバイス300に入るのを確実にするように構成されてもよい。例えば、溶液がポート720aまたは720bを通じて供給される場合、溶液がナノポアデバイス300にのみ入るように、入口710及びスロット715がシールされる。同様に、外圧が入口710を通じて供給されるとき、ポート720aまたは720b及びスロット715は、各々、外圧がナノポアデバイス300のリザーバ315及びチャンネル308内の溶液上に加えられるようにシールされる。

10

【0086】

フローセルハウジング750は、光学顕微鏡がナノポアデバイス300を撮像するために置かれ得る開口部720をさらに含む。すなわち、光学顕微鏡のレンズは、開口部720内で、ナノポアデバイス300の第1の絶縁層310の底部表面730と接触して存在することができる。このシナリオでは、第1の絶縁層310は、光学顕微鏡によって放射され取り込まれる光の通過を最小限に抑える透明または半透明の層であってもよい。光学顕微鏡は、ナノポアデバイス300のチャンネル308を通る溶液の流れを撮像する倒立型顕微鏡であり得る。いくつかの実施形態では、光学顕微鏡は、ナノポアデバイス300のチャンネル308を流れる蛍光標識された分子（例えば、蛍光標識されたDNA）を撮影することができる蛍光顕微鏡である。

20

【0087】

全体として、フローセルハウジング750は、いくつかの目的を達成する。第1に、フローセルハウジング750は、実施形態によっては、その小さなサイズのために手動で取り扱うことが困難であり得るナノポアデバイス300の取り扱い及び操作を可能にする。第2に、フローセルハウジング750は、チャンネル308の各々を通じる溶液の導入を容易にする。特定の実施形態では、ナノポアデバイス300は、高密度のチャンネルを有してもよく、したがって、フローセルハウジング750は、前述の外圧を利用して溶液が全てのチャンネルを流れることを確実にすることができる。

30

【0088】

しかしながら、様々な実施形態では、ナノポアデバイス300を手動で取り扱うことができ、ナノポアデバイス300のチャンネル308に流体を容易に流すことができるので、測定システム700は、フローセルハウジング750を含む必要はない。具体的には、ナノポアデバイス300が閾値サイズ（例えば、センチメートルスケール以上）より大きい場合、ナノポアデバイス300は、フローセルハウジング750を必要とせずに手動で操作することができる。また、先に説明したように、ナノポアデバイス300のチャンネル308の形状は、毛細管作用によりチャンネルを通る溶液の流れを可能にするのに十分であり得る。この例では、フローセルハウジング750を必要とせずに、溶液及び/または試薬を、手動でナノポアデバイス300のリザーバ315及びチャンネル308にピペットで入れることができる。別の実施形態では、対照的に注入デバイスの要素は、溶液及び/または試料を、ナノポアデバイス300のリザーバ315及びチャンネル308に注入することができる。さらに、電極は、フローセルハウジング750を必要とせずに、リザーバ315内に手動で載置してもよい。

40

【実施例】

【0089】

VIII. 実施例

a. 実施例1：ナノポアを横切る分子移動事象の検出

図8A及び図8Cは、例示的なナノポアデバイスの膜層における例示的なナノポアを示す。より具体的には、図8A及び8Cに示されるナノポアは、図7の全体システムに示さ

50

れるナノポア334、例えばセクションIIIのプロセスに従って構築されたナノポアデバイスに対応する。具体的には、膜層は、膜層においてナノポアが生成される前に薄くされる。図8B及び図8Dは、それぞれ、図8A及び8Cに示されるナノポアを通る移動事象に対応する電流測定値を示す。移動事象は、ナノポアを通過する分子を指す。一実施形態では、移動事象は、ナノポアを通過するDNA分子(長さが5.6キロ塩基対)を伴う。

【0090】

より具体的には、図8Bは、DNA分子が、ナノポアデバイスの共通リザーバから個別チャンネルにナノポアを通過する際の電流測定値を示す。図7を参照すると、これは、DNA分子がカバー350の孔354からナノポア334を通過してチャンネル308へと移動することを指す。図8Bに示す実施例は、図8Aの9.22nmのナノポアを横切る200mVの印加電圧に対応する。移動の発生は、35.856秒~35.86秒の間の約9600pA~9400pAの過渡的な電流変化(ピコアンペア単位)によって示される。

10

【0091】

図8Dは、DNA分子が、ナノポアを通過して図8Bとは対向する方向に移動するときの電流測定値を示す。すなわち、DNA分子は、ナノポアデバイスの個別チャンネルからナノポアを通過して共通リザーバへと移動する。図8Dに示す実施例は、図8Bの32.89nmのナノポアを横切る400mVの印加電圧に対応する。移動の発生は、24.276秒~24.28秒の間の約65000pA~64600pAの過渡的な電流変化(ピコアンペア単位)によって示される。図8B及び図8Dにおいて観察される電流(pA)値の差は、ナノポア及び印加電圧の異なる特性(例えば、直径の大きさ)に起因する。

20

【0092】

図8A~8Dの実施例は、移動の方向にかかわらず、移動事象が、電流の変化の測定に基づいて適切に検出され得ることを示す。このように、(ナノポアを有する)ナノポアデバイスは、分子自体を決定するために、または派生した推論のいくつかの他の形式を作製するために順番に使用することができる分子(例えば、DNA、アミノ酸など)の移動事象を検出するために、使用することができる。

【0093】

図9A~9Bは、セクションIIIのプロセスに従って構築された例示的なナノポアデバイスのナノポアを通るラムダDNA移動事象に対応する例示的な測定値を示す。これらの実施例では、ラムダDNA分子は、200mVの印加電圧下で直径が約30nmのナノポアを通過して共通リザーバから個別チャンネルへと移動する。

30

【0094】

具体的には、図9Aは、上で参照した例示的なナノポアを通る単一のラムダDNA移動事象の例示的な電流測定値を示す。この移動事象では、印加された電圧で割った電流の平均変化である平均コンダクタンスシフト G は、1.5msの期間で0.4ナノシーメンス(nS)である。

【0095】

図9Bは、この実施例のナノポア及び対応するナノポアデバイスの様々なラムダDNA移動事象からの例示的なデータを含む散布図を示す。具体的には、散布図は、平均コンダクタンスシフト(G)を持続時間の関数として示している。散布図に示されるように、ラムダDNA移動事象は、0.1ミリ秒~10ミリ秒の間の持続時間の間、0.2~0.8ナノシーメンスの平均 G に対応する。

40

【0096】

b. 実施例2: ナノポアデバイスの改善されたノイズ性能

図10は、シリコンベースのデバイス1025と比較して、ナノポアデバイス1020の改善されたノイズ性能を示す。図10のデータを生成するために使用される例示的なナノポアデバイスは、図7に示されるナノポアデバイス300であり、第1の絶縁層は、セクションIIIに記載のプロセスに従って生成されるガラスから構成される。このナノポアデバイスは、200mVの電圧の印加下で、膜層の薄くされた50nm部分内に位置す

50

る直径 9 nm のナノポアを含む。シリコンベースのデバイスは、シリコン、窒化シリコン、及び二酸化シリコンの層を含み、30 nm の窒化シリコン層に 22 nm のナノポアを含む。この比較例において使用されるようなシリコンベースのデバイスの生成に関するさらなる説明は、Nanopore-based Technology, Methods in Molecular Biology Vol. 870 (Humana Press, New York, 2012), p. 241 に記載されている。

【0097】

図 10 は、各々の例示的なデバイスについてのノイズ信号のパワースペクトル密度 (PSD) を示す。各々のデバイスの PSD ノイズ推定値は、平均値を差し引いたベースライン電流の 500,000 サンプルに適用された Welch の方法 (ハミングウィンドウ、50% オーバーラップ) によって計算された。

10

【0098】

ナノポアデバイスは、シリコンベースのチップと比較して、より高い周波数 (例えば、30 kHz を超える) のノイズを減衰させる強力な能力を示す。その結果、ノイズ標準偏差 (シグマ) ととも呼ばれる二乗平均平方根 (RMS) は、ナノポアデバイスにとって有意に低い。30 kHz の帯域幅では、RMS は、ナノポアデバイスでは 12 pA であるが、シリコンベースのデバイスは、18 pA の RMS を有する。これは、ナノポアデバイスの優れたノイズ性能を示している。

【0099】

集約 (統合) されたノイズパワーは、RMS ノイズ信号によって定量化され、これらのサンプルデバイスの両方を含む移動事象を検出するデバイスの検知分解能限界を決定する。電圧クランプ回路のアナログローパスフィルタを使用して高周波ノイズを減衰させ、そのフィルタの帯域幅を、性能要件を満たすように設定する。特に、帯域幅は、時間分解能限界を決定し、その帯域幅での RMS は、検出閾値によって振幅分解能限界を決定する。具体的には、1 つの一般的なアプローチは、検出閾値をオープンチャネル信号の RMS (標準偏差) の 6 倍に設定することである。検出閾値の設定に関するさらなる詳細は、Morinet al, 「Nanopore-Based Target Sequence Detection」、PloS One, 11 (5): e0154426 - 21, May 2016 に記載され、参照によりその全体が本明細書に組み込まれる。

20

【0100】

したがって、検出されるためには、事象は (帯域幅の立ち上がり時間に対して) 持続時間が十分に長く、(検出閾値に対して) 減衰が十分に深い必要がある。したがって、与えられた帯域幅での RMS が小さいほど、検知分解能が向上する。図 10 において、RMS は、ナノポアデバイスの 30 kHz 帯域幅で 12 pA であり、シリコンベースのデバイスの同じ 30 kHz 帯域幅で 18 pA の RMS よりも 50% 優れている。したがって、検出閾値は、ナノポアデバイスのベースラインより 72 pA 低く、シリコンベースのデバイスのベースラインより 122 pA 低い。したがって、72 pA ~ 112 pA の深さを有する全ての移動事象は、シリコンベースのチップを使用して見逃されるが、ナノポアデバイスを使用するときに検出される。より大きいナノポアサイズ (> 20 nm 直径) では、この改善された分解能は、標的による移動事象 (例えば、僅か 50 ~ 200 塩基対の長さの循環する腫瘍 DNA) を検出することと事象を完全に見過ごすこととの間の差異を表すことができる。

30

40

【0101】

c. 実施例 3: 光学イメージングと電気ナノポアセンシングの組み合わせ

図 11 A ~ C は、セクション III に記載された方法によって製作されたナノポアデバイスを使用した、光学イメージングと電気ナノポアセンシングの組み合わせを示す。具体的には、図 11 A は、フローセルハウジング 750 の開口部 720 に位置する倒立光学顕微鏡によって撮影された、ナノポアデバイスにおけるチャンネル 1108 を流れる溶液の画像を示す。図 11 B ~ C に示されるように、光学イメージングに関連して、電気信号増幅器は、ナノポアデバイスにおける 1 つまたは複数のナノポアから時間変化する電気信号を

50

記録する。

【0102】

図11Aに示すように、蛍光標識された二本鎖DNA(5.6キロ塩基対の長さ)をチャンネル1008aに流し、それを蛍光光学顕微鏡によって撮影する。対向するチャンネル1008bは、この画像において空であるか、または蛍光標識された分子が残っていない。光学顕微鏡検査、電子顕微鏡検査などの他の形態の光学イメージングを実行してもよい。

【0103】

図11Bは、DNA(長さ5.6キロ塩基対)が、第1のチャンネルから共通リザーバへと移動するにつれて、第1のナノポアを横切る電圧及び電流の測定を具体的に示す。ここで、印加電圧は、150mVである。分解された挿入図は、移動事象に対応する電流の検出された変化の拡大図を示す(10~11秒間)。同時に、図11Cに示すように、第2のナノポアの電圧及び電流の測定値も監視される。ここで、印加電圧は、300mVである。図11Cの分解挿入図は、DNAが共通リザーバから第2のチャンネルへと移動するDNA移動事象に対応する、その後の検出された電流変化(15~16秒間)を示す。全体として、得られた光学的及び電氣的データは、他の用途の中でもゲノムマッピングのために使用され得る。

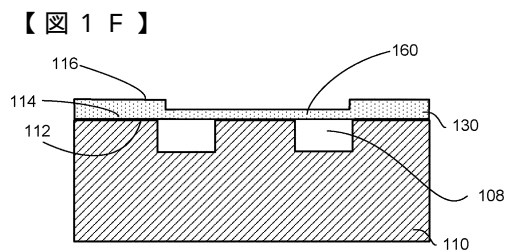
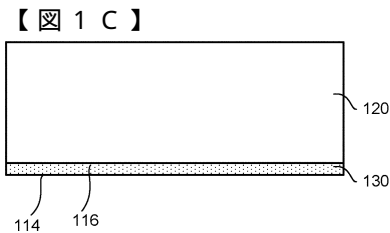
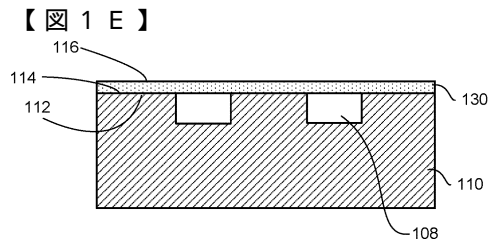
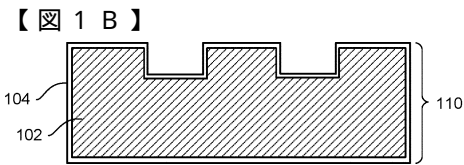
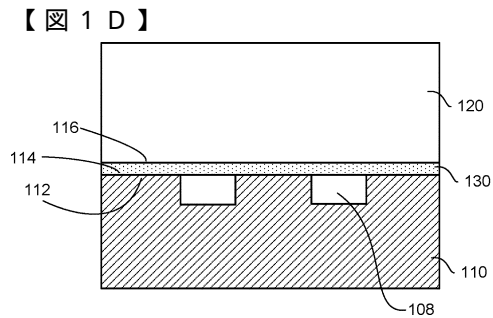
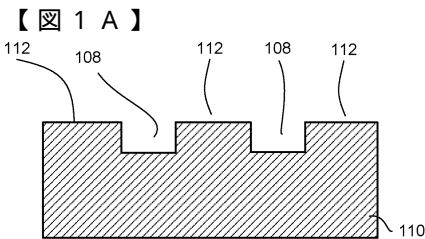
10

【0104】

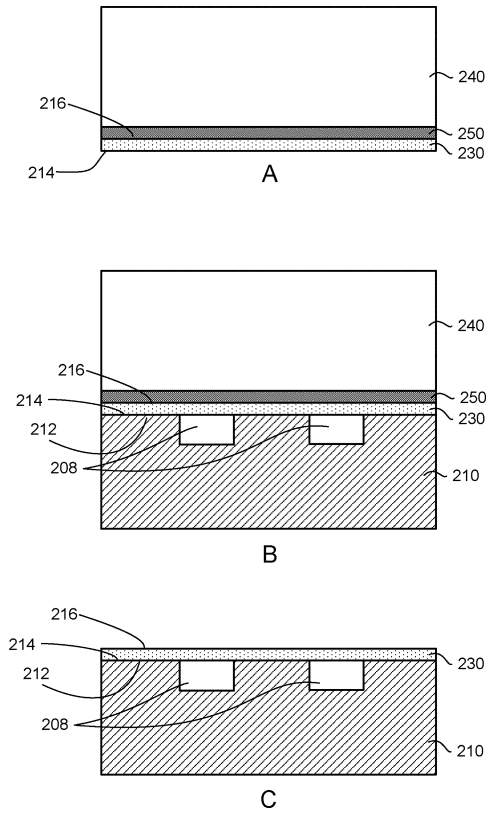
IX. その他の考慮事項

本発明を上記の実施形態に関連して説明してきたが、前述の説明及び実施例は例示を意図しており、本発明の範囲を限定するものではないことを理解されたい。本発明の範囲内の他の態様、利点及び変更は、本発明が関係する当業者には明らかであろう。

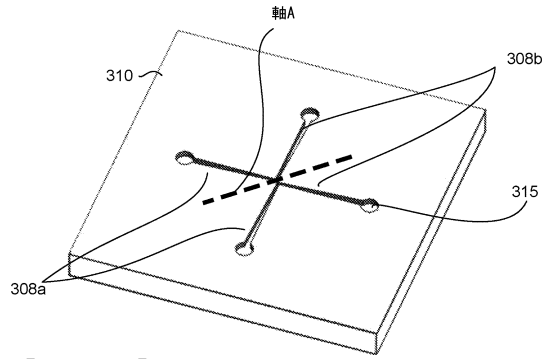
20



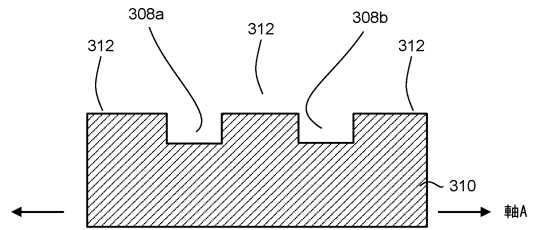
【図2】



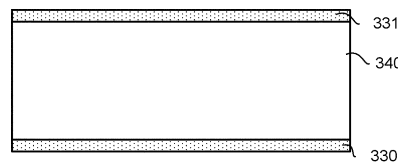
【図3A】



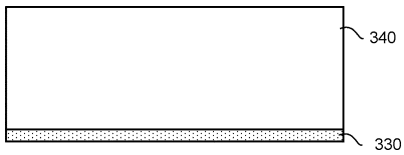
【図3B】



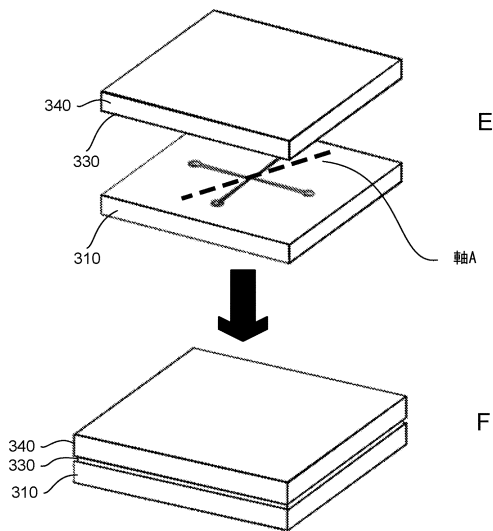
【図3C】



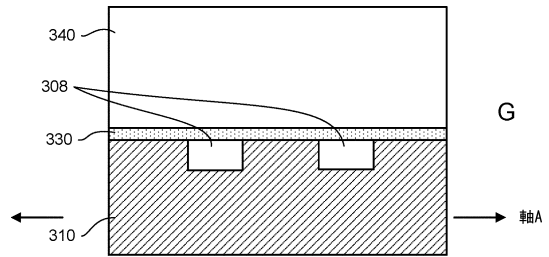
【図3D】



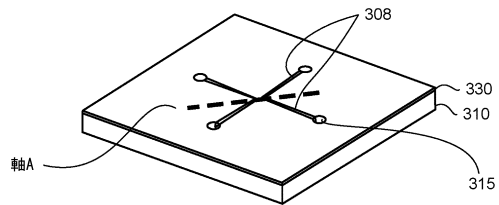
【図3E - F】



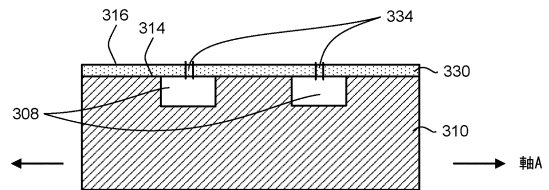
【図3G】



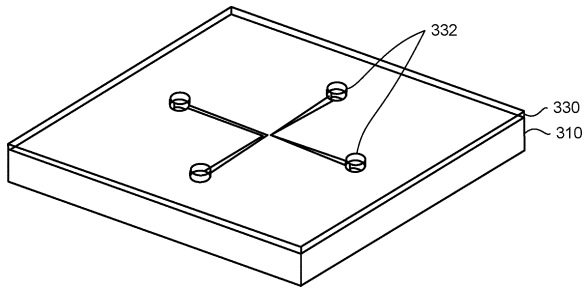
【図3H】



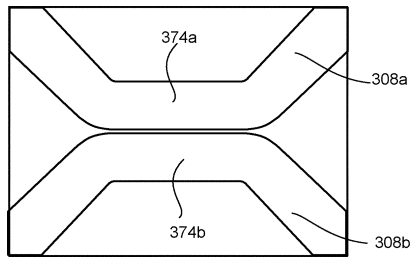
【図3I】



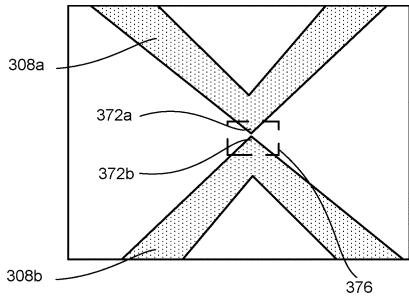
【図3J】



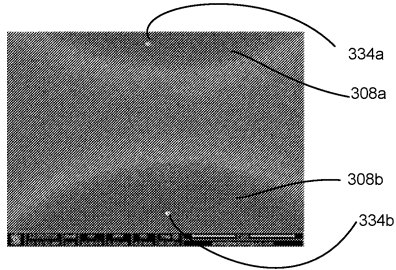
【図3L】



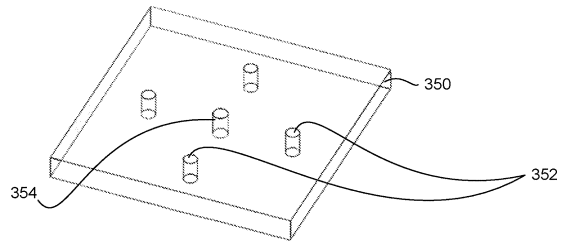
【図3K】



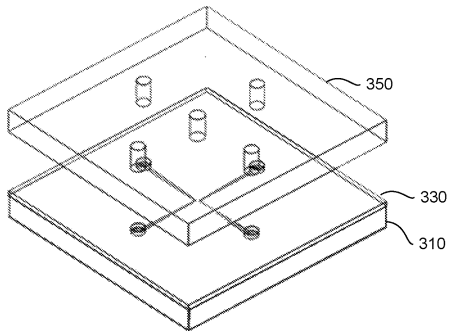
【図3M】



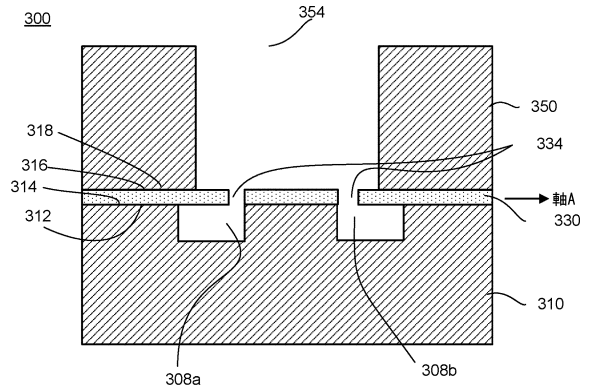
【図3N】



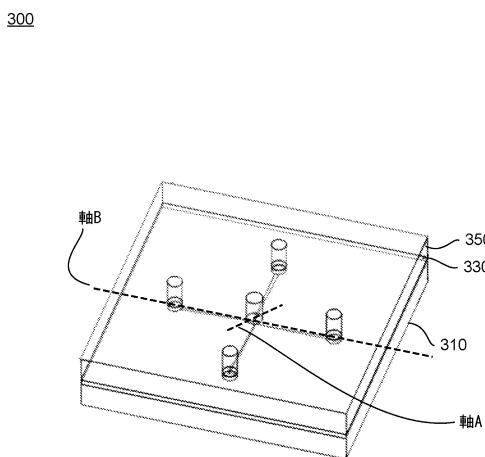
【図3O】



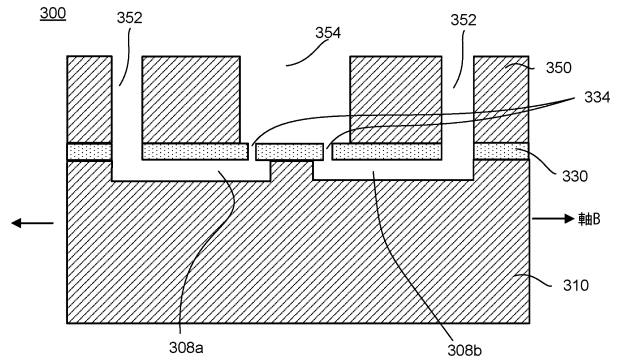
【図3Q】



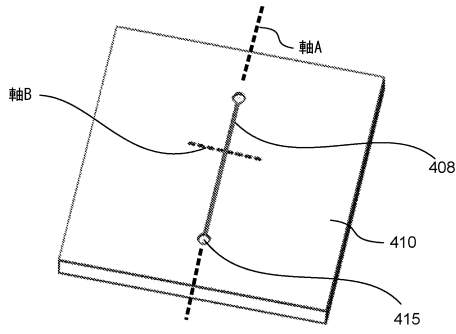
【図3P】



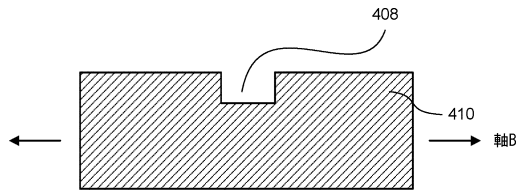
【図3R】



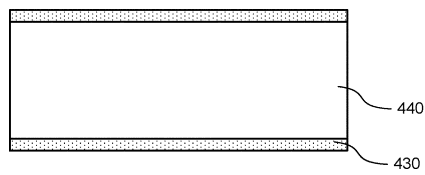
【図4A】



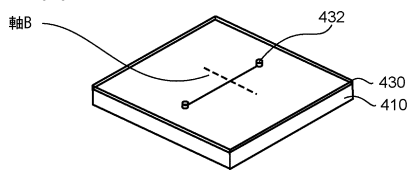
【図4B】



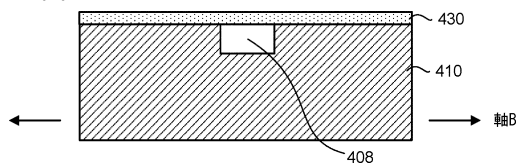
【図4C】



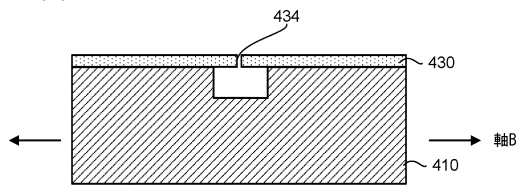
【図4H】



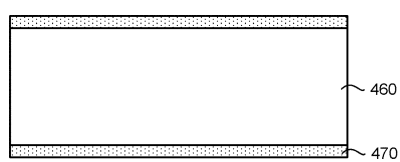
【図4I】



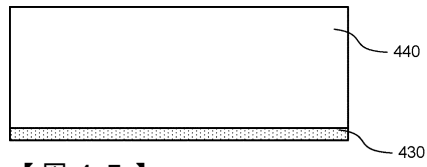
【図4J】



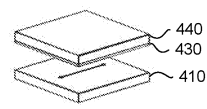
【図4K】



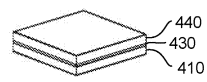
【図4D】



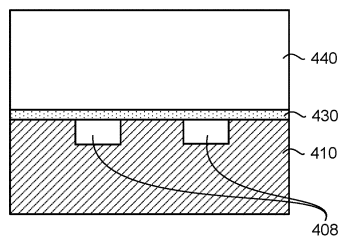
【図4E】



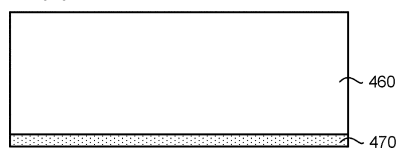
【図4F】



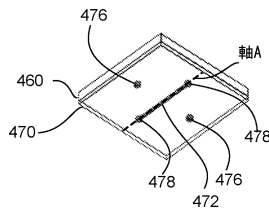
【図4G】



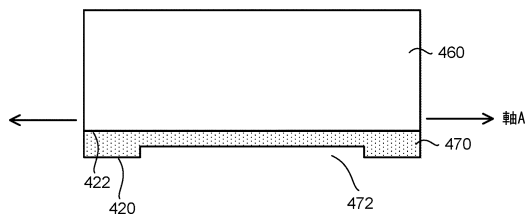
【図4L】



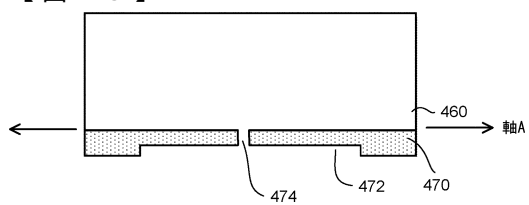
【図4M】



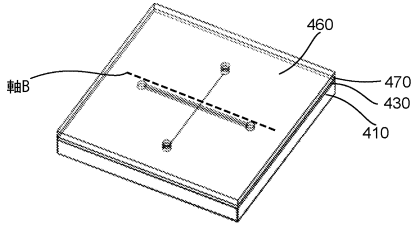
【図4N】



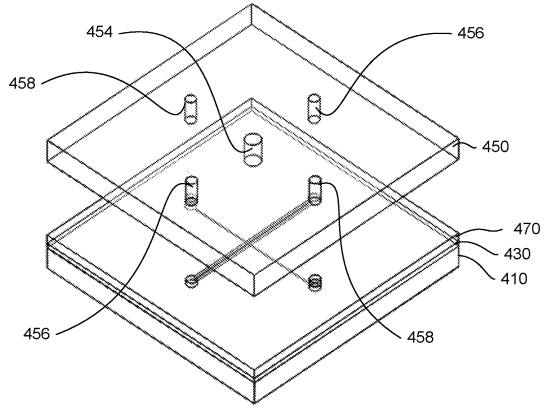
【図4O】



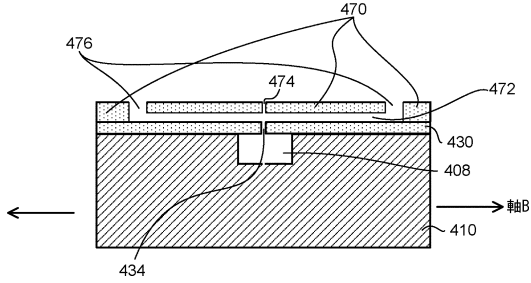
【図4P】



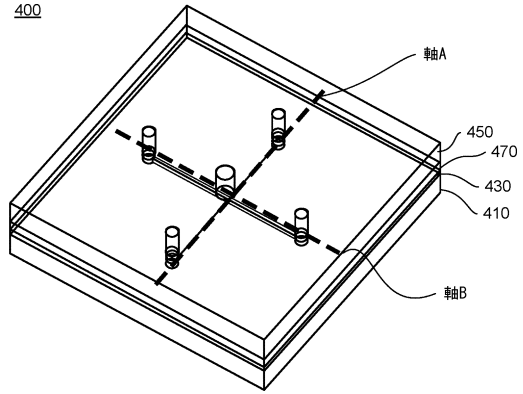
【図4R】



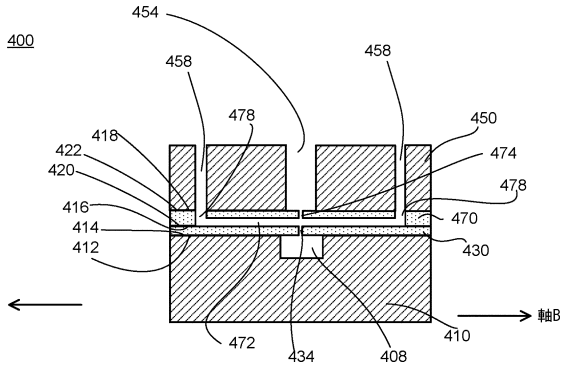
【図4Q】



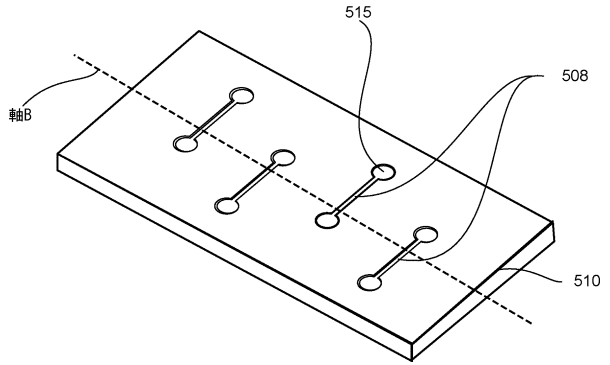
【図4S】



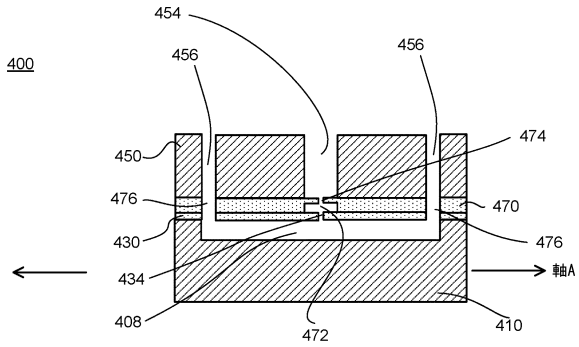
【図4T】



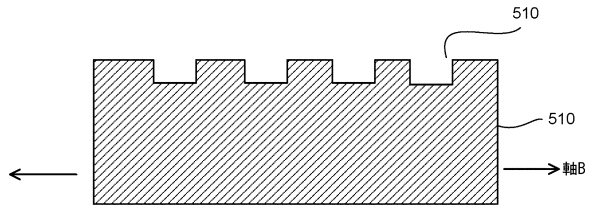
【図5A】



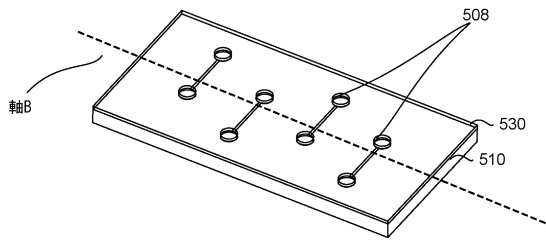
【図4U】



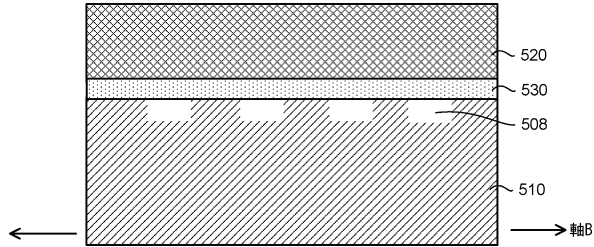
【図5B】



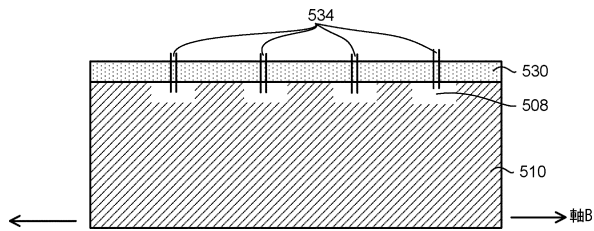
【図 5 C】



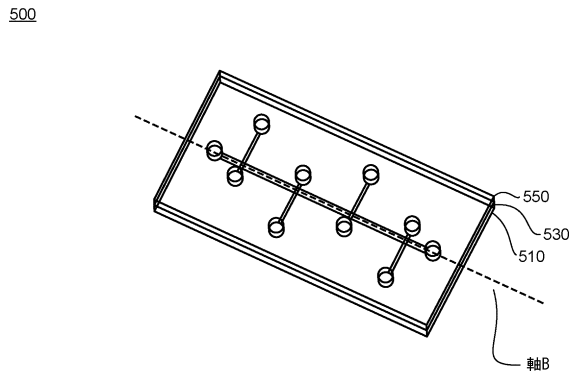
【図 5 D】



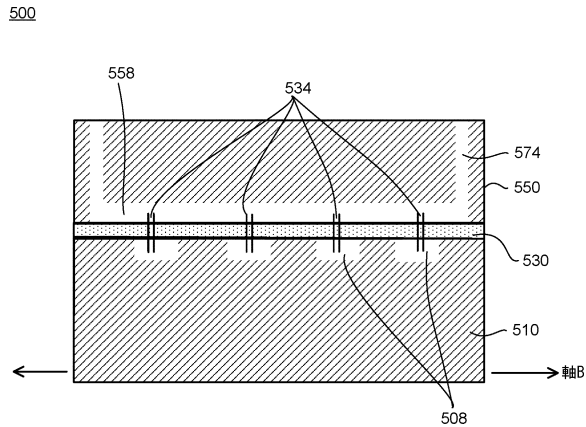
【図 5 E】



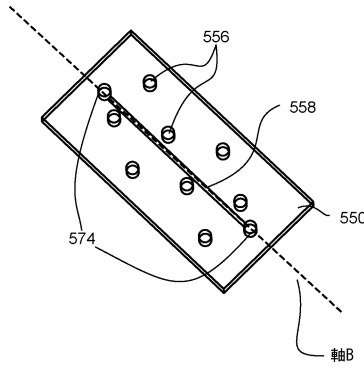
【図 5 H】



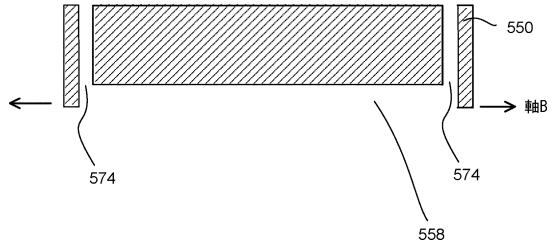
【図 5 I】



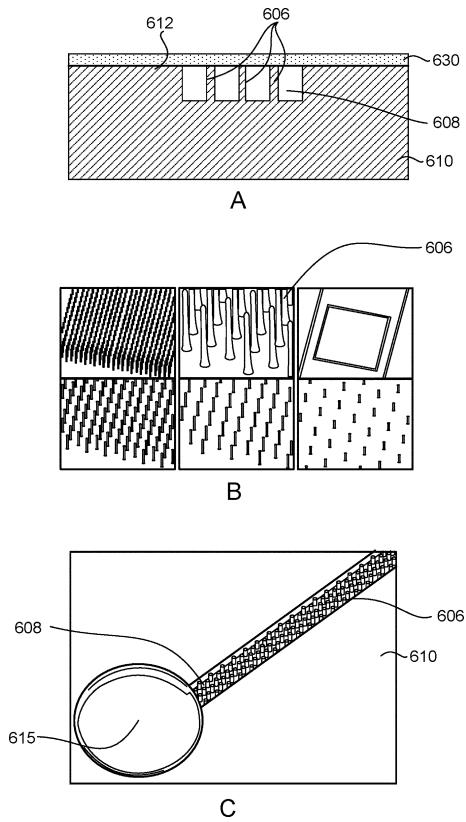
【図 5 F】



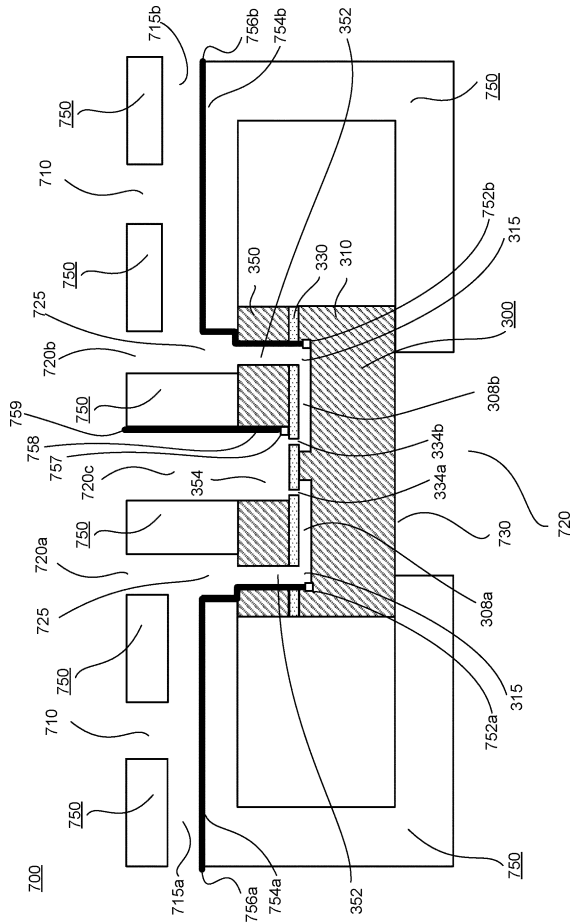
【図 5 G】



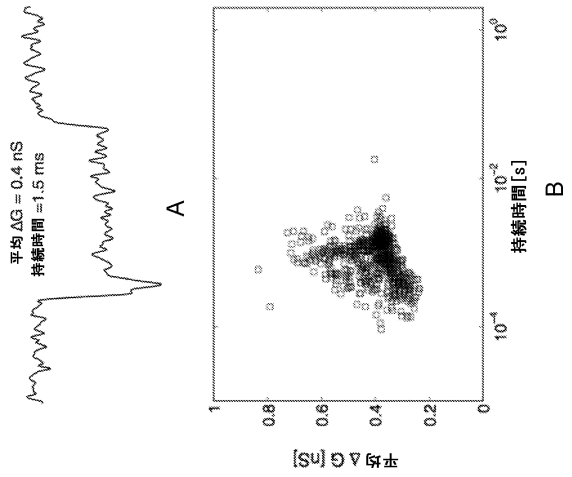
【図 6】



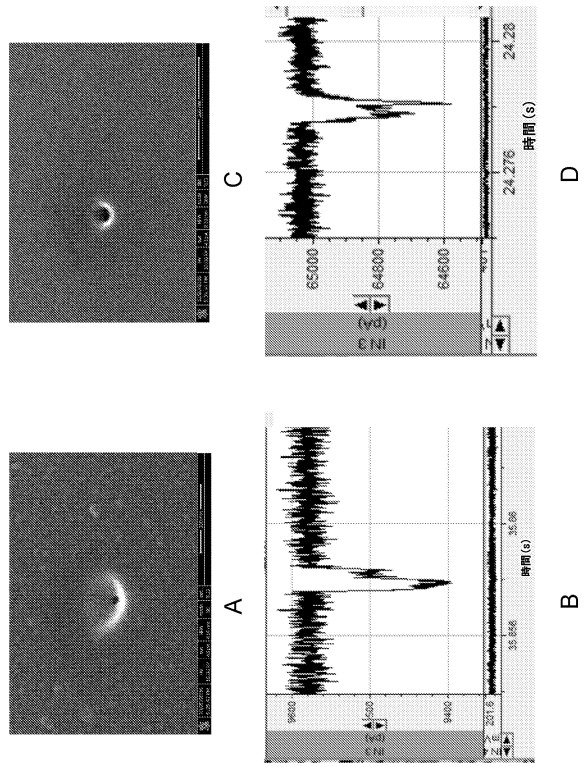
【 図 7 】



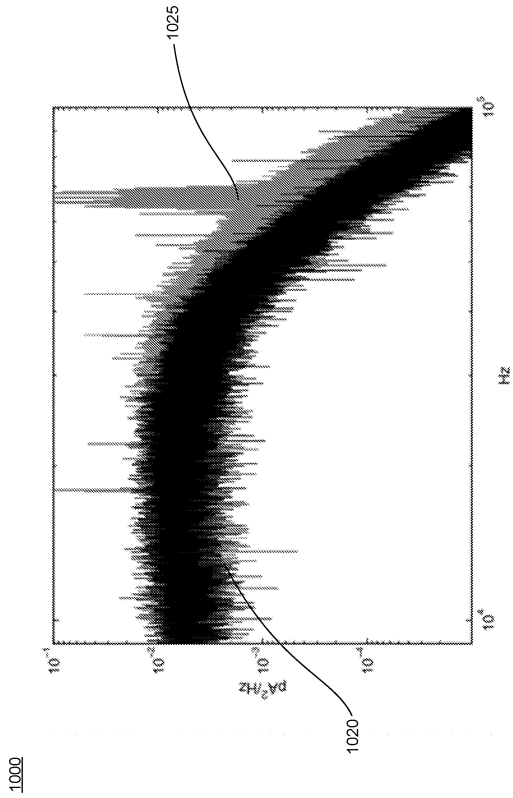
【 図 9 】




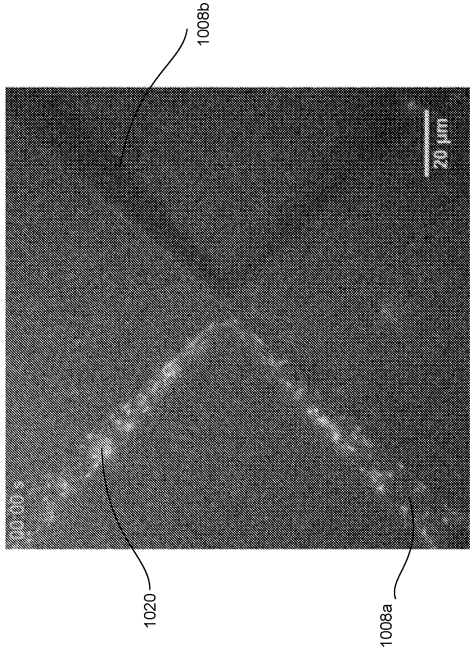
【 図 8 】




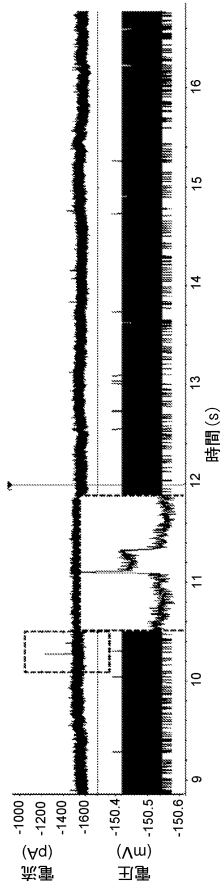
【 図 10 】




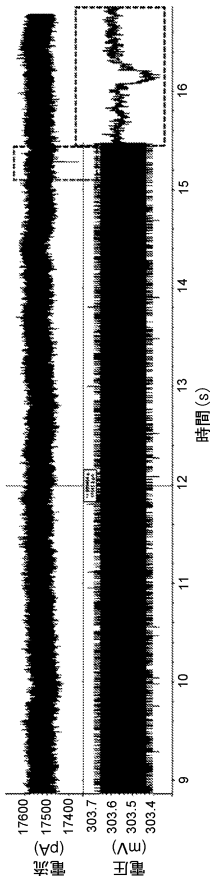
【 1 1 A】



【 1 1 B】



【 1 1 C】



フロントページの続き

早期審査対象出願

- (74)代理人 100148699
弁理士 佐藤 利光
- (74)代理人 100128048
弁理士 新見 浩一
- (74)代理人 100129506
弁理士 小林 智彦
- (74)代理人 100205707
弁理士 小寺 秀紀
- (74)代理人 100114340
弁理士 大関 雅人
- (74)代理人 100114889
弁理士 五十嵐 義弘
- (74)代理人 100121072
弁理士 川本 和弥
- (72)発明者 リウ シュー
アメリカ合衆国 95060 カリフォルニア州 サンタクルーズ デラウェア アベニュー 2
161 #ビー ツー ポア ガイズ インコーポレイテッド内
- (72)発明者 チャン ユニン
アメリカ合衆国 95060 カリフォルニア州 サンタクルーズ デラウェア アベニュー 2
161 #ビー ツー ポア ガイズ インコーポレイテッド内
- (72)発明者 ダンバー ウィリアム ビー .
アメリカ合衆国 95060 カリフォルニア州 サンタクルーズ デラウェア アベニュー 2
161 #ビー ツー ポア ガイズ インコーポレイテッド内

審査官 田中 洋介

- (56)参考文献 国際公開第2007/077607(WO, A1)
特開2010-127931(JP, A)
特開2016-024014(JP, A)
国際公開第2013/076943(WO, A1)
国際公開第2006/022092(WO, A1)
米国特許出願公開第2005/0014162(US, A1)

(58)調査した分野(Int.Cl., DB名)

G01N 27/00 - 27/49
G01N 33/48 - 33/98
C12Q 1/00 - 3/00
C12M 1/00 - 3/10
JSTPlus(JDreamIII)
JMEDPlus(JDreamIII)