

(21)申請案號：102111286

(22)申請日：中華民國 102 (2013) 年 03 月 29 日

(51)Int. Cl. : H03B5/32 (2006.01)

H03H9/02 (2006.01)

(30)優先權：2012/03/29 日本

2012-076925

(71)申請人：日本電波工業股份有限公司 (日本) NIHON DEMPA KOGYO CO., LTD. (JP)
日本

(72)發明人：淺村文雄 ASAMURA, FUMIO (JP)

(74)代理人：詹銘文；葉璟宗

申請實體審查：無 申請專利範圍項數：10 項 圖式數：14 共 49 頁

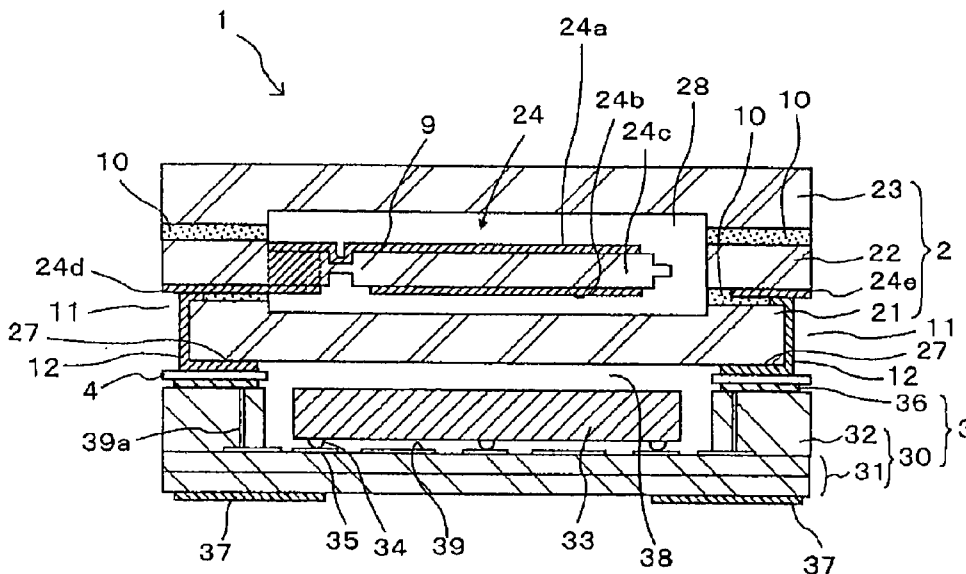
(54)名稱

晶體振盪器

CRYSTAL CONTROLLED OSCILLATOR

(57)摘要

本發明無須對收容有晶體振子的晶體封裝的蓋體使用金屬板，便可對該晶體振子進行電磁屏蔽而與 IC 晶片基板一體且密封接合。使晶體振盪器的收容有晶體振子(24)的晶體封裝(2)的蓋體(23)僅包含玻璃材或晶體材等的絕緣材，將晶體振子(24)的上側激振電極(24a)連接於 IC 晶片的發送電路的低阻抗側即輸出側。由此，無須在蓋體(23)上貼附金屬板或使金屬膜成膜，便實現與外界的電磁屏蔽效果。晶體封裝與 IC 晶片基板的電性及機械接合是利用加入有焊料粒子的熱固化樹脂來接合。



1：晶體振盪器

2：晶體封裝

3：IC 晶片基板

4：加入有焊料粒子的
熱固化樹脂

9：連結部

10：密封材

11：城堡形結構

12：城堡形結構電極

21：晶體封裝的底壁
層(第 1 底壁層)

22：晶體封裝的框壁
層(第 1 框壁層)

23：蓋體

24：晶體振子

24a：上側激振電極

24b：下側激振電極

24c：晶體片

24d：引出電極

24e：引出電極

27：外部端子

28：第 1 凹部

30：基板

31：第 2 底壁層

32：第 2 框壁層

33：IC 晶片

34：安裝凸塊

35：連接凸塊

36：連接端子

37：安裝端子

38：第 2 凹部

39：通路孔

39a：配線圖案

(21)申請案號：102111286

(22)申請日：中華民國 102 (2013) 年 03 月 29 日

(51)Int. Cl. : H03B5/32 (2006.01)

H03H9/02 (2006.01)

(30)優先權：2012/03/29 日本

2012-076925

(71)申請人：日本電波工業股份有限公司 (日本) NIHON DEMPA KOGYO CO., LTD. (JP)
日本

(72)發明人：淺村文雄 ASAMURA, FUMIO (JP)

(74)代理人：詹銘文；葉璟宗

申請實體審查：無 申請專利範圍項數：10 項 圖式數：14 共 49 頁

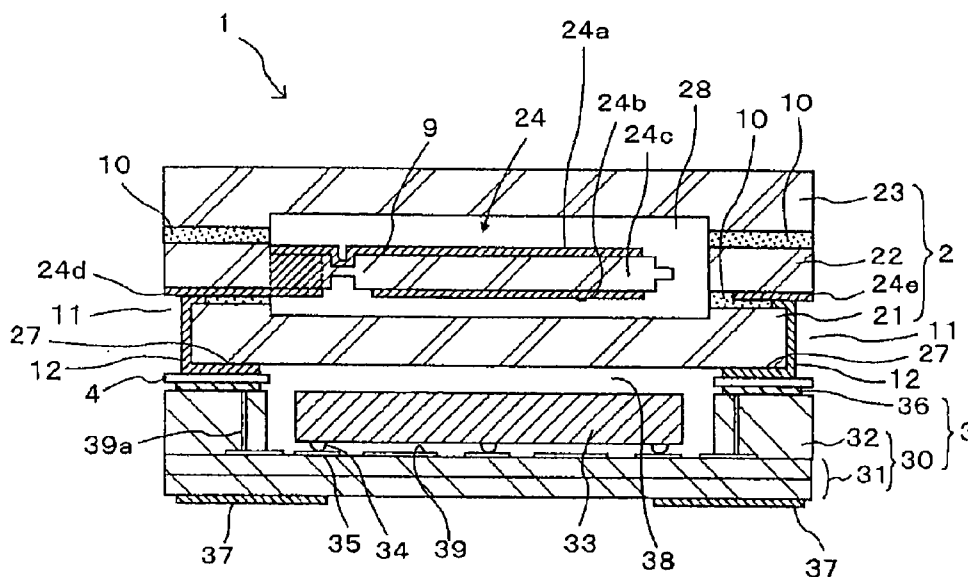
(54)名稱

晶體振盪器

CRYSTAL CONTROLLED OSCILLATOR

(57)摘要

本發明無須對收容有晶體振子的晶體封裝的蓋體使用金屬板，便可對該晶體振子進行電磁屏蔽而與 IC 晶片基板一體且密封接合。使晶體振盪器的收容有晶體振子(24)的晶體封裝(2)的蓋體(23)僅包含玻璃材或晶體材等的絕緣材，將晶體振子(24)的上側激振電極(24a)連接於 IC 晶片的發送電路的低阻抗側即輸出側。由此，無須在蓋體(23)上貼附金屬板或使金屬膜成膜，便實現與外界的电磁屏蔽效果。晶體封裝與 IC 晶片基板的電性及機械接合是利用加入有焊料粒子的熱固化樹脂來接合。



1：晶體振盪器

2：晶體封裝

3：IC 晶片基板

4：加入有焊料粒子的
熱固化樹脂

9：連結部

10：密封材

11：城堡形結構

12：城堡形結構電極

21：晶體封裝的底壁
層(第 1 底壁層)

22：晶體封裝的框壁
層(第 1 框壁層)

23：蓋體

24：晶體振子

24a：上側激振電極

24b：下側激振電極

24c：晶體片

發明摘要

※ 申請案號：102111286

※ 申請日：102. 3. 29

※IPC 分類：H03B 5/32 (2006.1)
H03H 9/02 (2006.1)

【發明名稱】

晶體振盪器

CRYSTAL CONTROLLED OSCILLATOR

【中文】

本發明無須對收容有晶體振子的晶體封裝的蓋體使用金屬板，便可對該晶體振子進行電磁屏蔽而與 IC 晶片基板一體且密封接合。使晶體振盪器的收容有晶體振子（24）的晶體封裝（2）的蓋體（23）僅包含玻璃材或晶體材等的絕緣材，將晶體振子（24）的上側激振電極（24a）連接於 IC 晶片的發送電路的低阻抗側即輸出側。由此，無須在蓋體（23）上貼附金屬板或使金屬膜成膜，便實現與外界的電磁屏蔽效果。晶體封裝與 IC 晶片基板的電性及機械接合是利用加入有焊料粒子的熱固化樹脂來接合。

【英文】

In the disclosure, there is no need to use a metal plate as a lid of a crystal package which accommodates a crystal oscillator in order to make the crystal oscillator to be electromagnetic-shielded and sealing-connected with an integrated circuit chip substrate (IC chip substrate) integrally. In the crystal controlled oscillator, the lid (23) of the crystal package (2) which accommodates the crystal oscillator (24) only contains insulating material such as glass material

or crystal material. An upper side excitation electrode (24a) of the crystal oscillator (24) is connected to a low impedance side of a transmitting circuit of an IC chip, i.e. an output side. Therefore, there is no need to adhere a metal plate on the lid (23) or to forming a metal film, and a function of electromagnetic shielding from the outside can be achieved. The crystal package and the IC chip substrate are electrically and mechanically connected with a thermal curing resin having soldering particles.

【代表圖】

【本案指定代表圖】：圖 1A。

【本代表圖之符號簡單說明】：

- 1：晶體振盪器
- 2：晶體封裝
- 3：IC 晶片基板
- 4：加入有焊料粒子的熱固化樹脂
- 9：連結部
- 10：密封材
- 11：城堡形結構
- 12：城堡形結構電極
- 21：晶體封裝的底壁層（第 1 底壁層）
- 22：晶體封裝的框壁層（第 1 框壁層）
- 23：蓋體
- 24：晶體振子
- 24a：上側激振電極

or crystal material. An upper side excitation electrode (24a) of the crystal oscillator (24) is connected to a low impedance side of a transmitting circuit of an IC chip, i.e. an output side. Therefore, there is no need to adhere a metal plate on the lid (23) or to forming a metal film, and a function of electromagnetic shielding from the outside can be achieved. The crystal package and the IC chip substrate are electrically and mechanically connected with a thermal curing resin having soldering particles.

【代表圖】

【本案指定代表圖】：圖 1A。

【本代表圖之符號簡單說明】：

- 1：晶體振盪器
- 2：晶體封裝
- 3：IC 晶片基板
- 4：加入有焊料粒子的熱固化樹脂
- 9：連結部
- 10：密封材
- 11：城堡形結構
- 12：城堡形結構電極
- 21：晶體封裝的底壁層（第 1 底壁層）
- 22：晶體封裝的框壁層（第 1 框壁層）
- 23：蓋體
- 24：晶體振子
- 24a：上側激振電極

- 24b：下側激振電極
- 24c：晶體片
- 24d、24e：引出電極
- 27：外部端子
- 28：第1凹部
- 30：基板
- 31：第2底壁層
- 32：第2框壁層
- 33：IC晶片
- 34：安裝凸塊
- 35：連接凸塊
- 36：連接端子
- 37：安裝端子
- 38：第2凹部
- 39：通路孔
- 39a：配線圖案

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】

晶體振盪器

CRYSTAL CONTROLLED OSCILLATOR

【技術領域】

【0001】 本發明是有關於一種晶體振盪器，特別是有關於一種晶體封裝 (package) 與積體電路 (Integrated Circuit, IC) 晶片 (chip) 一體化而成的表面安裝用的晶體振盪器，所述晶體封裝是在晶體或玻璃系材料的容器中收容有晶體振子，所述 IC 晶片是與晶體振子一同構成振盪器的電子電路部。

【先前技術】

【0002】 表面安裝用的晶體振盪器 (以下，簡稱作晶體振盪器) 為小型・輕量，例如在採用溫度補償型的情況下，相對於外部空氣的溫度變化而頻率穩定度高，因此，作為頻率或時間的基準源而內置在尤其是便攜型的電子設備 (例如移動電話) 中。

【0003】 圖 12 是對現有的晶體振盪器的一結構例進行說明的示意圖。晶體振盪器 1 包含：俯視為大致矩形的晶體封裝 2，收容有晶體振子 24；以及 IC 晶片基板 3，俯視呈與晶體封裝 2 大致相同的尺寸，且為搭載了集成有電子電路的 IC 晶片 33 的電路零件，所述 IC 晶片基板 3 用於與該晶體封裝 2 一同構成晶體振盪器。該結

構中，該 IC 晶片基板 3 是：在由以陶瓷片（ceramic sheet）（也稱作生片（green sheet））為佳的絕緣材料所形成的容器的凹部內、搭載 IC 晶片 33 而構成。

【0004】 晶體封裝 2 是：在俯視呈矩形的容器本體 20 的、由該第 1 框壁層 22 所圍成的凹部（晶體封裝的凹部，以下稱作第 1 凹部）28 內，收容有晶體振子 24，其中，容器本體 20 包含晶體封裝的底壁層（以下稱作第 1 底壁層）21 及晶體封裝的框壁層（以下稱作第 1 框壁層）22，所述晶體封裝是由以與 IC 晶片基板 3 同樣的陶瓷片為佳的絕緣材料所形成。通常，晶體封裝 2 與 IC 晶片基板 3 是採用在上下重疊而接合為晶體振盪器 1 的狀態下，而共用外側面的形狀。

【0005】 晶體振子 24 是在晶體的薄片（晶體片、晶體坯片（blank））24c 的上下兩面，形成有激振電極 24a（與 IC 晶片 33 為相反側，以下，稱作上側激振電極）、激振電極 24b（朝向 IC 晶片 33 的一側，以下，稱作下側激振電極）。將從這些激振電極延伸至晶體片 24c 一端緣的引出電極（同樣，未圖示），使用導電性黏結劑 8 而固接於一對晶體保持端子 26（圖中僅示出單個），所述一對晶體保持端子 26 設置於所述第 1 凹部 28 的內底面（一主面）。

【0006】 收納有晶體振子 24 的第 1 凹部 28 是，通常利用以被稱作科伐（kovar）的鐵合金為佳的金屬板的蓋體 23 來封閉密封，以構成晶體封裝 2。蓋體 23 與第 1 框壁層 22 是經由金屬膜（例如，鎢金屬化（tungsten metallized）膜/鍍鎳層/鍍金層）並通過縫焊（seam welding）等而封閉密封。在第 1 底壁層 21 的外底面（另一主面）設有外部端子 27，該外部端子 27 經由焊料層 6 而連接於搭

載有 IC 晶片 33 的 IC 晶片基板 3 的連接端子 36。外部端子 27 利用貫穿第 1 底壁層 21 的通孔（through hole）或通路孔（via hole）29a，來與連接於晶體保持端子 26 的配線圖案（pattern）29 電性連接。

【0007】 搭載有 IC 晶片 33 的 IC 晶片基板 3 是：包含由以陶瓷片為佳的絕緣材所形成的 IC 晶片基板的底壁層（以下，稱作第 2 底壁層）31、與 IC 晶片基板的框壁層（以下，稱作第 2 框壁層）32 的層疊基板。另外，有時也將構成 IC 晶片基板 3 的第 2 底壁層及第 2 框壁層設為多層。在由 IC 晶片基板 3 的第 2 框壁層 32 所圍成的 IC 晶片基板 3 的凹部（以下，稱作第 2 凹部）38 的內底面、即該 IC 晶片基板 3 的一主面（IC 晶片搭載面）上，形成有：配線圖案與多個電極墊（pad）35；在第 2 框壁層 32 的開口端面，形成有：與晶體封裝 2 的外部端子 27 連接的連接端子 36。而且，在 IC 晶片基板 3 的另一主面（第 2 底壁層 31 的外底面、設備安裝面）上設有多個（本例中為 4 個）安裝端子 37，所述安裝端子 37 用於表面安裝於適用的電子設備的電路基板。

【0008】 IC 晶片 33 將其安裝凸塊（bump）（焊料凸塊、或金凸塊等）34 通過超音波熱壓接等而固接於電極墊 35，所述電極墊 35 形成在第 2 框壁層 32 的一主面（內底面）。進而，有時也向與 IC 晶片基板 3 的一主面之間，填充以環氧（epoxy）樹脂為佳的稱作底層填料（underfill）的樹脂，以提高作為裝置（device）的強度。另外，在 IC 晶片的搭載時，並不限於借助凸塊與電極墊的連接，有時也通過使用引線（wire）的所謂引線接合（wire bonding）來連接。

【0009】 搭載有 IC 晶片 33 的 IC 晶片基板 3 與晶體封裝 2 一般是通過焊料層 6 來接合，該焊料層 6 是將配置於連接端子 36 與晶體封裝 2 的外部端子 27 之間的焊料材料通過迴流（reflow）處理來熔融並使其固化而成，所述連接端子 36 形成在 IC 晶片基板 3 的第 2 框壁層 32 的開口端面（與晶體封裝的外底面對置的面）。焊料層 6 僅形成在作為金屬材料的連接端子 36 的上表面。焊料層 6 也可配置於晶體封裝 2 的外部端子 27 而進行迴流處理。而且，作為對於搭載有 IC 晶片 33 的 IC 晶片基板 3 與晶體封裝 2 的接合，使用分散有焊料粒子的熱固化性樹脂的例子，可列舉專利文獻 1。

【0010】 圖 13 是典型的電壓控制型晶體振盪電路的結構圖。圖示的電路已廣為人知，因此省略詳細的說明。晶體振子 24 是與反相器（inverter）（反相放大器（inverting amplifier））5 並聯連接。即，設置在晶體片 24c 的表面背面的激振電極 24a 與激振電極 24b 是：連接於反相放大器（反相器）5 的輸出入端子。反相器 5 的輸出端子連接於輸出緩衝器（buffer）電路 46（在圖 14 中後述），對晶體振盪器的輸出端子（安裝端子）進行輸出。對於連接於晶體振子 24 並與電容 C1、C2 一同構成負載電容的變容二極體（varicap）VD1、VD2，從端子 V0 經由高頻截止電阻（high frequency blocking resistor）R2、R3 而施加有振盪頻率控制電壓，以將振盪頻率控制為規定值。作為揭示有與此種晶體振盪電路相關的現有技術的例子，可列舉專利文獻 2。

【0011】 圖 14 是對溫度補償型的晶體振盪器的系統結構例進行說明的功能方塊圖。晶體振子 24 與 IC 晶片 33 是：相當於圖 13 中所說明的相同符號部分。該晶體振盪器的除了晶體振子 24 以外的

振盪電路的電路部分是：被集成於 IC 晶片 33。作為 IC 晶片 33 的主要端子，設有：電源電壓（VDD）輸入端子 T1、自動頻率控制電壓（AFC）輸入端子 T2、振盪輸出（OUT）端子 T3、接地（GND）端子 T4。

【0012】對於集成在 IC 晶片 33 上的電壓控制型晶體振盪電路 40，外置有晶體振子 24。並且，在電壓控制型晶體振盪電路 40 的輸入側，除了晶體振子 24 的振動輸出以外，還連接有自動頻率控制輸入調整電路 41 的輸出、溫度補償電路 44 的輸出。在電壓控制型晶體振盪電路 40 的輸出，除了晶體振子 24 的振動輸入以外，還連接有輸出緩衝器電路 46。

【0013】自動頻率控制輸入調整電路 41 是：基於從外部向端子 T2 輸入的自動頻率控制電壓 AFC，來控制電壓控制型晶體振盪電路 40 的振盪頻率。溫度補償電路 44 是通過將下述電壓輸入至電壓控制型晶體振盪電路 40 的控制輸入部，從而抑制因溫度變化引起的晶體振子的振動頻率的變動，所述電壓是對具有二極體（diode）等溫度傳感器（sensor）的溫度傳感器電路 43 的溫度檢測信號、與保存在非揮發性記憶體（memory）42 中的溫度補償係數進行運算而獲得的電壓。

【0014】對於接受電壓控制型晶體振盪電路 40 的振盪輸出的輸出緩衝器電路 46，通過基於施加至端子 T1 的電源電壓（VDD）而由恒電壓電路 45 所生成的規定的恒電壓來進行驅動，並作為適合於後段的振盪信號利用電路的準位（level）的信號，而供給至輸出端子 T3。另外，恒電壓電路 45 也對其他電路供給所需的電壓。

【0015】除此以外，作為揭示有與此種晶體振盪器相關的現有技

術的例子，可列舉專利文獻 3、專利文獻 4、專利文獻 5 等。

【0016】 現有技術文獻

專利文獻

專利文獻 1：日本專利第 4591330 號

專利文獻 2：日本專利特開 2001-244744 號公報

專利文獻 3：日本專利特開 2007-142947 號公報

專利文獻 4：日本專利特開 2009-152715 號公報

專利文獻 5：日本專利特開 2010-153941 號公報

【0017】 在使晶體振子與 IC 晶片一體化的晶體振盪器的結構中，大致區分為如下的已知的結構。另外，如上所述，現有的晶體封裝是：在由以陶瓷片為佳的絕緣材所形成的容器內收容晶體振子，並利用金屬製的蓋體來氣密密封開口而構成。在晶體封裝的外底面，設有外部連接端子（以下，簡稱作外部端子）。

【0018】 在此種晶體封裝的外底面，在由同樣以陶瓷片為佳的絕緣材形成有凹部且具有開口的容器內，搭載了 IC 晶片，並向收容有 IC 晶片的該凹部內填充樹脂而構成 IC 晶片基板，將該開口端面上所設的連接端子利用焊料層而接合於晶體封裝的外部端子，從而構成一體化的晶體振盪器。

【0019】 在以陶瓷片為佳的絕緣材的基板上搭載 IC 晶片，並使用焊料球等的金屬球，來作為與晶體封裝之間の間隔物（spacer）和與晶體封裝的外部端子的電性連接部，以固接於晶體封裝的外底面而一體化。

【0020】 在晶體封裝的外底面設置凹部，向該凹部內搭載 IC 晶片

之後，使樹脂流入該 IC 晶片與晶體封裝的間隙，而設置所謂的底層填料層，或者除了該底層填料層以外，還覆蓋整個 IC 晶片而向該凹部內填充樹脂，以對整個 IC 晶片進行模製 (mold) 而一體化。

【0021】 另外，作為晶體振盪器的結構，並不限於如上所述般，將預先個別製作的晶體封裝與 IC 晶片基板予以接合而一體化的結構。例如，已知有：在晶體封裝的容器的一部分進一步設置搭載 IC 晶片的凹部，並利用由金屬材料形成的共用的蓋體，來密閉收容有兩者的凹部的結構；或者，在共用的基板上排列配置晶體振子、IC 晶片及其他電子零件，或者呈多段地層疊進一步追加的基板，並利用金屬製的帽 (cap) 狀蓋體來覆蓋的結構等。

【0022】 為了將 IC 晶片機械地接合於上述的預先利用金屬製的蓋體而密封為封裝的晶體封裝，而對這些端子（外部端子與連接端子）彼此進行焊料接合時，晶體封裝與 IC 封裝通過這些端子接合而一體化，而在該接合部分以外殘留有間隙。灰塵會從該間隙進入，或者外部環境氣體將直接作用於 IC 晶片。為了保護 IC 晶片不受塵埃或振動等影響，以往採用所述底層填料或樹脂模製。

【0023】 而且，當使用焊料來進行接合時，必須預先在連接端子的表面預塗佈 (pre coat) 焊料膜。此種結構中，作為迴流工序的前處理，使焊料膜的塗佈工序為必要。進而，也可能出現必須在焊料連接部位以外，塗佈阻焊劑 (solder resist) 的情況。因此，作為晶體振盪器的製造工序多，這也成為成本削減的阻礙因素之一。

【0024】 而且，在上述的任一結構中，收容有晶體振子的晶體封裝為了對由陶瓷片形成有凹部的容器進行電磁屏蔽（電磁屏蔽）

並密閉，均是焊接金屬板的蓋體來使用。金屬製的蓋體連接於接地端，對晶體振子屏蔽外部電磁場，以降低外來雜訊的影響。

【0025】 作為構成此種晶體振盪器的封裝的絕緣材料，如上所述，一般使用陶瓷片（也稱作生片）。但是，近年來對於晶體振盪器要求小型化，尤其是對溫度控制型晶體振盪器之類的高功能化的晶體振盪器，也同樣存在小型化、低成本化的要求。這些晶體振盪器中所用的晶體振子也小型化，伴隨該小型化，陶瓷片的精密加工愈加困難，材料成本的削減也有限。

【0026】 為了實現低成本化，對於晶體封裝的構成材料，可使用陶瓷片以外的低價格且容易加工的非金屬材料、例如玻璃材等的絕緣材。但是，例如在僅由玻璃材來將晶體封裝的蓋體包括在內而形成的情況下，必須採用在該玻璃材的蓋體的至少表面背面中的任一面貼附金屬板，或者使金屬膜成膜並將其接地的結構，以相對於外部環境來對晶體振子進行電磁屏蔽。設置此種電磁屏蔽結構的做法中，低成本化與製造工序的削減效果均被明顯抵消。而且，作為晶體封裝的容器中所用的非金屬材料，並不限於玻璃材，也可考慮使用晶體材。此時，也與玻璃材同樣地，必須設置取代金屬蓋體的屏蔽裝置。

【發明內容】

【0027】 本發明的目的在於提供一種晶體振盪器等，其採用下述結構，即，使構成晶體振盪器的晶體封裝僅包含玻璃材或晶體材等的絕緣材，不需要在其蓋體上貼附金屬板或使金屬膜成膜便起到與外界的電磁屏蔽效果，且所述晶體振盪器確實地進行晶體封

裝與 IC 晶片基板的電性及機械接合，從而實現兩者的接合部的密閉。

【0028】 另外，本發明並不限於晶體振盪器，能夠普遍適用於使用包含晶體在內的壓電材料的壓電振盪器、或者將壓電材料作為構成要件的電子零件的接合結構，但在包含實施例在內的本發明的說明中，是以晶體振盪器作為典型例來進行說明。

【0029】 本發明的晶體振盪器採用下述結構：使晶體封裝與 IC 晶片基板牢固地電性且機械接合，並且無須設置現有的金屬製的蓋體等其他構件便起到對晶體片的電磁屏蔽效果，所述晶體封裝包含絕緣性容器，該絕緣性容器收容晶體振子並具備外部端子、且由玻璃材或晶體材的板（以下為玻璃板等）形成，所述 IC 晶片基板包含容器，該容器搭載 IC 晶片且具備與所述外部端子連接的連接端子，所述 IC 晶片集成有用於構成晶體振盪器的電路。代表性的結構如下。

【0030】 本發明中所用的晶體封裝的一結構例中，使用如下的晶體封裝：在對晶體板進行蝕刻加工而在由框部圍成的中央部分一體地形成有構成晶體振子的晶體片的構件上，形成激振電極，以作為晶體振子，並將該晶體振子夾在以晶體材為佳的玻璃材等的底壁層及蓋體之間。

【0031】 而且，作為本發明中所用的晶體封裝的其他結構，使用如下的晶體封裝：該晶體封裝具有在由玻璃板等的底壁層與框壁層所形成的凹部內收容晶體振子的容器，並利用同樣為玻璃板等的蓋體來密封該凹部。

【0032】 上述的任一晶體封裝中，在底壁層的外底面，均設有與

後述的 IC 晶片基板電性連接的外部端子。外部端子連接於晶體振子的激振電極。

【0033】 IC 晶片基板是在具有凹部的容器的該凹部內搭載 IC 晶片而構成，所述凹部是由陶瓷片的底壁層及框壁層所形成。另外，當然也可使 IC 晶片基板的材料由與晶體封裝同樣的玻璃板等其他絕緣材而形成。

【0034】 在由構成 IC 晶片基板的底壁層與框壁層所形成的容器的凹部的開口端面（框壁層的表面），設有與晶體封裝的外部端子對置並電性連接的連接端子。連接端子連接於 IC 晶片的電路。而且，在底壁層的外底面，形成有安裝端子，該安裝端子用於表面安裝至安裝對象設備的印刷基板等，從這些端子接受動作電源的供給，並將振盪信號供給至安裝基板的所需功能電路。

【0035】 晶體封裝與 IC 晶片基板是：通過對介隔在它們的外部端子的形成面與連接端子的形成面之間的加入有焊料粒子的熱固化樹脂進行加熱加壓，而進行連接。對於 IC 晶片基板的凹部開口端面（與晶體封裝的外底面相向的面）的包含連接端子在內的整個面的周圍，塗佈使焊料粒子分散在熱固化性樹脂中而成的、加入有焊料粒子的熱固化樹脂。通過對該加入有焊料粒子的熱固化樹脂進行加熱加壓，從而電性連接上述外部端子與連接端子，並且將晶體封裝與 IC 晶片基板之間氣密且機械地牢固密閉並固接。另外，加入有焊料粒子的熱固化樹脂既可塗佈在晶體封裝的外底面側，也可塗佈在 IC 晶片基板的凹部開口端面與晶體封裝的外底面這兩者上。

【0036】 另外，加入有焊料粒子的熱固化樹脂是使焊料的微粒子

分散在環氧樹脂、丙烯酸樹脂、酚醛樹脂等熱固化性樹脂中而成者。當利用加入有焊料粒子的熱固化樹脂來連接具有要連接的電極的被連接構件間時，借助加熱加壓，電極間進行利用焊料粒子的咬入而固接的金屬接合，借助樹脂的熔融與固化，包含電極間在內的被連接構件間相接合。

【0037】（發明的效果）

本發明中，晶體振子的外部端子與 IC 晶片基板的連接端子是通過分散在加入有焊料粒子的熱固化樹脂中的焊料微粒子咬入兩端子之間而金屬接合，從而電性、機械接合。在無外部端子與連接端子的兩者的相向面上，通過受到加熱的熱固化樹脂的軟化與隨後的伴隨溫度下降的固化，晶體封裝與 IC 晶片基板機械地牢固密閉並進行固接。

【0038】 構成晶體封裝的晶體振子的振動信號輸入端及振動信號輸出端，分別通過外部端子與連接端子，而連接於集成在 IC 晶片上的振盪電路的輸入側與輸出側，所述 IC 晶片是搭載於 IC 晶片基板上。位於晶體振子上側（與 IC 晶片為相反側）的激振電極（上側激振電極）連接於低阻抗的輸出側。由此，因作用於上側激振電極的外部電磁場造成的電荷，從振盪電路的低阻抗的輸出端子側流向振盪電路的接地端，所產生的電壓準位變得微小。因外部電磁場造成的電荷不會殘留於晶體振子，對其振動信號的影響（雜訊產生）得到抑制。

【0039】 另外，本發明當然不脫離申請專利範圍中記載的技術思想的範圍，而可進行各種變形。

【圖式簡單說明】

【0040】圖 1A、圖 1B 是對本發明的晶體振盪器的實施例 1 進行說明的示意圖。

圖 2A、圖 2B、圖 2C 是將本發明的晶體振盪器的實施例 1 中所用的晶體封裝的結構展開來說明的示意圖。

圖 3 是對構成本發明的晶體振盪器的實施例 1 中所用的晶體封裝的第 1 框壁層的結構進行說明的示意平面圖。

圖 4A、圖 4B 是對本發明的晶體振盪器的實施例 2 進行說明的示意圖。

圖 5A、圖 5B、圖 5C 是對圖 4B 所示的 IC 晶片基板的結構進一步說明的示意圖。

圖 6 是圖 5A、圖 5B 中所說明的 IC 晶片基板的外底面圖。

圖 7A、圖 7B、圖 7C 是對本發明的晶體振盪器的晶體封裝中收納的晶體振子 24 的一結構進行說明的示意圖。

圖 8A、圖 8B、圖 8C 是對本發明的晶體振盪器的晶體振子中所用的晶體片的其他形狀進行說明的三面圖。

圖 9A、圖 9B 是本發明的晶體振盪器的實施例 3 的說明圖。

圖 10A、圖 10B 是本發明的晶體振盪器的實施例 4 的說明圖。

圖 11 是本發明的晶體振盪器的實施例 5 的說明圖。

圖 12 是對現有的晶體振盪器的一結構例進行說明的示意圖。

圖 13 是典型的晶體振盪電路的結構圖。

圖 14 是對溫度補償型晶體振盪器的系統結構例進行說明的功能方塊圖。

【實施方式】

【0041】以下，通過實施例來詳細說明本發明的實施方式。另外，在以下的實施例中，對使用玻璃等絕緣材中的晶體板，來作為構成晶體封裝的材料的结构進行說明；隨後的實施例中，對使用玻璃板的結構進行說明。而且，作為構成 IC 晶片基板的材料，設為使用陶瓷片而進行說明，但也可使用與晶體封裝同樣的玻璃材等。

【0042】[實施例 1]

圖 1A、圖 1B 是本發明的晶體振盪器的實施例 1 的說明圖，該圖 1A 表示剖面圖，該圖 1B 表示從晶體封裝側觀察該圖 1A 的 IC 晶片基板的平面圖。實施例 1 的晶體振盪器 1 包含：晶體封裝 2 及 IC 晶片基板 3。實施例 1 的晶體封裝 2 是在通過晶體板的蝕刻加工而形成的晶體片 24c 上，具有：上側激振電極 24a 與下側激振電極 24b、以及用於從這些電極導出振動信號的引出電極 24d、24e。

【0043】晶體封裝 2 是將框壁層（第 1 框壁層）22 夾入（sandwich）底壁層（第 1 底壁層）21 與蓋體 23 之間而構成，所述框壁層（第 1 框壁層）22 包含從框部的內側支撐於連結部 9 的晶體片 24c，所述框部包含俯視呈矩形的晶體板，所述底壁層（第 1 底壁層）21 與蓋體 23 同樣由晶體板所形成。通過該結構，形成收容晶體振子 24 的空間（第 1 凹部）28。第 1 框壁層 22 與第 1 底壁層 21 及蓋體 23 是通過密封材（低熔點玻璃等）10 而密封並固接。詳細情況如後述。

【0044】引出電極 24d、24e 經由後述的城堡形結構（castellation）電極 12 引繞至第 1 框壁層 22 的底面（與 IC 晶片基板相對的面）而成爲外部端子 27，並通過加入有焊料粒子的熱固化樹脂 4 而固接於 IC 晶片基板 3 的連接端子 36。外部端子 27 與連接端子 36 通過咬入兩者之間的焊料粒子的金屬接合而固接。

【0045】搭載有 IC 晶片 33 的 IC 晶片基板 3 是：包含由陶瓷片形成的 IC 晶片基板 3 的底壁層（第 2 底壁層）31、與 IC 晶片基板 3 的框壁層（第 2 框壁層）32 的層疊基板。另外，既可使構成 IC 晶片基板 3 的第 2 底壁層 31 及第 2 框壁層 32 中的一者或另一者由多層片（sheet）形成，也可由與晶體封裝同樣的晶體板或玻璃板形成。

【0046】在由 IC 晶片基板 3 的第 2 框壁層 32 所圍成的 IC 晶片基板的凹部（第 2 凹部）38 的內底面、即 IC 晶片基板的一主面（IC 晶片搭載面）上，形成有配線圖案與多個電極墊 35；在第 2 框壁層 32 的開口端面，形成有與晶體封裝 2 的外部端子 27 連接的連接端子 36。而且，在 IC 晶片基板 3 的另一主面（第 2 底壁層 31 的外底面、對象設備安裝面）上，設有多個（本例中爲 4 個）安裝端子 37，所述安裝端子 37 用於表面安裝於適用的電子設備的電路基板。

【0047】IC 晶片 33 將其安裝凸塊 34（焊料凸塊、或金凸塊等）通過超音波熱壓接等而固接於電極墊 35，所述電極墊 35 形成在第 2 框壁層 32 的一主面（內底面）。圖 1B 是從晶體封裝 2 側觀察 IC 晶片基板 3 的平面圖，表示在第 2 凹部 38 中搭載有 IC 晶片 33 的狀態。

【0048】對於圖 1B 的 IC 晶片 33，示意性地圖示尤其與本發明有關的晶體振盪電路的主要部分。即，提取所述圖 13 與圖 14 中所說明的振盪電路中的反相放大器 5 與輸出緩衝器電路 46 而進行表示。

【0049】在由構成 IC 晶片基板 3 的第 2 底壁層 31 與第 2 框壁層 32 所形成的第 2 容器中，在第 2 凹部 38 的開口端面（第 2 框壁層 32 的與晶體封裝 2 的外部端子 27 對置的表面），設有與晶體封裝 2 的外部端子 27 對置且電性連接的連接端子 36（36a、36b、36c、36d）。連接端子 36（36a、36b、36c、36d）經由第 2 容器中所設的適當的通孔或通路孔與配線（未圖示），而連接於 IC 晶片 33 的規定的電路端子，所述配線是在構成第 2 凹部 38 的第 2 底壁層 31 的內底面上進行圖案化（patterning）而成。

【0050】連接端子 36（36a、36b、36c、36d）中的連接端子 36a 連接於晶體振子 24 的上側激振電極 24a（與 IC 晶片 33 為相反側），連接端子 36c 連接於晶體振子 24 的下側激振電極 24b（與 IC 晶片 33 對置的一側）。

【0051】晶體封裝 2 的晶體振子 24 的振動信號通過外部端子 27 與城堡形結構電極 12 及連接端子 36，而連接於振盪電路的輸入側（X1）與輸出側（X2），所述振盪電路被集成在搭載於 IC 晶片基板 3 中的 IC 晶片 33 上。此時，將位於晶體振子上側（與 IC 晶片為相反側）的激振電極（上側激振電極）24a 連接於低阻抗（low impedance）的輸出側（X2），將下側激振電極 24b 連接於高阻抗（high impedance）的一側即輸入側（X1）。

【0052】由此，上側激振電極 24a 構成晶體振子 24 的電磁屏罩（shield），借此，作用於上側激振電極的外部電磁場造成的電荷將從振盪電路的低阻抗側即振盪電路的輸出端子流向接地端，產生的電壓準位變得微小，因此，能夠防止：殘留於晶體振子而對其振動信號造成影響的電荷的蓄積。

【0053】圖 2A、圖 2B、圖 2C 是將本發明的晶體振盪器的實施例 1 中所用的晶體封裝的結構展開來說明的示意圖。沿著圖中所示的 IA-IA 線的剖面相當於圖 1A。晶體封裝 2 在通過晶體板的蝕刻加工而形成的晶體片 24c 上，具有上側激振電極 24a 與下側激振電極 24b、以及用於從這些電極導出振動

信號的引出電極 24d、24e。

【0054】圖 2A、圖 2B、圖 2C 所示的晶體封裝是將框壁層（第 1 框壁層）22 夾入底壁層（第 1 底壁層）21 與蓋體 23 之間而構成封裝，所述框壁層（第 1 框壁層）22 包含從框部 13 的內側支撐於連結部 9 的晶體片 24c，所述框部 13 包含俯視呈矩形的晶體板，所述底壁層（第 1 底壁層）21 與蓋體 23 同樣由晶體板所形成。晶體振子 24 被收容在第 1 凹部 28 中。第 1 框壁層 22 與第 1 底壁層 21 及蓋體 23 是通過密封材 10 來密封並固接。晶體振子 24 在通過連結部 9 而連結於框部 13 的晶體片 24c 的表面背面，形成有激振電極 24a（上側激振電極）、激振電極 24b（下側激振電極），引出電極 24d、24e 從各個激振電極引繞至上側面與下側面，上側的引出電極 24d 經由未圖示的內壁表面、或者通孔、或通路孔，而連接於第 1 底壁層 21 的城堡形結構電極 12。

【0055】該實施例中，僅在第 1 底壁層 21 上設有城堡形結構 11，但通過也在第 1 框壁層 22 上，或者將第 1 框壁層 22 與蓋體 23 也包含在內來設置城堡形結構 11，從而能夠不用上述內壁表面或者通孔或通路孔，來將引出電極 24d、24e 連接於外部端子 27。

【0056】如圖所示，在第 1 底壁層 21 的第 1 框壁層 22 側，形成有下側凹部 28b；在蓋體 23 的第 1 框壁層 22 側，形成有上側凹部 28a，通過將這些第 1 底壁層 21 與蓋體 23 接合於第 1 框壁層 22，從而形成收容晶體振子 24 的第 1 凹部 28。

【0057】圖 3 是對構成本發明的晶體振盪器的實施例 1 中所用的晶體封裝的第 1 框壁層的結構進行說明的示意平面圖。該第 1 框壁層 22 是對晶體板進行蝕刻加工而成，在框部 13 的內側，通過連結部 9 而保持有晶體片 24c。也如圖 1A、圖 1B 所示，晶體片的厚度是被蝕刻得薄至適合於規定的振動

特性的厚度。而且，連結部 9 的厚度也考慮到晶體片的振動特性，並且薄至能夠機械性地充分支撐晶體片。

【0058】在晶體片 24c 的表面背面，通過蒸鍍或濺鍍（sputtering）而形成有上側激振電極 24a 與下側激振電極 24b。並且，引出電極 24d、24e 從這些激振電極遍及連結部 9 而引繞至框部 13 的一對角部為止。上側激振電極 24a 的引出電極 24d 連接於圖 1B 的反相器 5 的輸出端，下側激振電極 24b 的引出電極 24e 連接於圖 1B 的反相器 5 的輸入端。將包含該第 1 框壁層的晶體振子如上所述般，構成於晶體封裝中，並利用加入有焊料粒子的熱固化樹脂來與 IC 晶片基板接合，以構成晶體振盪器。

【0059】如上所述，實施例 1 的晶體振盪器中，外部端子與連接端子通過分散在加入有焊料粒子的熱固化樹脂中的焊料微粒子咬入兩端子之間並金屬接合，從而該外部端子與連接端子電性連接，與此同時，兩者通過熱固化樹脂的接合固化來機械地密閉而一體化。

【0060】實施例 1 的晶體封裝是通過晶體材的蝕刻加工，來構成其結構材的主要部分（晶體振子部分）或整體，從而能夠低成本地量產符合設計規格的精密的晶體振子。進而，能夠構成小型化與低背化容易且僅晶體振子的封裝，或者，能夠實現與 IC 晶片基板接合的小型的晶體振盪器。

【0061】而且，通過將位於晶體振子上側（與 IC 晶片為相反側）的激振電極（上側激振電極）連接於低阻抗的振盪電路的輸出側，從而該上側激振電極作為晶體振子自身的屏罩發揮作用，產生的電壓準位變得微小，因此能夠抑制因外部電磁場造成的電荷殘留於晶體振子引起的對振動信號的影響，從而能夠獲得穩定的振盪信號。

【0062】[實施例 2]

圖 4A、圖 4B 是本發明的晶體振盪器的實施例 2 的說明圖，該圖 4A

表示剖面圖，該圖 4B 表示從晶體封裝側觀察該圖 4A 的 IC 晶片基板的平面圖。實施例 2 的晶體振盪器 1 也與所述實施例 1 同樣地，包含：晶體封裝 2 及 IC 晶片基板 3，所述晶體封裝 2 收容有晶體振子 24 且俯視呈矩形，所述 IC 晶片基板 3 是搭載有 IC 晶片 33 的電路零件，該 IC 晶片 33 集成有電子電路，所述 IC 晶片基板 3 用於與該晶體封裝 2 一同構成晶體振盪器。

【0063】實施例 2 的晶體封裝 2 包含：以玻璃板為佳的晶體封裝的底壁層（第 1 底壁層）21 與晶體封裝的框壁層（第 1 框壁層）22、以及蓋體 23。在俯視呈矩形的容器本體 20 的由該第 1 框壁層 22 所圍成的凹部（晶體封裝的凹部、第 1 凹部）28 內，收容有晶體振子 24。通常，晶體封裝 2 與 IC 晶片基板 3 是採用在上下重疊而接合為晶體振盪器 1 的狀態下，共用外側面的形狀。

【0064】晶體振子 24 是在晶體的薄片（晶體片）24c 的上下兩面，通過蒸鍍等的薄膜成膜法，以將該晶體片 24c 夾入在內的方式而形成有一對激振電極 24a、24b。將從該一對激振電極 24a、24b 延伸至該晶體片一端緣的引出電極（未圖示），使用導電性黏結劑 8 而固接於第 1 凹部 28 的一側所設的一對晶體保持端子 26（僅圖示出單個）。

【0065】在第 1 底壁層 21 的外底面（另一主面）設有外部端子 27，該外部端子 27 用於經由加入有焊料粒子的熱固化樹脂 4，而連接於搭載有 IC 晶片 33 的 IC 晶片基板 3 的連接端子 36。外部端子 27 通過貫穿第 1 底壁層 21 的通孔或通路孔 29a，而電性連接於晶體保持端子 26。

【0066】搭載有 IC 晶片 33 的 IC 晶片基板 3 是：包含由陶瓷片所形成的 IC 晶片基板 3 的底壁層（第 2 底壁層）31、與 IC 晶片基板 3 的框壁層（第 2 框壁層）32 的層疊基板。另外，也可使構成 IC 晶片基板 3 的第 2 底壁層 31 及第 2 框壁層 32 中的一者或另一者由多層片材形成。

【0067】在由 IC 晶片基板 3 的第 2 框壁層 32 所圍成的 IC 晶片基板的凹部（第 2 凹部）38 的內底面、即 IC 晶片基板的一主面（IC 晶片搭載面）上，形成有配線圖案與多個電極墊 35；在第 2 框壁層 32 的開口端面，形成有與晶體封裝 2 的外部端子 27 連接的連接端子 36。而且，在 IC 晶片基板 3 的另一主面（第 2 底壁層 31 的外底面、對象設備安裝面）上，設有多個（本例中為 4 個）安裝端子 37，所述安裝端子 37 用於表面安裝於適用的電子設備的電路基板。

【0068】IC 晶片 33 將其安裝凸塊 34（焊料凸塊或金凸塊等）通過超音波熱壓接等而固接於電極墊 35，所述電極墊 35 形成在第 2 框壁層 32 的一主面（內底面）。圖 4B 是從晶體封裝 2 側觀察 IC 晶片基板 3 的平面圖，表示在第 2 凹部 38 中搭載有 IC 晶片 33 的狀態。

【0069】對於圖 4B 的 IC 晶片 33，示意性地圖示尤其與本發明有關的晶體振盪電路的主要部分。即，提取所述圖 13 與圖 14 中所說明的振盪電路中的反相放大器 5 與輸出緩衝器電路 46 而進行表示。

【0070】在由構成 IC 晶片基板 3 的第 2 底壁層 31 與第 2 框壁層 32 所形成的第 2 容器中的第 2 凹部 38 的開口端面（第 2 框壁層 32 的與晶體封裝 2 的外部端子 27 對置的表面），設有與晶體封裝 2 的外部端子 27 對置且電性連接的連接端子 36（36a、36b、36c、36d）。連接端子 36（36a、36b、36c、36d）經由第 2 容器中所設的適當的通孔或通路孔與配線（未圖示），而連接於 IC 晶片 33 的規定的電路端子，所述配線是在構成第 2 凹部 38 的第 2 底壁層 31 的內底面上進行圖案化（patterning）而成。

【0071】連接端子 36（36a、36b、36c、36d）中的連接端子 36a 連接於晶體振子 24 的下側激振電極 24b（與 IC 晶片 33 對置的一側），連接端子 36c 連接於晶體振子 24 的上側激振電極 24a（與 IC 晶片 33 為相反側）。

【0072】晶體封裝 2 的晶體振子 24 的振動信號通過外部端子 27 與連接端子 36，而連接於振盪電路的輸入側（X1）與輸出側（X2），所述振盪電路被集成在搭載於 IC 晶片基板 3 中的 IC 晶片 33 上。此時，將位於晶體振子上側（與 IC 晶片為相反側）的激振電極（上側激振電極）24a 連接於低阻抗的輸出側（X2），將下側激振電極 24b 連接於高阻抗的一側即輸入側（X1）。

【0073】由此，上側激振電極 24a 構成晶體振子 24 的電磁屏罩，因作用於上側激振電極的外部電磁場造成的電荷將從振盪電路的低阻抗側即振盪電路的輸出端子而流向接地端，產生的電壓準位變得微小，因此能夠防止：殘留於晶體振子而對其振動信號造成影響的電荷的蓄積。

【0074】圖 5A、圖 5B 是對圖 4B 所示的 IC 晶片基板的結構進一步說明的示意圖。圖 5A 是對從圖 4A 的晶體封裝 2 側觀察的 IC 晶片基板 3 的第 2 凹部的部分進行說明的平面圖，圖 5B 是長邊側的側面圖，圖 5C 表示短邊側的側面，為搭載圖 4B 所示的 IC 晶片之前的狀態。在第 2 凹部 38 的內底面，形成有連接 IC 晶片的凸塊 34 的墊 35 及所需的配線 35a。

【0075】圖 6 是圖 5A、圖 5B 中說明的 IC 晶片基板的外底面圖。在 IC 晶片基板 3 的外底面，設有多個（此處為 4 個）表面安裝用的安裝端子 37（37a、37b、37c、37d）。安裝端子 37a 對應於電源電壓（VDD）的輸入端子 T1，安裝端子 37b 對應於自動頻率控制（AFC）電壓輸入端子 T2，安裝端子 37c 對應於接地（GND）端子 T4，安裝端子 37d 對應於振盪輸出（OUT）端子 T3。各端子通過通孔或通路孔 39a 而連接於配線圖案。

【0076】圖 7A、圖 7B、圖 7C 是對本發明的晶體振盪器的晶體封裝中收納的晶體振子 24 的一結構進行說明的示意圖。圖 7A 是從蓋體 23 側觀察圖 4A 所示的晶體振子 24 的平面圖，圖 7B 是沿著圖 7A 的 XIIB-XIIB 線的剖

面圖，圖 7C 同樣是沿著圖 7A 的 XIIC-XIIC 線的剖面圖。晶體振子 24 是在平板狀的晶體片 24c 的表面背面兩面，通過蒸鍍等，而分別形成有激振電極 24a、24b。該激振電極 24a、24b 是殘留晶體片 24c 的周緣而形成在該晶體片 24c 的中央區域。引出電極 24d、24e 從激振電極 24a、24b 分別形成至晶體片 24c 的一個短邊，各個端部繞過晶體片的端緣而形成至相反側的面的一部分為止。通過如此般構成引出電極的端部，從而使得借助導電性黏結劑 8 所進行的對晶體保持端子 26 的電性連接變得確實。

【0077】圖 8A、圖 8B、圖 8C 是對本發明的晶體振盪器的晶體振子中所用的晶體片的其他形狀進行說明的三面圖，圖 8A 為平面圖，圖 8B 為長邊側的側面圖，圖 8C 為短邊側的側面圖。所述圖 7A、圖 7B、圖 7C 中所說明的晶體振子是在平板狀的晶體片上通過蒸鍍等而形成有激振電極者。圖 8A、圖 8B、圖 8C 所示的晶體片 24c 在其周緣設有傾斜，以將大部分振動能量封入中央區域，激振電極是形成為與所述的圖 7A、圖 7B、圖 7C 同樣的形狀。通過使用該晶體片，可獲得效率好的晶體振動。

【0078】根據實施例 2，外部端子與連接端子通過分散在加入有焊料粒子的熱固化樹脂中的焊料微粒子咬入兩端子之間並金屬接合，從而該外部端子與連接端子電性連接，與此同時，兩者通過熱固化樹脂的接合固化來機械地密閉而一體化。

【0079】而且，通過將位於晶體振子上側（與 IC 晶片為相反側）的激振電極（上側激振電極）連接於低阻抗的振盪電路的輸出側，從而該上側激振電極作為晶體振子自身的屏罩發揮作用，產生的電壓準位變得微小，因此能夠抑制因外部電磁場造成的電荷殘留於晶體振子引起的對振動信號的影響，從而能夠獲得穩定的振盪信號。

【0080】[實施例 3]

圖 9A、圖 9B 是本發明的晶體振盪器的實施例 3 的說明圖，該圖 9A 表示剖面圖，該圖 9B 表示該圖 9A 的 IC 晶片基板的外底面的平面圖。實施例 3 的晶體振盪器 1 包含：與圖 4A、圖 4B 中說明同樣的晶體封裝 2、及 IC 晶片基板 3，所述晶體封裝 2 收容有晶體振子 24 且俯視呈矩形，所述 IC 晶片基板 3 是搭載有 IC 晶片 33 的電路零件，該 IC 晶片 33 集成有電子電路，所述 IC 晶片基板 3 用於與該晶體封裝 2 一同構成晶體振盪器。

【0081】晶體封裝 2 包含：以玻璃板為佳的晶體封裝的底壁層（第 1 底壁層）21 與晶體封裝的框壁層（第 1 框壁層）22、以及蓋體 23。在俯視呈矩形的容器本體 20 的由該第 1 框壁層 22 所圍成的凹部（晶體封裝的凹部、第 1 凹部）28 內，收容有晶體振子 24。詳細結構是與實施例 1 相同的結構，因此省略重複的說明。實施例 3 與實施例 1 不同的是：IC 晶片基板 3 的結構、及將該 IC 晶片基板 3 接合於晶體封裝的結構。

【0082】IC 晶片基板 3 是在由陶瓷片所形成的基板 30 的主面（與晶體封裝相向的面）上，形成有用於搭載 IC 晶片 33 的電極墊 35 及所需的配線圖案 39。而且，連接於配線圖案 39 地，在 IC 晶片基板 3 的與所述晶體封裝中具有的外部端子 27 相向的位置，形成有連接端子 36a，所述連接端子 36a 是連接於配線圖案 39。IC 晶片 33 是與所述實施例 1 同樣地，搭載於 IC 晶片基板 3 的主面上。

【0083】以下表示在該 IC 晶片基板 3 上接合晶體封裝的工序的一例。即，在 IC 晶片基板 3 的形成有連接端子 36a 的面上，在周圍塗佈加入有焊料粒子的熱固化樹脂 4，並在 IC 晶片基板 3 的連接端子 36a 與晶體封裝 2 的外部端子 27 之間，配置對兩者的接合間隔進行規定的大小的金屬球 7。金屬球 7 是對外部端子 27 與連接端子 36a 的接合間隔進行規定，並且進行兩者之間的電性連接的構件。作為該金屬球 7，可使用鎳、金、銅、焊料及其他

電性良導體，但在本實施例中，則使用包含下述焊料材料的焊料球，該焊料材料的熔融溫度高於加入有焊料粒子的熱固化樹脂 4 的焊料粒子。

【0084】較為理想的是，加入有焊料粒子的熱固化樹脂 4 是以 IC 晶片 33 的上表面與側面均塗滿的方式而塗佈。在塗佈加入有焊料粒子的熱固化樹脂 4，並將金屬球 7 供給至規定位置之後，實施加熱加壓處理。對晶體封裝 2 與 IC 晶片基板 3 進行加熱並加壓，使加入有焊料粒子的熱固化樹脂 4 中的焊料粒子咬入金屬球 7 與連接端子 36a 之間、金屬球 7 與外部端子 27 之間，從而進行金屬接合，以將連接端子 36a 與外部端子 27 電性連接。由此，能夠將晶體封裝 2 與 IC 晶片基板 3 更牢固地固接，且不會在晶體封裝 2 與 IC 晶片基板 3 之間殘留空間，以防止塵埃向 IC 晶片 33 的附著，從而能夠將 IC 晶片與外部環境隔離。

【0085】而且，在 IC 晶片基板 3 的外底面，設有與圖 6 所示同樣的多個（此處為 4 個）表面安裝用的安裝端子 37（37a、37b、37c、37d）。

【0086】實施例 3 也與實施例 2 同樣地，通過將位於晶體振子上側（與 IC 晶片為相反側）的激振電極（上側激振電極）連接於低阻抗的振盪電路的輸出側，從而該上側激振電極作為晶體振子自身的屏罩發揮作用，產生的電壓準位變得微小，因此能夠抑制因外部電磁場造成的電荷殘留於晶體振子引起的對振動信號的影響，從而能夠獲得穩定的振盪信號。

【0087】[實施例 4]

圖 10A、圖 10B 是本發明的晶體振盪器的實施例 4 的說明圖，該 10 圖 A 表示剖面圖，該圖 10B 表示搭載有該圖 10A 的 IC 晶片 33 的晶體封裝的外底面的平面圖。實施例 4 的晶體振盪器 1 包含：與圖 4A、圖 4B、圖 9A、圖 9B 中說明同樣的晶體封裝 2、及 IC 晶片 33，所述晶體封裝 2 收容有晶體振子 24 且俯視呈矩形，所述 IC 晶片 33 集成有電子電路，所述 IC

晶片 33 用於與該晶體封裝 2 一同構成晶體振盪器。

【0088】晶體封裝 2 包含：以玻璃板為佳的晶體封裝的底壁層（第 1 底壁層）21 與晶體封裝的框壁層（第 1 框壁層）22、以及蓋體 23。在俯視呈矩形的容器本體 20 的由該第 1 框壁層 22 所圍成的凹部（晶體封裝的凹部、第 1 凹部）28 內，收容有晶體振子 24。詳細結構是與實施例 1 相同的結構，因此省略重複的說明。實施例 4 在 IC 晶片 33 的搭載結構上，不同於實施例 1 及實施例 2。另外，在底壁層 21 的外底面，形成有用於搭載 IC 晶片 33 的墊 35 及所需的配線圖案 39。並且，在該外底面的短邊兩端，分別設有堤狀部 32a，在該堤狀部 32a 的端面（與晶體封裝為相反側的面）設有表面安裝用的安裝端子 37（37a、37b、37c、37d）。

【0089】實施例 4 中，向構成晶體封裝的底壁層 21 與 IC 晶片 33 的底面（底壁層 21 側）之間，填充成為底層填料的樹脂（熱固化性環氧系樹脂等），且在墊 35 上，通過超音波熱壓接等來連接凸塊 34 並搭載 IC 晶片 33，所述墊 35 是在兩側堤狀部 32a 的內側、且形成於構成晶體封裝的底壁層 21 的外底面上。隨後，進行熱處理而使樹脂硬化，以構成底層填料 10。另外，也可覆蓋整個 IC 晶片 33 來塗佈底層填料用的樹脂，以對 IC 晶片 33 的搭載部分進行所謂的模製處理。

【0090】根據實施例 4，通過將位於晶體振子上側（與 IC 晶片為相反側）的激振電極（上側激振電極）連接於低阻抗的振盪電路的輸出側，從而該上側激振電極也作為晶體振子自身的屏罩發揮作用，產生的電壓準位變得微小，因此也能夠抑制因外部電磁場造成的電荷殘留於晶體振子引起的對振動信號的影響，從而能夠獲得穩定的振盪信號。

【0091】[實施例 5]

圖 11 是本發明的晶體振盪器的實施例 5 的說明圖。實施例 5 是在共

用基板的同一面上配置晶體封裝與 IC 晶片，以實現終極的低背化。在圖 11 中，該晶體振盪器的容器包含：基板 91 及蓋體 93。基板 91 是由陶瓷片所形成，圍繞基板 91 上的周圍端部而設有同樣為陶瓷片的外周側壁 92。

【0092】圖示的結構例中，在基板 91 上，設有收容晶體振子 24 的凹部、及搭載 IC 晶片的凹部。由分隔壁 94 來劃分這兩個凹部，但該分隔壁 94 並非必需。由於將蓋體 93 設為玻璃板，因此在視晶體振盪器的尺寸而必須進行蓋體的彎曲防止或加強的情況下，則設置該分隔壁 94。晶體振子 24 的固接、IC 晶片 33 的搭載是使用與所述實施例中的任一者相同的方法。另外，也可與蓋體 93 同樣地，由玻璃材來形成基板 91、側壁 92、分隔壁 94。此時，利用燒結玻璃（frit glass）來接合兩者。

【0093】實施例 5 中，通過將位於晶體振子上側（與 IC 晶片的安裝凸塊為相反側）的激振電極（上側激振電極）連接於低阻抗的振盪電路的輸出側，從而該上側激振電極也作為晶體振子自身的屏罩發揮作用，產生的電壓準位變得微小，因此也能夠抑制因外部電磁場造成的電荷殘留於晶體振子引起的對振動信號的影響，從而能夠獲得穩定的振盪信號。

【0094】另外，上述中，對獨立製造晶體振盪器的情況進行了說明，但也可同樣適用於下述情況，即，在成為晶體封裝、IC 晶片基板、多個晶體振盪器的母材的大尺寸玻璃板或陶瓷片上，形成多個裝置，並將晶體封裝側與 IC 基板側接合後，分離成各個。

【0095】[產業上的可利用性]

本發明並不限於晶體振盪器，也能夠同樣適用於使用壓電材料的振動產生元件、濾波器（filter）等、與構成振盪電路等電路的 IC 晶片的、需要電性連接和氣密且牢固的機械接合的 2 個以上的器件（device）零件的接合。

【0096】而且，也可僅將上述晶體封裝用作獨立的電子零件。尤其，對於以低背化為第 1 目標的電子設備、或者與不同於上述 IC 晶片基板的其他電子零件相關的安裝方式的電子設備等，可僅作為晶體封裝來使用。

【符號說明】

【0097】 1：晶體振盪器

2：晶體封裝

3：IC 晶片基板

4：加入有焊料粒子的熱固化樹脂

5：反相器

6：焊料層

7：金屬球

8：導電性黏結劑

9：連結部

10：密封材

11：城堡形結構

12：城堡形結構電極

13：框部

20：容器本體

21：晶體封裝的底壁層（第 1 底壁層）

22：晶體封裝的框壁層（第 1 框壁層）

23：蓋體

24：晶體振子

24a：上側激振電極

24b：下側激振電極

24c：晶體片

24d、24e：引出電極

26：晶體保持端子

27：外部端子

28：第 1 凹部

28a：上側凹部

28b：下側凹部

29、39：通路孔

29a、39a：配線圖案

30、91：基板

31：第 2 底壁層

32：第 2 框壁層

32a：堤狀部

33：IC 晶片

34：安裝凸塊

35：連接凸塊

35a：配線

36、36a、36b、36c、36d：連接端子

37、37a、37b、37c、37d：安裝端子

38：第 2 凹部

40：晶體振盪電路

41：自動頻率控制輸入調整電路

42：非揮發性記憶體

43：溫度傳感器電路

44：溫度補償電路

45：恒電壓電路

46：輸出緩衝器電路

92：外周側壁

93：蓋體

94：分隔壁

AFC：自動頻率控制電壓

C1、C2：電容

GND：接地

OUT：振盪輸出

R2、R3：高頻截止電阻

T1：電源電壓（VDD）輸入端子

T2：自動頻率控制（AFC）電壓輸入端子

T3：接地（GND）端子

T4：振盪輸出（OUT）端子

V0：端子

VD1、VD2：變容二極體

VDD：電源電壓

申請專利範圍

1、一種晶體振盪器，其包括：

晶體封裝，包含收容有晶體振子的絕緣性容器；以及

積體電路晶片基板，搭載集成有振盪電路的積體電路晶片，所述振盪電路用於基於所述晶體振子的振動信號來生成規定頻率的振盪信號，所述晶體振盪器的特徵在於，

所述晶體封裝包括：

第1容器，由平板狀的第1底壁層及第1框壁層所形成，所述第1底壁層是由絕緣材料所形成，所述第1框壁層是設在所述第1底壁層的端緣而形成第1凹部；

晶體振子，沿著所述第1底壁層的內面而收容在所述第1凹部內；

蓋體，固定於所述第1框壁層以氣密地密封所述第1凹部，且所述蓋體僅由絕緣材料所形成；以及

外部端子，位於所述第1容器的所述第1底壁層的外底面，用於輸出所述晶體振子的振動信號，

所述晶體振子具有：晶體片、位於所述晶體片的上面的上側激振電極、及位於所述晶體片的下面的下側激振電極，

集成於所述積體電路晶片上的振盪電路是設在所述晶體封裝的所述第1底壁層的外底面，且從所述外部端子將所述晶體振子的所述下側激振電極連接於高阻抗的輸入側，將所述上側激振電極連接於低阻抗的輸出側，以將所述上側激振電極作為所述晶體振子的屏罩電極。

2、如申請專利範圍第1項所述的晶體振盪器，其中，所述晶體封裝包括：

晶體封裝框壁層，具有通過晶體板的加工而形成的框體、通過連結部

連結於所述框體內壁的晶體片、形成在所述晶體片的表面背面的所述上側激振電極與所述下側激振電極、以及從這些激振電極各自遍及所述連結部並沿著所述框體的表面背面而引繞的引出電極；

晶體封裝的底壁層，由絕緣材料所形成，且接合於所述晶體封裝框壁層的所述積體電路晶片基板側；以及

蓋體，由絕緣材料所形成，且接合於所述晶體封裝的與所述積體電路晶片基板為相反側的面。

3、如申請專利範圍第 2 項所述的晶體振盪器，其中，

形成所述晶體封裝的底壁層與所述蓋體的絕緣材料為晶體材。

4、如申請專利範圍第 1 項所述的晶體振盪器，其中，所述晶體封裝包括：

第 1 容器，由平板狀的第 1 底壁層及第 1 框壁層所形成，所述第 1 底壁層是由絕緣材料所形成，所述第 1 框壁層是設在所述第 1 底壁層的端緣而形成第 1 凹部；

晶體振子，沿著所述第 1 底壁層的內面而收容在所述第 1 凹部內；

蓋體，固定於所述第 1 框壁層以氣密地密封所述第 1 凹部，且所述蓋體僅由絕緣材料所形成；以及

外部端子，位於所述第 1 容器的所述第 1 底壁層的外底面，用於輸出所述晶體振子的振動信號，

所述晶體振子具有：晶體片、位於所述晶體片的上面的上側激振電極、及位於所述晶體片的下面的下側激振電極，

集成於所述積體電路晶片上的振盪電路是設在所述晶體封裝的所述第 1 底壁層的外底面，且從所述外部端子將所述晶體振子的所述下側激振電極連接於高阻抗的輸入側，將所述上側激振電極連接於低阻抗的輸出側，以

將所述上側激振電極作為所述晶體振子的屏罩電極。

5、如申請專利範圍第 1 項所述的晶體振盪器，其中，

所述積體電路晶片基板是：由平板狀的第 2 底壁層及第 2 框壁層來形成第 2 容器，所述第 2 底壁層是由絕緣材料所形成，所述第 2 框壁層是設在所述第 2 底壁層的端緣以形成第 2 凹部，且所述積體電路晶片基板沿著所述第 2 底壁層的內面而將所述積體電路晶片搭載於所述第 2 凹部內，

在構成所述第 2 容器的所述第 2 凹部的、所述第 2 框壁層的開口端面，具備與所述外部端子電性連接的連接端子，並且具備安裝端子，所述安裝端子用於將安裝設備平面安裝於所述第 2 底壁層的外底面，

所述晶體封裝的外部端子與所述積體電路晶片基板的連接端子通過金屬接合而電性連接，所述金屬接合是通過分散在加入有焊料粒子的熱固化樹脂中的焊料粒子的咬入而實現。

6、如申請專利範圍第 5 項所述的晶體振盪器，其中，

所述晶體封裝的所述第 1 容器的所述外底面、與在所述積體電路晶片基板中構成的所述第 2 容器的所述第 2 框壁層的開口端面的接合部分的、包含所述外部端子及所述連接端子在內的所有區域是：通過所述加入有焊料粒子的熱固化樹脂而密封接合。

7、如申請專利範圍第 4 項所述的晶體振盪器，其中，

在所述積體電路晶片基板的主面搭載所述積體電路晶片，

在搭載有所述積體電路晶片的主面的、與所述晶體封裝的所述外部端子相向的位置處，具有連接端子，

在所述外部端子與所述連接端子之間，具有金屬球及所述加入有焊料粒子的熱固化樹脂，所述金屬球對所述晶體封裝與所述積體電路晶片基板之間的間隔進行規定，並且電性連接所述外部端子與所述連接端子，

所述晶體封裝及所述積體電路晶片基板通過所述加入有焊料粒子的熱固化樹脂而密閉並固接。

8、如申請專利範圍第 7 項所述的晶體振盪器，其中，

所述加入有焊料粒子的熱固化樹脂是以覆蓋所述積體電路晶片的方式，而填充在所述晶體封裝與所述積體電路晶片基板之間。

9、如申請專利範圍第 1 項所述的晶體振盪器，其中，

在所述晶體封裝的構成所述第 1 容器的所述外底壁，形成有墊電極及配線圖案，將所述積體電路晶片的凸塊連接於所述墊電極。

10、如申請專利範圍第 9 項所述的晶體振盪器，其中，

向所述晶體封裝的構成所述第 1 容器的所述外底壁與所述積體電路晶片之間填充樹脂，以牢固地固定所述積體電路晶片。

圖式

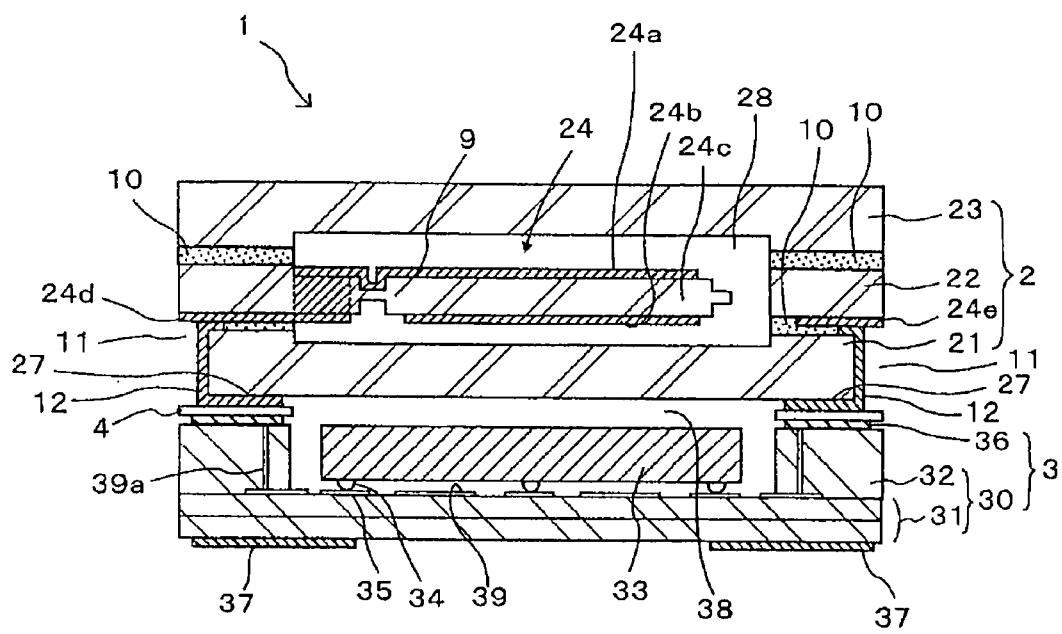


圖 1A

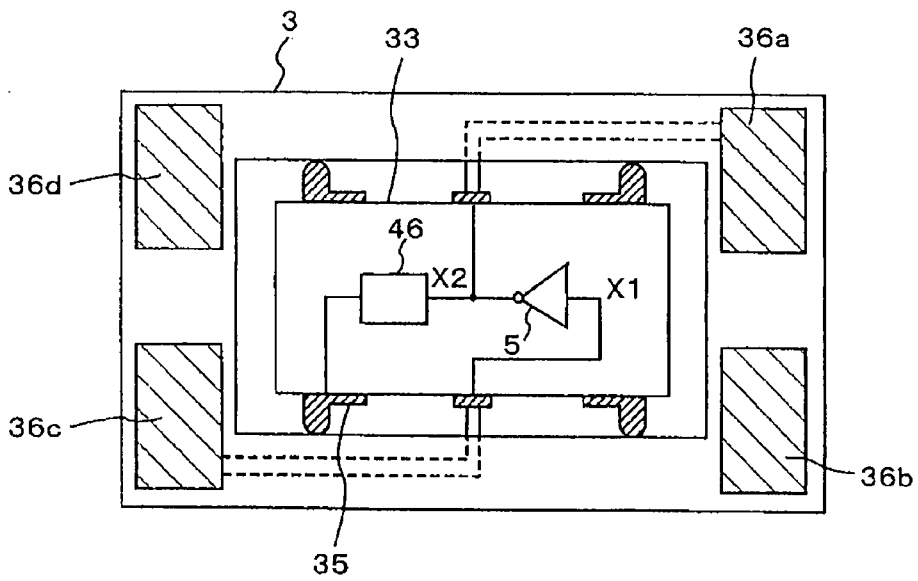


圖 1B

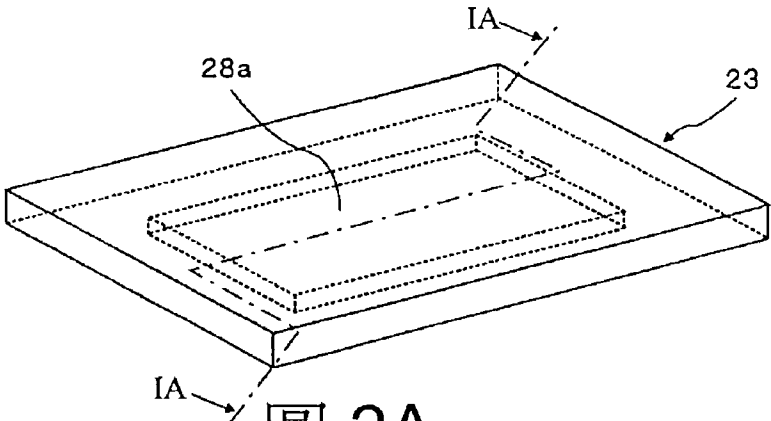


圖 2A

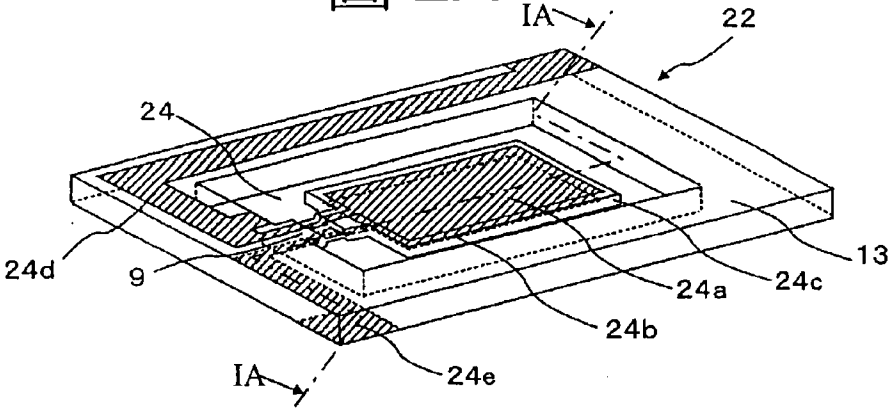


圖 2B

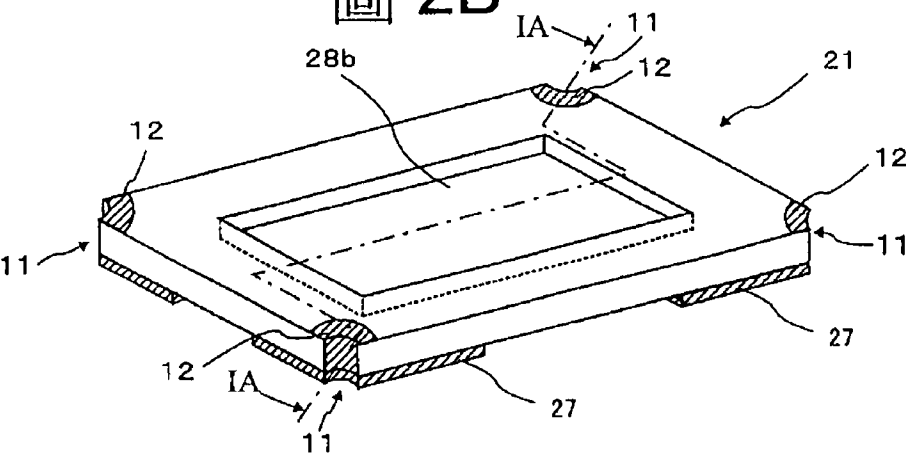


圖 2C

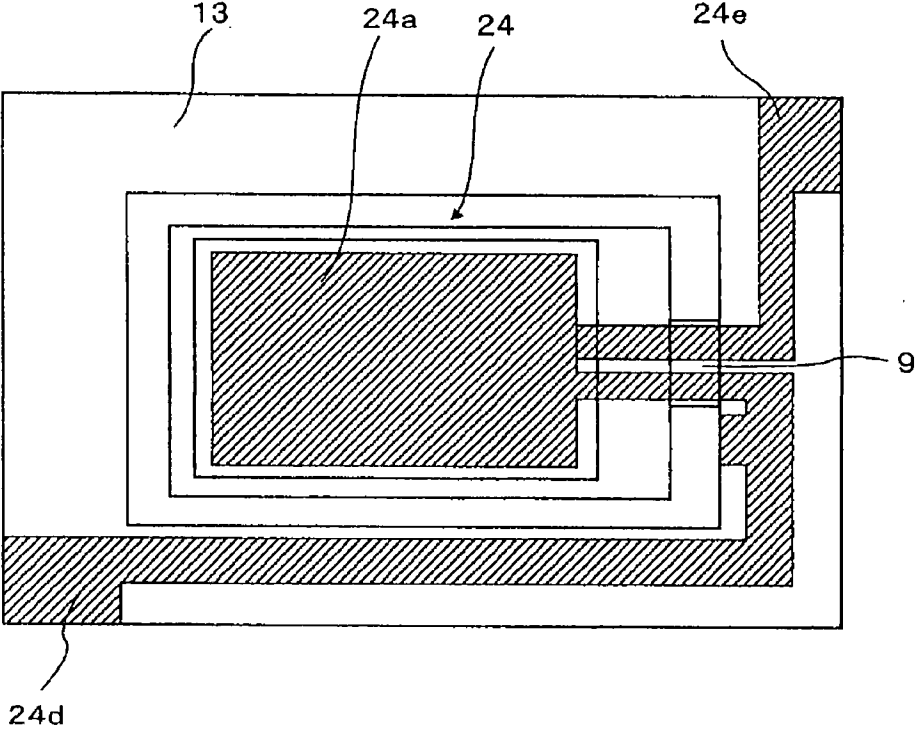


圖 3

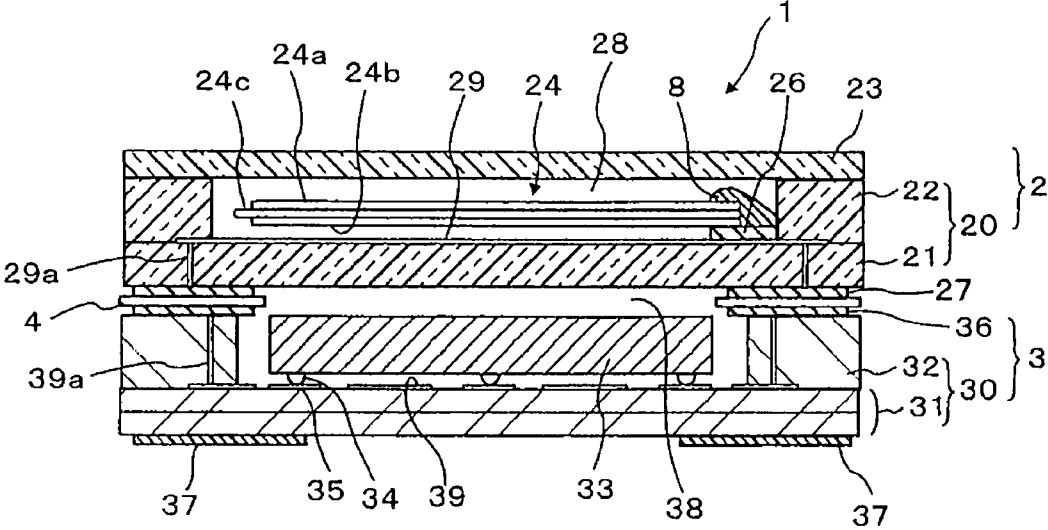


圖 4A

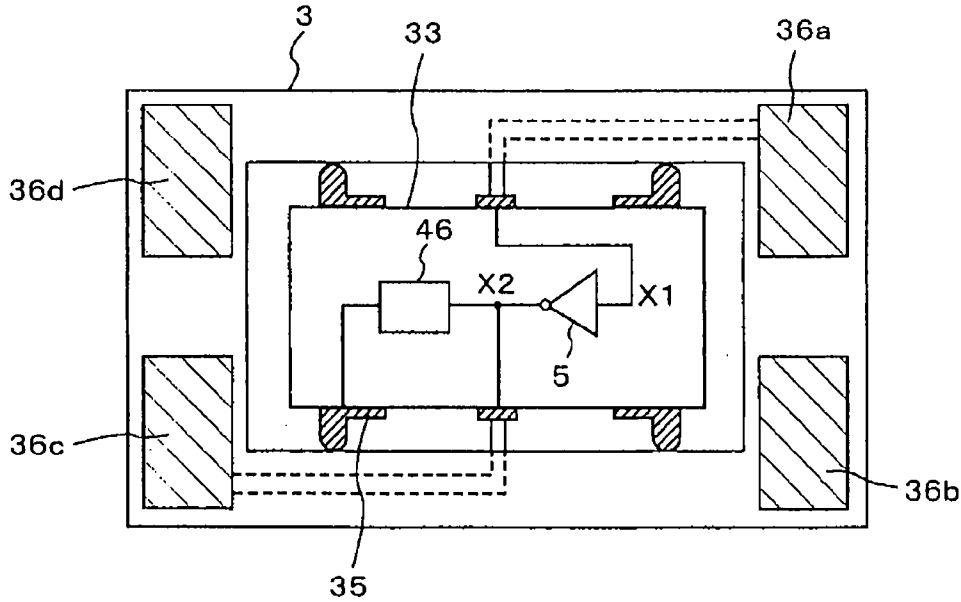


圖 4B

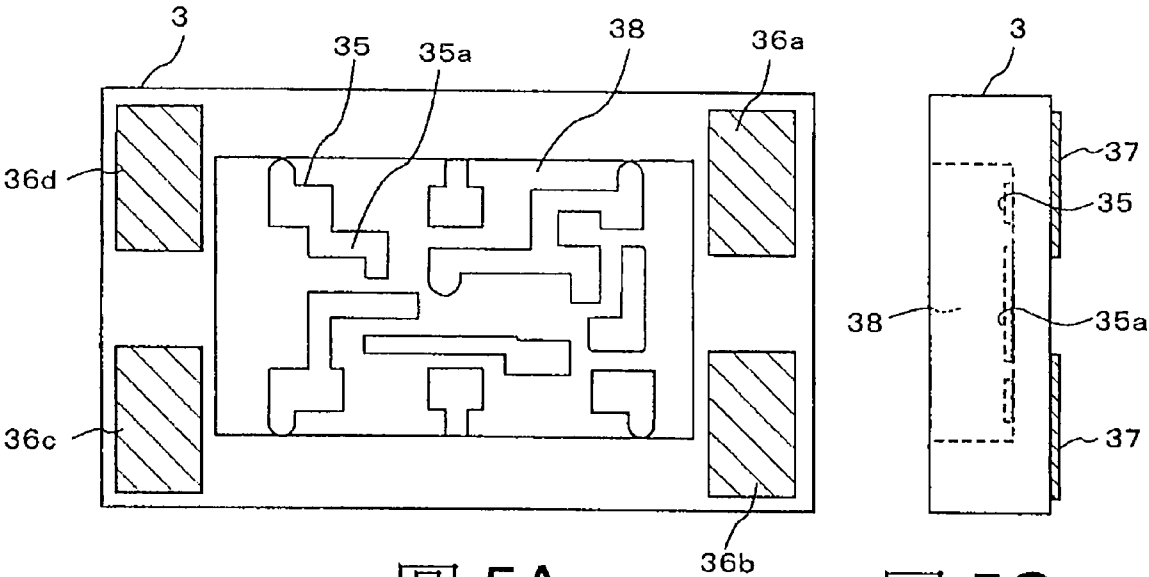


圖 5A

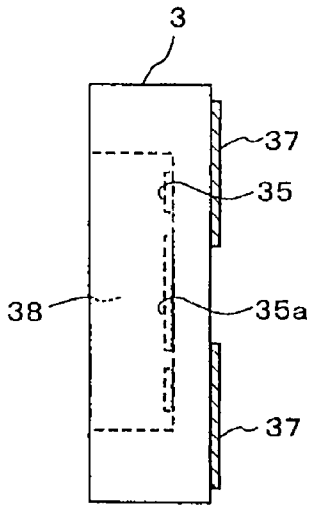


圖 5C

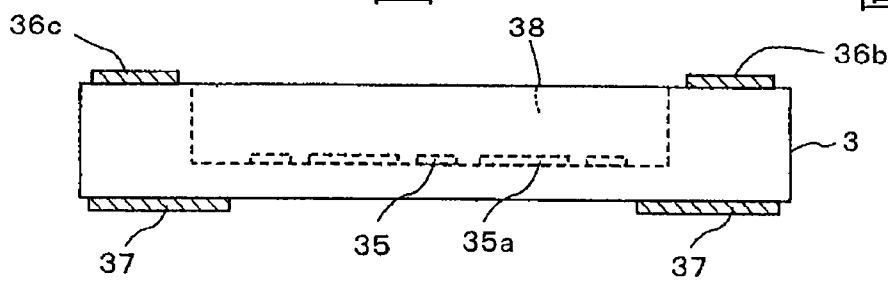


圖 5B

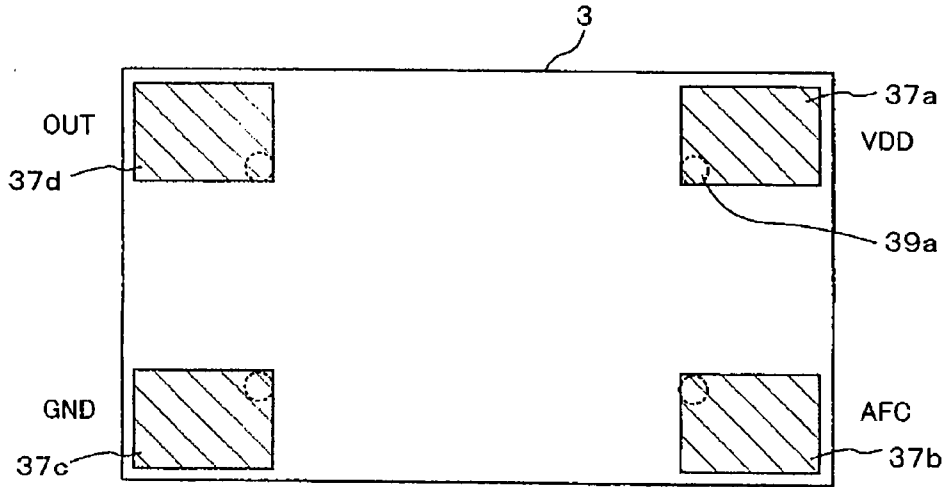
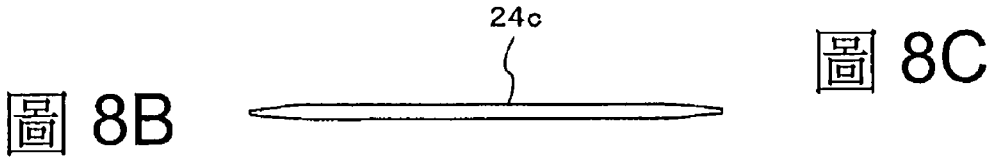
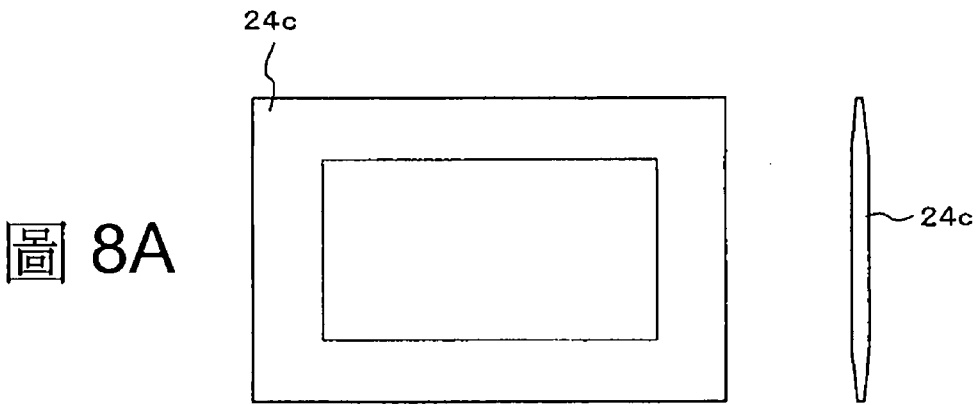
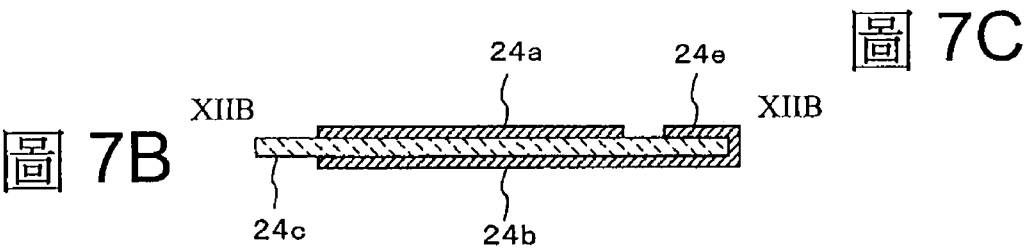
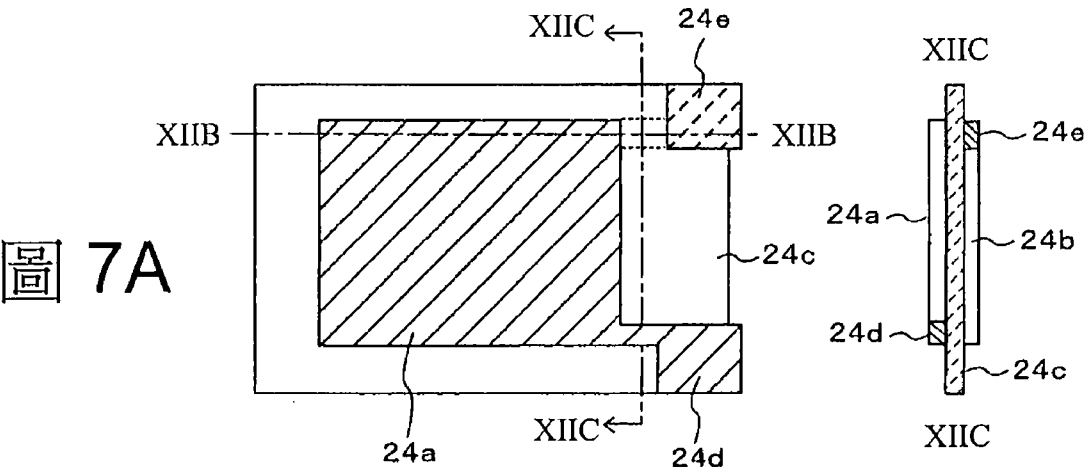


圖 6



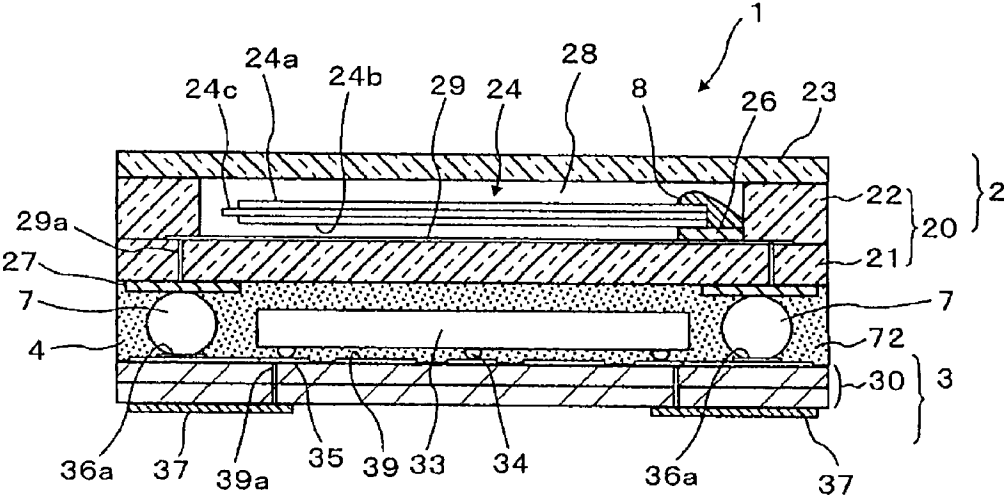


圖 9A

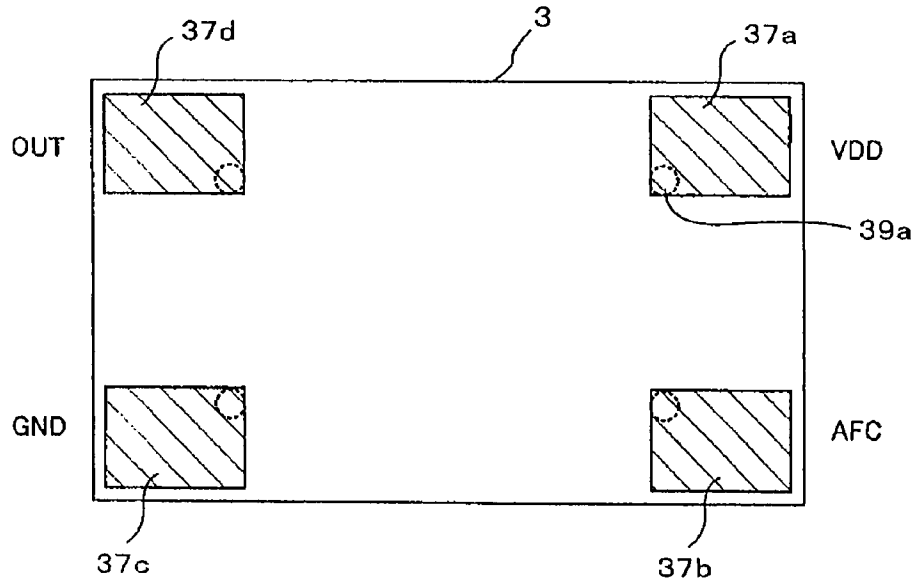


圖 9B

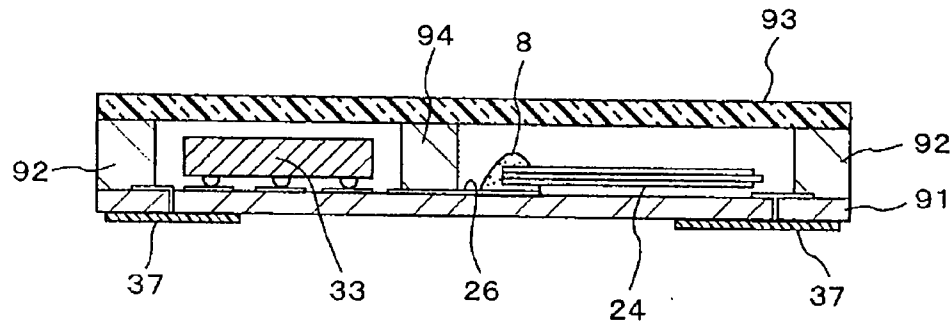


圖 11

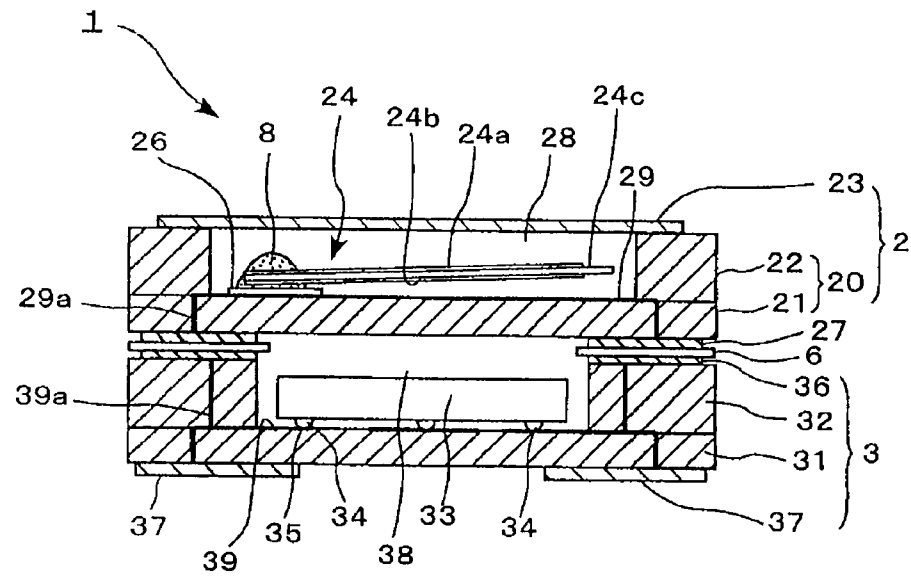


圖 12

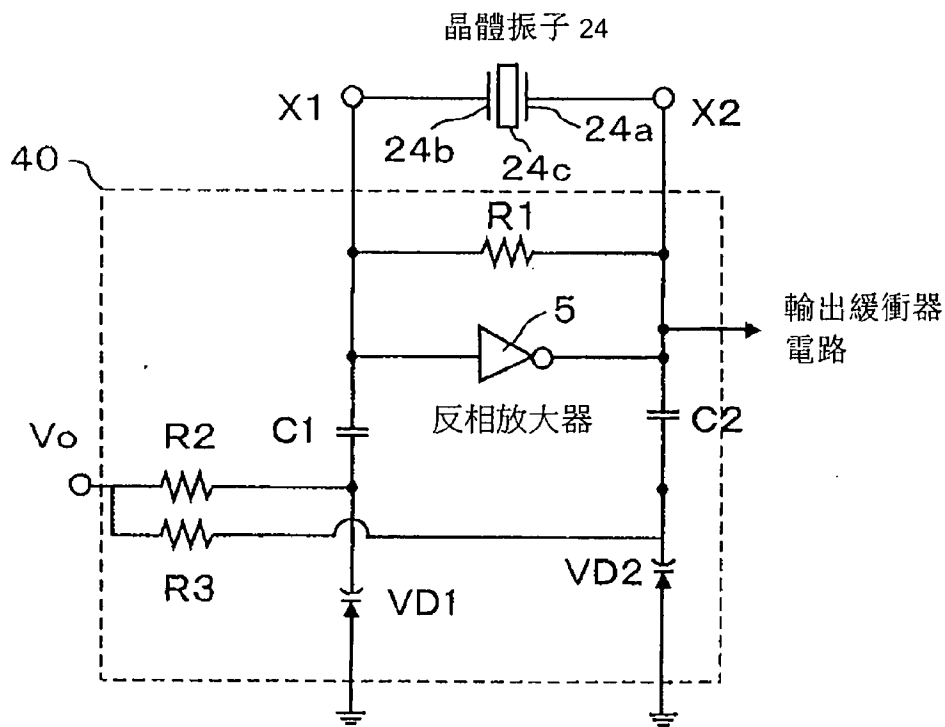


圖 13

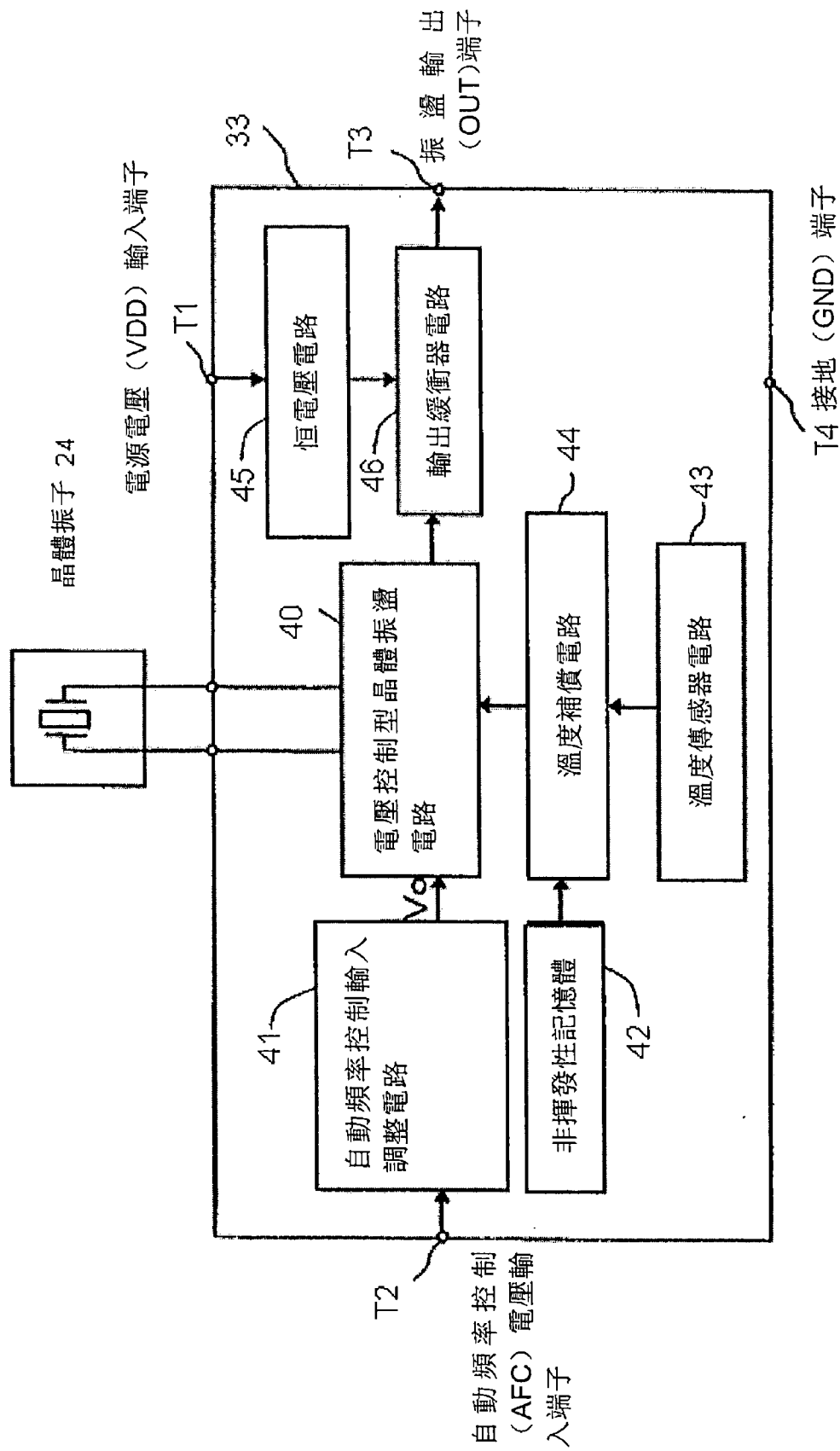


圖 14