

(12) 发明专利

(10) 授权公告号 CN 101118313 B

(45) 授权公告日 2011.07.20

(21) 申请号 200710146451.6

审查员 尉小霞

(22) 申请日 2007.06.28

(30) 优先权数据

11/427,272 2006.06.28 US

(73) 专利权人 视频有限公司

地址 美国加利福尼亚

(72) 发明人 潘晓和 李啟光

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 秦晨

(51) Int. Cl.

G02B 26/08 (2006.01)

B81C 1/00 (2006.01)

B81B 7/00 (2006.01)

(56) 对比文件

US 2004/0245586 A1, 2004.12.09, 全文.

CN 1748168 A, 2006.03.15, 全文.

US 2005/0128564 A1, 2005.06.16, 附图 1、

10-26, 说明书 3、8 页.

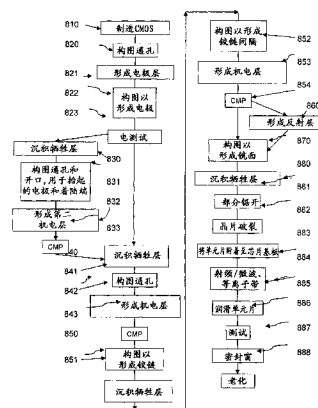
权利要求书 1 页 说明书 14 页 附图 14 页

(54) 发明名称

导电微结构的低温制造

(57) 摘要

一种制造微结构的方法,包括:在低于 550°C 的温度下在具有电路的衬底上沉积非晶硅以形成第一结构部分,其中第一结构至少设置一个从电路接收电信号的部分。



1. 一种制造微机电结构的方法,包括以下步骤:

在低于 550°C 的温度下在具有电路的衬底上方沉积非晶硅以形成第一结构部分,其中第一结构部分的至少一部分被设置为从该电路接收电信号,并且所述电路为 CMOS 电路;以及

形成微机电结构,其中所述微机电结构包括所述第一结构部分,并且所述第一结构部分是相对于所述衬底可移动的可移动部分。

2. 如权利要求 1 所述的方法,其中沉积非晶硅的步骤包括使用 PECVD 在工艺室中沉积非晶硅。

3. 如权利要求 2 所述的方法,其中使用 PECVD 在工艺室中沉积非晶硅的步骤包括以下中的一个或多个处理条件:工艺室中压力为 1 ~ 10 托、SiH₄ 气体流速在 20 ~ 300sccm 范围、PH₃ 气体流速在 20 ~ 500sccm 范围、氩气流速在 2000 ~ 10000sccm 范围、或 RF 功率为 50 ~ 1200 瓦。

4. 如权利要求 2 所述的方法,其中使用 PECVD 在工艺室中沉积非晶硅的步骤包括:工艺室中压力为 1 ~ 10 托、SiH₄ 气体流速在 20 ~ 300sccm 范围、PH₃ 气体流速在 20 ~ 500sccm 范围、氩气流速在 2000 ~ 10000sccm 范围以及 RF 功率为 50 ~ 1200 瓦。

5. 一种器件,包括:

具有电路的衬底,其中所述电路为 CMOS 电路;和

在所述衬底上的微机电结构,其中所述微机电结构具有相对于所述衬底可移动的可移动部分,并且所述可移动部分的一部分由非晶硅形成,并且被设置为与所述电路电联通。

6. 如权利要求 5 的器件,其中由非晶硅形成的所述微机电结构的所述部分具有以下特征中的一个或多个:在 0.1 至 100 Ω⁻¹cm⁻¹ 范围的电导率、反射率低于 50%、或机械应力在约 -250MPa 和约 250MPa 之间。

7. 如权利要求 5 的器件,其中由非晶硅形成的所述微机电结构的所述部分具有以下特征中的一个或多个:在 0.5 至 100 Ω⁻¹cm⁻¹ 范围的电导率、反射率低于 40%、或机械应力在约 -150MPa 和约 150MPa 之间。

8. 如权利要求 5 的器件,进一步包括在所述衬底上的电极,其中当在所述可移动部分和所述衬底上的所述电极之间施加电压时,所述微机电结构的所述可移动部分可被致动而移动。

导电微结构的低温制造

技术领域

[0001] 本说明书涉及一种制造微结构和微器件的方法。

背景技术

[0002] 通常使用平面微制造工艺制造微机电器件 (MEMS), 该工艺通常以自底向上法在衬底上形成数层微结构。先沉积和处理下层, 然后是上层。通过常用的微制造技术例如沉积、光掩模、蚀刻、抛光、清洗以及使用牺牲材料可以在衬底上形成三维结构。

[0003] MEMS 通常包括用于控制微结构的电路。通常首先在衬底中制造该电路。然后微结构在已经包含电路的衬底上形成。例如, 能够在衬底中具有用于控制镜子的电路或控制电路的衬底上形成可倾斜微镜。可倾斜镜的镜板包括作为用于反射入射光的镜子表面的反射上表面。控制电路与镜板上的导电表面和衬底上的电极电连接。当控制电路在导电表面和表面电极之间加上电势时, 可倾斜镜可以倾斜。通常在一层或多层互补金属氧化物半导体 (CMOS) 材料中制造控制电路。

[0004] 上述微结构制造工艺可能包括几个挑战。首先, 如果随后的工艺步骤温度高于 500°C 更高的温度, CMOS 电路会遭受热破坏。另外, 微结构通常包括导电部分以使导电部分的电压被外部控制, 如上述可倾斜微镜所示。并且, 使用微镜结构会给材料选择和制造工艺带来限制。例如, 一些可倾斜微镜需要在镜板上表面处具有高反射率, 但从其它表面的反射和散射最小以减小光噪声并提高在图像显示中的对比度。

发明内容

[0005] 在一方面, 本发明涉及一种制造微结构的方法。该方法包括在低于 550°C 的温度下在具有电路的衬底上沉积非晶硅以形成第一结构部分, 其中第一结构部分的至少一部分被配置以接收来自电路的电信号的部分。

[0006] 在另一方面, 本发明涉及在衬底上形成非晶硅层的方法。该方法包括在约 150°C 和约 400°C 之间的温度、1 至 10Torr 的压力、速度在 20-300sccm 范围的 SiH_4 气体流、速度在 20-500sccm 范围的 PH_3 气体流、速度在 2000-10000sccm 范围的氦气流和 50-1200 瓦的 RF 功率下在处理室中沉积非晶硅, 以得到电导率在 0.1 至 $100 \Omega^{-1}\text{cm}^{-1}$ 范围、机械应力在 -250Mpa 和约 250Mpa 之间以及反射率在 50% 以下这几个特征中的一个或多个的沉积硅层。

[0007] 在另一方面, 本发明涉及一种制造可倾斜微镜板的方法。该方法包括在具有配置有电路的衬底上形成铰链支撑柱以控制可倾斜微镜板的移动; 在衬底上沉积牺牲材料; 在牺牲材料上沉积一层或多层结构材料以使一层或多层中的至少一层与铰链支撑柱接触, 沉积步骤包括在低于 550°C 的温度下沉积非晶硅; 在一层或多层结构材料中形成开口, 其中开口提供从外部到一层或多层结构材料下面的牺牲材料的通道; 并且除去牺牲材料以限定可倾斜的微镜板。

[0008] 方法的实施可以包括一个或多个以下的步骤。沉积非晶硅的步骤可以包括在处理室中通过 PECVD 沉积非晶硅。处理条件可以包括在处理室内 1 至 10Torr 的压力、流速在

20-300sccm 范围的 SiH_4 气流、流速在 20-500sccm 范围的 PH_3 气流、流速在 2000-10000sccm 范围的氦气流、或 50-1200 瓦的 RF 功率。通过 PECVD 在处理室中沉积非晶硅可以在 1 至 10Torr 的压力下利用流速在 20-300sccm 范围的 SiH_4 气流、流速在 20-500sccm 范围的 PH_3 气流、流速在 2000-10000sccm 范围的氦气流、或 50-1200 瓦的 RF 功率进行。沉积非晶硅的步骤可以在约 150°C 至约 450°C 的范围的温度下进行。该方法可以进一步包括在衬底上形成电极,其中当在第一结构部分和衬底上的电极之间施加电压时,第一结构部分能够移动。该方法可以进一步包括提供包括 CMOS 电路的衬底。该方法可以进一步包括使用结构材料在衬底上形成第二结构部分,其中第二结构部分连接到第一结构部分。该方法可以进一步包括在衬底上引入牺牲材料;在第二结构部分和牺牲材料上沉积非晶硅层;在非晶硅层中形成开口以提供到牺牲层的入口;除去牺牲材料以暴露第一结构部分、第二结构部分、非晶硅层的下表面,其中非晶硅层的至少一部分通过空气间隙从衬底隔开。

[0009] 在另一方面,本发明涉及一种器件,包括:具有电路的衬底;和在衬底上的微机电结构,其中微机电结构具有可移动部分,并且微机电结构的至少一部分由与电路电通信的非晶硅形成。

[0010] 该器件的实施以包括一个或多个下面的步骤。器件的至少一部分能够由 0.1 至 $100 \Omega^{-1}\text{cm}^{-1}$ 范围的电导率、低于 50% 的反射率、或在约 -250Mpa 和约 250Mpa 之间的机械应力中的一个或多个特征表征。第一结构部分的至少一部分能够由 0.5 至 $100 \Omega^{-1}\text{cm}^{-1}$ 范围的电导率、低于 40% 的反射率、或在约 -150Mpa 和约 150Mpa 之间的机械应力中的一个或多个特征表征。

[0011] 本发明的实施可以包括一个或多个下面的优点。本说明书公开了解决上述微结构制造挑战的方法和系统。本发明公开的方法和系统可以使微结构在低于 500°C 的温度下制造,其可以阻止对控制衬底中的 CMOS 电路的热损坏。微结构可以是导电的,其允许使微结构从控制衬底中的 CMOS 电路接收电控制信号。微结构也具有低的光反射率,其对于光学器件例如可倾斜镜的非镜表面可能是需要的。并且,所公开的工艺条件可以产生具有最小机械应力的镜结构。

[0012] 虽然参考多个实施例部分示出和描述了本发明,本领域技术人员将会理解在不脱离本发明精神和范围的情况下,在形式和细节上可以作出多种修改。

附图说明

[0013] 图 1A 说明了当镜板是“开”状态时,通过所述的牺牲材料制造的微镜的截面图。

[0014] 图 1B 说明了当镜板是“关”状态时,通过所述牺牲材料制造的微镜的截面图。

[0015] 图 2 是长方形状的镜板的阵列的透视图。

[0016] 图 3 是示出了用于图 2 的镜板的控制电路衬底的一部分的顶面的透视图。

[0017] 图 4 是示出了具有弧线边缘的镜板阵列的透视图。

[0018] 图 5 是示出了用于图 4 的镜板的控制电路衬底的一部分的顶面的透视图。

[0019] 图 6 是具有弯曲前缘和后缘的镜板的放大背面图。

[0020] 图 7 是示出了在镜板下部分中的空腔下的扭转铰链和它们的支撑柱的透视底面图。

[0021] 图 8 是示出了当在一个方向上旋转 15° 时,在镜板的扭转铰链周围的最小空气间

隙间隔的视图。

[0022] 图 9 是基于微镜的空间光调制器的制造流程图。

[0023] 图 10-13 是空间光调制器的一部分的截面侧视图,说明了制造多个支撑框架和在寻址电路中连接到存储单元的第一电平电极的一种方法。

[0024] 图 14-17 是空间光调制器的一部分的截面侧视图,说明了制造多个支撑柱、第二电平电极和在控制衬底表面上的着陆端的一种方法。

[0025] 图 18-20 是空间光调制器的一部分的截面侧视图,说明了制造多个扭转铰链及其在支撑框架上的支架的方法。

[0026] 图 21-23 是空间光调制器的一部分的截面侧视图,说明了制造具有多个隐藏铰链的镜板的一个方法。

[0027] 图 24-26 是空间光调制器的一部分的截面侧视图,说明镜板层形成和微镜板分离。

[0028] 图 27 是说明非晶硅的沉积率作为在 PECVD 工艺中的 SiH_4 气体和 SiH_4/PH_3 气体流速的函数的曲线图。

[0029] 图 28 是说明非晶硅的电导率作为在 PECVD 工艺中的 SiH_4/PH_3 气体流速的函数的曲线图。

[0030] 图 29 是说明非晶硅的机械应力依靠作为在 PECVD 工艺中的 SiH_4/PH_3 气体流速的函数的曲线图。

[0031] 图 30A-30H 是悬臂在制造工艺的不同步骤的截面图。

具体实施方式

[0032] 在一个示例中,通过基于微镜阵列的空间光调制器 (SLM) 的制造说明所公开的材料和方法。微镜阵列通常包括单元阵列,其中的每一个单元包括能对轴倾斜的微镜板,还有,产生使微镜板倾斜的静电力的电路。在工作的数字模式下,微镜板能被倾斜以停留在两个位置。在“开启”位置,微镜板导入入射光以形成显示图像中的指定像素。在“关闭”位置,微镜板导入射光离开显示图像。

[0033] 单元可以包括用于在“开启”位置和“关闭”位置处机械地停止微镜板的结构。在本说明书中把这些结构称为机械档块。通过倾斜选择的微镜组合以投射光以在显示图像中形成适当的像素,来操作 SLM。基于 SLM 的显示器件通常需要以通常视频应用的高频率刷新图像帧。图像帧刷新的每个示例可以包括把所有或一些微镜倾斜到新的方向。因此提供快速的镜倾斜运动对于任何基于显示器件的功能 SLM 都是非常重要的。

[0034] 图 1A 示出了其中微镜板位于“开启”位置的 SLM400 的一部分的截面图。来自照明源 401 的入射光 411 以入射角 θ_i 导入并以 θ_o 角度反射作为反射光 412 经过投影光瞳 403 向显示表面反射。图 1B 示出了空间光调制器的相同部分的截面图,而镜板向在铰链 106 另一侧下面的另一电极旋转。相同的入射光 411 被反射以比图 1A 中更大的角度 θ_i 和 θ_o 。形成偏转光 412。偏转光 412 的偏转角由镜板 102 的尺寸和在镜板 102 的下表面和弹性着陆端 222a 和 222b 之间的空气间隙确定。偏转光 412 朝光吸收器 402 离开。

[0035] 参考图 1A 和 1B, SLM400 包括三个主要的部分:控制电路的底部、多个台阶电极的中部、着陆端、铰链支撑柱以及具有隐藏的扭转铰链和空腔的多个镜板覆盖的上部。

[0036] 底部包括具有寻址电路的控制衬底 300, 其选择性地控制 SLM400 中的镜板操作。寻址电路包括存储器单元阵列和用于通信信号的字线 / 位线互连结构。能使用标准 CMOS 技术制造在硅晶片衬底上的电寻址电路, 并且类似于低密度存储阵列。

[0037] 高对比 SLM400 的中间部分包括台阶电极 221a 和 221b, 着陆端 222a 和 222b, 铰链支撑柱 105, 和铰链支撑框架 202. 设计多级台阶电极 221a 和 221b 以在转向的角度横跨期间改善静电扭矩的电容耦合效率。通过升高靠近铰链 106 区域的台阶电极 221a 和 221b 的表面, 在镜板 102 和台阶电极 221a 和 221b 之间的空气间隙被有效地变窄了。由于静电吸引力与镜板和电极之间的距离的平方成反比, 当镜板在其着陆位置倾斜时, 该效应变得更加明显。当以模拟方式工作时, 高效率的静电耦合使得能够在空间光调制中更精确和稳定地控制单个微镜板的倾斜角。在数字模式, 在寻址要操作的电路时 SLM 的运行需要低得多的驱动电势。在台阶电极 221a 和 221b 的第一级和第二级之间的高度差可以在 0.2 微米到 3 微米之间变化, 取决于在第一级电极和镜板之间的间隙的相对高度。

[0038] 在控制衬底的顶面上, 为了制造的简便, 设计一对静止的着陆端 222a 和 222b 以具有与台阶电极 221a 和 221b 的第二级相同的高度。着陆端 222a 和 222b 可以给镜板和臂之间提供一个柔和的机械下触。着陆端 222a 和 222b 可以精确地限定镜板能够旋转的最大角度。在控制衬底的表面上添加静止着陆端 222a 和 222b 增强了操作的机器人技术并且增强了器件的可靠性。并且, 着陆端 222a 和 222b 使镜板 102 和着陆端 222a 和 222b 之间的分离更加容易, 其能够克服在 SLM400 的数字操作期间的接触表面粘结。例如, 为了初始化横跨转向的角度, 即为了使镜子从一个取向向另一取向倾斜, 可以在偏压电极 303 上施加突陡的双极性脉冲电压 V_b , 偏压电极 303 通常通过铰链 106 和铰链支撑柱 105 连接到每个镜板 102。由双极性偏压 V_b 产生的电势增强了在铰链 106 两侧的静电力。由于在空气间隙间隔中的巨大差异, 在着陆位置两侧的强度是不等的。虽然在镜板 102 的下表面 103c 上的偏压 V_b 的增加对镜板 102 将会向哪个方向旋转的作用并不大, 通过把机动能转换成存储在变形的铰链 106 和变形的着陆端 222a 或 222b 中存储的弹性应变能, 在整个镜板 102 上的静电力 F 的快速增加提供了动态的激发。在公共偏压 V_b 上释放双极脉冲后, 随着其从着陆端 222a 或 222b 弹出和回弹, 形变着陆端 222a 或 222b 或形变铰链 106 的弹性应变能被转换回镜板的动能。向静止状态的镜板的这种扰动能够实现用小得多的寻址电压 V_a 来把镜板 102 从一个状态倾斜到另一状态。

[0039] 在控制衬底 300 的表面上的铰链支撑框架 202 被设计以强化铰链支撑柱 105 的机械稳定性, 并保持局部的静电势。为了简单, 设计铰链支撑框架 202 的高度与台阶电极 221a 和 221b 的第一级的高度相同。利用镜板 102 的固定尺寸, 铰链支撑柱 105 的高度将会确定微镜阵列的最大偏向角 θ 。

[0040] SLM400 的上部分包括微镜阵列, 其在上表面上具有光学平坦的反射层 103a, 在镜板 102 的下部分中的空腔中具有一对铰链 106。在镜板 102 中的一对铰链 106 被制造成镜板 102 的一部分并且保持在反射表面下的最小距离以允许对预定角度旋转的间隔。通过最小化由一对铰链 106 限定的旋转轴和上反射层表面 103a 之间的距离, SLM 有效地消除了角转换期间每个镜板的水平位移。在一些实施例中, 在 SLM 阵列中的相邻镜板之间的间隙被减小到小于 0.2 微米以得到高活化的反射区填充率。

[0041] 用于 SLM400 的结构材料优选为导电并且稳定的, 具有适当的硬度、弹性和应力。

理想地单个材料能提供镜板 102 需要的硬度和铰链 106 需要的可塑性。即,材料应当具有足够的强度以在不破碎的情况下偏斜。在此说明书中,这种结构材料称作机电材料。并且,在控制电路的制造后,在构造微镜阵列中使用的材料可以在 500℃ 以下的温度处理,即通常的处理温度范围,在不损坏控制衬底中的预制造电路的情况下。

[0042] 在图 1A 和 1B 中示出的实施例中,镜板 102 包括三层。反射顶层 103a 由铝制成,通常厚度为约 600 埃。中间层 103b 由硅基材料制成,例如非晶硅,厚度通常为约 2000 至 5000 埃。底层 103c 由钛制成,通常厚度为约 600 埃。从图 1A 和 1B 可以看出,铰链 106 可以实现为底层 103c 的一部分。镜板 102 可以按如下制造。

[0043] 根据另一实施例,镜板 102、铰链 106 和铰链支撑柱 105 的材料可以由铝、硅、多晶硅、非晶硅或铝硅合金的其中一种制成。可以通过在低于 550℃ 的温度下在控制室内物理气相沉积 (PVD) 磁控溅射包含铝和硅的其中一种或两种的靶沉积该材料。通过 PECVD 也可以形成相同结构的层。

[0044] 根据另一实施例,镜板 102、铰链 106 和铰链支撑柱 105 可以由硅、多晶硅、非晶硅、铝、钛、钽、钨、钼和铝、钛、钽、钨、钼的硅化物或合金制成。难熔金属和它们的硅化物与 CMOS 半导体工艺是兼容的,并且具有相对好的机械性能。这些材料可以通过 PVD、CVD、或 PECVD 沉积。根据镜板 102 的应用,可以通过进一步沉积金属薄膜的层,例如铝、金、或它们的合金进一步提高它们的光学反射率。

[0045] 为了实现在视频图像中的高对比率,应该减小或消除来自微镜阵列的任何散射光。大部分的干涉来自自由从单个镜板的前缘和后缘照射的散射的衍射图案。解决衍射问题的方法是减小衍射图案的强度并且把来自每个像素的非有源区的散射光导向远离投影瞳的不同方向。一种方法包括把入射光 411 以 45° 入射到方形形状的镜板 102 的边缘,其有时被称为对角铰链或对角发光结构。图 2 示出了透视图,其示出了镜板阵列一部分的顶部,其中每个镜板 102 具有使用对角照明系统的正方形形状。在阵列中镜板的铰链 106 在沿着镜板的两个相对角并且垂直于入射光 411 的对角线方向制造。具有对角铰链轴的正方形镜板的优点在于其能够把来自前缘和后缘的散射光以 45° 偏离投影瞳 403。缺点在于其需要投影棱镜装配系统以被倾斜到 SLM 的边缘。当使用传统的长方形全内反射 (TIR) 棱镜系统以分离被在“开”或“关”状态时的镜板 102 反射的光束时,对角发光系统具有低的光耦合效率。扭曲的聚焦光斑需要比长方形微镜板表面的尺寸更大的照明系统以便覆盖所有的有源像素阵列。更大的长方形 TIR 棱镜会增加成本、尺寸和投射显示器的重量。

[0046] 图 3 示出了用于具有对角发光结构的投射系统的控制电路衬底的一部分的顶部的透视图。对角设置一对台阶电极 221a 和 221b 以提高能够耦合到镜板 102 的静电效率。两个着陆端 211a 和 211b 用作用于镜板 102 的机械着陆的着陆档块以保证倾斜角 θ 的精确度并且消除接触粘连。当镜板放下时,由于着陆端由高弹性系数的材料制成,这些着陆端 222a 和 222b 用作连接弹簧以减小接触区域。在两级台阶电极 221a 和 221b 边缘处的着陆端 222 的第二功能是它们的弹性效应以把它们自己与镜板 102 分开。当陡突的双极脉冲电压 V_b 通过镜板阵列的公共偏压电极 303 施加到镜板 102 时,通过把静电动能转换为存储在变形铰链 106 中的弹性应变能,在整个镜板 102 上的静电力 F 的快速升高提供了动能激励。随着其从着陆端 222a 或 222b 弹开时,弹性应变能被转变回镜板 102 的动能。

[0047] 在周期阵列中的镜板的直的边沿或角会产生衍射图案,其会倾向于通过在固定角

度处散射入射光 411 而减小投射图像的对比变。由于在镜板的边缘上的入射光 411 的散射角度的变化,在阵列中弯曲的前缘和后缘会减小衍射图案。根据一些实施例,通过利用至少一种或一系列具有相对凹陷和延伸的弯曲前和后缘代替矩形镜板的直角或固定角形状的边缘获得衍射强度到透射瞳 403 的减小,而同时保持了对角发光系统。垂直于入射光 411 的弯曲的前和后缘可以减小投射系统中的衍射光。

[0048] 对角发光具有更高的光学系统耦合率,并且能够实现更便宜的、更小的尺寸以及更轻的 TIR 棱镜。然而,由于来自镜板的前和后缘的散射光被直接散射到透射瞳 403,其形成了衍射图案,减小了 SLM 的对比率。图 4 示出了用于具有对角发光结构的投射系统的具有矩形镜的镜子阵列的一部分的顶面的透视图。铰链 106 平行于镜板的前和后缘并且垂直于入射光 411,即,在 SLM 中的镜面像素是对角发光的。在图 4 中,在阵列中的每个镜板在前缘延伸和后缘退凹中具有一系列弯曲。弯曲边缘减弱了散射光的衍射强度并且其进一步衍射大部分的散射光以多个不同的角度远离光学透射瞳 403。每个镜板的前和后缘的曲率半径 r 可以根据选择的弯曲的数量而变化。随着曲率半径 r 变小,衍射减小效应变得更突出。为了最大化衍射减小效应,根据一些实施例,设计一系列小的曲率半径 r 以在阵列中形成每个镜板的前和后缘。弯曲的数量可以根据镜面像素的尺寸而变化。10 微米尺寸的正方形镜面像素可以在每个前和后缘上具有两到四个弯曲,并可以提供对于低衍射的最佳结果。

[0049] 图 5 是示出了用于具有对角发光结构的投射系统的控制衬底 300 的一部分的顶部的透视图。不像传统的平面电极,两级台阶电极 221a 和 221b 在靠近铰链轴的控制衬底 300 的表面之上升高,并且使平面镜板 102 和电极 221a 和 221b 之间的有效空气间隙间隔变窄了。台阶电极 221a 和 221b 的较低台阶显著增强了镜板 102 的电容耦合的静电效率。台阶电极 221a 和 221b 的级数量可以改变,例如从一到十。然而,台阶电极 221a 和 221b 的级数越大,其被制造成器件就约复杂,成本也越高。因此台阶电极 221a 和 221b 可以由两到三个台阶形成。图 5 也示出了机械着陆档块,其包括垂直于控制衬底 300 表面的着陆端 222a 和 222b。在转换上的横跨角度着陆操作期间,这些着陆端 222a 和 222b 提供机械制动。在台阶电极 221a 和 221b 的边缘处的着陆端 222a 和 222b 用作着陆端以进一步消除接触表面粘结。这种低电压驱动和高效率微镜阵列设计使微镜的总偏向角 ($|\theta| > 15^\circ$) 更大以提高 SLM 的亮度和对比度。

[0050] 这里所述的空间光调制器的优点在于通过使铰链 106 位于镜板 102 的下部分的空腔下,其产生高反射区域填充率,其几乎会完全消除在倾斜期间镜板 102 的水平位移。图 6 示出了设计以使用用于具有对角发光结构的投射系统的前和后缘的四弯曲度前和后缘减小衍射强度的镜板阵列的一部分的放大的背面图。同样,铰链对 106 位于两个空腔以下作为镜板下部分 103c 的一部分。铰链 106 由位于铰链支撑框架 202 顶上的铰链支撑柱对支撑。一对铰链支撑柱 105 在截面上具有比较链 106 的宽度更大的宽度 W 。由于在一对铰链 106 的轴和镜板的反射表面之间的距离被保持为最小,通过紧密地设置单个镜面像素而不考虑水平位移的情况下,得到了高的反射区域填充率。在一个示例中,镜面像素尺寸 ($a \times b$) 大约为 10 微米 \times 10 微米,而曲率 r 的半径为约 2.5 微米。

[0051] 图 7 示出了镜板一部分的放大的背面图。铰链 106 和铰链支撑柱 105 位于镜板 102 的下部分中的空腔下。为了实现最优的性能,最小空气间隙 G 可以保留在铰链 106 位于的

空腔中。铰链 106 的尺寸根据镜板 102 的尺寸而变化。在一个实施例中,每个铰链 106 的尺寸为约 $0.1 \times 0.2 \times 3.5$ 微米,而铰链支撑柱 105 具有每一边宽度 W 为约 1.0 微米的正方形截面。由于铰链支撑柱 105 的顶表面也位于空腔下面,在预定角度 θ 下不接触更大的铰链支撑柱 105 的情况下,在空腔中的空气间隙 G 需要足够高以适应镜板 102 的角旋转。为了使镜板在不接触铰链支撑柱 105 的情况下旋转预定角度 θ ,铰链 106 所位于的空腔的空气间隙必须大于 $G = 0.5 \times W \times \sin(\theta)$,其中 W 是铰链支撑柱 105 的横截面宽度。

[0052] 图 8 说明了当镜板 102 沿一个方向旋转 15° 时,在镜板 102 的铰链 106 轴附近的最小空气间隙间隔 G 。该计算表明在空腔中的铰链 106 的空气间隙间隔 G 必须大于 $G = 0.13W$ 。如果正方铰链支撑柱 105 的每个边 W 的宽度为 1.0 微米,在空腔中的空气间隙间隔 G 应当大于 0.13 微米。在倾斜期间没有水平位移的情况下,在微镜板阵列中的单个镜板之间的水平间隙可以被减小到小于 0.2 微米,其导致了这里所述的 SLM 的 96% 的有源反射区域填充率。

[0053] 在一个实施例中,使用标准 CMOS 技术的四个依次工艺进行高对比空间光调制器的制造。第一工艺形成具有在衬底表面上的支撑框架和第一级电极的阵列的控制硅晶片衬底。第一级电极连接到在晶片中寻址电路中的存储单元。第二工艺在控制衬底的表面上形成多个第二级电极、着陆端和铰链支撑柱。第三工艺在每对支撑柱上形成多个具有隐藏铰链的镜板。在第四工艺中,制造的晶片被分成单个的空间光调制器单元片 (die)。在形成器件中,在制造工艺期间使用牺牲层。在除去剩余的牺牲材料前可以完成分离。

[0054] 图 9 是说明制造高对比空间光调制器的工艺的流程图的流程图。制造工艺从使用通用半导体技术制造作为控制衬底的具有多个存储单元和用于通讯信号的字线 / 位线互连结构的 CMOS 电路晶片开始 (步骤 810)。

[0055] 通过穿过电路的钝化层构图多个通孔在控制衬底中开口了寻址节点,形成了多个第一级的电极和支撑框架 (步骤 820)。为了提高随后的机电层的粘附力,在 2000 瓦的 RF 或具有 2torr 总压力的 O_2 、 CF_4 和 H_2O 气体以约 40 : 1 : 5 的比率的混合的微波等离子体下在 $250^\circ C$ 暴露通孔和接触开口小于 5 分钟。根据选择用于填充通孔和在控制衬底的表面上形成电极层的材料,机电层可以通过物理气相沉积 (PVD) 或等离子体增强化学气相沉积 (PECVD) 沉积 (步骤 821)。在图 10 和 11 中说明了沉积机电层和随后形成通孔的步骤,下面将关于图 10 和 11 展开讨论。

[0056] 然后机电层被构图和各向异性蚀刻以形成多个电极和支撑框架 (步骤 822)。在进行其他工艺之前,测试部分地制造的晶片以确保电功能性 (步骤 823)。电极和支撑框架的形成在图 12 和 13 中说明,在下面的说明书中将更详细地讨论。

[0057] 根据一些实施例,在步骤 821 和 822 中沉积和构图的机电层可以包括金属例如铝、钛、钽、钨、钼膜,铝 / 多晶硅合成物、铝铜合金或铝硅合金。而这些金属的每一种都具有轻微不同的蚀刻特性,它们都可以以进行铝的等离子体蚀刻类似的化学来蚀刻。在本说明书中,进行两个步骤的工艺以各向异性蚀刻铝金属化层。首先,晶片以感生耦合等离子体蚀刻,而 BCl_3 、 Cl_2 和 Ar 分别以约 100sccm、20sccm 和 20sccm 的流速混合。单位“sccm”表示“每分钟标准立方厘米”,其中术语“标准”指 0 摄氏度和 760Torr 的条件。工作压力在 10 到 50mTorr 的范围,感生耦合等离子体偏压功率为 300 瓦,源功率为 1000 瓦。在蚀刻工艺期间,晶片在 1Torr 的压力下,以背侧 20sccm 的氦气流速的条件冷却。由于铝图案不能简单地从

蚀刻室移除到周围气氛中,进行第二氧等离子处理步骤以清洗和钝化铝表面。在钝化步骤中,部分地制造的晶片的表面在约 250°C 的温度下暴露在 2000 瓦的 RF 或流速为 3000sccm 的 H₂O 汽的 2torr 的压力的微波等离子体下少于 3 分钟。

[0058] 在一些实施例中,机电层可以包括多晶硅,多晶硅化物 (polycide),硅化物或这些材料的组合物。而这些材料的每一种都具有稍微不同的蚀刻特性,他们可以用进行多晶硅的等离子体蚀刻类似的化学刻蚀。多晶硅的各向异性蚀刻可以通过大部分的氯和氟基原料完成,例如 Cl₂、BCl₃、CF₄、NF₃、SF₆、HBr,以及它们与 Ar、N₂、O₂ 或者 H₂ 的混合物。在 Cl₂、BCl₃、HBr、HeO₂ 气体流速分别为约 100sccm、50sccm、20sccm 和 10sccm 时,通过感生去耦合等离子体各向异性蚀刻多晶硅或硅化物层 (WSi_x 或 TiSi_x, 或 TaSi)。在另一实施例中,在 Cl₂、SF₆、HBr、HeO₂ 气体流速分别为约 50sccm、40sccm、40sccm 和 10sccm 时,在反应离子蚀刻室中各向异性蚀刻多晶硅化物层。在两种情况下,工作压力在约 10 到 30mTorr 的范围,感生耦合等离子体偏压功率为约 100 瓦,而源功率为约 1200 瓦。在蚀刻过程中,晶片以 1Torr 压力下流速为约 20sccm 的背侧氦气流冷却。通常的蚀刻率可以达到约 9000 埃每分钟。

[0059] 可以在控制衬底的表面上制造多个第二级的电极以减小镜板和衬底上的电极之间的距离,这提高了静电效率。也可以在衬底上制造着陆端以减小镜板和衬底之间的粘连 (stiction)。在部分地制造的晶片的表面上以预定厚度沉积牺牲材料层 (步骤 830)。根据本说明书,牺牲材料可以是低 K 材料,例如无定形碳,多芳基化合物 (polyarylene)、多芳基醚化合物、可从 Dow Chemical Company 获得的 SiLK™、hydrogen silsesquioxane (HSQ)、PTFE、聚酰亚胺或光致抗蚀剂材料。无定形碳可以通过 CVD 或 PECVD 沉积。多芳基化合物 (polyarylene)、多芳基醚化合物、hydrogen silsesquioxane (HSQ)、PTFE、和光致抗蚀剂材料可以旋涂在表面上。在随后的建立前,牺牲层首先被硬化。在通过 CVD 或 PECVD 沉积之后,通过热退火可以硬化沉积的无定形碳。通过 UV 曝光和可选地通过热和等离子体处理,硬化多芳基化合物 (polyarylene)、多芳基醚化合物、SiLK™、HSQ、和光致抗蚀剂。

[0060] 然后构图牺牲层以形成用于多个第二级电极、着陆端和支撑柱的通孔和接触开口 (步骤 831)。然后通过 PVD 或 PECVD 沉积第二机电层 (取决于选择的材料),形成多个第二级电极、着陆端和支撑柱 (步骤 832)。最后,通过化学机械抛光 (CMP) 将第二机电层平坦化到预定的厚度 (步骤 833)。第二级电极和着陆端的高度可以小于 1 微米。步骤 830 到步骤 833 可重复以在台阶电极中建立多个台阶。工艺步骤 830-833 重复的数量由台阶电极中台阶的数量确定。如果平坦电极在控制衬底上制造,可以省略工艺步骤 830-833 (即从步骤 823 直接到步骤 840)。

[0061] 一旦在 CMOS 控制电路衬底上形成抬升的多级台阶电极和着陆端,制造多个镜板。每个镜板具有隐藏的铰链并且由一对支撑柱支撑。在部分地制造的晶片表面上以预定厚度沉积牺牲材料 (步骤 840)。构图牺牲层以形成用于多个铰链支撑柱的通孔 (步骤 841)。取决于选择的以填充通孔的材料,在通过例如 PVD 或 PECVD 沉积机电材料前,硬化该牺牲层。施用机电材料的薄层以形成扭转铰链和部分镜板 (步骤 842)。通过例如 CMP 平坦化机电层到预定的厚度 (步骤 843)。利用多个开口构图机电层以形成多个扭转铰链 (步骤 850)。为了在镜板的下部分中形成多个空腔以及位于空腔下的多个扭转铰链,可再次沉积牺牲层以填充铰链周围的开口间隙并形成在铰链顶部的预定厚度的薄层 (步骤 851)。该厚度可以稍微大于 $G = 0.5 \times W \times \sin(\theta)$, 其中 W 是铰链支撑柱 105 的截面宽度。构图牺牲层以形成

在每个扭转铰链的顶上形成多个间隔（步骤 852）。沉积更多的机电材料以覆盖部分地制造的晶片的表面（步骤 853）。

[0062] 在步骤 840-851 中的牺牲材料也可以从上述披露的材料中选择，例如无定形碳，多芳基化合物 (polyarylene)、多芳基醚化合物、SiLK™、HSQ、光致抗蚀剂材料。无定形碳可以通过 CVD 或 PECVD 沉积。多芳基化合物 (polyarylene)、多芳基醚化合物、HSQ、SiLK™、光致抗蚀剂材料可以旋涂在表面上。并且，在制造工艺中不同的步骤中可以采用不同的牺牲材料。

[0063] 在构图多个开口前，通过 CMP 平坦化机电材料层到预定厚度（步骤 854）。通过开口除去牺牲材料以在单个镜板之间形成多个空气间隙（步骤 870）。

[0064] 可以通过在镜面表面上沉积反射层提高镜面表面的反射率（步骤 860）。该层可以通过 PVD 沉积，并且该层可以是 400 埃或更薄的厚度的反射层，该反射层从铝、金和它们的组合中选择。

[0065] 可以使用干法工艺很容易地去除几种牺牲材料（非定形碳，SiLK™ 和 HSQ），例如各向同性等离子体蚀刻、微波等离子体、活化气体蒸汽或其它适当的干法工艺。可以从其它材料层下去除牺牲材料。去除也可以是相对于通用的半导体元件是高度选择性的。例如，非定形碳可以以相对于硅 8 : 1、和相对于氧化硅 15 : 1 的速率被去除。因此，以对所要的微结构最小的损坏就能去除所公开的牺牲材料。

[0066] 无定形碳，SiLK™ 和 HSQ 可以通过在干法工艺中的各向同性蚀刻工艺去除。干法去除工艺消除了湿法工艺中用于清洗传统牺牲材料的湿化学试剂的需求。各向同性蚀刻能够去除位于上结构层例如镜板之下的牺牲材料，其通过干法各向异性蚀刻工艺很难完成。如果非定形碳是牺牲材料，可以通过传统的 CMOS 工艺沉积和去除非定形碳。非定形碳也可以保持高的碳纯度并且通常不会污染大部分的微器件。

[0067] 为了把制造的晶片分成单个的空间光调制器单元片，沉积厚的牺牲材料层以覆盖制造的晶片表面以保护表面（步骤 880）。然后在被分成单独的单元片 (die) 之前，例如通过划线和断裂（步骤 882），制造的晶片被部分地切锯（步骤 881）。在把剩余的牺牲材料从单元片上剥去之前，例如通过射频或微波等离子体处理（步骤 884）空间光调制器单元片利用引线键合和互连（步骤 883）连接到芯片基座。例如通过暴露该单元片到在镜板和电极和着陆端的表面之间的界面上的抗粘连材料的 PECVD 涂覆，SLM 器件单元片被润滑（步骤 885）。在单元片上进行电光功能测试（步骤 886）。最后，例如通过玻璃窗口盖 SLM 器件被密封封装（步骤 887），并且为了可靠性和坚固的质量控制进行老化 (burn in) 工艺（步骤 888）。

[0068] 当在着陆位置时，微镜阵列工作的一个潜在问题是微镜的粘连。在微镜和着陆端之间的表面接触粘结可以大于由控制电路施加的静电力。由于粘连，特别是在潮湿环境下的粘连，这会导致器件失效。为了减小在镜板 102 和着陆端 222a 和 222b 之间的接触粘结，并且为了在倾斜期间接触和碰撞时保护界面不机械磨损恶化，在镜板 102 的下部分上和在台电极 221a 和 221b 以及着陆端 222a 和 222b 的表面上沉积作为抗粘连材料的润滑剂薄涂层。选择的润滑剂应当是具有热稳定性的，具有低的蒸汽压，并且与形成镜板阵列器件的材料是不反应的。

[0069] 碳氟化合物材料层也可以涂敷在镜板的下部分的表面上以及电解和着陆端的表

面上。碳氟化合物材料的层厚度可以是几个单层的厚度。为了形成碳氟化合物涂层,SLM 器件单元片暴露在碳氟化合物等离子体中,例如 CF_4 ,在约 200°C 的衬底温度下小于 5 分钟。该工艺在表面 103c 上沉积碳氟化合物层,以用于保护水不会粘附或粘结在镜板和电极与着陆端之间的界面上,其消除了着陆操作期间在镜板的粘连中的水汽的冲击。在镜板 102 的部分上涂敷碳氟化合物膜,由于在暴露表面上具有碳氟原子,在器件工作期间彼此接触的台阶电极 221a 和 221b 与着陆端 222a 和 222b 提供了足够的抗水性。

[0070] 在一些实施例中,在器件的接触表面上通过 PECVD 沉积全氟代聚乙烯 (PFPE) 或磷嗪衍生物和 PFPE 的混合物。为了改善在器件表面上的粘附和润滑性能,可以选择磷酸酯,因为它们与金属表面的亲合性。PFPE 和磷嗪衍生物可以在约 200°C 的温度下小于 5 分钟沉积在器件表面。PFPE 分子具有在 1×10^{-6} 至 1×10^{-11} atm 之间的总蒸汽压。小于 1000 埃的抗粘连材料膜的层厚度通常足以使其在器件工作期间进行所希望的抗粘连功能。

[0071] 制造更高对比度的空间光调制器的更详细的描述在一下几个截面图中进行了说明。图 10 是说明控制硅衬底 600 的截面图。在下面的附图中,为了简单,仅示出了一个微镜器件的制造工艺。然而,在单个衬底上同时可以制造微镜的阵列。在一个实施例中,在控制衬底中的控制电路包括存储单元阵列和用于通信信号的字线/位线互连。存在许多不同的方法制造具有寻址功能的电子线路。通常已知 DRAM、SRAM 和锁存器都可以进行寻址功能。由于镜板 102 区域在半导体尺寸上相对较大(例如,镜板 102 可以具有大于 100 平方微米的面积),在镜板 102 下可以制造复杂的电路。可能的电路包括但不限于:存储时间序列像素信息的存储缓冲器和进行脉冲宽度调制转换的电路。

[0072] 通过钝化层 601 覆盖硅控制衬底,钝化层例如氧化硅或氮化硅。钝化控制衬底 600 被构图和各向异性蚀刻以在寻址电路中形成连接到字线/位线互连的通孔 621,如图 11 所示。根据一些实施例,介电材料例如氧化硅或氮化硅的各向异性蚀刻,通过基于 C_2F_6 和 CHF_3 的给料和它们与 He 和 O_2 的混合物完成。示例的高选择性介电蚀刻工艺包括在具有感应源功率 1200 瓦和偏压功率 600 瓦特下,总压力为 100mTorr 下以 10 : 10 : 5 : 2 的比率混合的 C_2F_6 、 CHF_3 、He 和 O_2 气体流。衬底然后在 2torr 的压力下在 20sccm 的氦气背流下冷却。通常的氧化硅蚀刻率可以达到 8000 埃每分钟。

[0073] 图 12 示出了通过取决于所选择的电机材料,通过 PVD 或 PECVD 沉积的机电层 602。参考图 13,机电层 602 被构图以限定铰链支撑框架 202 和台阶电极 221a 和 221b 的第一台阶。构图通过以下工艺进行。首先,旋涂牺牲材料层以覆盖衬底表面。然后牺牲层被曝光和显影以形成预定图案。机电层被各向异性穿透蚀刻以形成多个通孔和开口。一旦形成了通孔和开口,通过从表面和开口内部除去剩余物,清洗部分地制造的晶片。这个工艺可以通过在约 250°C 下把已构图的晶片暴露在 2000 瓦的 RF 或具有以 40 : 1 : 5 的比率混合的 O_2 、 CF_4 和 H_2O 混合物的 2torr 的总压力下的微波等离子体下小于 5 分钟。最后,机电层的表面通过在约 250°C 暴露表面到 2000 瓦的 RF 或具有约 3000sccm 的 H_2O 的 2torr 的压力的微波等离子体下小于 3 分钟而钝化。

[0074] 电极 221a 和 221b 的第二级、着陆端 222a 和 222b 和铰链支撑柱 105 形成在部分地制造的晶片表面。微米厚的牺牲材料 604 沉积或旋涂在衬底表面上,如图 14 所示。如果牺牲材料 604 由非定形碳形成,其可以在 CVD 或 PECVD 后通过热退火硬化。如果牺牲材料 604 由 HSQ 或 SiLK™ 形成,该层可以通过 UV 曝光和可选的热或等离子体处理硬化。

[0075] 构图牺牲材料 604 以形成如图 15 中所示的通孔 633 和接触开口 631 和 632。开口 632 随后会被填充以形成台阶电极 221。通孔 633 用于形成着陆端 222。接触开口 631 用于形成铰链支撑柱 105。为了提高随后的机电层的粘附力,通孔和接触开口在约 250°C 下暴露到 2000 瓦的 RF 或由 O₂、CF₄ 和 H₂O 气体以 40 : 1 : 5 的比率混合而构成具有 2torr 的总压力的微波等离子体中 5 分钟。然后沉积机电层 603 材料以填充通孔和接触开口。取决于所选择的材料,该填充通过 PECVD 或 PVD 完成。对于从由铝、钛、钨、钼和它们的合金构成的组中选择的材料,PVD 是在半导体工业中通用的方法。对于从由硅、多晶硅、硅化物、多晶硅化合物和钨以及它们的组合物构成的组中选出的材料,选择 PECVD 作为沉积方法。部分地制造的晶片通过 CMP 平坦化到稍微小于 1 微米的预定厚度,如图 16 所示。在一些实施例中,通过使用 PECVD 沉积非晶硅到这些区域中,通孔 633 和接触开口 631 和 632 可被填充。

[0076] 在处理室中在低于 550°C 的温度下,例如在 100°C 至 450°C 的范围,使用 PECVD 进行非晶硅的沉积。处理室的压力可以保持在从 1 到 10Torr 的范围。可以以约 20-300sccm 的范围的速率把 SiH₄ 气体吹过室内。可以以约 20-500sccm 范围的速率把 PH₃ 气体吹过室内。可以以约 2000-10000sccm 的范围的速率把氦气吹过室内。在沉积期间可以施加 50-1200 瓦功率的 RF 场。表 1 示出了用于非晶硅的 PECVD 的处理条件的示例。

[0077] 表 1 使用 PECVD 沉积非晶硅的工艺条件

[0078]

参数	值
SiH ₄ 气体的流速	50sccm
PH ₃ 气体的流速	200sccm
He 气体的流速	2000sccm
工艺室的压力	5Torr
RF 功率	100Watt
温度	350°C

[0079] 示例的多晶硅 PECVD 沉积速率,如图 27 所示,作为 SiH₄ 气体和 SiH₄(90%) PH₃(10%) 气体流速的函数。沉积速率可以在每分钟 0.1 至 100 埃以上范围。SiH₄ 气体的沉积速率可以是 SiH₄(90%)PH₃(10%) 气体的几倍。

[0080] 示例的温度范围可以确保衬底 600 中的 CMOS 电路不遭到与热有关的破坏。进一步,如下所述,由非晶硅形成的台阶电极 221、着陆端 222 以及铰链支撑柱 105 具有与 SLM400 中可倾斜的微镜的性能要求相匹配的电、光以及机械性能。

[0081] 如图 17 所示,在 CMP 抛光后,另一牺牲层材料 604 以预定厚度沉积(在无定形碳的情况下)或旋涂(在 HSQ、SiLK™ 或光致抗蚀剂情况下)在覆盖(blanket)表面,并硬化形成在扭转铰链下的空气间隙间隔。构图牺牲层 604 以为铰链支撑柱 105 形成接触开口 641,如图 18 所示。

[0082] 如图 19 所示,沉积机电材料以填充通孔并在表面上形成铰链层 605,其将形成铰

链支撑柱 105 的上部和镜板 102 的铰链 106。在一些实施例中,机电材料是非晶硅。非晶硅可以通过 PECVD 沉积以填充接触开口 641 并形成铰链层 605。类似于上述相关的着陆端 222、台阶电极 221 以及铰链支撑柱 105 的形成,非晶硅可以使用 PECVD 在工艺室中沉积,温度低于 550℃。工艺室可以保持在 100℃至 450℃之间,有时在 150℃至 400℃之间。示例的温度范围可以确保衬底 600 上的 CMOS 电路不会遭受热引起的损坏。工艺室的压力可以保持在 1 至 10 托的范围。 SiH_4 气体可以以约 20-300sccm 的速率吹送过室, PH_3 气体可以以约 20-500sccm 的速率吹送过室。氦气可以以 2000-10000sccm 的速率吹送过室。可以应用功率约为 50-1200 瓦的 RF 场。非晶硅 PECVD 的工艺条件示例如上述表 1 所示。

[0083] 然后例如通过 CMP 抛光铰链层 605 至预定厚度。CMP 抛光可以在薄铰链层 605 表面产生显著的机械应力。当器件完成后,铰链层 605 的厚度限定了扭转铰链的厚度和镜板的机械性能。铰链层 605 的厚度可以在约 400-1200 埃范围。当牺牲材料使用无定形碳、HSQ 或 SiLK™ 时,相比较于硬化的光致抗蚀剂,这些材料在硬化后可以具有更高的机械强度。因此,这些牺牲材料较光致抗蚀剂在抛光期间可以给铰链层 605 提供更好的支撑,并防止铰链层 605 在抛光期间的损坏。

[0084] 构图并各向异性腐蚀部分地制造的晶片以形成开口 643,其限定铰链层 605 中的铰链 106,如图 20 所示。沉积更多的牺牲材料 604 以填充围绕每个铰链的开口 643,且在表面上形成具有预定厚度的薄层 604,如图 21 所示。然后构图牺牲层 604 以在各个铰链 106 顶部形成多个间隔 604a,如图 22 所示。层 604 的厚度限定了各个铰链 106 顶部的间隔 604a 的高度。

[0085] 由于支撑柱 105 的顶面也在镜板 102 下面的空腔下面,空腔中的空气间隙 G 需要足够大以容纳镜板 102 在不碰到铰链支撑柱 105 的条件下旋转预定的 θ 角。为了使镜板 102 在不碰到铰链支撑柱 105 的条件下旋转预定的 θ 角,放置铰链 106 的空腔的空气间隙必须大于 $G = 0.5 \times W \times \sin(\theta)$,其中 W 是铰链支撑柱 105 的横截面宽度。在本具体实施例中,阵列中每一个镜板沿任一方向旋转 15°。上述计算式表明空腔中铰链 106 的空气间隙间隔 G 必须大于 $G = 0.13$ 瓦。如果方形铰链支撑柱 105 的每个边的宽度 W 是 1.0 微米,空腔中的空气间隙间隔 G 应大于 0.13 微米。

[0086] 为在镜板 102 下的每一空腔下形成具有铰链 106 的镜板,沉积更多的机电材料以在牺牲间隔和铰链层 605 上形成中间板层 608,如图 23 所示。在一些实施例中,中间板层 608 使用 PECVD 由非晶硅形成,工艺条件如上所述。

[0087] 在一些实施例中,添加 CMP 抛光步骤以确保中间层 608 的平面反射表面在腐蚀前完成以形成单个镜板。在图 23 中,中间板层 608 的表面通过 CMP 抛光至预定厚度。在本说明书中,镜板 603 的厚度可以在 0.3 至 0.5 微米之间。如果机电材料是铝或其它金属合金,镜面的反射率对绝大多数显示器应用来说是足够高的。对于其它一些机电材料或其它应用,镜面反射率可以通过沉积选自铝、金以及它们的合金与组合中的约 400 埃或更薄反射层 606 来提高,如图 24 所示。然后构图机电材料的反射表面 606。各向异性穿透蚀刻铰链层 605、中间板层 608 和反射层 606 以将各层分隔成多个单独镜板,如图 25 所示。

[0088] 图 26 表示通过多个空气间隙和清除剩余物去除剩余牺牲材料 604 后的功能微镜。

[0089] 上述工艺制造的微镜 SLM400 具有几个独特优异性能。首先,如上所述,中间板层 608、着陆端 222、台阶电极 221 和铰链支撑柱 105 可以由非晶硅在较低温度下制成。由非晶

硅形成元件可以确保衬底 600 上的 CMOS 电路在制造微镜期间保持完整。如果电路在工艺过程中损坏,最终器件中的 CMOS 电路就不能正常工作。相比较于 COMS 衬底须经受高温过程的传统工艺,当应用非晶硅时,产出率可以增加。

[0090] 通过上述 PECVD 沉积的非晶硅还可以导电。电导率可以通过改变 PECVD 条件设计。图 28 是说明非晶硅的电导率作为在 PECVD 工艺中的 $\text{SiH}_4(90\%) / \text{PH}_3(10\%)$ 气体流速的函数的曲线图。当应用流速为 150sccm 时,非晶硅的电导率可以大于 $10 \Omega^{-1}\text{cm}^{-1}$ 。

[0091] 上述 PECVD 工艺沉积的非晶硅可具有低的机械应力。图 29 说明非晶硅的机械应力作为在 PECVD 工艺中的 $\text{SiH}_4(90\%) / \text{PH}_3(10\%)$ 气体流速的函数依赖性的曲线图。如图所示,在 150°C 附近机械应力可小于 250Mpa。可以形成机械应力在约 -150Mpa 至 150Mpa 的非晶硅。

[0092] 上述微镜 SLM400 还具有有益的光学性能。在可见光谱范围内非晶硅的反射率是约 30%。除镜板 102 中的反射层 606 之外的表面的低反射率对于降低不必要的光学反射和表面散射是很重要的。

[0093] PECVD 沉积的非晶硅相比较于传统制造工艺具有一系列的独特优异性能。例如,虽然金属材料,例如铝,可以在较低温度沉积,但是这些材料通常具有高光反射率。例如,铝对可见光谱的反射率是约 90%,远大于非晶硅。另一实施例中,氧化物材料,例如二氧化硅,较金属材料反射率低,但这些材料的电导率非常低。它们的沉积温度通常在 $400\text{--}600^\circ\text{C}$ 范围,高于使用 PECVD 沉积非晶硅的温度范围。另一种常用材料,多晶硅,通常的沉积温度也在 $400\text{--}600^\circ\text{C}$ 范围。并且,多晶硅不导电。

[0094] 在另一实施例中,图 30A-30H 示出使用一种或多种已公开的牺牲材料制造的悬臂 3080 的制造过程。如图 30A 所示,衬底 3000 包括控制即将形成的悬臂的电位的电路 3005。电路 3005 可包括与悬臂电接触的电垫 3006。衬底 3000 还包括用于控制形成在衬底 3000 的上表面的电极 3009 (如图 30C) 的电路 3007。电路 3007 还包括电连接电极 3009 的电垫 3008。衬底 3000、电路 3005 和 3007 可以由硅或互补金属氧化物半导体 (CMOS) 材料制造。氮化硅层 3010 沉积在衬底 3000 上。

[0095] 通孔 3020 和凹槽 3025 穿过层 3010 蚀刻到衬底 3000 中以曝露电垫 3006 和 3008,如图 30B 所示。可通过标准的半导体工艺进行蚀刻:旋涂光致抗蚀剂层,形成光掩膜图案,选择性去除层 3010 和衬底 3000 中未被光掩膜覆盖的材料,最后去除光掩膜。通孔 3020 由导电材料 3030 例如钨填充,如图 30C 所示。导电材料 3030 在电路 3005 中形成与电垫 3006 的电连接。凹槽 3025 也由相同的导电材料填充以形成表面电极 3009。层 3010、导电材料 3030 和表面电极 3009 于是可通过 CMP 抛光。

[0096] 牺牲材料层 3040 然后引入层 3010、导电材料 3030 以及表面电极 3009,如图 30D 所示。牺牲层 3030 可以包括无定形碳、SILK™、HQS 或光致抗蚀剂。如上所述,无定形碳可以通过 CVD 或 PECVD 沉积。聚亚芳香基、聚亚芳香醚、和 hydrogen silsesquioxane 可旋涂在表面。沉积的无定形碳可以通过热退火硬化。SILK™ 或 HQS 可以通过 UV 曝光、选择性加热和等离子处理来硬化。基于光致抗蚀剂材料的牺牲材料 3030 可以旋涂并通过 UV 曝光、热或等离子处理硬化。

[0097] 然后使用标准的半导体刻蚀工艺在牺牲材料层 3040 中刻蚀凹槽孔 3050 以使导电材料 3030 的上表面曝露,如图 30E 所示。

[0098] 然后使用 PECVD 在工艺室中沉积非晶硅以填充凹槽孔 3050 并在牺牲材料层 3040 上方形成悬臂层 3060, 如图 30F 所示。在沉积过程中示例的工艺室的条件包括工艺室中气压为 1 至 10 托, SiH_4 气体的流速在 20-300sccm 的范围, PH_3 气体的流速在 20-500sccm 的范围, 射频功率在 50-1200 瓦范围。工艺温度通常低于 550 摄氏度。例如, 工艺温度可以在 100 至 450 摄氏度范围。工艺温度范围的选择使得电路 3005 和 3007 在悬臂层 3060 的形成过程中不会产生与热相关的损坏。

[0099] 然后, 在区域 3070 的悬臂层 3060 中的多晶硅被刻蚀, 以使牺牲材料层 3040 的上表面暴露, 如图 30G 所示。悬臂层 3060 中的多晶硅也被刻蚀以形成凹槽区域 3065。牺牲材料 3040 最后通过干法工艺去除, 例如各向同性等离子刻蚀、微波等离子或活性气体蒸汽以在衬底 3000 上形成悬臂 3080, 如图 30H 所示。

[0100] 悬臂 3080 包括悬臂层 3090 和悬臂支撑柱 3095。悬臂层 3090 包括凹槽区域 3065。在凹槽区域 3065 下面的悬臂层 3090 的薄段使得悬臂 3090 易于在外力下弯曲。衬底 3000 中的控制电路 3005 可以通过电垫 3006、导电材料 3030 和悬臂支撑柱 3095 控制悬臂层 3090 的电势。电路 3007 可以控制电极 3009 的电势。在悬臂层 3090 和电极 3009 之间可通过由电路 3005 和 3007 分别设置电势来产生电压。最终的静电力可以使悬臂层 3090 向衬底 3000 移动或离开衬底 3000 移动。

[0101] 虽然已经描述了多个实施例, 但在不超出本发明的精神和范围的前提下熟知相关现有技术本领域技术人员可以对本发明形式和细节上进行各种改变。公开的牺牲材料可以应用于除上述实例之外的许多种微型器件。例如, 公开的牺牲材料和方法可以用于形成微机械器件、微电机器件 (MEMES)、微流体器件、微传感器、微致动器、微显示器件、打印器件以及光波导。公开的牺牲材料和方法通常适于制造包括空腔、凹槽、微桥、微沟道或悬挂微结构例如悬臂的微器件。公开的牺牲材料和方法可有利地应用于制造这种含有电路的衬底上的微器件。并且, 公开的牺牲材料和方法特别适于制造工艺要求高的含有电路的衬底上的微器件。

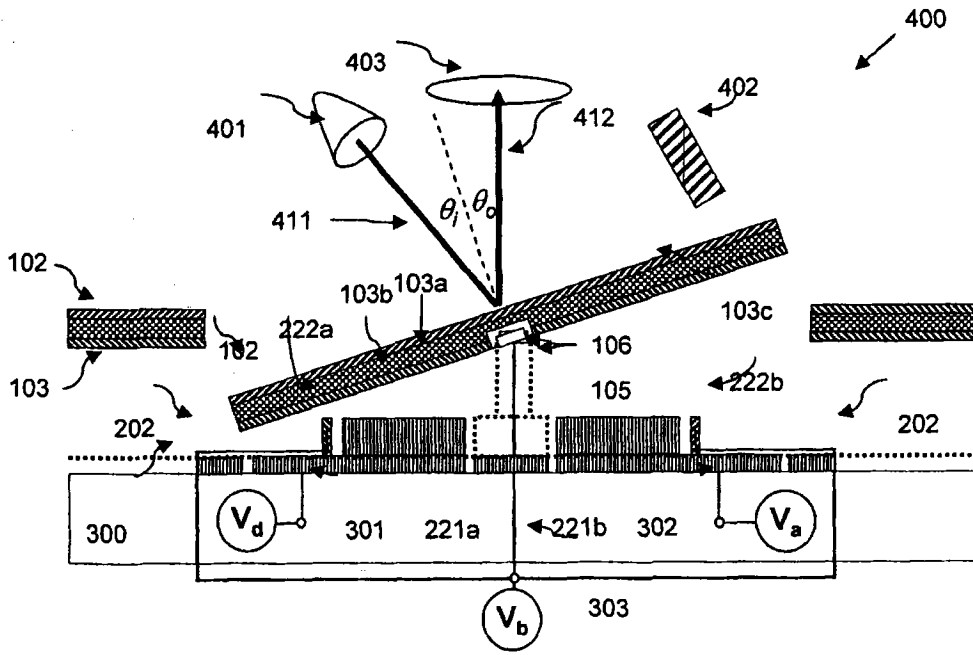


图 1A

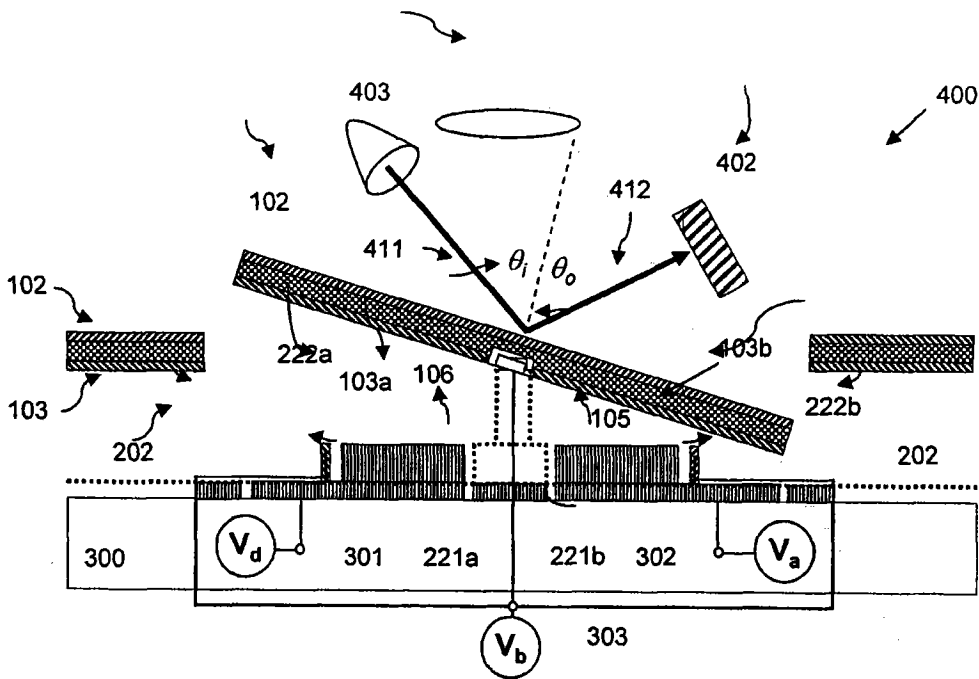


图 1B

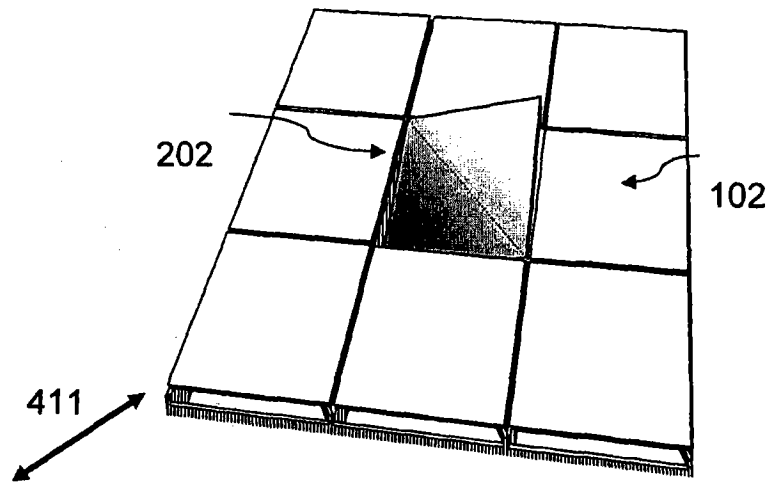


图 2

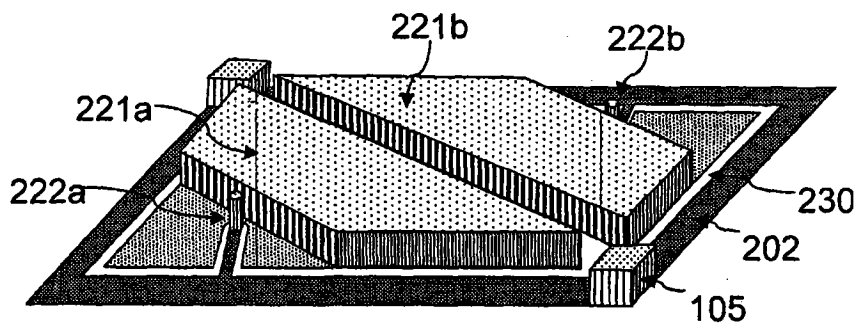


图 3

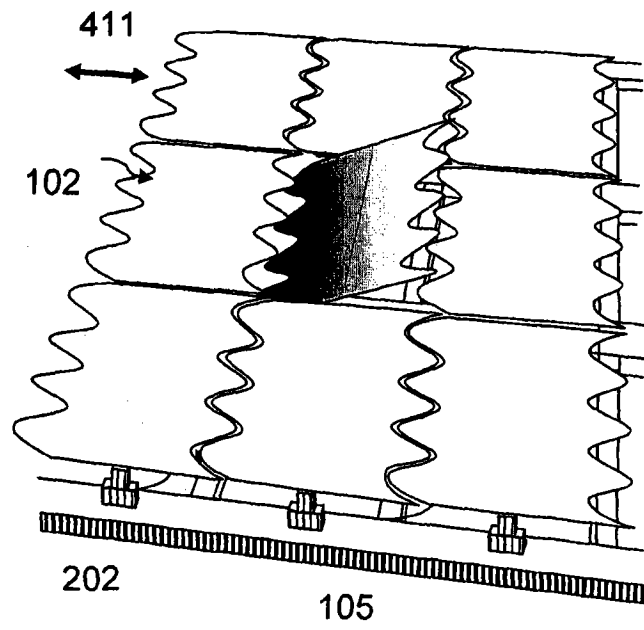


图 4

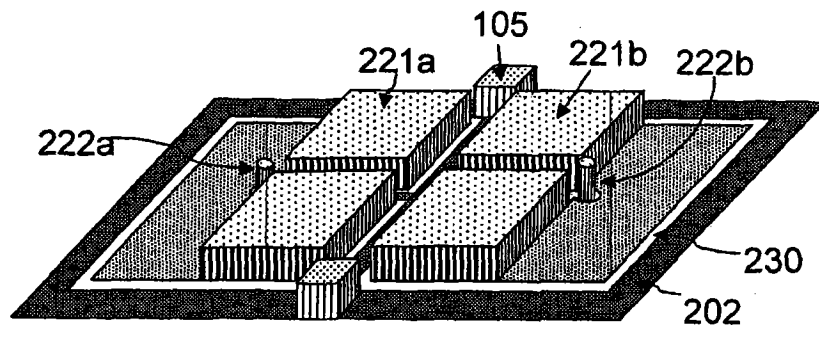


图 5

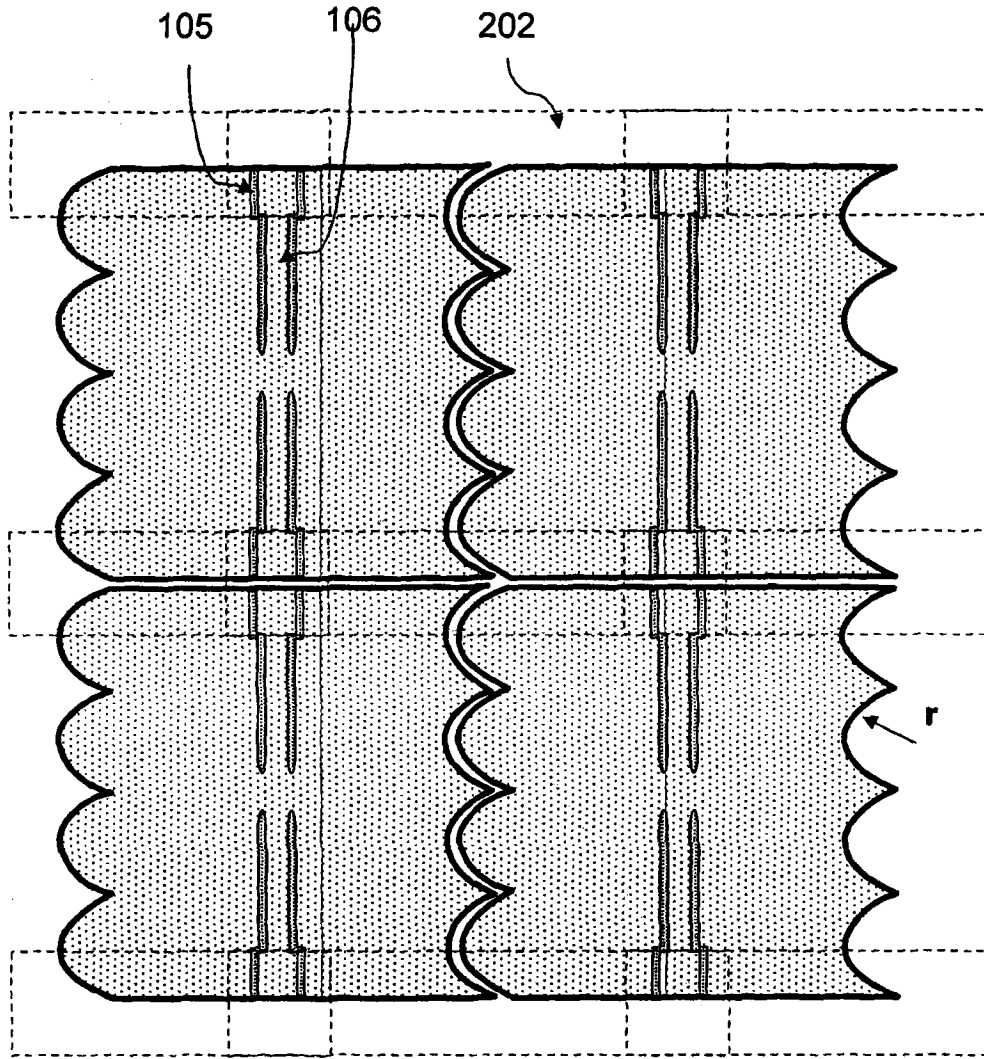


图 6

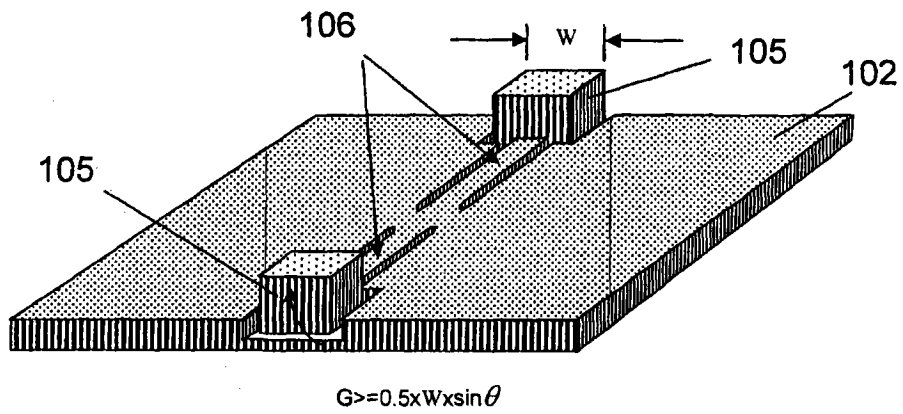


图 7

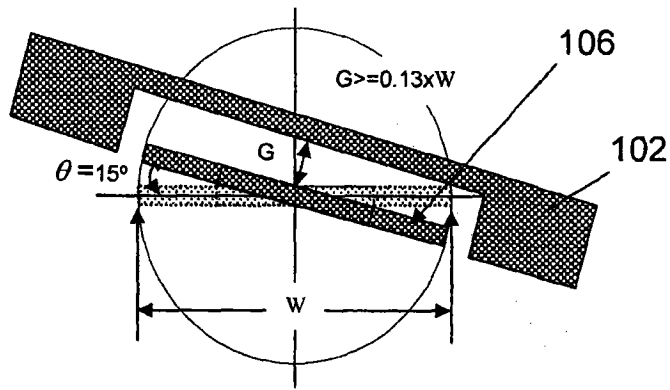


图 8

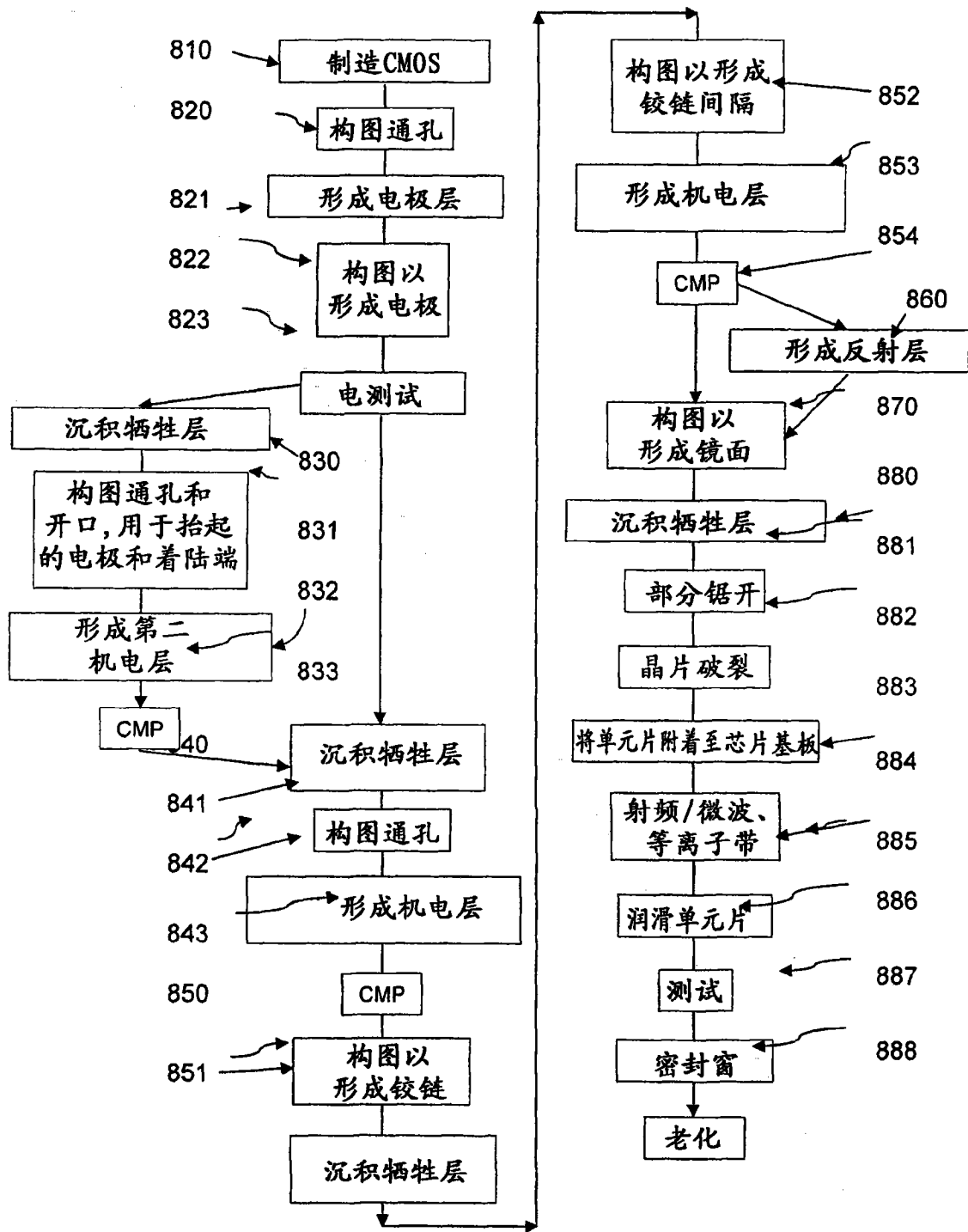


图 9

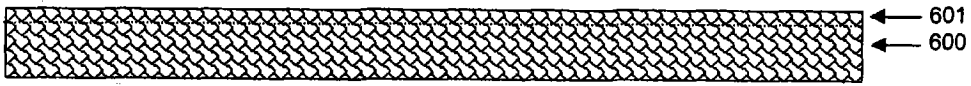


图 10

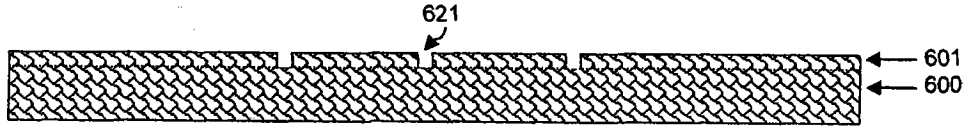


图 11

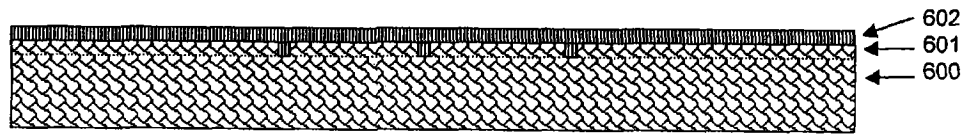


图 12

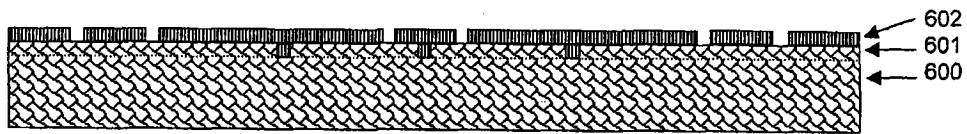


图 13

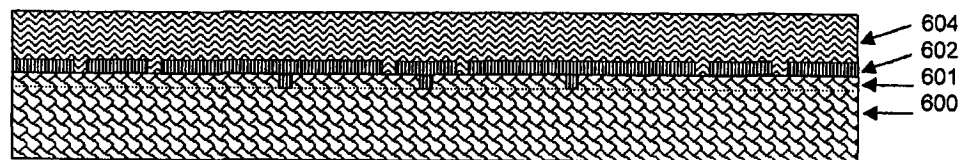


图 14

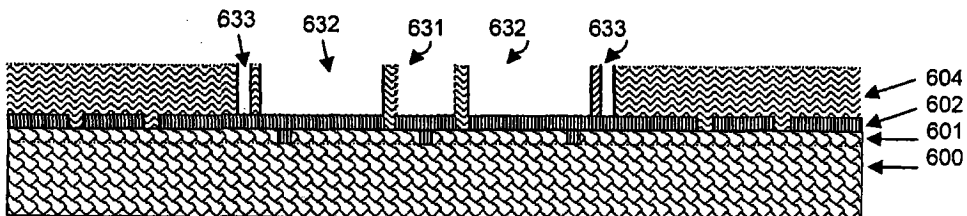


图 15

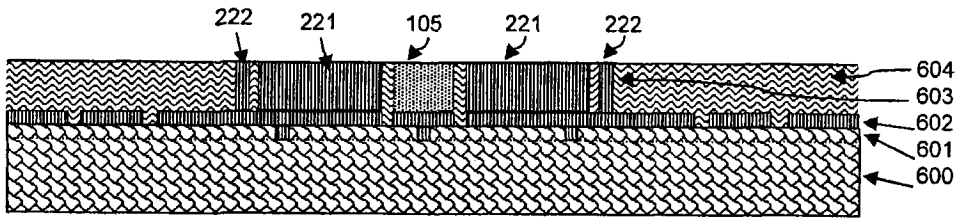


图 16

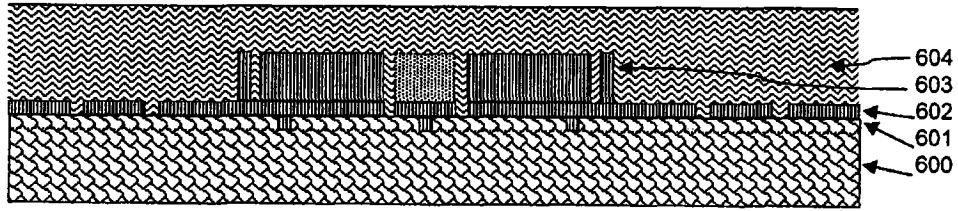


图 17

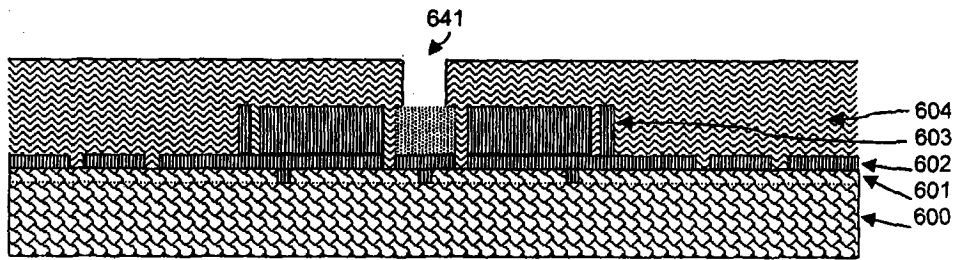


图 18

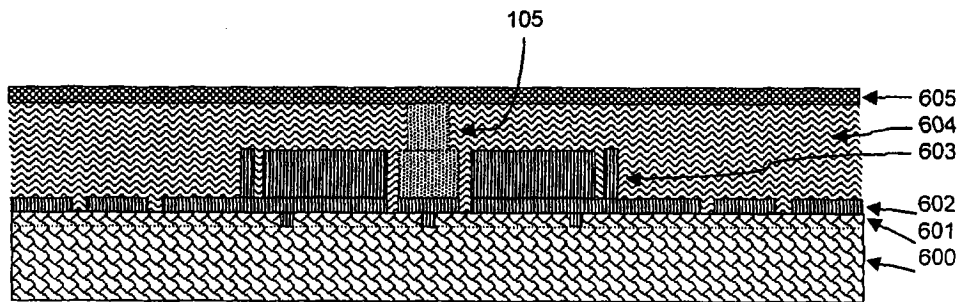


图 19

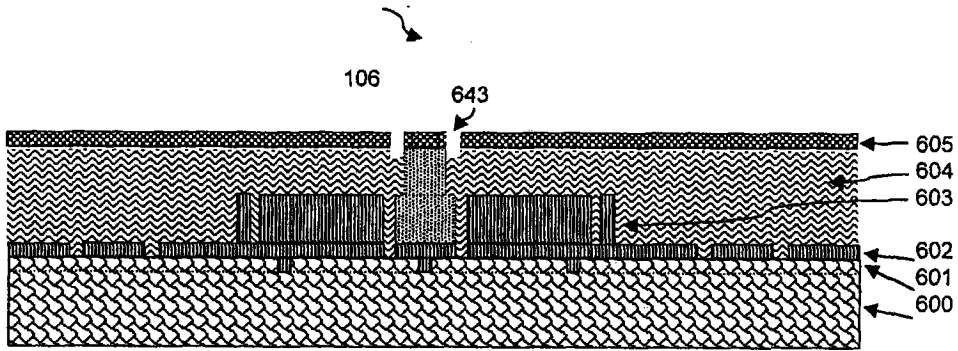


图 20

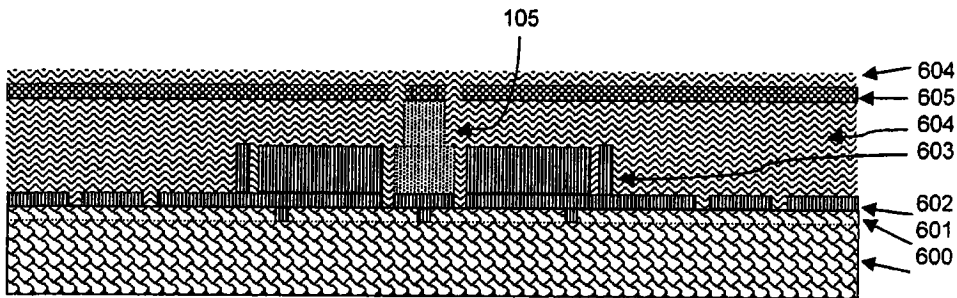


图 21

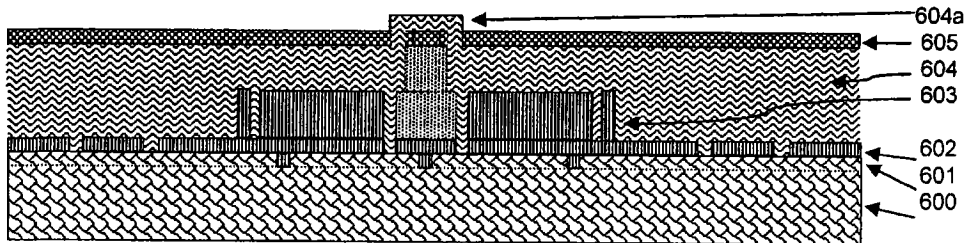


图 22

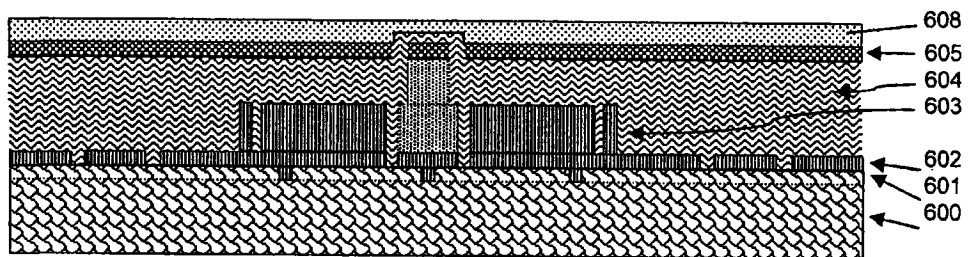


图 23

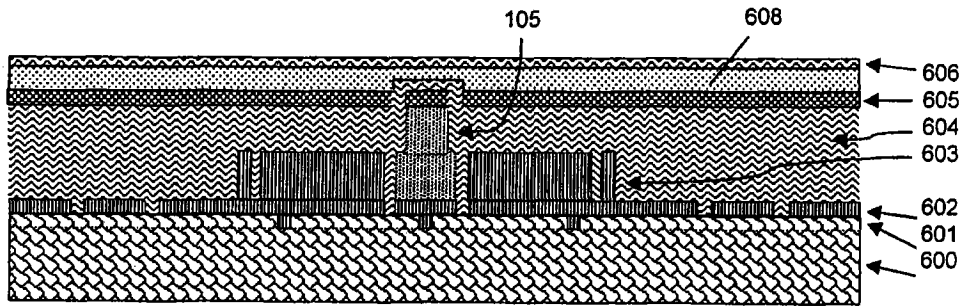


图 24

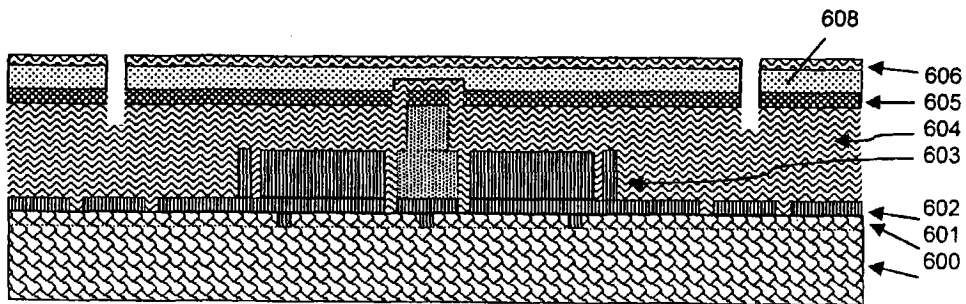


图 25

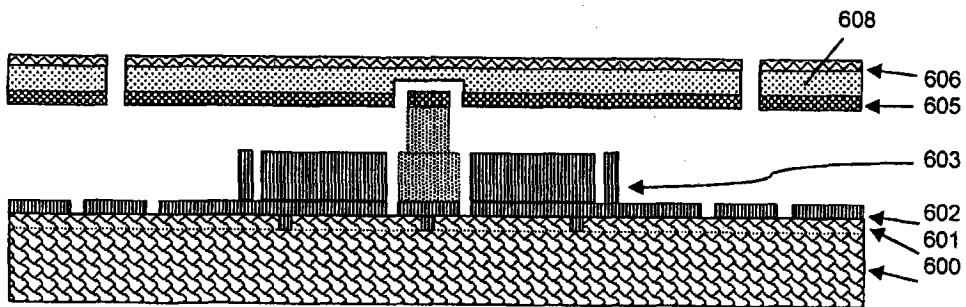


图 26

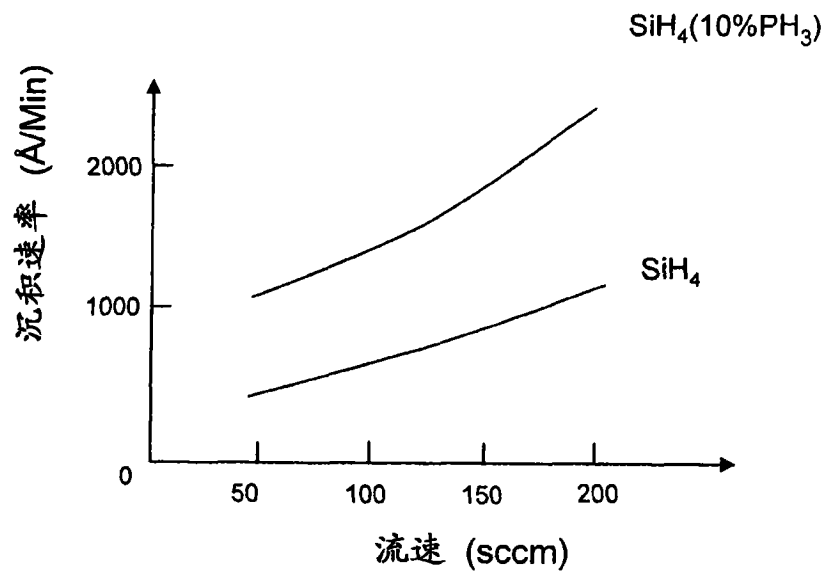


图 27

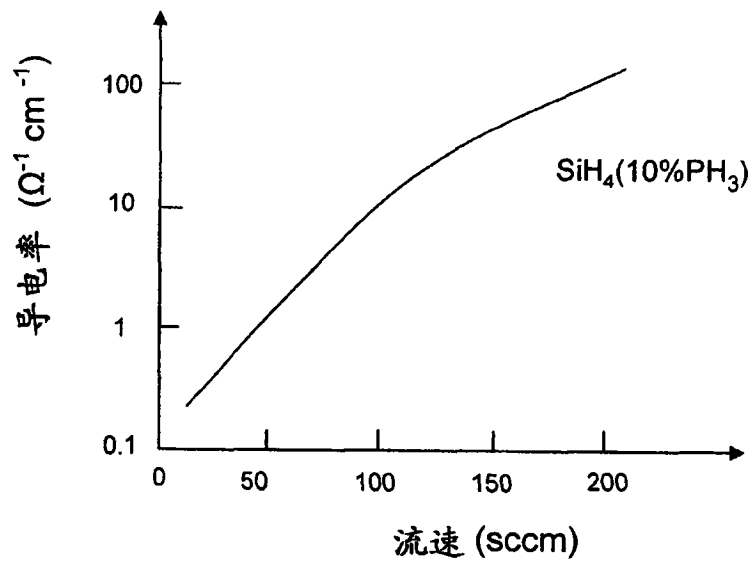


图 28

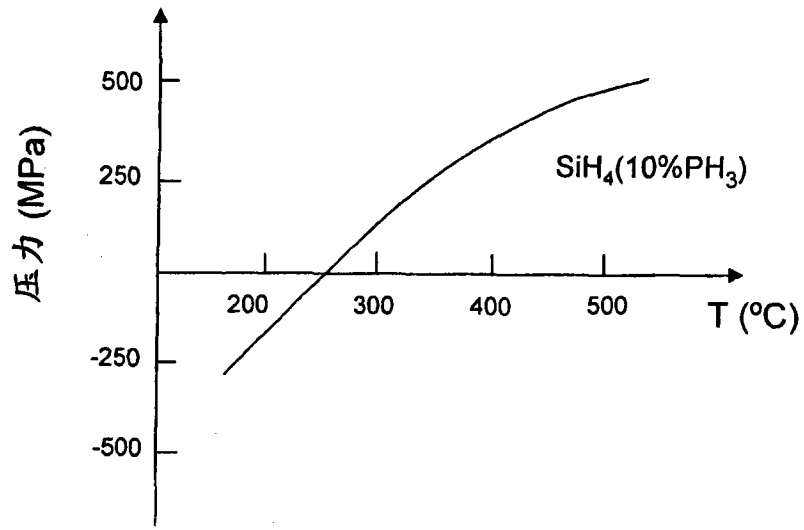


图 29

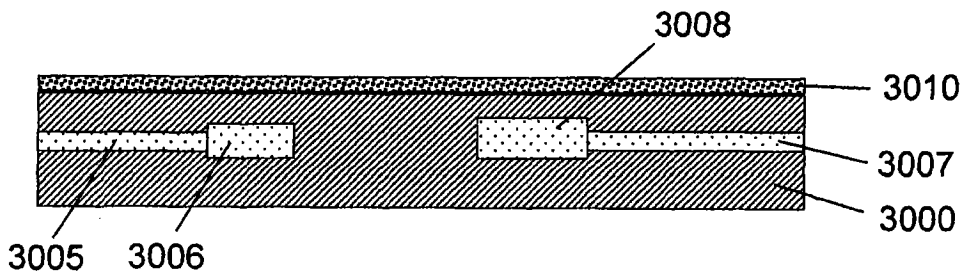


图 30A

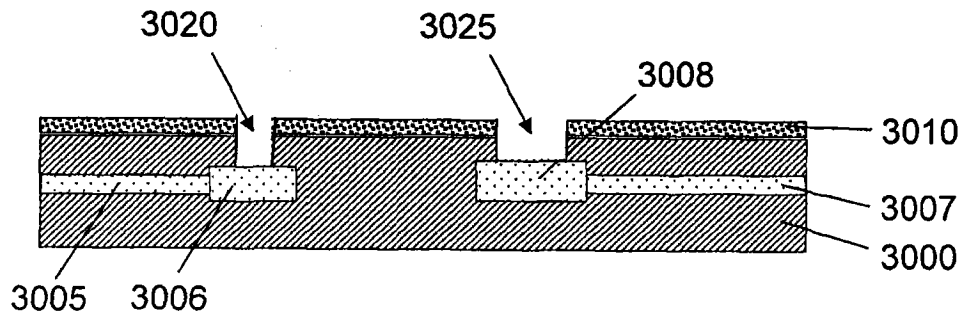


图 30B

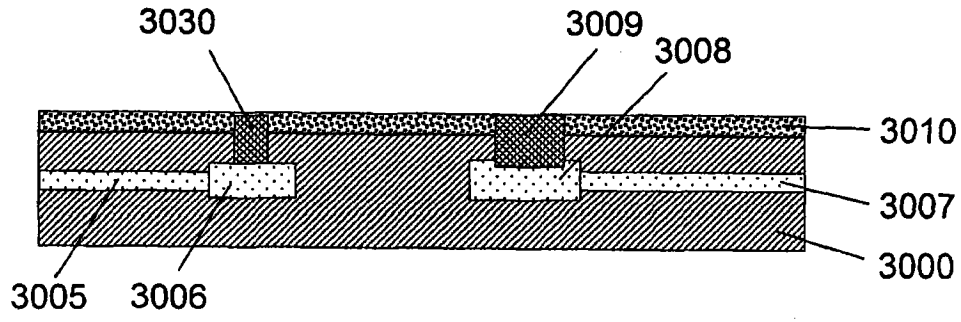


图 30C

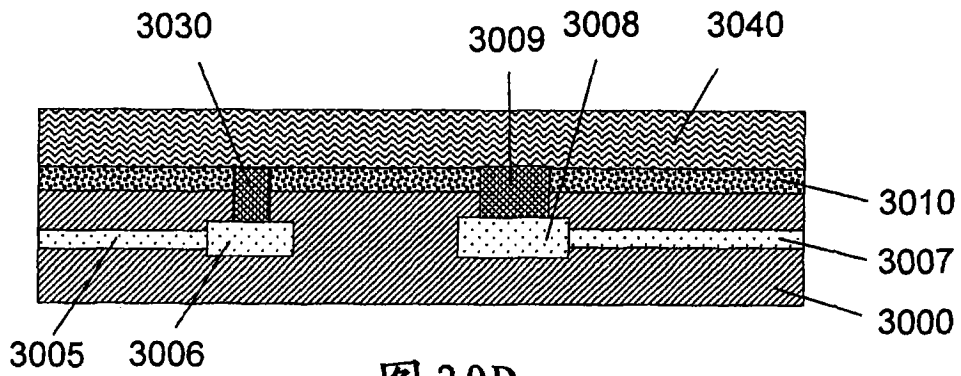


图 30D

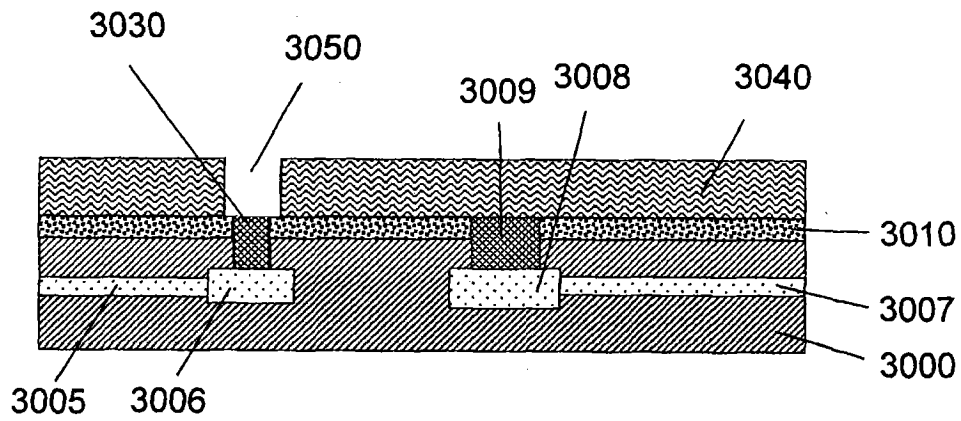


图 30E

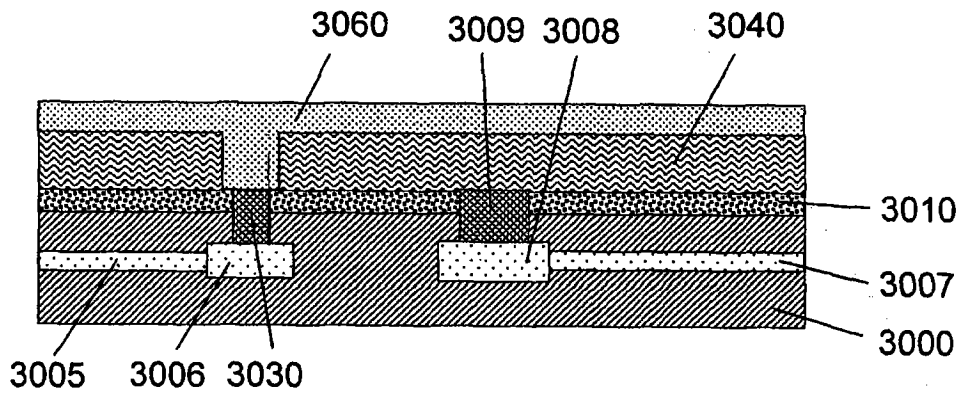


图 30F

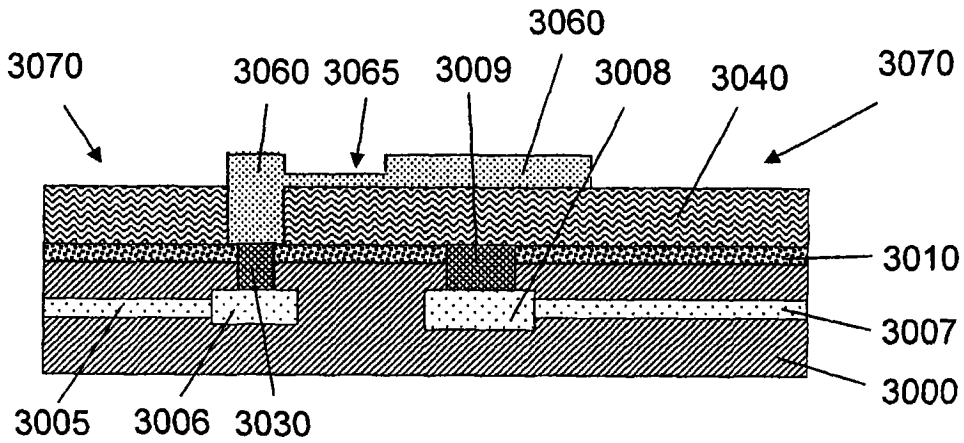


图 30G

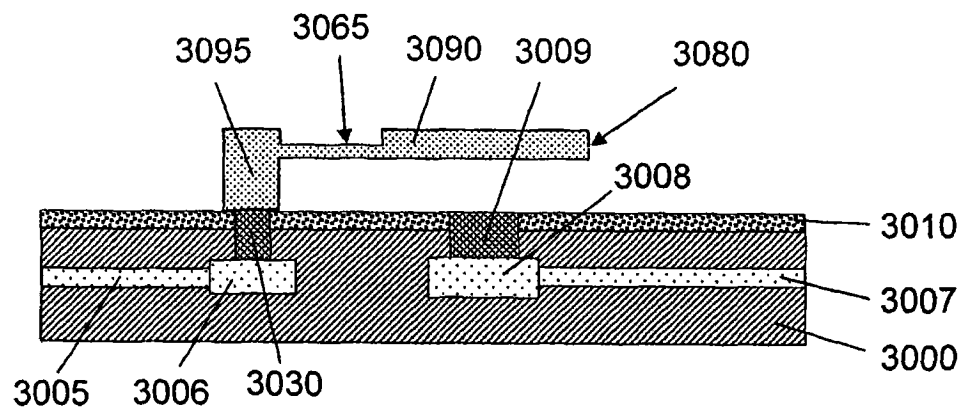


图 30H