



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I491081 B

(45)公告日：中華民國 104 (2015) 年 07 月 01 日

(21)申請案號：100120522

(22)申請日：中華民國 100 (2011) 年 06 月 13 日

(51)Int. Cl. : *H01L33/62 (2010.01)**H01L33/64 (2010.01)**H01L23/32 (2006.01)**H01L23/36 (2006.01)*

(30)優先權：2010/06/15 德國

10 2010 023 815.5

(71)申請人：歐斯朗奧托半導體股份有限公司(德國)OSRAM OPTO SEMICONDUCTORS GMBH
(DE)

德國

(72)發明人：齊索斯伯格 麥可 ZITZLSPERGER, MICHAEL (DE)；傑格 哈瑞德 JAEGER,
HARALD (DE)

(74)代理人：何金塗；丁國隆

(56)參考文獻：

DE 102008051928A1

DE 102008053489A1

US 6459130

WO 2010017790A1

審查人員：許勝宗

申請專利範圍項數：15 項 圖式數：4 共 28 頁

(54)名稱

可表面安裝之光電組件及可表面安裝之光電組件之製造方法

SURFACE-MOUNTABLE OPTOELECTRONIC COMPONENT AND METHOD OF
MANUFACTURING A SURFACE- MOUNTABLE OPTOELECTRONIC COMPONENT

(57)摘要

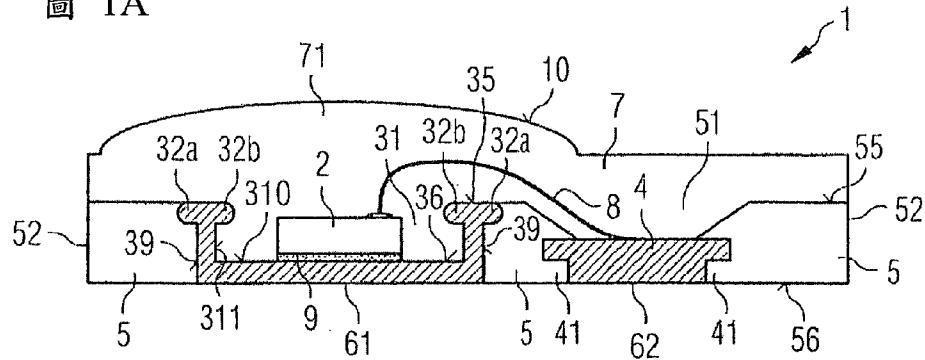
一種可表面安裝之光電組件(1)，包括：輻射通過面(10)；光電半導體晶片(2)；以及晶片載體(3)。在該晶片載體(3)中形成空腔(31)，該空腔(31)中配置著該半導體晶片(2)。型體(5)至少以區域方式包圍著該晶片載體(3)，其中該晶片載體(3)在一垂直於該輻射通過面(10)而延伸之方向中完全經由該型體(5)而延伸。

又，本發明提供一可表面安裝之光電組件之製造方法。

A surface-mountable optoelectronic component (1) is provided, including a radiation-through surface (10), an optoelectronic semiconductor chip (2) and a chip carrier (3). In the chip carrier (3) a cavity (31) is formed, in the cavity (31) the semiconductor chip (2) is arranged. A mold-body (5) surrounds the chip carrier (3) at least in areas manner, wherein the chip carrier (3) extends totally through the mold-body (5) in a vertical direction extending perpendicular to the radiation-through surface (10).

In addition, a method of manufacturing a surface-mountable optoelectronic component is provided.

圖 1A



- 1 . . . 組件
- 10 . . . 輻射通過面
- 2 . . . 光電半導體晶片
- 31 . . . 空腔
- 310 . . . 底面
- 311 . . . 側面
- 32a . . . 外部固定用結構
- 32b . . . 內部固定用結構
- 35 . . . 上側
- 36 . . . 下側
- 39 . . . 外部側面
- 4 . . . 接觸結構
- 41 . . . 後切部
- 5 . . . 型體
- 51 . . . 凹口
- 52 . . . 邊緣
- 55 . . . 第一主面
- 56 . . . 第二主面
- 61 . . . 第一接觸區
- 62 . . . 另一接觸區
- 7 . . . 封罩
- 71 . . . 透鏡
- 8 . . . 連接線
- 9 . . . 連接層

發明專利說明書

PD1117780F

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：100120522 H01L 33/62 (2010.01)

※申請日：100.6.13 ※IPC 分類：H01L 33/64 (2010.01)

H01L 23/32 (2006.01)

一、發明名稱：(中文/英文)

H01L 23/36 (2006.01)

可表面安裝之光電組件及可表面安裝之光電組件之製造方法
 SURFACE-MOUNTABLE OPTOELECTRONIC COMPONENT AND
 METHOD OF MANUFACTURING A SURFACE-MOUNTABLE
 OPTOELECTRONIC COMPONENT

二、中文發明摘要：

一種可表面安裝之光電組件(1)，包括：輻射通過面(10)；光電半導體晶片(2)；以及晶片載體(3)。在該晶片載體(3)中形成空腔(31)，該空腔(31)中配置著該半導體晶片(2)。型體(5)至少以區域方式包圍著該晶片載體(3)，其中該晶片載體(3)在一垂直於該輻射通過面(10)而延伸之方向中完全經由該型體(5)而延伸。

又，本發明提供一可表面安裝之光電組件之製造方法。

三、英文發明摘要：

A surface-mountable optoelectronic component (1) is provided, including a radiation-through surface (10), an optoelectronic semiconductor chip (2) and a chip carrier (3). In the chip carrier (3) a cavity (31) is formed, in the cavity (31) the semiconductor chip (2) is arranged. A mold-body (5) surrounds the chip carrier (3) at least in areas manner, wherein the chip carrier (3) extends totally through the mold-body (5) in a vertical direction extending perpendicular to the radiation-through surface (10).

In addition, a method of manufacturing a surface-mountable optoelectronic component is provided.

四、指定代表圖：

(一)本案指定代表圖為：第 (1A) 圖。

(二)本代表圖之元件符號簡單說明：

1	組 件
10	輻 射 通 過 面
2	光 電 半 導 體 晶 片
31	空 腔
310	底 面
311	側 面
32a	外 部 固 定 用 結 構
32b	內 部 固 定 用 結 構
35	上 側
36	下 側
39	外 部 側 面
4	接 觸 結 構
41	後 切 部
5	型 體
51	凹 口
52	邊 緣
55	第 一 主 面
56	第 二 主 面
61	第 一 接 觸 區
62	另 一 接 觸 區
7	封 罩
71	透 鏡
8	連 接 線
9	連 接 層

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無。

六、發明說明：

【發明所屬之技術領域】

本發明涉及一種可表面安裝之光電組件及此種光電組件之製造方法。

本專利申請案主張德國專利申請案 10 2010 023 815.5 之優先權，其已揭示的整個內容在此一併作為參考。

【先前技術】

在製造可表面安裝之半導體組件(surface mounted device: SMD)(例如，發光二極體)時，光電半導體晶片可放置在一具有金屬導線架之預製的殼體中。典型上是藉由與銀導電黏合劑之黏合來達成半導體晶片的安裝，這樣會使廢熱之排除受到限制且因此使 LEDs 之效率受到限制。

【發明內容】

本發明的目的是提供一種可表面安裝之組件，其在操作時所產生的廢熱可有效地排出且另外可簡易地、成本有利地、可靠地製成。又，本發明亦提供此種組件之製造方法。

上述目的藉由具有申請專利範圍獨立項特徵之可表面安裝之光電組件或其製造方法來達成。各種佈置及其它形式描述在申請專利範圍各附屬項中。

依據一實施形式，可表面安裝之光電組件具有一輻射通過面、一光電半導體晶片和一晶片載體。在晶片載體中形成空腔，空腔中配置著半導體晶片。一種型體至

少以區域方式而圍繞著該晶片載體。該晶片載體在垂直於該輻射通過面而延伸的垂直方向中完全通過該型體而延伸。

半導體晶片在操作時所產生之廢熱因此可由半導體晶片直接經由晶片載體而由組件排出。晶片載體在垂直方向中於一個面向該輻射通過面之上側和一個下側之間延伸。該空腔適當地形成在晶片載體之上側中。

半導體晶片較佳是依材料形式而與晶片載體相連接。在依材料形式而形成的連接中，較佳是已預製成的連接伙伴(partner)藉由原子力及/或分子力而固定著。依材料形式而形成的連接例如可藉由一種連接劑(例如，黏合劑或焊劑)來達成。通常，此種連接(大致上是一種連接層及/或連接伙伴之至少一個)的斷開是隨著該連接劑之破壞而來。

晶片載體和半導體晶片之間較佳是形成一種焊劑層以作為連接層。焊劑層之特徵是特別高的導熱性，使半導體晶片和晶片載體之間的熱阻下降且因此使半導體晶片之排熱性大大地獲得改良。

該型體較佳是包含塑料或由塑料構成。此種材料在組件的製造時能簡易地、可靠地且成本有利地依據晶片載體而形成。

半導體晶片較佳是完全配置在空腔內部。即，半導體晶片所突出的範圍較佳是未超過晶片載體之上側。

除了光電半導體晶片以外，組件亦可具有其它的半導體晶片，特別是電子半導體晶片或光電半導體晶片。

該其它的半導體晶片可配置在該空腔中或另一空腔中。

在一較佳的佈置中，該型體在垂直方向中完全形成在一由晶片載體之上側所預設之第一主面和一由晶片載體之下側所預設之第二主面之間。換言之，型體的最大厚度小於或等於晶片載體的厚度。所謂”厚度”此處是指：垂直方向中之範圍。

又，較佳是，在垂直方向中使晶片載體至少在一與晶片載體相鄰之區域中成為與晶片載體之下側齊平及/或與晶片載體之上側齊平。型體可廣泛地在橫向中完全環繞著該晶片載體且特別是在整個區域中在晶片載體周圍成為與晶片載體之上側和下側齊平。

在一較佳的佈置中，型體中配置著一接觸結構。此接觸結構較佳是在垂直方向中完全經由該型體而延伸。此接觸結構適當地經由一連接線(大致上是線接合-連接線)而與半導體晶片導電性地相連接。藉由該接觸結構，則可由遠離輻射通過面之此側而由外部來與該半導體晶片達成電性接觸。

該連接線較佳是以區域方式而在第一主面和該輻射通過面之間延伸。在垂直方向中該連接線因此以區域方式而由該型體突出且亦由晶片載體突出。於是，該連接線在該組件的俯視圖中跨接了晶片載體和該接觸結構之間的一段橫向距離。

在另一較佳的佈置中，晶片載體形成第一接觸區，藉此可由外部來與半導體晶片達成電性接觸。在此種情況下，該接觸結構形成另一接觸區，其中該接觸區和該

另一接觸區較佳是配置在該組件之遠離該輻射通過面之此側。

或是，晶片載體不是用來由外部達成電性接觸作用而是特別用來排熱。在此種情況下，該組件適當的方式是具有至少另一接觸結構，使該組件可使用至少二個外部電性接觸區。

在一較佳的佈置中，空腔的底面具有第一塗層。第一塗層特別是用來使與光電半導體晶片之焊接成為較容易。藉由第一塗層，則“晶片載體和半導體晶片之間以小的熱阻來形成連接”可簡易地達成。第一塗層較佳是由金或由含有金之金屬合金構成。

在另一較佳的佈置中，空腔的側面用來使光電組件操作時由光電半導體晶片所產生及/或所接收之輻射發生反射。

特別是該側面具有第二塗層。第二塗層較佳是包含金屬或金屬合金。在可見的光譜區和紫外線光譜區中，例如銀、鋁、銻和鉻之特徵是高的反射性。在紅外線光譜區中，例如，金適用於第二塗層。

或是，晶片載體亦可包含塑料。為了提高反射率，塑料中可添加一種填料(大致上是二氧化鈦)。

在一較佳的佈置中，光電半導體晶片埋置於一個封罩中。此封罩用來將該半導體晶片包封著且保護其使不受不利的外界(特別是濕氣或灰塵)所影響。該封罩較佳是以區域方式至少亦覆蓋該型體。又，該封罩在垂直方向中較佳是超過該型體之第一主面而在輻射通過面之方

向中延伸。特別是，該輻射通過面可藉由該封罩來形成。該封罩例如可至少以區域方式而形成為透鏡形式，其在該組件之俯視圖中大致上成凸形彎曲。該封罩適當地形成以使光電半導體晶片中所產生及/或所接收之輻射可透過或至少可半透過。

在另一較佳的形式中，晶片載體具有一固定用結構，其上形成該封罩及/或該型體。該固定用結構用來持續地使該封罩及/或該型體不會由晶片載體剝離或至少不易剝離。

例如，該晶片載體由輻射通過側來觀看時可具有後切部。

該型體用之固定用結構特別是可形成為凸起部，其在橫向中完全地或至少以區域方式環繞著晶片載體。

該封罩用之固定用結構例如可形成在空腔中或與空腔相鄰。

在另一較佳的佈置中，該封罩和該型體至少在沿著該輻射通過面而延伸之方向中成為齊平狀。較佳是，該封罩和該型體在該組件之整個周圍都互相成為齊平狀。此種組件在藉由製程之一個共用的步驟中將該封罩和該型體予以分離時可特別簡易地由相鄰地配置的組件區之矩陣中劃分出來。

在可表面安裝之光電組件之製造方法中，依據一實施方式而製備晶片載體，其中在上側中形成一空腔。空腔中配置著光電半導體晶片且適當地予以固定。晶片載體配置在一輔助載體上。該輔助載體及晶片載體配置在

一改造模中，該空腔藉由該改造模和晶片載體之上側而緊密封閉著。該改造模以一種型材來填充，該型材在空腔外部至少以區域方式形成在該晶片載體上。將該改造模去除。將該輔助載體去除。

本方法較佳是依照製程步驟之給定的順序來進行。然而，亦可依照與此不同的順序來進行。例如，半導體晶片亦可只有在該型材形成在晶片載體上之後才配置在空腔中。

所謂”緊密封閉著”此處是指：該型材在該改造模被填充時未侵入至晶片載體之空腔中。晶片載體和該改造模較佳是在一環繞該空腔之區域中直接互相鄰接。

藉由以上之方法，可同時製造多個光電組件。相鄰配置之組件特別是可藉由型材之分離(大致上是藉由切鋸)而被劃分。這可適當地在該改造模去除之後進行。

晶片載體可適當地以未被承載的方式來形成。即，晶片載體特別是可與已安裝在晶片載體上之光電半導體晶片一起簡易地且可靠地放置在輔助載體上。

在一較佳的佈置中，一接觸結構形成在該輔助載體上。該接觸結構較佳是已設定成導線架。又，該接觸結構較佳是已預製在該輔助載體上，特別是在晶片載體已放置在該輔助載體上之前已預製成。

在另一較佳的形式中，該接觸結構在垂直方向中被結構化。藉由此種結構化，則該接觸結構可具有不同之厚度。在該型材形成在該接觸結構上時，該型材可使該接觸結構和型體達成較佳之嚙合，這樣可使該組件之機

械穩定性獲得改良。

在該改造模被填充時，該接觸結構和晶片載體可藉由該型體之型材而持續地且穩定地達成機械上的互相連接。

在該改造模被去除之後，半導體晶片以一連接線而與該接觸結構導電性地相連接。這例如可藉由線接合方法來達成。

在一較佳的佈置中，晶片載體具有一個外部側面，其由上側延伸至晶片載體之下側。該外部側面較佳是完全由該型材所覆蓋著。

該型體較佳是藉由濺鍍澆注或濺鍍壓製來製成。基本上可簡易地且可靠地來對該改造模進行填充的全部之製造方法都可適用。

在該改造模去除之後，半導體晶片較佳是設有封罩。此封罩可至少以區域方式來覆蓋(較佳是完全覆蓋)該型體。在劃分該組件時，該封罩可與該型體一起被分離。因此，產生多個光電組件，其中該封罩和該型體沿著該組件之邊緣周圍而互相成為齊平狀。

上述方法特別適合用來製造另一個上述光電組件。與該組件相關而可達成之特徵因此亦可用於本方法中且反之亦然。

本發明之其它特徵、佈置和適用性描述在與各圖式有關之以下各實施例中。

【實施方式】

各圖式和實施例中相同、相同形式或作用相同的各

組件分別設有相同的參考符號。

各圖式和各圖式中的各元件相互之間的比例未必依比例繪出。反之，為了能較佳地顯示及/或更容易理解，各圖式的一些元件已予放大地顯示出。

圖 1A 和圖 1B 中顯示可表面安裝之光電組件 1 之第一實施例的俯視圖(圖 1B)及沿著線 A-A'之相關的切面圖(圖 1A)。

可表面安裝之光電組件 1 具有一個半導體晶片 2，其配置在晶片載體 3 之空腔 31 中。半導體晶片 2 藉由一連接層 9 而機械穩定地連接至晶片載體 3 之底面 310。

該連接層 9 較佳是以焊接層構成且特別是在與一種黏接比較時可使半導體晶片 2 特別有效地熱接合至晶片載體 3 上。

空腔形成在晶片載體 3 之面向該組件之輻射通過面 10 之上側 35 上。在與上側相面對的下側 36 上該晶片載體 3 形成一用來達成外部電性接觸之第一接觸區 61。

橫向是指垂直於垂直方向而延伸之方向，晶片載體 3 在橫向中由型體 5 所圍繞著。垂直方向垂直於該輻射通過面 10 且因此平行於主輻射通過方向，該型體 5 在垂直方向中是與上側 35 齊平且與下側 36 齊平。該型體 5 形成在晶片載體 3 之外部側面 39 上且完全覆蓋該外部側面。

又，該型體 5 中配置著一接觸結構 4。此接觸結構 4 在遠離該輻射通過面 10 之此側上形成另一可由外部接近之接觸區 62。該接觸結構 4 藉由線接合-連接線形式之

該連接線 8 而與半導體晶片 2 導電性地相連接。在半導體晶片操作時，電荷載體經由第一接觸區 61 和另一接觸區 62 而注入至半導體晶片中或由半導體晶片流出。

該接觸結構 4 在橫向中與晶片載體 3 相隔開。晶片載體和該接觸結構之間一種機械穩定的連接只藉由該型體 5 即可達成。

該連接線 8 跨接於晶片載體 3 和該接觸結構 4 之間的橫向距離。該連接線由該晶片載體之上側 35 突出且在晶片載體和該接觸結構 4 之間的區域中延伸，該接觸結構 4 位於該上側和該輻射通過面 10 之間。因此，該型體 50 中該連接線所需之另一凹口可省略。

在該接觸結構 4 之區域中，型體 5 具有一凹口 51，以便在面向該輻射通過面之此側上可接近該接觸結構以連接該連接線 8。

又，該接觸結構 4 具有一環形之後切部 41，其中該接觸結構之厚度小於第二接觸區 62 中的厚度。該後切部用來使該型體 5 和該接觸結構之間的啮合獲得改良。

該接觸結構 4 在垂直方向中完全經由該型體而延伸。因此，可在該組件 1 之內部且在遠離該輻射通過面之此側上由輻射通過面 10 來與該接觸結構達成外部電性接觸。該接觸結構在垂直方向中的厚度較佳是小於晶片載體 3 之厚度。以此方式，該接觸結構之材料需求可較少。

晶片載體 3 之固定用結構 32 具有一外部固定用結構 32a。該外部固定用結構沿著晶片載體之外部側面 39 而

延伸且用來將晶片載體 3 固定至型體 5 中。

又，在空腔 31 之側面 311 上形成一個內部固定用結構 32b。

又，光電組件 1 具有封罩 7，其包封著半導體晶片 2。該封罩中另形成一種線接合-連接線形式之連接線 8。該封罩因此特別是用來保護半導體晶片和該連接線使不受機械上的損傷以及不受其它不利的外界(例如濕氣或灰塵)所影響。

藉由該內部固定用結構 32b，則該封罩 7 與晶片載體 3 連接時之機械上的穩定性可獲得改良。該封罩之剝離的危險性因此可大大地下降。

型體 5 在垂直方向中在第一主面 55 和第二主面 56 之間延伸。這些主面分別由晶片載體 3 之上側 35 或下側 36 來設定。

該連接線 8 在垂直方向中以區域方式在第一主面 55 和該輻射通過面 10 之間延伸。該連接線因此突出於第一主面。

該輻射通過面 10 藉由該封罩 7 來形成。該封罩之區域相對於該光電半導體晶片操作時所產生的輻射及/或所偵測的輻射而言形成為透鏡 71。

形成該封罩 7 以使該輻射可透過或至少可半透過。該封罩較佳是包含矽樹脂、環氧化物、或矽樹脂和環氧化物的混合物、或由這些材料之一構成或由這些材料之一構成的混合物所構成。

又，該封罩中形成了具有光散射性或反射性的粒子

及/或發光轉換材料。

反之，可廣泛地與光學特性無關地選取該型體 5 之材料且此材料特別是對該輻射具有吸收性。該型體 5 較佳是包含塑料或由塑料構成。

該型體 5 在橫向中以邊緣 52 為邊界。該型體 5 和該封罩 7 沿著該邊緣而互相齊平，較佳是在該組件之整個周圍互相齊平。

晶片載體 3 在本實施例中由可導電的材料形成，較佳是由金屬(例如，銅、鋁、銀或金)構成或由具有以上金屬之至少一種之金屬合金構成。

然而，可與上述實施例不同，晶片載體 3 亦可形成為電性絕緣。在此種情況下，該組件 1 可適當地具有另一接觸結構，使該接觸結構 4 和該另一接觸結構(未顯示)形成該組件 1 之二個外部接觸區。

在電性絕緣之晶片載體 3 的情況下，例如可使用陶瓷(例如，氮化鋁或氮化硼)或塑料(例如，矽樹脂)。為了使反射率提高，須以塑料(例如，二氧化鈦)來填充。陶瓷之特徵是高的導熱性。

半導體晶片 2 完全形成在晶片載體 3 之空腔 31 的內部。該半導體晶片 2 因此未突出於晶片載體之上側 35 之範圍外。

光電半導體晶片 2 例如能以 LED-晶片、雷射晶片或輻射偵測器晶片來形成。

半導體晶片較佳是包含 III-V-半導體材料。III-V-半導體材料特別適合用來在紫外線($\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$)中經由

可見光 ($\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{N}$, 特別是藍色至綠色輻射, 或 $\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{P}$, 特別是黃色至紅色輻射) 直至紅外線 ($\text{Al}_x\text{In}_y\text{Ga}_{1-x-y}\text{As}$) 的光譜區域中產生輻射。此處, $0 \leq x \leq 1$, $0 \leq y \leq 1$ 且 $x+y \leq 1$, 特別是 $x \neq 1$, $y \neq 1$, $x \neq 0$ 及 / 或 $y \neq 0$ 。藉由 III-V-半導體材料, 特別是由上述材料構成者, 則在輻射產生時另外可達成高的內部量子效率。

可表面安裝之光電組件之第二實施例的切面圖顯示在圖 2 中。第二實施例基本上對應於與圖 1 有關之第一實施例。

不同於圖 1 之處是, 晶片載體 3 之空腔 31 以反射器的形式來形成。空腔 31 之側面 311 相對於該空腔之底面 310 而言較佳是形成為 20 度(含)至 70 度(含)之角度。

晶片載體 3 以塗層體來形成, 例如, 形成為塗層之銅體。

底面 310 藉由第一塗層 33 來形成。第一塗層較佳是形成於晶片載體 3 和半導體晶片 2 之間以簡單地形成一種焊接連接層。第一塗層較佳是由金或含金之合金構成。

側面 311 藉由第二塗層 34 來形成。第二塗層 34 較佳是對該半導體晶片在操作時所產生之輻射及 / 或所偵測之輻射具有高的反射率, 較佳是 60% 或更多。第二塗層較佳是含有金屬或金屬合金。例如, 銀、鋁、銦或鉻之特徵是在可見光譜區和紫外線光譜區中具有高的反射率。金特別適合用於紅外線光譜區中之輻射。

晶片載體 3 之上述多層式佈置亦可用在與圖 1 有關之上述第一實施例中。

該固定用結構 32 在本實施例中只用來將晶片載體 3 固定在型體 5 中。然而，如圖 1A 中所示，與上述實施例不同，對該封罩 7 而言亦可設置一固定用結構。

可表面安裝之光電組件之製造方法的一實施例依據切面圖所示的多個中間步驟而顯示在圖 3A 至圖 3F 中。為了清楚地顯示，圖 3A 至圖 3F 中只顯示組件化合物之一部份，由此一部份而在製造時製成一組件。在劃分成多個組件之前組件化合物 11 之俯視圖顯示在圖 4 之俯視圖中。

如圖 3A 所示，製備一個晶片載體 3，其具有上側 35 和下側 36。由上側 35 開始，在晶片載體 3 中形成空腔 31。又，製備光電半導體晶片 2。此光電半導體晶片 2 在晶片載體 3 之空腔 31 中藉由一連接層 9 而可導電地且機械穩定地連接著。如圖 2 所示，晶片載體 3 至少在空腔 31 之底面 310 之區域中具有一塗層，使半導體晶片 2 可焊接在晶片載體上。

晶片載體 3 與其上之半導體晶片 2 配置在一輔助載體 15 上。例如，塑料箔適合用作輔助載體，其較佳是至少在面向該晶片載體 3 之此側上具有黏性。

又，在輔助載體 15 上配置一接觸結構 4。此接觸結構較佳是在半導體晶片 2 固定於該輔助載體之前已形成在該輔助載體上。

具備晶片載體 3 和接觸結構 4 之該輔助結構配置在一改造模 59 中(圖 3D)。晶片載體 3 和該改造模 59 須互相調整，使晶片載體 3 之上側和該改造模 59 直接互相鄰

接且緊密地包圍著該空腔 31。在將該型材 50 填充至該改造模 59 時，該型材因此形成在晶片載體 3 上而未侵入至該空腔 31 中。

在該接觸結構 4 之區域中，該改造模 59 具有一凸起 591，此凸起 591 直接與該接觸結構 4 相鄰，使該接觸結構 4 在該凸起之區域中保持成不具備該型材之材料。該改造模 59 之填充較佳是藉由澆注法或濺鍍法(例如，濺鍍澆注或濺鍍壓製)來達成。

在該型材 50 及時硬化之後或至少開始硬化之後，將該改造模 59 去除。藉由這樣所形成之型體 5，則該接觸結構 4 現在將機械穩定地與晶片載體 3 相連接。

在該改造模去除之後，亦可將該輔助載體 15 去除。

半導體晶片 2 和該接觸結構 4 可導電地與一連接線 8(例如，線接合-連接線)相連接(圖 3E)。

在形成電性連接之後，該半導體晶片 2 和該型體 5 可設有一封罩 7。此封罩可藉由另一濺鍍澆注法或濺鍍壓製法來製成。

較佳是形成此封罩 7，使其完全覆蓋該半導體晶片和該連接線 8。又，整個型體 5 較佳是由該封罩來覆蓋著。

在形成該封罩之後，組件化合物 11 藉由該型體 5 和該封罩 7 之分離(例如，藉由切鋸)而劃分成各別的組件。

依據一組件的製造而舉例來說明本方法，其以與圖 2 有關的描述來進行(圖 3F)。當然，本方法亦適用於圖 1A 和圖 1B 所描述之第一實施例之組件的製造。圖 4 中

顯示在劃分成多個組件之前的組件化合物 11 之俯視圖。

在該輔助載體 15 上形成一接觸結構化合物 40。此接觸結構化合物中，稍後的各組件之各別的接觸結構 4 藉由條片 42 而互相連接。該接觸結構化合物因此形成該接觸結構 4 用之相連的化合物。該接觸結構化合物例如可形成為導線架用之薄片。例如，可對此薄片進行沖製、鑄造或蝕刻。此薄片特別是可包含銅或由銅構成。亦可使用一種化合物材料(大致上是所謂"可撓性基板"，或堅硬的或-可撓性印刷電路板(printed circuit board: PCB))。

在劃分該組件化合物 11 時，各別的組件區 11a 沿著虛線所示之劃分線 12 而分別以至少一個半導體晶片 2、一個晶片載體 3 和一個接觸結構 4 來劃分。

在上述的方法中，光電半導體晶片 2 可在該型體 5 形成之前固定在晶片載體 3 上。然而，亦可與上述實施例不同，只有在該型體 5 形成在晶片載體 3 上之後才將半導體晶片固定在晶片載體 3。

在二種情況下，可藉由焊接連接而在半導體晶片 2 和晶片載體 3 之間形成可導電的連接。為了使該焊接連接簡化，只使晶片載體 3 之空腔 31 之底面 310 設有一塗層即已足夠。

反之，該接觸結構 4 不是用於焊接連接且因此就藉由焊劑來達成的可連接性而言不須滿足特殊之需求。於是，半導體晶片 2 可藉由焊接連接來安裝，此時導線架不需大面積地塗佈著金。反之，只須使晶片載體 3 之較小的面積或其底面設有塗層。於是，在製造時可節省資

源且因此亦可節省成本而不會影響該製造方法之可靠性。

本發明當然不限於依據各實施例中所作的描述。反之，本發明包含每一新的特徵和各特徵的每一種組合，特別是包含各申請專利範圍-或不同實施例之各別特徵之每一種組合，當相關的特徵或相關的組合本身未明顯地顯示在各申請專利範圍中或各實施例中時亦屬本發明。

● 【圖式簡單說明】

圖 1A 和圖 1B 是可表面安裝之光電組件之第一實施例，其中圖 1A 是切面圖且圖 1B 是相關之俯視圖。

圖 2 是可表面安裝之光電組件之第二實施例之切面圖。

圖 3A 至圖 3F 是依據該切面圖中所示之中間步驟來製造光電組件時之方法之實施例。

圖 4 是用來製造光電組件之組件化合物之實施例。

● 【主要元件符號說明】

1	組件
10	輻射通過面
11	組件化合物
11a	組件區
12	劃分線
15	輔助載體
2	光電半導體晶片
3	晶片載體

31	空腔
310	底面
311	側面
32	固定用結構
32a	外部固定用結構
32b	內部固定用結構
33	第一塗層
34	第二塗層
35	上側
36	下側
39	外部側面
4	接觸結構
40	接觸結構化合物
41	後切部
42	條片
5	型體
50	型材
51	凹口
52	邊緣
55	第一主面
56	第二主面
59	改造模
591	凸起
61	第一接觸區
62	另一接觸區

- 7 封 罩
- 71 透 鏡
- 8 連 接 線
- 9 連 接 層
- A - A ’ 線

七、申請專利範圍：

1. 一種可表面安裝之光電組件(1)，包括：

- 輻射通過面(10)；
- 光電半導體晶片(2)；
- 晶片載體(3)，其中形成空腔(31)，該空腔(31)中配置著該光電半導體晶片(2)；以及
- 型體(5)，其至少以區域方式包圍著該晶片載體(3)；其中該晶片載體(3)在一垂直於該輻射通過面(10)而延伸之垂直方向中完全通過該型體而延伸且該型體在垂直方向中完全形成在一由該晶片載體之上側(35)所預設之第一主面(55)和一由該晶片載體之下側(36)所預設之第二主面(56)之間。

2. 如申請專利範圍第 1 項之可表面安裝之光電組件，其中該型體中配置一接觸結構(4)，其在垂直方向中完全經由該型體而延伸，其中該接觸結構經由一連接線(8)而與該半導體晶片導電性地相連接且該連接線以區域方式而在該第一主面和該輻射通過面之間延伸。

3. 如申請專利範圍第 2 項之可表面安裝之光電組件，其中該型體在該接觸結構之區域中具有凹口(51)。

4. 如申請專利範圍第 2 項之可表面安裝之光電組件，其中該晶片載體形成第一接觸區(61)且該接觸結構形成另一接觸區(62)，其中該第一接觸區和該另一接觸區配置在該組件之遠離該輻射通過面之此側上。

5. 如申請專利範圍第 1 至 4 項中任一項之可表面安裝之光電組件，其中該空腔之一側面(311)形成為對該光電

組件操作時由該光電半導體晶片所產生之輻射及/或所接收之輻射具有反射性。

6. 如申請專利範圍第 5 項之可表面安裝之光電組件，其中該空腔之底面(310)具有第一塗層，且該空腔之側面具有第二塗層，其中該第一塗層含有金且該第二塗層具有銀、鋁、銦或鉻。
7. 如申請專利範圍第 1 至 4 項中任一項之可表面安裝之光電組件，其中該光電半導體晶片埋置於一封罩(7)中，其中該封罩至少以區域方式而覆蓋該型體。
8. 如申請專利範圍第 7 項之可表面安裝之光電組件，其中該晶片載體具有一固定用結構(32、32a、32b)，其上形成著該封罩及/或該型體。
9. 如申請專利範圍第 7 項之可表面安裝之光電組件，其中該封罩和該型體至少在一沿著該輻射通過面而延伸之方向中形成為齊平狀。
10. 一種可表面安裝之光電組件之製造方法，包括以下各步驟：
 - a) 製備晶片載體(3)，其中在上側(35)中形成空腔(31)；
 - b) 將光電半導體晶片配置在該空腔(31)中；
 - c) 將該晶片載體(3)配置在一輔助載體(15)上；
 - d) 將該輔助載體(15)及其上之該晶片載體(3)配置在一改造模(59)中，其中該空腔(31)藉由該改造模(59)和該晶片載體(3)之上側(35)而緊密地被封閉著；
 - e) 以型材(50)填充該改造模(59)，其中該空腔(31)外部之該型材(50)至少以區域方式而形成在該晶片載體

(3)上；

f) 將該改造模(59)去除；以及

g) 將該輔助載體(15)去除。

11.如申請專利範圍第 10 項之製造方法，其中在該輔助載體上形成一接觸結構(4)，且該晶片載體和該接觸結構在步驟 e)中藉由該型體而在機械上互相連接。

12.如申請專利範圍第 10 項之製造方法，其中該晶片載體具有一外部側面(39)，其由該晶片載體之該上側(35)而延伸至下側(36)，其中該外部側面完全由該型材改造而成。

13.如申請專利範圍第 10 至 12 項中任一項之製造方法，其中該型體藉由濺鍍澆注或濺鍍壓製而製成。

14.如申請專利範圍第 10 至 12 項中任一項之製造方法，其中該半導體晶片在步驟 e)之後設有一封罩(7)，其中該封罩完全覆蓋該型體。

15.如申請專利範圍第 10 至 12 項中任一項之製造方法，其中製成一種依據申請專利範圍第 1 至 4 項中任一項所述之光電組件。

圖 2

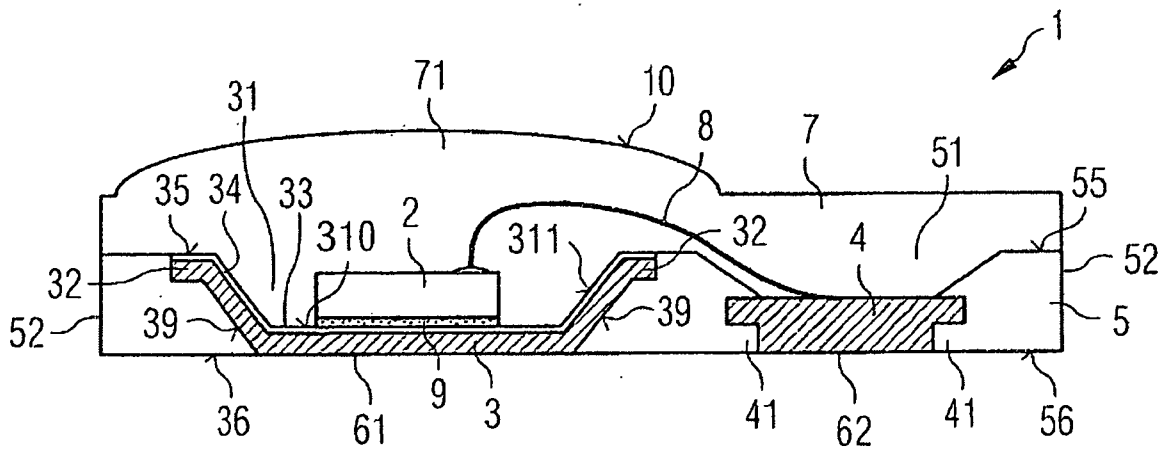


圖 3A

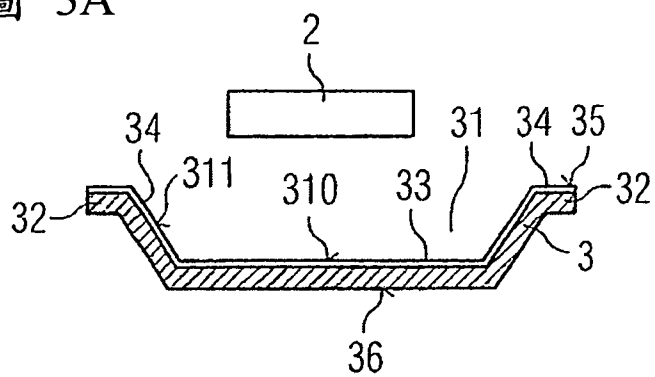


圖 3B

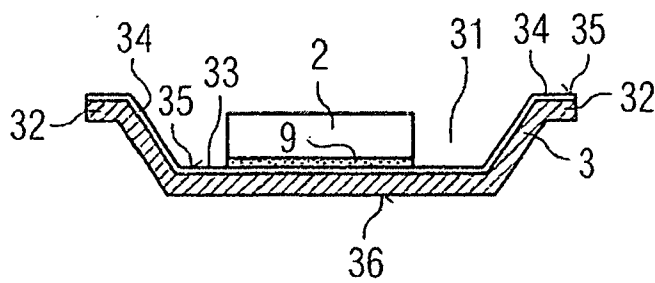


圖 3C

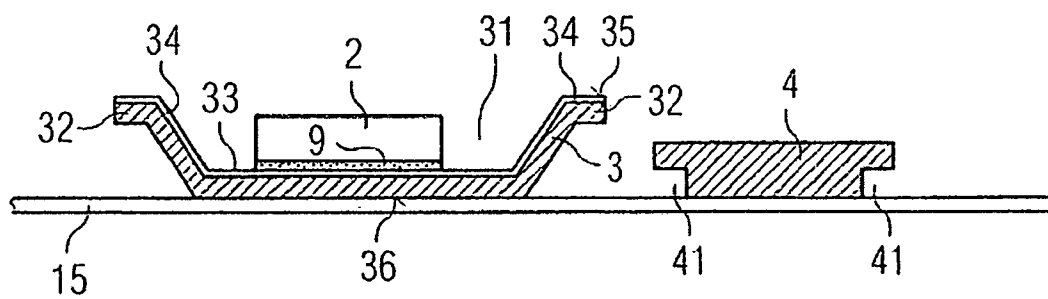


圖 3D

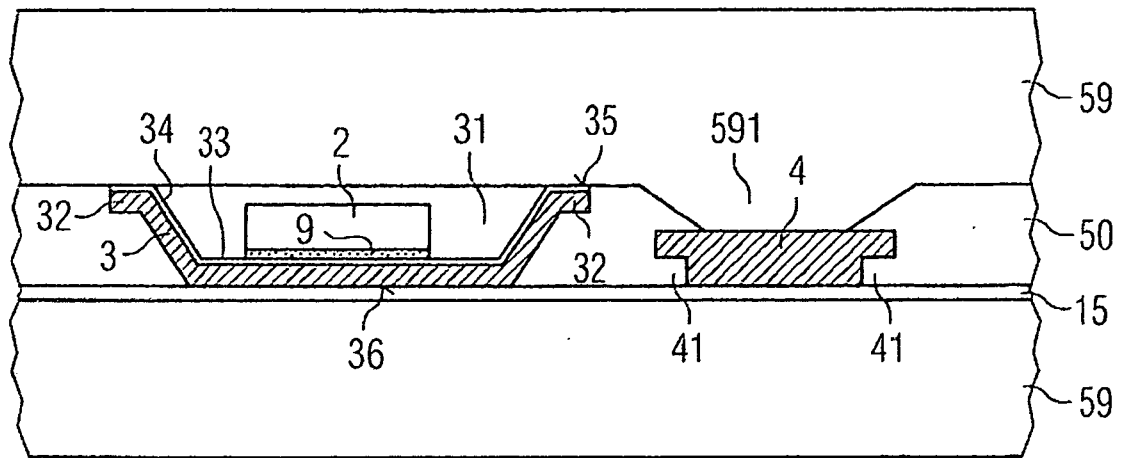


圖 3E

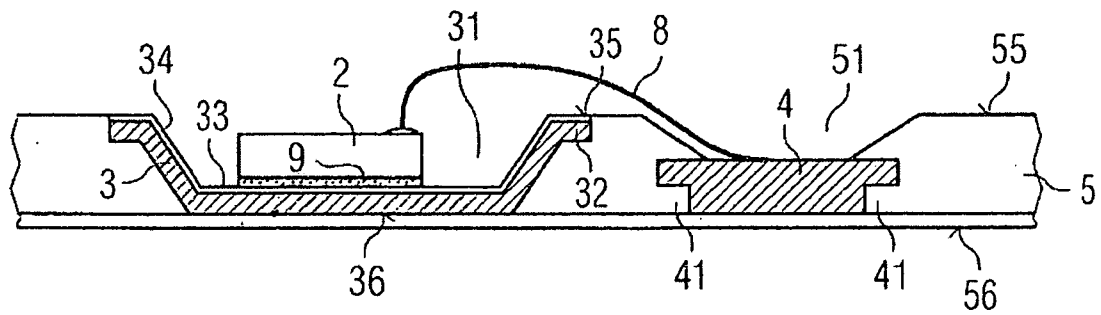


圖 3F

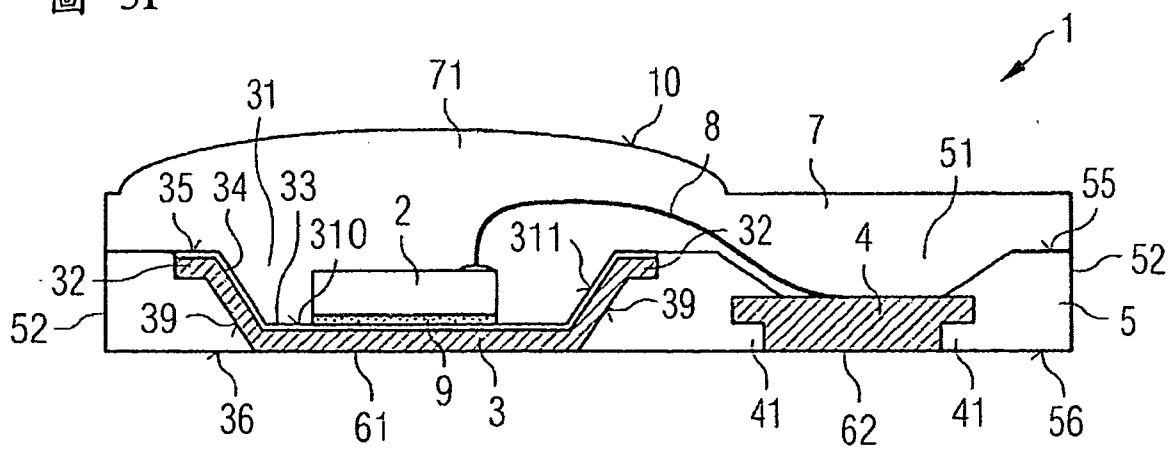


圖 4

