

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3861356号
(P3861356)

(45) 発行日 平成18年12月20日(2006.12.20)

(24) 登録日 平成18年10月6日(2006.10.6)

(51) Int. Cl.

H03B 5/12 (2006.01)

F I

H03B 5/12

B

請求項の数 5 (全 14 頁)

(21) 出願番号	特願平9-54996	(73) 特許権者	000002185
(22) 出願日	平成9年3月10日(1997.3.10)		ソニー株式会社
(65) 公開番号	特開平10-256830		東京都品川区北品川6丁目7番35号
(43) 公開日	平成10年9月25日(1998.9.25)	(74) 代理人	100122884
審査請求日	平成15年9月5日(2003.9.5)		弁理士 角田 芳末
		(74) 代理人	100113516
			弁理士 磯山 弘信
		(74) 代理人	100080883
			弁理士 松隈 秀盛
		(72) 発明者	平林 敦志
			東京都品川区北品川6丁目7番35号 ソ
			ニー株式会社内
		(72) 発明者	藤田 幸祐
			東京都品川区北品川6丁目7番35号 ソ
			ニー株式会社内
			最終頁に続く

(54) 【発明の名称】 発振回路

(57) 【特許請求の範囲】

【請求項1】

差動対を有し、

上記差動対のエミッタ間にインピーダンスを接続して電圧 - 電流変換用コンダクタンスを形成し、

上記差動対のコレクタ出力を互いにもう一方のベース入力へ帰還して上記エミッタ間に接続されたコンダクタンスを負性のインピーダンスとしてコレクタ負荷へ電流帰還することにより、

上記差動対のコレクタ側から見た入力インピーダンスとして負性のインピーダンスを発生する負性インピーダンス発生回路を形成すると共に、

上記差動対のコレクタ間に対称に抵抗とコンデンサによる1次のローパスフィルタを形成するコレクタ負荷を接続し、

上記負性インピーダンス発生回路及びコレクタ負荷による開ループの伝達関数が2次のフィルタ特性を有し、且つその分母の1次の項がマイナスとなる値に各インピーダンスの係数比を定めることにより、

上記コレクタ負荷に帰還される上記負性のインピーダンスをインダクタンスとして扱うようにした

ことを特徴とする発振回路。

【請求項2】

請求項1記載の発振回路において、

10

20

上記負性インピーダンス発生回路を負性キャパシタンス発生回路とすることを特徴とする発振回路。

【請求項 3】

請求項 1 記載の発振回路において、

上記コレクタ負荷に関連して可変インピーダンス回路を設けて発振周波数を可変としたことを特徴とする発振回路。

【請求項 4】

請求項 3 記載の発振回路において、

上記負性インピーダンス発生回路とコレクタ負荷との間にバランス型の電流制御回路を設けて上記可変インピーダンス回路とした

10

ことを特徴とする発振回路。

【請求項 5】

請求項 3 記載の発振回路において、

上記コレクタ負荷に並列に上記可変インピーダンス回路を設ける

ことを特徴とする発振回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、例えばラジオ受信機、テレビジョン受信機、衛星放送受信機、ビデオレコーダー、移動体通信機等に用いられる制御型発振器に使用して好適な発振回路に関するものである。

20

【0002】

【従来の技術】

例えばテレビジョン受信機に用いられる制御型の発振回路においては、従来から例えば図 7 に示すような制御型発振回路が使用されている。すなわち図 7 は、従来の制御型発振回路の構成を示す。

【0003】

この図 7 において、トランジスタ 71a、71b からなる差動対が設けられ、これらのトランジスタ 71a、71b のエミッタが互いに接続されて、この接続中点が電流源 72 を通じて接地される。またトランジスタ 71a、71b のベースがそれぞれ電流源 73a、73b を通じて接地される。

30

【0004】

さらにトランジスタ 71a、71b のコレクタが、それぞれエミッタホロアのトランジスタ 74a、74b を通じて互いにもう一方のトランジスタ 71a、71b のベースに接続される。そしてトランジスタ 71a、71b のコレクタがそれぞれ抵抗 75a、75b を通じて電源 V_{CC} に接続されると共に、これらのコレクタ間にキャパシタンス 76 とインダクタンス 77 の並列回路が接続される。

【0005】

従ってこの回路において、キャパシタンス 76 の値を C、インダクタンス 77 の値を L とすると、つぎの〔数 1〕に示す共振周波数で発振が行われる。

40

【数 1】

$$\omega_0 = \frac{1}{\sqrt{L \cdot C}}$$

【0006】

【発明が解決しようとする課題】

ところで上述の図 7 に示す制御型発振回路においては、その発振周波数はキャパシタンス 76 の値 C とインダクタンス 77 の値 L によって決定される。ところがこの場合に、インダクタンス 77 となるコイルは、いわゆる IC (集積回路) 内には形成することができな

50

い。

【0007】

そこでこのようなコイルはICに外付けされることになるが、このようなコイルをICに外付けした場合には、まず外付けされたコイルからの輻射の問題が生じる。従ってこのような輻射の問題を解決するためには、いわゆるシールドケース等の輻射を遮断する手段を設けなくてはならず、部品コストや設置スペースの増大等の問題が新たに発生することになる。

【0008】

また、発振周波数の調整を行う場合には、上述の回路では外付けのコイル=インダクタンス L の値を可変することになるが、このようなコイルの値を可変するためには極めて高い熟練度が必要とされ、その結果として製造コストの上昇を招くことになる。さらに発振周波数の自動調整を考えた場合には、上述の回路でコイルの値の変更は、例えば直流での制御には不適當である。

10

【0009】

この出願はこのような点に鑑みて成されたものであって、解決しようとする問題点は、従来の制御型発振回路では、コイルをICに外付けするために輻射が発生し、部品コストや設置スペースの増大等の問題が生じると共に、外付けのコイル=インダクタンスの値の調整が困難で、さらに自動調整には不適當であるというものである。

【0010】

【課題を解決するための手段】

20

このため本発明においては、差動対のエミッタ間に接続されたインピーダンスを、電圧-電流変換回路を通してコレクタ間に電流帰還することにより負のインピーダンス回路を形成し、この負のインピーダンス回路を用いて発振回路を形成するようにしたものであって、これによれば、発振を行うインダクタンスをコイルを用いずに形成することができる。

【0011】

【発明の実施の形態】

以下、本発明について説明するに、まず最初に本発明の発振回路の前提となる負性インピーダンス発生回路について説明する。そこで図3は、前提となる負性インピーダンス発生回路の一例の構成を示す接続図である。

【0012】

30

この図3において、トランジスタ1a、1bからなる差動対が設けられる。そしてこれらのトランジスタ1a、1bのエミッタ間に、抵抗値 R_1 の抵抗21a、21bと、容量値 $C_1/2$ のコンデンサ22とが対称に設けられたインピーダンスが直列に接続されると共に、これらのエミッタがそれぞれ電流源3a、3bを通じて接地される。

【0013】

また、それぞれ電圧値 $\pm V_1$ の入力信号源4a、4bが、それぞれバッファ回路10を構成するトランジスタ5a、5bのベース-エミッタ間を通じてトランジスタ1a、1bのベースに接続される。また、トランジスタ5a、5bのエミッタがそれぞれ電流源6a、6bを通じて接地される。さらにトランジスタ1a、1bのコレクタが、互いにもう一方のトランジスタ1a、1bのベースに、それぞれトランジスタ5a、5bのベース-エミッタ間を通じて接続される。

40

【0014】

従ってこの回路において、トランジスタ1a、1bの各ベースには、入力信号源4a、4bからの電圧値 $\pm V_1$ の入力信号がそれぞれトランジスタ5a、5bのバッファ回路10を通じて印加される。そしてこれらの印加電圧 $\pm V_1$ が電流 i_1 に変換されるように電圧-電流変換回路20が構成されている。なおバッファ回路10は、直流シフト、及びトランジスタ1a、1bのベース方向の入力インピーダンスを上げる役割を兼ねているものである。

【0015】

そこでこの回路において、例えば電圧値 $+V_1$ の入力信号源4aから見た入力インピーダ

50

ンス Z_1 は、次の〔数 2〕の式で表わされる。

【数 2】

$$Z_1 = -R_1 - \frac{1}{SC_1} = -1 \times \left(R_1 + \frac{1}{SC_1} \right)$$

$$\therefore i_1 = \frac{-2 \cdot V_1}{\left(2 \cdot R_1 + \frac{2}{SC_1} \right)} = \frac{-V_1}{\left(R_1 + \frac{1}{SC_1} \right)}$$

10

$$\therefore Z_1 = \frac{V_1}{i_1} = -R_1 - \frac{1}{SC_1} = -1 \times \left(R_1 + \frac{1}{SC_1} \right)$$

【0016】

従ってこの図 3 の回路において、等価的に電圧値 $+V_1$ の入力信号に対して値 $-R_1$ と $-C_1$ が直列に存在していることになる。ここでこの値 $-R_1$ 、 $-C_1$ を並列インピーダンス Z_p の形で表現すると、この並列インピーダンス Z_p は、次の〔数 3〕の式で表わされる。

20

【数 3】

$$Z_p = Z_1$$

$$= \frac{1}{\frac{(\omega C_1 R_1)^2}{SC_1 R_1^2 \cdot \{(\omega C_1 R_1)^2 + 1\}} - \frac{(\omega C_1 R_1)^2}{R_1 \cdot \{(\omega C_1 R_1)^2 + 1\}}}$$

$$= \frac{1}{\frac{1}{SL_p} - \frac{1}{R_p}}$$

30

$$\text{但し、} L_p = \frac{C_1 R_1^2 \cdot \{(\omega C_1 R_1)^2 + 1\}}{(\omega C_1 R_1)^2}$$

$$R_p = - \frac{R_1 \cdot \{(\omega C_1 R_1)^2 + 1\}}{(\omega C_1 R_1)^2}$$

40

【0017】

従ってこの回路において、抵抗 21a、21b の値 $-R_1$ と、コンデンサ 22 の値 $-C_1/2$ を用いてインダクタンスを形成することができるものである。

【0018】

そこでさらに図 4 は、図 3 の負性インピーダンス回路を応用して負性キャパシタンス発生回路を形成した場合の一例の構成を示す。なお以下の説明で、上述の図 3 の回路と対応する部分には、同一符号を付して重複の説明を省略する。

【0019】

この図 4 において、負性キャパシタンス発生回路は、上述の図 3 のトランジスタ 1a、1b のコレクタに、それぞれ抵抗値 R_2 の抵抗 23a、23b を対称に接続したものである。

50

【 0 0 2 0 】

この場合に、キャパシタンス 2 2 に流れる電流の値を i_1 として、例えば電圧値 $+V_1$ の入力信号源 4 a から見た入力インピーダンス Z_c は、次の〔数 4〕の式で表わされる。

【数 4】

$$Z_c = R_2 - 1 \times \left(R_1 + \frac{1}{SC_1} \right) = R_2 - R_1 - \frac{1}{SC_1}$$

【 0 0 2 1 】

そしてこの図 4 の回路において、 $R_1 = R_2$ とした場合には、

10

$$Z_c = -1 / SC_1$$

となって、入力インピーダンス Z_c は負のキャパシタンスのみとなり、負性キャパシタンス発生回路を形成することができる。

【 0 0 2 2 】

そこでこの負性キャパシタンス発生回路を、上述のコイルに代えてインダクタンスとして用いることにより、発振回路を形成することができる。

【 0 0 2 3 】

すなわち本発明においては、差動対を有し、差動対のエミッタ間にインピーダンスを接続して電圧 - 電流変換用コンダクタンスを形成し、差動対のコレクタ出力を互いにもう一方のベース入力へ帰還してエミッタ間に接続されたコンダクタンスを負性のインピーダンスとしてコレクタ負荷へ電流帰還することにより、差動対のコレクタ側から見た入力インピーダンスとして負性のインピーダンスを発生する負性インピーダンス発生回路を形成すると共に、差動対のコレクタ間に対称に抵抗とコンデンサによる 1 次のローパスフィルタを形成するコレクタ負荷を接続し、負性インピーダンス発生回路及びコレクタ負荷による開ループの伝達関数が 2 次のフィルタ特性を有し、且つその分母の 1 次の項がマイナスとなる値に各インピーダンスの係数比を定めることにより、コレクタ負荷に帰還される負性のインピーダンスをインダクタンスとして扱うようにしたことを特徴とするものである。

20

【 0 0 2 4 】

以下、図面を参照して本発明を説明するに、図 1 は本発明による発振回路の一例の構成を示す接続図である。すなわち図 1 は、図 4 の負性キャパシタンス発生回路を用いて発振回路を形成した場合の一例の構成を示す。なお以下の説明で、上述の図 3、図 4 の回路と対応する部分には、同一符号を付して重複の説明を省略する。

30

【 0 0 2 5 】

この図 1 において、本発明の発振回路は、上述の図 4 の負性キャパシタンス発生回路の差動対を構成するトランジスタ 1 a、1 b のコレクタに接続される抵抗 2 3 a、2 3 b の他端を直接に電源 V_{CC} に接続すると共に、これらのコレクタ間に容量値 $C_2 / 2$ のキャパシタンス 7 を接続したものである。またこれらのコレクタから、出力電圧値 $\pm V_0$ を取り出す出力端子 8 a、8 b が導出される。

【 0 0 2 6 】

さらに図 2 は、説明のために上述の図 1 の回路のループを切り、抵抗 2 3 a、2 3 b の他端間に入力電圧値 $\pm V_{IN}$ の信号源 9 a、9 b を設けた開ループの形で表したものである。

40

【 0 0 2 7 】

そこでこの図 2 において、入力 V_{IN} 、出力 V_0 の伝達関数 $T_{[s]}$ は、次の〔数 5〕の式で表わされる。

【数 5】

$$\begin{aligned}
 T_{[s]} &= \frac{V_o}{V_{IN}} \\
 &= \frac{\frac{S}{C_2 R_2} + \frac{1}{C_1 C_2 R_1 R_2}}{S^2 + \frac{S(C_1 R_1 + C_2 R_2 - C_1 R_2)}{C_1 C_2 R_1 R_2} + \frac{1}{C_1 C_2 R_1 R_2}} \\
 &= \frac{\frac{S+\phi}{C_2 R_2} + \frac{1}{C_1 C_2 R_1 R_2} - \frac{\phi}{C_2 R_2}}{(S+\phi)^2 + \theta^2}
 \end{aligned}
 \tag{10}$$

但し、

$$\begin{aligned}
 2\phi &= \frac{(C_1 R_1 + C_2 R_2 - C_1 R_2)}{C_1 C_2 R_1 R_2} \\
 \theta^2 &= \frac{1}{C_1 C_2 R_1 R_2} - \phi^2
 \end{aligned}
 \tag{20}$$

【 0 0 2 8 】

この〔数 5〕に示す伝達関数 $T_{[s]}$ において、分母の第 2 項 ($2 - S$) に注目すると、この第 2 項がマイナスの場合 (< 0) に、回路が発振することを示している。すなわちこのことは、〔数 5〕に示した伝達関数 $T_{[s]}$ を逆ラプラス変換することによって明らかになる。

【 0 0 2 9 】

そこで次の〔数 6〕は、〔数 5〕に示した伝達関数 $T_{[s]}$ を逆ラプラス変換した結果の関数 $V_o(t)$ を示す。

【 数 6 】

$$V_o(t) = \mathcal{L}^{-1} [T_{[s]}]$$

$$\begin{aligned}
 &= \frac{\exp(-\phi t) \times \cos(\theta t)}{C_2 R_2} + \frac{\frac{1}{C_1 C_2 R_1 R_2} + \frac{-\phi}{C_2 R_2}}{\theta} \times \exp(-\phi t) \times \cos(\theta t)
 \end{aligned}$$

【 0 0 3 0 】

ここでこれらの〔数 5〕及び〔数 6〕において、上述の回路の発振条件は、 < 0 、 > 0 である。

【 0 0 3 1 】

そこで < 0 を〔数 5〕の式から求めると、次の〔数 7〕の式となる。

【 数 7 】

10

20

30

40

$$C_1 R_1 + C_2 R_2 - C_1 R_2 < 0$$

$$\therefore 0 < \frac{R_1}{R_2} < 1 - \frac{C_2}{C_1}$$

$$\therefore 0 < \frac{C_2}{C_1} < 1 - \frac{R_1}{R_2}$$

【 0 0 3 2 】

そしてこれらの条件式において、 $\Delta < 0$ 、 C_1, C_2, R_1, R_2 は全て正の数であることを考慮すると、次の〔数 8〕の式となる。

【数 8】

$$1 - \frac{C_2}{C_1} > 0 \rightarrow \therefore C_2 < C_1$$

$$1 - \frac{R_1}{R_2} > 0 \rightarrow \therefore R_1 < R_2$$

【 0 0 3 3 】

一方、上述の発振条件の $\Delta^2 > 0$ について考えると、〔数 5〕の式において、 $\omega_0^2 = 1 / C_1 C_2 R_1 R_2$ 、 $\Delta = \omega_0 / Q$ とおくと、〔数 5〕の式の分母は次の〔数 9〕の式のように表される。

【数 9】

$$(S + \phi)^2 + \theta^2 = (S + \phi)^2 + \omega_0^2 - \theta^2$$

$$= (S + \phi)^2 + \omega_0^2 - \left(\frac{\omega_0}{2Q} \right)^2$$

$$= (S + \phi)^2 + \omega_0^2 \left(\frac{4Q^2 - 1}{4Q^2} \right)$$

【 0 0 3 4 】

そしてこの条件式において、 $\Delta^2 > 0$ の条件を満たすのは次の〔数 10〕の式となる。

【数 10】

$$\phi^2 > 0 \rightarrow (4Q^2 - 1) > 0$$

$$\therefore Q > \frac{1}{2}$$

【 0 0 3 5 】

従って、上述の回路を構成する素子の値 C_1, C_2, R_1, R_2 及び Q が、以上〔数 7〕〔数 8〕〔数 10〕の式を満たすとき、〔数 5〕で表した伝達関数 $T_{[S]}$ において、分母の1次の項がマイナスとなり、回路が発振するものである。

【 0 0 3 6 】

こうしてこの回路において、差動対のエミッタ間に接続されたインピーダンスを、電圧 -

10

20

30

40

50

電流変換回路を通してコレクタ間に電流帰還することにより負のインピーダンス回路を形成し、この負のインピーダンス回路を用いて発振回路を形成するようにしたものであって、これによれば、発振を行うインダクタンスをコイルを用いずに形成することができる。

【0037】

これによって、従来、シリコンを用いたIC（集積回路）では困難とされていた純度の高い発振回路がIC内に作り出せ、高価な外付け部品を必要としなくなる。また、キャリアの純度があがるため各種検波器に使用した場合、S/N等の性能向上となる。また、発振回路が完全にIC内に取り込まれるため、外部への副射等の問題がなくなる。これらの理由により結果として商品の性能向上、製造コストの削減、基板面積縮小などの利点をもたらすものである。

10

【0038】

さらに図5及び図6は、本発明の発振回路の応用として、可変周波数発振回路を形成する場合の構成を示す。すなわちこれらの回路においては、上述の負性インピーダンス発生回路と、コレクタ負荷に関連して可変インピーダンス回路を設けて発振周波数を可変とするものである。

【0039】

まず図5の回路においては、負性インピーダンス発生回路とコレクタ負荷との間にバランス型の電流制御回路を設けて可変インピーダンス回路とする。

【0040】

すなわち図5において、負性インピーダンス発生回路を構成するトランジスタ1a、1bのコレクタと、コレクタ負荷（抵抗23a、23b、キャパシタンス7）との間にトランジスタ31a、31b、32a、32bからなるバランス型の電流制御回路30を設ける。そしてこれらのトランジスタ31aと32a、31bと32bのベース間に、制御電圧 V_c の電圧源33が接続される。

20

【0041】

従ってこの回路において、制御電圧 V_c を変化させることによって、回路を流れる信号電流 i_1 にある係数 k を掛けて i_2 （ $=k i_1$ ）に変換させることができる。そしてこの変換によって、コレクタ負荷に付く負性インピーダンスを変化させることができる。

【0042】

そこで、出力電圧 V_o から見た負性インピーダンス Z_c は次の〔数11〕の式で表される。

30

【数11】

$$i_2 = -k \times i_1 = -k \times \frac{V_o}{R_1 + \frac{1}{SC_1}}$$

$$\therefore Z_c = \frac{V_o}{i_2} = \frac{-1}{k} \left(R_1 + \frac{1}{SC_1} \right)$$

40

【0043】

従って、この場合の伝達関数 $T_{c[s]} = V_o / V_{IN}$ は、次の〔数12〕の式で表わされる。

【数12】

$$\begin{aligned}
 T_{c(s)} &= \frac{V_o}{V_{IN}} = \frac{\frac{1}{SC_2 + \frac{1}{\left(-\frac{R_1}{k} - \frac{1}{kSC_1}\right)}}}{R_2 + SC_2 + \frac{1}{\left(-\frac{R_1}{k} - \frac{1}{kSC_1}\right)}} \\
 &= \frac{\frac{S}{C_2 R_2} + \frac{1}{C_1 C_2 R_1 R_2}}{S^2 + \frac{S(C_1 R_1 + C_2 R_2 - k C_1 R_2)}{C_1 C_2 R_1 R_2} + \frac{1}{C_1 C_2 R_1 R_2}}
 \end{aligned}
 \tag{10}$$

【 0 0 4 4 】

そしてこの回路において、制御電圧 V_o を変化させることによって、係数 k が変化され、この変化によって発振周波数が変化されるものである。なお、このとき係数 k の取り得る範囲は、 $k < 0$ 、 C_1, C_2, R_1, R_2 は全て正の数であることを考慮すると、次の〔数 1 3〕の式で表わされる。

【数 1 3】

$$C_1 R_1 + C_2 R_2 - k C_1 R_2 < 0$$

$$\therefore 0 < \frac{R_1}{R_2} + \frac{C_2}{C_1} < k < 1$$

【 0 0 4 5 】

さらに図 6 の回路においては、上述のコレクタ負荷（キャパシタンス 7）に並列に可変インピーダンス回路を設けるものである。

【 0 0 4 6 】

すなわち図 6 において、負性インピーダンス発生回路を構成するトランジスタ 1 a、1 b のコレクタがそれぞれ抵抗値 R_3 の抵抗 4 1 a、4 1 b を通じてトランジスタ 4 2 a、4 2 b のベースとコレクタに接続される。またこれらのトランジスタ 4 2 a、4 2 b のエミッタが互いに接続される。そしてこの接続中点が制御電流 I_o の電流源 4 3 を通じて接地される。

【 0 0 4 7 】

従ってこの回路において、制御電流 I_o を変化させることによって、例えば電流 I_o を大きくするとトランジスタ 4 2 a、4 2 b のエミッタ抵抗値が減少し、抵抗値 R_3 の抵抗 4 1 a、4 1 b がキャパシタンス 7 に並列に付加された値に近付くことになる。これによって可変インピーダンス回路 4 0 が形成され、コレクタ負荷に付く負性インピーダンスを変化させることができる。

【 0 0 4 8 】

そこで、出力電圧 V_o から見た負性インピーダンス Z_o は次の〔数 1 4〕の式で表される。

【数 1 4】

10

20

30

40

50

$$Z_D = \frac{1}{\frac{1}{R_3} + \frac{1}{R_1 + \frac{1}{SC_1}}} = \frac{R_3 + SC_1 R_1 R_3}{1 + SC_1 (R_1 - R_3)}$$

【 0 0 4 9 】

従って、この場合の伝達関数 $T_{D[s]} = V_O / V_{IN}$ は、次の〔数 1 5〕の式で表わされる。

10

【数 1 5】

$$\begin{aligned} T_{D[s]} = \frac{V_O}{V_{IN}} &= \frac{\frac{1}{SC_2 + \frac{1 + SC_1 (R_1 - R_3)}{R_3 + SC_1 R_1 R_3}}}{R_2 + \frac{1}{SC_2 + \frac{1 + SC_1 (R_1 - R_3)}{R_3 + SC_1 R_1 R_3}}} \\ &= \frac{\frac{S}{C_2 R_2} + \frac{1}{C_1 C_2 R_1 R_2}}{S^2 + \frac{C_1 R_1 + C_2 R_2 - C_1 R_2 \left(1 - \frac{R_1}{R_3} \right)}{C_1 C_2 R_1 R_2} S + \frac{1}{C_1 C_2 R_1 R_2}} \end{aligned}$$

20

30

【 0 0 5 0 】

そしてこの回路において、制御電流 I_C を変化させることによって、可変インピーダンス回路 40 の抵抗値は値 R_3 から まで変化され、この変化によって発振周波数が変化されるものである。

【 0 0 5 1 】

なお、このとき抵抗値 R_3 の取り得る範囲を考えると、条件として上述の〔数 1 5〕で表される伝達関数 $T_{D[s]}$ の分母の 1 次の項がマイナスであることから、 $C_1 R_1 + C_2 R_2 - C_1 R_2 (1 - R_1 / R_3) < 0$ である。ここで値 C_1, C_2, R_1, R_2 は全て正の実数であることから、明らかに $0 < (1 - R_1 / R_3)$ であることが必要条件である。さらにこれを書き換えると $R_3 > R_1$ である。

40

【 0 0 5 2 】

従って抵抗値 R_3 が $R_1 < R_3 < \quad$ の範囲で変化されされたとき、 $(1 - R_1 / R_3)$ は、 $0 < (1 - R_1 / R_3) < 1$ の値を取る。よって上述の $C_1 R_1 + C_2 R_2 - C_1 R_2 (1 - R_1 / R_3) < 0$ の条件より、 $R_3 > R_1 / (1 - R_1 / R_2 - C_2 / C_1)$ でなくてはならないことになる。

【 0 0 5 3 】

すなわち、 $R_1 < R_3 < \quad$ の条件を満たすためには、 $1 > (R_1 / R_2 - C_2 / C_1) > 0$ を満たすことが、 C_1, C_2, R_1, R_2 の条件であることがわかる。以上をまとめて次の〔数 1 6〕に示す。

【数 1 6】

50

$$R_3 > R_1$$

$$1 > \frac{R_1}{R_2} + \frac{C_2}{C_1} > 0$$

【 0 0 5 4 】

こうしてこの回路において、上述の負性インピーダンス発生回路と、コレクタ負荷に関連して可変インピーダンス回路を設けることにより、発振周波数を可変とすることができるものである。

10

【 0 0 5 5 】

これによって、従来、シリコンを用いた I C (集積回路)では困難とされていた純度の高い発振回路の発振周波数を電圧コントロールすることが可能となるため、その応用範囲が広がり、P L L 回路や、A M 復調器、F M 復調器、及び周波数コンバートシステム等の幅広い用途への利用が可能であるなど、数多くの利点をもたらすものである。

【 0 0 5 6 】

【発明の効果】

以上詳述した本発明によれば、差動対のエミッタ間に接続されたインピーダンスを、電圧 - 電流変換回路を通してコレクタ間に電流帰還することにより負のインピーダンス回路を形成し、この負のインピーダンス回路を用いて発振回路を形成するようにしたものであって、これによれば、発振を行うインダクタンスをコイルを用いずに形成することができる。

20

【 0 0 5 7 】

これによって、従来、シリコンを用いた I C (集積回路)では困難とされていた純度の高い発振回路が I C 内に作り出せ、高価な外付け部品を必要としなくなる。また、キャリアの純度があがるため各種検波器に使用した場合、S / N 等の性能向上となる。また、発振回路が完全に I C 内に取り込まれるため、外部への副射等の問題がなくなる。これらの理由により結果として商品の性能向上、製造コストの削減、基板面積縮小などの利点をもたらすものである。

【 0 0 5 8 】

30

また本発明によれば、従来、シリコンを用いた I C (集積回路)では困難とされていた純度の高い発振回路の発振周波数を電圧コントロールすることが可能となるため、その応用範囲が広がり、P L L 回路や、A M 復調器、F M 復調器、及び周波数コンバートシステム等の幅広い用途への利用が可能であるなど、数多くの利点をもたらすものである。

【図面の簡単な説明】

【図 1】本発明の適用される発振回路の一例の構成図である。

【図 2】その説明のための回路図である。

【図 3】本発明の説明のための負性インピーダンス発生回路の一例の構成図である。

【図 4】本発明の説明のための負性キャパシタンス発生回路の一例の構成図である。

【図 5】本発明の適用される制御型発振回路の一例の構成図である。

40

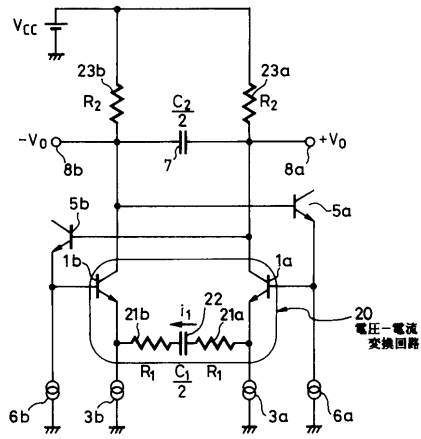
【図 6】本発明の適用される制御型発振回路の他の例の構成図である。

【図 7】従来の制御型発振回路の構成図である。

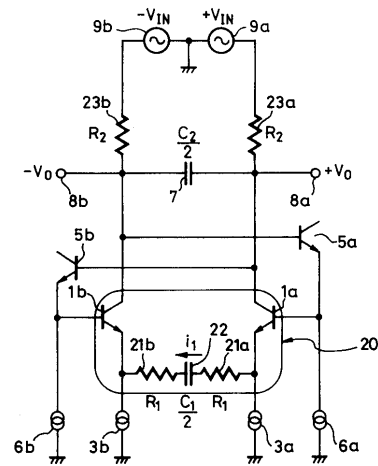
【符号の説明】

1 a , 1 b 差動対を構成するトランジスタ、2 1 a , 2 1 b 抵抗、2 2 キャパシタンス、2 3 a , 2 3 b 抵抗、3 a , 3 b 電流源、5 a , 5 b バッファ回路を構成するトランジスタ、6 a , 6 b 電流源、7 キャパシタンス、8 a , 8 b 出力端子、V_{cc} 電源、2 0 電圧 - 電流変換回路

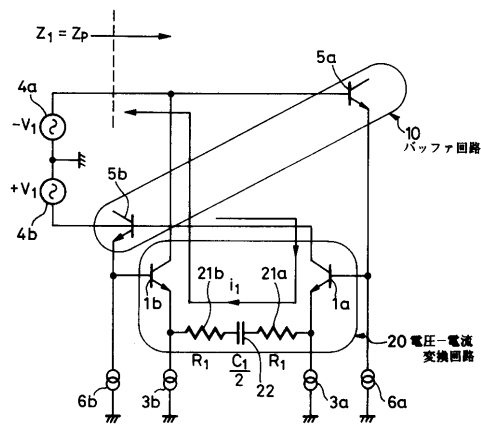
【図 1】



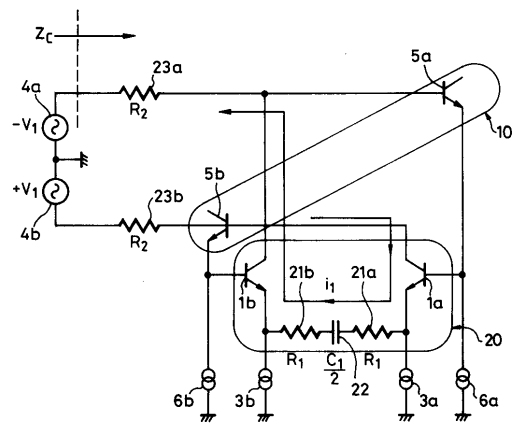
【図 2】



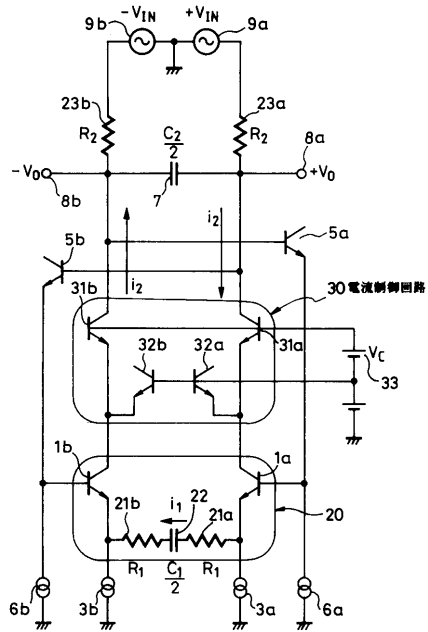
【図 3】



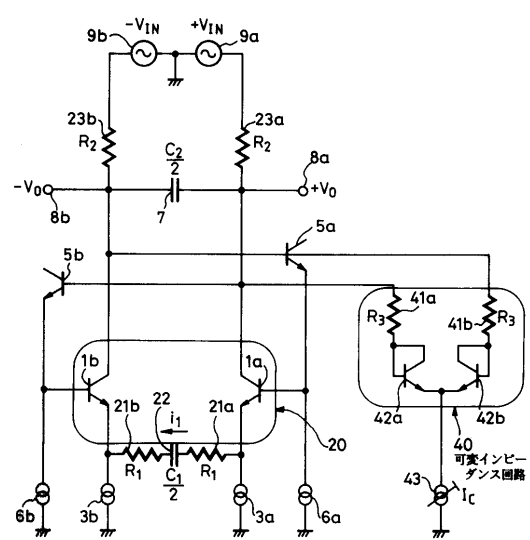
【図 4】



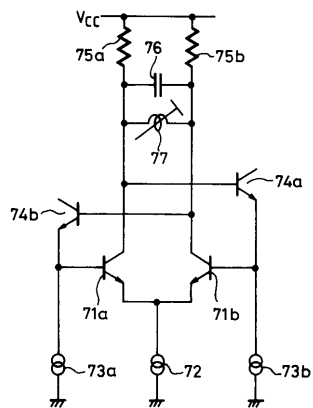
【図 5】



【図 6】



【図 7】



フロントページの続き

- (72)発明者 小森 健司
東京都品川区北品川6丁目7番35号 ソニー株式会社内
- (72)発明者 村山 宜弘
東京都品川区北品川6丁目7番35号 ソニー株式会社内

審査官 桑江 晃

- (56)参考文献 特開平04-277917(JP,A)
特開平07-074589(JP,A)

- (58)調査した分野(Int.Cl., DB名)
H03B 5/00 - 5/28