

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6097911号
(P6097911)

(45) 発行日 平成29年3月22日(2017.3.22)

(24) 登録日 平成29年3月3日(2017.3.3)

(51) Int.Cl.

F 1

G06F 3/041 (2006.01)
G06F 3/044 (2006.01)G06F 3/041 400
G06F 3/044 120

請求項の数 14 (全 24 頁)

(21) 出願番号 特願2012-544396 (P2012-544396)
 (86) (22) 出願日 平成22年12月17日 (2010.12.17)
 (65) 公表番号 特表2013-514578 (P2013-514578A)
 (43) 公表日 平成25年4月25日 (2013.4.25)
 (86) 國際出願番号 PCT/KR2010/009071
 (87) 國際公開番号 WO2011/074911
 (87) 國際公開日 平成23年6月23日 (2011.6.23)
 審査請求日 平成25年12月10日 (2013.12.10)
 審判番号 不服2015-20081 (P2015-20081/J1)
 審判請求日 平成27年11月9日 (2015.11.9)
 (31) 優先権主張番号 10-2009-0126444
 (32) 優先日 平成21年12月17日 (2009.12.17)
 (33) 優先権主張国 韓国 (KR)

(73) 特許権者 516373720
 ジー2タッチカンパニー、リミテッド
 大韓民国 13486 ギョンギード、ソ
 ンナムーシ、ブンダンギング、パンギヨーロ
 255ボンギル、35, 203
 (74) 代理人 100091683
 弁理士 ▲吉▼川 俊雄
 (72) 発明者 リ、ソンホ
 大韓民国 445-983 ギョンギード
 ファソンーシ、パンウォルドン、シン
 ョントンヒョンデアパート 308ドン、
 1201ホ

最終頁に続く

(54) 【発明の名称】タッチパネル

(57) 【特許請求の範囲】

【請求項 1】

光透過性基板(30)と、

前記光透過性基板(30)上にマトリクス状に配列される単位タッチセル(60)を備えるタッチパネルであって、

それぞれの前記単位タッチセル(60)は、

人体の指(25)またはそれに類似した電気的特性を有するタッチ手段が所定の距離(d)に接近するときに、前記タッチ手段との間で静電容量を形成する導電パッド、

入力端子が信号線(32)に接続され、出力端子が前記導電パッド(50)に接続され、ゲート端子に印加された制御信号に応じてオンオフし、充電信号を前記導電パッド(50)に供給する、第1の3端子型のスイッチング素子(42)、

前記導電パッド(50)にゲート端子が接続され、前記タッチ手段と前記導電パッド(50)との間の静電容量の有無によるゲート端子の電圧の変化に応じて出力信号が変化する第2の3端子型のスイッチング素子(44)、および

前記第2の3端子型のスイッチング素子(42)の出力からタッチ入力の有無を認識するタッチ位置検出部(70)、を備え、

前記第2の3端子型のスイッチング素子(44)のゲート端子の電圧の変化はタッチ入力がない場合とタッチ入力がある場合のキックバックの差に依存していること、および

前記信号線(32)は前記導電パッド(50)に充電信号を印加するための信号線であり、前記制御信号は前記信号線(32)と異なる別途の信号線(36)を通じて印加され

、前記別途の信号線（36）を通じて前記第1の3端子型のスイッチング素子（42）のゲート端子に印加されるスキャンパルスによって前記第1の3端子型のスイッチング素子（42）が順次導通され、マルチタッチ入力の認識を可能にすることを特徴とするタッチパネル。

【請求項2】

前記第1の3端子型のスイッチング素子（42）及び前記第2の3端子型のスイッチング素子（44）のそれぞれのゲート端子と出力端子との間に接続されるコンデンサ（C1、C2）をさらに含むことを特徴とする請求項1に記載のタッチパネル。 10

【請求項3】

前記第1の3端子型のスイッチング素子（42）のゲート端子と出力端子との間に接続されるコンデンサの容量値（C1）は、10fFから100μFであることを特徴とする請求項2に記載のタッチパネル。 10

【請求項4】

前記第1の3端子型のスイッチング素子（42）のゲート端子と出力端子との間に接続されるコンデンサの容量値（C1）は、前記タッチ手段と前記導電パッド（50）との間の静電容量値（Ct）に比べて2倍～数百倍小さい値に選択されることを特徴とする請求項3に記載のタッチパネル。 10

【請求項5】

前記第1の3端子型のスイッチング素子（42）のゲート端子と出力端子との間に接続されるコンデンサの容量値（C1）は、前記タッチ手段と前記導電パッド（50）との間の静電容量値（Ct）以上の値に選択されることを特徴とする請求項2に記載のタッチパネル。 20

【請求項6】

前記コンデンサ（C1、C2）は、前記第1の3端子型のスイッチング素子（42）及び前記第2の3端子型のスイッチング素子（44）に内蔵設置されることを特徴とする請求項4に記載のタッチパネル。 20

【請求項7】

前記コンデンサ（C1、C2）は、前記第1の3端子型のスイッチング素子（42）と前記第2の3端子型のスイッチング素子（44）の外部に設置されることを特徴とする請求項4に記載のタッチパネル。 30

【請求項8】

前記第2の3端子型のスイッチング素子（44）の入力端子とゲート端子との間にコンデンサ（C3）がさらに接続されることを特徴とする請求項4に記載のタッチパネル。

【請求項9】

前記第1及び第2の3端子型のスイッチング素子（42、44）は、リレー（Relay）、MOS（Metal Oxide Semiconductor）スイッチ、BJT（Bipolar Junction Transistor）スイッチ、FET（Field Effect Transistor）スイッチ、MOSFET（Metal Oxide Semiconductor Field Effect Transistor）スイッチ、IGBT（Insulated Gate Bipolar Transistor）スイッチ、TFT（Thin Film Transistor）スイッチのいずれか一つであることを特徴とする請求項3に記載のタッチパネル。 40

【請求項10】

前記タッチ位置検出部（70）は、前記第1の3端子型のスイッチング素子（42）のゲート端子にオン／オフ制御信号を印加し、前記第1の3端子型のスイッチング素子（42）の入力端子が接続される信号線（32）に位置検出信号を印加し、タッチ入力の有無によるキックバックの差に応じた第2の3端子型のスイッチング素子（44）の出力信号差を対比してタッチ入力の有無を認識することを特徴とする請求項2から9のいずれか一項に記載のタッチパネル。

【請求項11】

前記第2の3端子型のスイッチング素子(44)の出力信号は、タッチ入力の有無に応じて数十倍～数万倍の差を有することを特徴とする請求項10に記載のタッチパネル。

【請求項12】

前記第2の3端子型のスイッチング素子(44)の出力信号と基準信号とを比較する比較手段をさらに含むことを特徴とする請求項10に記載のタッチパネル。

【請求項13】

前記光透過性基板(30)の一側には前記第2のスイッチング素子(44)と同じ回路構成を有するが、ゲート端子には導電パッド(50)が接続されない3端子型のセンシングスイッチング素子(64)を備えたセンシングセル(61)がさらに設けられ、

前記タッチ位置検出部(70)は、前記センシングスイッチング素子(64)のゲート端子に、タッチ入力未発生時に前記単位タッチセル(60)の前記第2の3端子型のスイッチング素子(44)のゲート端子に印加される信号と、タッチ入力発生時に前記単位タッチセル(60)の前記第2の3端子型のスイッチング素子(44)のゲート端子に印加される信号との中間値に対応する制御信号を印加し、前記センシングスイッチング素子(64)の入力端子に前記第2の3端子型のスイッチング素子(44)の入力端子に印加される信号と同じ信号を印加し、前記センシングスイッチング素子(64)の出力端子から出力される信号を前記比較手段の基準信号として用いることを特徴とする請求項12に記載のタッチパネル。10

【請求項14】

前記タッチ位置検出部(70)は、前記単位タッチセル(60)の座標値に対応するアドレスを有するメモリ手段(74)をさらに含み、タッチ入力を検出すると、対応する前記単位タッチセル(60)の座標値を前記メモリ手段(74)の対応アドレスに格納することを特徴とする請求項1に記載のタッチパネル。20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、タッチパネルのタッチセル構造及びそれを用いたタッチパネルに関し、さらに詳細には、特化されたセル構成を有するタッチセル構造であって、タッチ入力に対する検出感度及び精度が非常に高く、デジタル方式でタッチ入力を検出することができ、且つマルチタッチ入力を認識することのできる新しいPad to Gate方式のタッチセル構造及びそれを用いたタッチパネルに関する。30

【背景技術】

【0002】

タッチ入力装置は、LCD(Liquid Crystal Display)、PDP(Plasma Display Panel)、OLED(Organic Light Emitting Diode)、AMOLED(Active Matrix Organic Light Emitting Diode)等のような表示装置上に付加されるか、または表示装置内に内蔵設計される入力装置であって、指やタッチペン等の物体がスクリーンに接触したとき、それを入力信号として認識する装置である。

【0003】

タッチ入力装置は、近年、携帯電話(mobile phone)、PDA(Personal Digital Assistants)、PMP(Portable Multimedia Player)等のようなモバイル機器に多く組み込まれており、それ以外にもナビゲーション、ネットブック、ノートパソコン、DID(Digital Information Device)、タッチ入力支援オペレーティングシステムを用いるデスクトップ・コンピュータ、IPTV(Internet Protocol TV)、最尖端戦闘機、戦車、装甲車等の産業分野全般にわたって用いられている。

【0004】

従来のタッチ入力装置については様々なタイプが開示されているが、製造工程が簡単で製造コストが安価な抵抗方式のタッチ入力装置が最も広く用いられている。しかし、抵抗

10

20

30

40

50

方式のタッチパネルは透過率が低く、基板に対して圧力を加えなければならぬため使用時間の経過に伴う耐久性の低下が避けられず、正確なタッチ地点の認識が難しく、かつ、温度等のような周辺環境及びノイズによる検出エラーが頻繁に発生するという問題点がある。

【0005】

抵抗式タッチ入力装置の代案として開発された容量式（または、「静電容量式」）タッチ入力装置は、非接触方式によってタッチ入力を検出することで、抵抗式タッチ入力装置における様々な問題点に対する解決策を有する。

【0006】

図1は、従来の静電容量式タッチパネルの構造を示す。図1を参照すると、従来の容量式タッチパネルは、フィルム、プラスチックまたはガラス等より製造された透明基板（10）の上下面に透明導電膜が形成され、透明基板（10）の4つの角のそれぞれに電圧印加用の金属電極（12）が形成されている。上記透明導電膜はITO（Indium Tin Oxide）またはATO（Antimony Tin Oxide）等の透明な金属からなる。そして、上記透明導電膜の4つの角に形成される金属電極（12）は、銀（Ag）等の抵抗率の低い導電性金属プリンティングにより形成される。上記金属電極（12）の周辺には抵抗ネットワークが形成される。上記抵抗ネットワークは、上記透明導電膜の表面全体に均等にコントロール信号を送出するために線形パターン（Linearization Pattern）で形成される。また、金属電極（12）を含む透明導電膜の上部には保護膜がコーティングされる。

10

20

【0007】

このような静電容量方式のタッチパネルは次のように動作する。上記金属電極（12）に高周波の交流電圧を印加すると、これは透明基板（10）の全面に広がるようになる。このとき、指（16、または、導電性物質のタッチ手段）で透明基板（10）の上面の透明導電膜を軽くタッチすると、一定量の電流が人体内に吸収され、コントローラ（14）に内蔵された電流センサで電流の変化を感知し、4つの金属電極（12）のそれぞれにおける電流量を演算してタッチ地点を認識するようになる。

【0008】

このような静電容量方式のタッチパネルは、ソフトタッチ方式であるため寿命が長く、1枚の透明基板（10）のみを使用するため光透過率が高く、接触表面に特殊な金属コーティング処理が施されているため堅固であるという長所を有する。特に、パネルのエッジ部分においてタッチ入力を検出できない非動作領域（non active area）の幅が狭いため、表示装置との結合時に器具をスリムにすることができるという長所がある。

30

【0009】

しかしながら、このような静電容量方式のタッチパネルは、微小電流の大きさを検出する方式で、高価な検出装置を必要とし、さらに、検出された電流をデジタルに変換するためのADCが必要なため、高コストになってしまふ。また、アナログ信号をデジタルに変換する過程の所要時間により反応時間が長くなるという問題点がある。特に、タッチ入力が発生した時の検出電流とタッチ入力前の平常時の電流との大きさの差がごく僅かで、検出感度が悪く、ノイズに敏感な問題点を抱いている。例えば、タッチ入力未発生時に金属電極（12）のいずれかから流出する電流の大きさを1μAとし、タッチ入力発生時に同一の金属電極（12）から流出する電流の大きさを2μAとすると、このような微小電流差を回路的な手段で検出することは精度の低下や、ノイズによる信号認識エラー等を引き起こす原因となる。

40

【発明の概要】

【発明が解決しようとする課題】

【0010】

本発明は、上述のような従来の容量式タッチ入力装置において、タッチ入力による微小な信号変動と、これを検出するために複雑な構成を要するという問題点を解決するために

50

提案されたものであり、タッチ入力装置を構成する単位タッチセルが特化された回路構成を有することによってタッチ入力の有無による検出信号の差を大きくし、それによってタッチ入力に対する検出感度及び精度を高めるとともに、デジタル方式でタッチ入力を検出することで A D C 等のような高価な構成品を使用せず、反応時間を大きく短縮しノイズによる誤認識を取り除き、マルチタッチ入力を認識することができる新しい方式のタッチセル構造、及びそれを用いたタッチパネルを提供することを目的とする。

【課題を解決するための手段】

【0011】

上記のような目的を達成するために、本発明のタッチセル構造は、タッチパネルの単位タッチセル(60)を構成するタッチセル構造において、人体の指(25)またはそれに類似した電気的特性を有するタッチ手段が所定の距離(d)に接近するときに、タッチ手段との間で静電容量を形成する導電パッド(50)と、上記導電パッド(50)にゲート端子が接続され、タッチ手段と導電パッド(50)との間の静電容量によってゲート端子の電位が変化するとき、それに対応して出力信号が変化する3端子型のスイッチング素子(40)と、を含んで構成されたことを特徴とする。10

【0012】

一実施例において、上記スイッチング素子(40)は、上記導電パッド(50)に出力端子が接続され、ゲート端子に印加される制御信号に応じてターンオン／オフされて導電パッド(50)に充電信号をスイッチング供給する3端子型の第1のスイッチング素子(42)と、上記導電パッド(50)にゲート端子が接続され、ゲート端子の電位が変化するとき、それに対応して出力信号が変化する第2のスイッチング素子(44)と、を含む。20

【0013】

一実施例において、上記第1のスイッチング素子(42)及び第2のスイッチング素子(44)のそれぞれの制御端子と出力端子との間に接続されるコンデンサ(C1、C2)をさらに含む。

【0014】

一実施例において、上記第1のスイッチング素子(42)の制御端子と出力端子との間に接続されるコンデンサC1は、10fF～100μFである。

【0015】

一実施例において、上記第1のスイッチング素子(42)の制御端子と出力端子との間に接続されるコンデンサC1は、タッチ手段と導電パッド(50)との間のCtに比べて2倍～数百倍小さい値に選択される。30

【0016】

他の実施例において、上記第1のスイッチング素子(42)の制御端子と出力端子との間に接続されるコンデンサC1は、タッチ手段と導電パッド(50)との間のCt以上の値に選択される。

【0017】

一実施例において、上記コンデンサ(C1、C2)は、第1のスイッチング素子(42)及び第2のスイッチング素子(44)に内蔵設置される。40

【0018】

他の実施例において、上記コンデンサ(C1、C2)は、第1のスイッチング素子(42)及び第2のスイッチング素子(44)の外部に設置される。

【0019】

一実施例において、上記第2のスイッチング素子(44)の入力端子と制御端子との間にコンデンサ(C3)がさらに接続される。

【0020】

一実施例において、上記導電パッド(50)と接地との間には補助コンデンサ(54)がさらに設けられる。

【0021】

10

20

30

40

50

一実施例において、上記スイッチング素子(40)は、リレー(Re lay)、MOS(Metal Oxide Semiconductor)スイッチ、BJT(Bipolar Junction Transistor)、FET(Field Effect Transistor)、MOSFET(Metal Oxide Semiconductor Field Effect Transistor)、IGBT(Insulated Gate Bipolar Transistor)、TFT(Thin Film Transistor)のいずれか一つである

上記のような目的を達成するための本発明のタッチパネルは、光透過性基板(30)と、上記光透過性基板(30)上にマトリクス状に配列され、導電パッド(50)及び、上記導電パッド(50)にゲート端子が接続され、人体の指(25)またはそれに類似した電気的特性を有するタッチ手段と導電パッド(50)との間の静電容量によってゲート端子の電位が変化するとき、それに対応して出力信号が変化する3端子型のスイッチング素子(40)を含むタッチセル(60)と、上記スイッチング素子(40)の出力からタッチ入力を認識するタッチ位置検出部(70)と、を含んで構成されたことを特徴とする。
10

【0022】

一実施例において、上記スイッチング素子(40)は、上記導電パッド(50)に出力端子が接続され、ゲート端子に印加される制御信号に応じてターンオン／オフされて導電パッド(50)に充電信号をスイッチング供給する3端子型の第1のスイッチング素子(42)と、上記導電パッド(50)にゲート端子が接続され、ゲート端子の電位が変化するとき、それに対応して出力信号が変化する第2のスイッチング素子(44)と、を含む。
20

【0023】

一実施例において、上記第1のスイッチング素子(42)及び第2のスイッチング素子(44)のそれぞれの制御端子と出力端子との間に接続されるコンデンサ(C1、C2)をさらに含む。

【0024】

一実施例において、上記第1のスイッチング素子(42)の制御端子と出力端子との間に接続されるコンデンサC1は、10fF～100μFである。

【0025】

一実施例において、上記第1のスイッチング素子(42)の制御端子と出力端子との間に接続されるコンデンサC1は、タッチ手段と導電パッド(50)との間のCtに比べて2倍～数百倍小さい値に選択される。
30

【0026】

他の実施例において、上記第1のスイッチング素子(42)の制御端子と出力端子との間に接続されるコンデンサC1は、タッチ手段と導電パッド(50)との間のCt以上の値に選択される。

【0027】

一実施例において、上記コンデンサ(C1、C2)は第1のスイッチング素子(42)及び第2のスイッチング素子(44)に内蔵設置される。

【0028】

他の実施例において、上記コンデンサ(C1、C2)は、第1のスイッチング素子(42)及び第2のスイッチング素子(44)の外部に設置される。
40

【0029】

一実施例において、上記第2のスイッチング素子(44)の入力端子と制御端子との間にコンデンサ(C3)がさらに接続される。

【0030】

一実施例において、上記導電パッド(50)と接地との間には補助コンデンサ(54)がさらに設けられる。

【0031】

一実施例において、上記スイッチング素子(40)は、リレー(Re lay)、MOS

(Metal Oxide Semiconductor)スイッチ、BJT(Bipolar Junction Transistor)、FET(Field Effect Transistor)、MOSFET(Metal Oxide Semiconductor Field Effect Transistor)、IGBT(Insulated Gate Bipolar Transistor)、TFT(Thin Film Transistor)のいずれか一つである。

【0032】

一実施例において、上記タッチ位置検出部(70)は、上記第1のスイッチング素子(42)の制御端子にオン／オフ制御信号を印加し、入力端子に位置検出信号を印加し、タッチ入力の有無によるキックバックの差に応じた第2のスイッチング素子(44)の出力信号差を対比してタッチ入力を認識する。 10

【0033】

一実施例において、上記第2のスイッチング素子(44)の出力信号は、タッチ入力の有無に応じて数十倍～数万倍の差を有する。

【0034】

一実施例において、上記第2のスイッチング素子(44)の出力信号と基準信号とを比較する比較手段をさらに含む。

【0035】

一実施例において、上記基板(30)の一側には上記第2のスイッチング素子(44)と同じ回路構成を有するが、制御端子には導電パッド(50)が接続されない3端子型のセンシングスイッチング素子(64)を備えたセンシングセル(61)がさらに設けられ、上記タッチ位置検出部(70)は、上記センシングスイッチング素子(64)の制御端子に「タッチ入力の未発生時にタッチセル(60)の第2のTFT(44)の制御端子に印加される信号」と、「タッチ入力発生時にタッチセル(60)の第2のTFT(44)の制御端子に印加される信号」との中間値に対応する制御信号を印加し、センシングスイッチング素子(64)の入力端子に第2のスイッチング素子(44)の入力端子に印加される信号と同じ信号を印加し、センシングスイッチング素子(64)の出力端子から出力される信号を上記比較手段の基準信号として用いる。 20

【0036】

一実施例において、上記タッチ位置検出部(70)は、上記タッチセル(60)の座標値に対応するアドレスを有するメモリ手段(74)をさらに含み、タッチ入力を検出すると、対応するタッチセル(60)の座標値を上記メモリ手段(74)の対応アドレスに格納する。 30

【発明の効果】

【0037】

本発明によるタッチセル構造及びそれを用いたタッチパネルは、人体の指やそれに類似した導電特性を有するタッチ手段との間で静電容量を形成する導電パッドと、該導電パッドにゲート端子が接続される3端子型のスイッチング素子で構成されることで、即ち、導電パッドとゲート端子が接続されるP2G(Pad to Gate)方式で構成されることで、タッチ手段と導電パッドとの間に形成された静電容量(Ct)がスイッチング素子のゲート端子の電位を決定するようになり、タッチ入力の有無に応じてスイッチング素子の出力信号の差が数十倍～数万倍程度となるようにすることができ、これによって、タッチ入力に対する検出感度及び検出精度が非常に高く、出力信号のハイ／ローレベルでタッチ入力を検出でき、従来のADCを使用していたタッチパネル構造とは異なりデジタル方式でタッチ入力を検出することができ、信号に対する反応速度が非常に速く、ノイズによる影響がほとんどないため、誤作動や信号の誤認識が発生せず、かつ、それぞれのタッチセルが能動的に動作するアクティブマトリクス(AM; Active Matrix)方式であって各タッチセルの独立した動作が可能で、複数の地点が同時にタッチされるマルチタッチ入力を認識することができ、特化されたセル構造を有することでセル間隔を微小化することができるため、多様なアプリケーションに対するタッチ入力の支援が可能な40

だけでなく、タッチ入力を用いるアプリケーションの開発を促進できるという効果がある。

【図面の簡単な説明】

【0038】

【図1】従来の容量式タッチパネルの一例を示した斜視図である。

【図2】本発明によるタッチパネルの構造を示した分解斜視図である。

【図3】本発明においてタッチ入力を検出する方法を概念的に示した図である。

【図4】本発明によるタッチセル構造の基本的な実施例を示した構成図である。

【図5】メモリ手段の一実施例を概念的に示したブロック図である。

【図6】本発明による好ましい実施例を示した構成図である。

10

【図7】図6の実施例における単位タッチセルの構造を示した平面構成図である。

【図8】図7においてI-I'I線に沿って切断した断面構成を示した断面図である。

【図9】図6の実施例におけるタッチ入力を検出する例を示した波形図である。

【図10】本発明のさらに他の実施例を示した構成図である。

【図11】図10の変形実施例を示した構成図である。

【図12】TFTにコンデンサが内蔵設計される例を示した断面図である。

【図13】TFTにコンデンサが内蔵された状態を例示したタッチセルの構成図である。

【図14】タッチ入力の有無によるキックバックの波形を例示した波形図である。

【図15】TFTのゲート電圧に対する出力電流の特性を示したグラフ図である。

【図16】比較器を用いてタッチ入力を検出する例を示した図面である。

20

【図17】比較器を用いた検出時の波形を例示した波形図である

【図18】センシングセルの構成を例示した回路図である

【図19】センシングセルの他の例を示した回路図である。

【発明を実施するための形態】

【0039】

以下、添付の図面及び実施例を参照し、本発明の好ましい実施例について詳細に説明する。

【0040】

先ず、本発明は、LCD、PDP、OLED、AMOLED等の表示装置の上面に附加して設置されるか、または表示装置に内蔵設計されるタッチパネルのタッチセル構造、及びそれを用いたタッチパネルに関する。本発明によるタッチセル構造は、タッチパネル上にて実際のタッチ入力が可能な動作領域(Active area)を分割して複数個のタッチセルをマトリクス状に配列したセル方式のタッチ入力装置において、それぞれの単位タッチセルが有する構造である。

30

【0041】

各単位タッチセルの構造は、指やそれに類似した導電特性を有するタッチ手段との間ににおいて静電容量を形成する導電パッドと、該導電パッドにゲート端子が接続された3端子型のスイッチング素子とからなる。ここで、本発明によって特化されたタッチセル構造は、導電パッドの静電容量によってスイッチング素子のゲート端子の電位を決定するのでP2G(Pad to Gate)方式とも称し、あるいは、指により生成されたコンデンサンスがスイッチング素子のゲート端子の電位を変更するのでF2G(Finger to Gate)方式とも称する。これらの命名方式から、本発明によるP2GまたはF2G方式のタッチセル構造が従来の静電容量式タッチパネルと差別化されていることが容易に理解できる。

40

【0042】

スイッチング素子は、ターンオン/オフを制御できるゲート端子を備えた3端子型となる。3端子型スイッチング素子は、各タッチセルから出力される信号を感知する用途で使用され、他の実施例においては、各タッチセルに印加される充電信号をスイッチングする付加的なスイッチング素子がさらに求められることがある。例えば、3端子型スイッチング素子は、制御端子に印加される信号に応じて入出力端子の導通を制御する素子であつ

50

て、リレー (Relay)、MOS (Metal Oxide Semiconductor) スイッチ、BJT (Bipolar Junction Transistor)、FET (Field Effect Transistor)、MOSFET (Metal Oxide Semiconductor Field Effect Transistor)、IGBT (Insulated Gate Bipolar Transistor)、TFT (Thin Film Transistor) であることができる。リレー (Relay) は、制御端子に電流を印加すると、入力端子に印加された電圧や電流が損失なく出力される素子であり、BJT は、ベース (Base) の閾値電圧 (Threshold voltage) よりも高い電圧をベースに印加した状態でベース端子に電流を流すと、一定量増幅された電流がコレクタ (Collector) からエミッタ (Emitter) に流れる素子である。また、TFT は、LCD や AMOLED 等の表示装置を構成する画素部に用いられるスイッチング素子であって、制御端子であるゲート (Gate) 端子と、入力端子であるドレイン (Drain) 端子と、出力端子であるソース (Source) 端子とからなり、ゲート端子に、ソース端子に印加された電圧よりも閾値電圧以上となる電圧を加えると、導通されながらゲート端子に印加された電圧の大きさに従属される電流が入力端子から出力端子に流れる素子を示す。
10

【0043】

以下に、スイッチング素子として TFT が使用される例を説明するが、スイッチング素子と TFT に対しては同一の図面符号を付する。このように、TFT を用いて各タッチセルにおける信号をスイッチングすることは、LCD (または、Active Matrix LCD) や AMOLED において、画面表示のために TFT を用いて画素を構成する方式に類似している。即ち、本発明におけるタッチセル (50) は、Active Matrix 方式でタッチ入力を検出する。それによる技術的な長所はタッチパネルの量産性、信頼性等が良好であり、信号の逆流を防止してタッチ入力を誤認識することを防ぎ、同時に多数の地点がタッチされるマルチタッチ入力を認識できるということである。
20

【0044】

図2は、本発明によるタッチパネルの構造を示した分解斜視図である。図示したように、表示装置 (20) の上面に単一の基板 (30) のタッチパネルが設けられる。基板 (30) はガラスまたはフィルム等の光透過性材料からなる。図示したように、基板 (30) のエッジ部には、後述する信号線に位置検出信号及びゲート信号等を印加するドライブIC (71) が実装される。図示の実施例では、ドライブIC (71) が単一のICとして設けられた例を示しているが、ドライブIC (71) は、送信用と受信用がそれぞれ別に構成されてもよく、ゲートIC が別途に構成されてもよい。
30

【0045】

ドライブIC (71) は、基板 (30) のエッジ部にCOF (Chip On Film) またはCOG (Chip On Glass) の形態で実装される。また、ドライブIC (71) は基板 (30) のエッジ部における配線領域を小さくするために ASG (Amorphous Silicon Gate) で構成されてもよい。ASG は、ゲートIC の機能を非晶質シリコンガラス基板上に具現するSOG (System On Glass) 技術で、ASG によってガラス基板上で直接ゲートIC の機能を具現することができ、ゲートIC の設置領域を最小化することができる。また、ドライブIC (71) は、FPC (Flexible Printed Circuit) を用いて基板 (30) の外部から信号を伝達してもよい。
40

【0046】

一方、本発明のタッチセル構造を有するタッチパネルは、単一の基板 (30) で構成されるため、非常にスリムに製造することが可能である。従って、図2のように、タッチパネルが表示装置 (20) の上部に設けられるものではなく、表示装置 (20) の内部に内蔵設計ができる、このような設計にもかかわらず表示装置 (20) の軽薄短小化を大きく阻害することができない。これは、本発明が有する重要な技術的長所の一つである。例えば、LCD の場合、TFT 基板とカラーフィルタ基板が貼り合わせられた液晶パネル
50

上に本発明の単一の基板(30)で構成されたタッチパネルと偏光板等を積層した後、BLUのハウジング内にそれらを設けることによって、タッチパネルを表示装置(20)に内蔵させることができる。他の例として、上記基板(30)は、カラーフィルタ基板と同じ基板で設けられてもよい。例えば、カラーフィルタ基板の上面または下面に、後述するタッチセルが形成されることがある。

【0047】

本発明の具体的な実施例について説明するにあたって、図3を参照し、本発明において非接触タッチ入力を検出する原理について簡単に説明する。図3を参照すると、導電パッド(50)に指(25)、または、それに類似した導電性のタッチ手段)が接近したときに、導電パッド(50)と指(25)が「d」の間隔で離れて、「A」という対向面積を有するものとする。そうすると、図3の右側の等価回路及び式から明らかなように、指(25)と導電パッド(50)との間には静電容量「C」が形成される。静電容量「C」を有する導電パッド(50)に電圧や電流の信号を供給し、電荷量「Q」の大きさを持つ電荷が蓄積されると、 $V = Q / C$ という電圧関係式が成立つ。このとき、人体は大地に対して仮想的に接地される。

10

【0048】

もし、指(25)が導電パッド(50)とdの間隔で対向された状態で導電パッド(50)に所定の信号を印加すると、導電パッド(50)と指(25)との間に形成された静電容量Cには電荷が充電される。このとき、図示したように、導電パッド(50)にはスイッチング素子(40, 好ましくは、TFT)のゲート端子が接続されているため、導電パッド(50)に電荷が充電される時間及び静電容量Cに蓄積された信号が放電される任意の時間の間にTFT(40)がターンオンされる。放電された信号の大きさは時間の経過とともに徐々に小さくなり、ある程度放電が進むと、TFT(40)はターンオフされる。

20

【0049】

本発明は、このようにタッチ手段と導電パッド(50)との間の静電容量によってTFT(40)のゲート端の電位が変動することを用いて非接触タッチ入力を検出する。このとき、後述するように、TFT(40)のゲート端の電位に対する出力信号は対数関数(logarithm)のグラフで示されるので、タッチ入力の有無に応じてTFT(40)の出力が数十倍～数万倍の出力差を有するようになる。本発明は、このように導電パッド(50)の電位がTFT(40)のゲート端の電位を決定するP2G方式であって、従来知られている静電容量方式のタッチ入力装置及びタッチセル構造とは明らかに差別化される。

30

【0050】

図4は、本発明によるタッチセル構造の基本的な実施例を示した構成図で、本発明のタッチセル(60)が3*3の解像度で備えられたタッチパネルを例示したものである。タッチセル(60)は実際にはより高い解像度で配置されるが、本発明の理解を容易にするために、以下の実施例ではタッチセル(60)が3*3で構成されたタッチパネルを例として説明する。

【0051】

40

図4を参照すると、基板(30)の一面には複数の第1の信号線(32)と第2の信号線(34)と補助信号線(37)とが配置される。第1の信号線(32)は各タッチセル(60)に位置検出信号(または、充電信号)を印加するための信号線であり、第2の信号線(34)は各タッチセル(60)から位置検出信号を受信するための信号線であり、補助信号線(37)は各タッチセル(60)に観測用の補助信号を印加するための信号線である。図示された実施例では、第1の信号線(32)と第2の信号線(34)が平行に配線され、さらに、補助信号線(37)が交差して配線されていることを例示しているが、これらは単に本発明の理解を容易にするためのものであり、各信号線はすべて平行に配線されてもよく、または、配線角度を変更して配線されてもよい。また、各信号線は斜線状に配線されてもよく、または、ジグザグ状に配線されてもよい。

50

【0052】

図4の実施例において、それぞれの単位タッチセルは、導電パッド(50)と、該導電パッド(50)にゲート端子が接続された3端子型のスイッチング素子(40)とからなる。3端子型のスイッチング素子(40)としては、上述したように多様なスイッチング素子であることができるが、好ましくはTFT(40)である。TFTは、AMLCD(Active Matrix LCD)またはAMLCD等において性能が既に検証された素子である。

【0053】

図示したように、導電パッド(50)は第1の信号線(32)に接続され、第1の信号線(32)から充電信号を受ける。TFT(40)は導電パッド(50)にゲート端子が接続され、入力端子であるドレイン端子は補助信号線(37)に接続され、出力端子であるソース端子は第2の信号線(34)に接続される。

10

【0054】

導電パッド(50)は、ITO、CNT(Carbon Nano Tube)、ATO(Antimony Tin Oxide)、IZO(Indium Zinc Oxide)、またはそれに類似した導電特性を有する透明導電体で形成される。導電パッド(50)は、人体の指(25)と対向して静電容量を形成するもので、導電パッド(50)の面積はタッチ入力時に発生する静電容量を決定する重要な因子として作用する。例えば、タッチセル(60)内で導電パッド(50)の面積を大きく取るほど、タッチ入力時に発生する静電容量は大きくなることになる。

20

【0055】

図4の下段にはタッチパネルのシステム構成が示されている。図示したように、パネルの一側エッジ部または外部にはタッチ位置検出部(70)が設けられる。タッチ位置検出部(70)は、ドライブIC(71)と、タイミング制御部(72)と、信号処理部(73)と、メモリ手段(74)とからなる。そして、タッチ位置検出部(70)で得られた検出信号はCPU(75)に伝達される。CPU(75)は表示装置(20)のCPU若しくはパソコン装置のメインCPUであることができ、または、タッチ入力装置自体のCPUであることができる。図示していないが、システム構成にはタッチ入力の検出のための信号のハイまたはロー電圧を生成するための電源部がさらに含まれる。

30

【0056】

タイミング制御部(72)は数十ms以下の時分割信号を発生し、信号処理部(73)はドライブIC(71)を介して第1の信号線(32)のそれぞれに充電信号を印加し、補助信号線(37)のそれぞれには観測用の補助信号を印加し、第2の信号線(34)から受ける信号を検出してタッチ入力が発生したタッチセル(60)の座標値を得る。

【0057】

メモリ手段(74)は、得られた座標値を一時的に格納する手段である。図示する実施例ではタッチセル(60)が3*3の解像度である場合を例示しているが、実際にはさらに高い解像度を有するため、多くの信号を処理する過程で信号が損失があることがある。例えば、信号処理部(73)が「Busy」の状態である場合、位置検出信号を認識できず、信号を逃すことがある。メモリ手段(74)はこのような信号の損失を防止する。

40

【0058】

図5は、メモリ手段の一実施例を概念的に示したブロック図である。図5を参照すると、メモリ手段(74)は、タッチセル(60)の座標値に対応する絶対アドレスを有する。このために、メモリ手段(74)はタッチセル(60)数以上のビットを有する。もし、図4の実施例において右側最下段のタッチセル(60)でタッチ入力が発生したとすると、信号処理部(73)は図5中に点線で示すように、メモリ手段(74)の「m9」アドレスに得られた座標値を格納する。次いで、全信号を1回スキャンした後にメモリ手段(74)を読み出して欠落している信号があるか否かを判断する。もし、m9の座標値に対応する信号が欠落しており、メモリ手段(74)のm9には格納されている状態であれば、当該信号を正常入力信号として生成し、次のスキャン以前にメモリ手段(74)を

50

消去する。

【0059】

図6は、本発明による好ましい実施例を示す平面構成図で、タッチセル(60)に2つのスイッチング素子(42、44)が構成された例を示す。図6の実施例は、信号の処理がさらに容易で、かつ安定してマルチタッチ入力を認識する例である。

【0060】

図6に示すように、基板(30)の一面には複数のゲート信号線(36)がさらに配置される。各タッチセル(60)が導電パッド(50)と、該導電パッド(50)にゲート端子が接続されるスイッチング素子(44)とからなる基本的な回路構成は図4の実施例と同様であり、これに導電パッド(50)に充電信号をスイッチング供給するためのスイッチング素子(42)がさらに設けられる。後者のスイッチング素子(42)は第1のスイッチング素子(42)であり、前者のスイッチング素子(44)は第2のスイッチング素子(44)である。好ましくは、両スイッチング素子(42、44)とともにTFTである。

10

【0061】

図6を参照すると、第1のTFT(42)は、第1の信号線(32)に入力端子が接続され、導電パッド(50)に出力端子が接続され、ゲート信号線(36)にゲート端子が接続される。第2のTFT(44)は、導電パッド(50)にゲート端子が接続され、入力端子と出力端子は、それぞれ補助信号線(37)と第2の信号線(34)に接続される。

20

【0062】

図6の実施例における、タッチ位置検出部(70)は、それぞれのゲート信号線(36)に順次スキャンパルスを印加して第1のTFT(42)を順次導通させる。或いは、ゲート信号Gnを同時にターンオンして指(25)と導電パッド(50)との間の静電容量に充電を誘導した後、補助信号線(37)を順次印加してタッチ位置を確認してもよい。

【0063】

図7は、図6の実施例における、単位タッチセルの構造を示した平面構成図であり、図8は、図7においてI-I'I'線に沿って切断した断面構成を示した断面図であって、これを参照して単位タッチセル(60)の構造についてより具体的に説明すると次のようである。

30

【0064】

図7を参照すると、図6の回路図のように、導電パッド(50)及び信号線に第1のTFT(42)及び第2のTFT(44)が接続されている。信号線は、一実施例として、アルミニウムとアルミニウム合金等のアルミニウム系金属、銀と銀合金等の銀系金属、銅と銅合金等の銅系金属、モリブデンとモリブデン合金等のモリブデン系金属、クロム、チタン、タンタル等からなるものが好ましい。第1の信号線(32)、第2の信号線(34)、ゲート信号線(36)及び補助信号線(37)は、物理的性質が異なる2つの膜、即ち、下部膜(図示せず)とその上の上部膜(図示せず)とを含むことができる。上部膜は、信号遅延や電圧降下を減らすことができるよう、低い比抵抗(Resistance)の金属、例えば、アルミニウム(A1)やアルミニウム合金等のアルミニウム系金属からなる。これに対し、上部膜は、ITO(Indium Tin Oxide)及びIZO(Indium Zinc Oxide)との接触特性に優れた物質、例えば、モリブデン(Mo)、モリブデン合金、クロム(Cr)等からなる。

40

【0065】

信号線は、好ましくは透明導電体で形成され、観測子によって視認されることを避ける。図示していないが、信号線が透明導電体で構成される場合には、信号線の交差地点において信号線間を絶縁するために、また、信号線の抵抗を減少させるために、部分的に金属系の信号線が使用される。また、図示していないが、信号線は絶縁膜で保護されることができる。信号線を透明導電体で構成すると、信号線の視認を防止できるだけでなく、表示

50

装置の画面表示のための信号線（例えば、LCDのゲートライン及びソースライン等）若しくは画素の間に形成されて信号線を隠すBM（Black Matrix）との光干渉によるモアレ現象を防止することもできる。異種のレイヤーによって形成された信号線はコンタクトホール（59、contact hole）によって他の構成品と接続される。

【0066】

図8の断面図を参照すると、第1のTFT（42）と第2のTFT（44）のゲート電極（56）上には、窒化ケイ素（SiNx）等からなるゲート絶縁膜（43）が形成される。ゲート絶縁膜（43）上にはゲート電極（56）と重なり、ドレイン電極（57）とソース電極（58）との間にチャネルを形成する活性層（46）が形成される。また、活性層（46）はドレイン電極（57）及びソース電極（58）とも重なるように形成される。活性層（46）は、水素化非晶質ケイ素（Hydrogenated Amorphous Silicon）または多結晶ケイ素（Poly Crystalline Silicon）等で形成される。活性層（46）上にはシリサイド（Silicide）またはn型不純物が高濃度でドープされているn+水素化非晶質ケイ素等の物質で作られたオーム（Ohmic）接触層（47）が形成される。オーム接触層（47）はドレイン電極（57）とソース電極（58）のオーム接触のための層である。ドレイン電極（57）とソース電極（58）の上には保護膜（45）が形成され、保護膜（45）の上面にはITO等の透明な導電物質で形成された導電パッド（50）が位置する。

【0067】

図示したように、導電パッド（50）を第1のTFT（42）のソース電極（58）と第2のTFT（44）のゲート電極（56）とに接続するために、コンタクトホール（59）が使用される。コンタクトホール（59）は多角形または円形等の多様な形状であることができる。

【0068】

図示していないが、TFT（42、44）の上には光（Light）を遮断するための光遮断層が形成されることができる。光遮断層は、TFT（42、44）のドレイン電極（57）とソース電極（58）の製造に使用された材質やゲート電極（56）の製造に使用された材質を用いることができ、不透過性無機物質を用いることができる。光遮断層は、TFT（42、44）が光（Light）に反応して誤作動することを防止する。

【0069】

図9は、図6の実施例におけるタッチ入力を検出する例を示した波形図である。これを参照すると、タッチ位置検出部（70）は各ゲート信号線（36）に順次スキャンパルスを提供する。タッチ位置検出部（70）により提供されるゲート信号Gnは第1のTFT（42）のゲートを活性領域に進入できるように十分な大きさの電圧レベルを有する。例えば、ゲート信号Gnは第1の信号線（32）を介して送信される位置検出信号Dnに比べて3V以上大きく設定されることが良い。好ましい実施例としては、DnのHi電圧レベルは13Vであり、GnのHi電圧レベルは18Vである。また、第1のTFT（42）を安定してターンオフさせるためには、ゲートオフ電圧を-5~-7Vに設定する。

【0070】

ゲート信号Gnは各信号の間に十分な観測時間を有する。これは、人体の接近によって人体の指（25）と導電パッド（50）とが形成する仮想のコンデンサに十分な充電時間と放電時間を付与するためである。図示したように、G1とG2との間には十分な観測時間1の休止期が与えられる。いずれか一つのGnがHiである場合、第1の信号線（32）を介して印加される位置検出信号Dnは必ずHiを保持するように提供され、好ましくは、Gnが休止期を有する間にも若干の休止期を有する。

【0071】

タッチ位置検出部（70）は、補助信号線（37）を介して観測電圧を提供する。補助信号線（37）を介して印加される信号Auxnは観測時間の一部区間ににおいて必ずHiレベルである必要があり、すべての観測時間区間ににおいて常にHiレベルで提供されるこ

10

20

30

40

50

ともできる。補助信号 A_{UXN} は H_i レベルで D_n によって指 (25) と導電パッド (50) との間に充電される電圧である 13V に比べ、3V 以上低い観測電圧を提供する。例えば、 A_{UXN} の観測電圧は 5V 程度で十分である。

【0072】

図9を参照し、第2の信号線 (34) から得られる波形、及びこれによってタッチ信号を得る過程と説明すると次のようである。

【0073】

もし、ゲート信号 G_1 及び G_2 が印加される場合のように、ゲート信号が印加され、その後の観測時間が経過していても人体の接近が行われない場合、第2の信号線 (34) を介して受ける信号 S_n は図示するような波形を有する。これは、人体の接近がなければ導電パッド (50) で静電容量が形成されないためである。より詳細には、ゲート信号 G_1 が印加されるときに第1の TFT (42) が導通され、このとき、第2の TFT (44) のゲート端子に D_n の電圧が印加されるため、第2の TFT (44) も導通される。ところが、第2の信号線 (44) の配線抵抗と寄生静電容量が存在するので、図示するように、得られる信号 S_1 及び S_2 は H_i レベルで上昇する区間及び $L_o w$ レベルで下降する区間ににおいて曲線を有するようになる。図示したように、 G_1 により第1の TFT (42) がターンオフされて観測時間に変更された直後から、第2の TFT (44) のゲート電圧が急激に下降して得られる信号 S_n が完全に $L_o w$ レベルで下降するまでの時間を「 T_1 」とする。但し、本波形図において、入力信号 D_n に比べて出力信号 S_n で発生する時間遅延は考慮していない。

10

20

【0074】

もし、ある時点において図6の右側下段のタッチセル (60) に指 (25) の接近が行われると、当該タッチセル (60) で導電パッド (50) と人体の指 (25) との間には静電容量が形成される。図9の波形図に示すように、 G_3 が H_i レベルである区間ににおいてタッチが発生したとき、指 (25) が近接する瞬間、仮想のコンデンサが形成される。このとき、図9の波形図において、 S_3 の波形がタッチ発生時点で波形に歪みが生じるよう、充電初期に充電電圧の変動が有り得る。しかし、すぐに充電が完了され、 S_3 は H_i レベルに上昇する。

【0075】

ところが、 G_3 信号が観測時間のモードに変更される場合、即ち、 G_3 がオフされる場合、仮想のコンデンサに充電された電圧が放電されて、第2の TFT (44) のゲート側電圧は徐々に下降し、第2の TFT (44) の出力波形は S_3 の波形で示されるように、固有の出力特性を示す。このとき、 S_n の波形が 50% 以下に低下するのにかかる時間を「 T_2 」とする。

30

【0076】

図9の波形図を参照すると、 T_1 と T_2 とは相当な時間差を示していることが分かる。タッチ位置検出部 (70) は上記のように G_n のオフ以降、第2の信号線 (34) を介して受ける信号 S_n の波形が下降するのにかかる時間または一定時点における下降電圧 (または、電流) を読み取り、タッチ信号を得ることができる。

【0077】

40

図9の実施例はタッチを得るための一実施例であり、これと異なる方法でもタッチ地点を得ることが可能である。例えば、ゲート信号 G_n をすべて同時にターンオンして人体と導電パッド (50) との間に形成された仮想のコンデンサに充電を誘導した後、補助信号線 (37) に順次信号を印加して出力される波形を観測する方法である。本発明の技術思想によってタッチ信号を得る方法を様々に具現できることは当業者には明らかである。

【0078】

図10及び図11は、本発明のさらに他の実施例を示した構成図で、各タッチセル (60) において導電パッド (50) と接地との間に別の補助コンデンサ (54) を附加した例を示す。附加された補助コンデンサ (54) は、人体の指 (25) によって形成される仮想のコンデンサと電荷共有 (charge sharing) をし、これによって、第

50

2のTFT(44)のゲート側の電位を下げるか、または、充電時間をさらに長くする。従って、これを検出することで、指(25)の接近に対してより安定してタッチ信号を得ることができるようになる。

【0079】

図10を参照すると、図6の実施例に加え、導電パッド(50)と補助信号線(37)との間に補助コンデンサ(54)がさらに接続される。本実施例において、タッチ位置検出部(70)は各ゲート信号線(36)に順次スキャンパルスを印加してもよく、または、すべてのゲート信号線(36)に同じゲート信号を印加してもよい。

【0080】

本実施例では、ゲート信号Gnと観測のための補助信号Auxnとが必ずしも連動される必要はなく、独立して印加されてもよい。但し、Gnによって補助コンデンサ(54)が充電された以降、時間が経過しすぎると、補助コンデンサ(54)で自由放電が生じて観測できないこともあるので、補助信号AuxnはGnによって補助コンデンサ(54)が充電された以後、直ちに印加されることが好ましい。

10

【0081】

一実施例として、Gnのオン電圧は15Vとする。Gnが印加されるときにDnも印加され、第2のTFT(44)のゲート端子に接続された補助コンデンサ(54)を充電させる。DnのHiレベル電位は第2のTFT(44)をオンさせる電圧であるため、Gnとの関係を考慮すると約10Vが適切である。Dnは補助コンデンサ(54)を充電させる程度で十分な時間の間に提供される。

20

【0082】

第2のTFT(44)ゲートの電圧が入力端子Auxnの電圧よりも3V以上大きいため、第2のTFT(44)は常にターンオン状態である。もし、観測のための補助信号Auxnが印加される時点で右側下段のタッチセル(60)にて指(25)の接近が行われると、補助コンデンサ(54)に蓄えられた電荷が放出され、人体によって形成される仮想のコンデンサに移動し、これは両コンデンサの電位が同一になるまで続く。補助コンデンサ(54)の静電容量が指(25)によって形成される仮想のコンデンサより十分に少ないと、このような電荷共有(charge sharing)が生じ、第2のTFT(44)のゲートに印加される電圧が補助電圧Auxnとの関係において、第2のTFT(44)をターンオンできないか、または、出力信号Snの大きさが低下する時点が発生し、それらを読み取ってタッチ信号を得る。本例において得られるタッチ信号は「D3、S3」に該当する座標値である。

30

【0083】

図11を参照すると、補助信号線(37)が第1の補助信号線(37a)と第2の補助信号線(37b)とに区分けられて提供される。そして、補助コンデンサ(54)の一端部は第1の補助信号線(37a)に接続され、第2のTFT(44)の入力端子は第2の補助信号線(37b)に接続される。

【0084】

本実施例は、単に観測のための補助信号と、状態モニタリングのための補助信号とを分離するという点が異なるだけで、それ以外は図10の実施例と同一である。観測のための第1の補助信号線(37a)には補助信号Aux1-nが印加され、モニタリングのため第2の補助信号線(37b)には補助信号Aux2-nが印加される。

40

【0085】

本実施例において、Gnのオン電圧は18Vとする。DnのHiレベル電位は第2のTFT(44)をオンさせる電圧であり、約12Vが適切である。観測のための補助信号Aux1-nは、一実施例として、Lowレベルにおいて-18V、Hiレベルにおいて0Vの電位を有するようにすることができる。例えば、補助信号Aux1-nがLowレベルで、補助コンデンサ(54)が充電されたときに第2のTFT(44)のゲート側電位が-6Vに下がるため、これより大きい電位を有する第2の補助信号線(37b)に対して第2のTFT(44)は導通されない。また、Aux1-nのHiレベル(即ち、ze

50

roボルト)においてDnのHiレベル電位が12Vであるため、これよりも3V程度以下の小さい補助信号Aux2-nに対して第2のTFT(44)の安定した導通を確保する。補助信号Aux2-nはAux1-nの信号と同期化されることが好ましく、Aux2-nのHiレベルにおける電位及びLowレベルにおける電位もAux1-nと一致することが好ましい。

【0086】

図10及び図11の実施例は、補助コンデンサ(54)の静電容量を多様に選択して電荷共有(charge sharing)以降に、第2のTFT(44)のゲート側に印加される電圧を調整することができ、これは直ちにタッチが行われたとき、Sn信号の波形下降傾斜を決定する要素となる。即ち、補助コンデンサ(54)を付加することで、各信号の電圧レベルの選択の範囲が広くなり、Sn信号の下降傾斜をより緩めにしてタッチ信号を安定して得るようになる。

【0087】

上述の実施例は、本発明によるタッチセル構造を示す。タッチセル(60)は基本的にP2G方式で構成され、このような基本的な構成にいくつかの構成品が追加されることがある。上述した実施例以外にも、各タッチセル(60)は追加のスイッチング素子、コンデンサ、抵抗、または、その他の電気素子をさらに含むことができる。

【0088】

ここで、前記のようにP2G方式のタッチセル(60)が有する技術的特徴は、スイッチング素子(40)のゲート端子におけるキックバック(kick back)がタッチ入力の有無によって大きく変化し、タッチ入力によるキックバックの差によって、スイッチング素子(40)の出力信号は数十倍～数万倍の差を有するので、検出感度及び精度が非常に高く、デジタル方式でタッチ入力を検出できるという点である。

【0089】

以下では、本発明によるタッチセル構造がキックバックを用いてタッチ入力を検出する例について説明する。後述するC1及びC2は、コンデンサの名称及び大きさを共に表す記号であって、例えば、「C1」は、C1という名称を有するコンデンサを意味すると共に、C1という大きさを有するコンデンサンスを意味する。

【0090】

図12は、TFTにコンデンサが内蔵設計される例を示した断面図である。これを参照すると、TFTを製造する過程において、TFTのゲート端子とドレイン端子との間、及びゲート端子とソース端子との間にはコンデンサ(Cgd、Cgs)が形成される。図示したように、ドレイン電極(57)がゲート電極(56)と重なる領域にはコンデンサCgdが形成され、ソース電極(58)がゲート電極(56)と重なる領域にはコンデンサCgsが形成される。これらのコンデンサ(Cgd、Cgs)の大きさはTFTの幅または長さによって決められる。例えば、TFTの幅または長さによってCgd及びCgsは10fF(femto F)～300fF程度に設計される。後述するが、C1とC2は外装されてもよいが、この場合、C1またはC2は10fF～100μF程度に設計される。

【0091】

図13は、TFTにコンデンサが内蔵された状態を例示したタッチセル構成図で、図6の実施例によるタッチセル構造において第1のTFT(42)及び第2のTFT(44)のそれぞれに内蔵コンデンサが付加された状態を例示したものである。図示したように、人体の指(25)と導電パッド(50)との間には、タッチ入力時に仮想のコンデンサ「Ct」が形成される。第1のTFT(42)の出力端子を介して出力される信号はCtに一定時間格納され、Ctに蓄積された信号は、Ctに接続された周辺素子によって形成された放電経路を介して放電される。

【0092】

Ctの充放電動作に応じて第2のTFT(44)のゲート端子の電位を決定する回路構成において、図示するように各TFTの内蔵コンデンサC1、C2、C3が作用する。こ

10

20

30

40

50

ここで、C1、C2、C3は、上述したように、10 fF ~ 100 μF程度であり、Ctはタッチ手段と導電パッド(50)との間隔、対向面積等を調整することによって自由に設計されることができる。例えば、導電パッド(50)の面積を大きく選択することによって、図3の関係式に基づきCtも大きく設計される。逆に、導電パッド(50)の面積を小さく選択する(例えば、1 mm²以下に選択する等)ことによって、Ctは小さく設計される。好ましくは、CtはC1 ~ C3に比べて同等、または数百倍大きい値に選択される。しかし、場合によっては、Ctが、C1 ~ C3に比べて数百倍小さい値に選択されることもできる。例えば、数十fF(femto F) ~ 数十μF(micro F)に設計できる。

【0093】

10

図14は、タッチ入力の有無によるキックバックの波形を例示した波形図で、図13のタッチセル構造における信号の波形を示す。以下に、図14を参照してタッチ入力の有無によるキックバックの差について説明する。

【0094】

第1のTFT(42)のゲート端子に印加されるオン電圧を「VH」とし、オフ電圧を「VL」とするとき、オン／オフによる電圧差はVHからVLを減算した値となる。第1のTFT(42)の入力端子(Ind1)に「V1」の大きさを持つ電圧を印加し、ゲート端子(Cont1)にVHを印加して第1のTFT(42)をターンオンさせると、導電パッド(50)にタッチ入力が発生しない場合には、第1のTFT(42)の出力端子(Out1)で測定される電圧が「Out1-A」の波形のように「V2」である。ここで、信号線の配線や寄生抵抗等による過渡応答特性は考慮していない。所定時間の後に第1のTFT(42)のゲート端子(Cont1)に「VL」を印加して第1のTFT(42)をターンオフさせると、第1のTFT(42)の出力端子(Out1)で測定される電圧は電圧降下される。このとき、図13の回路図のように、C1、C2、C3が接続されているので、Out1-Aの波形においてタッチ入力未発生時のキックバック電圧「KB1」は、次式1によって定義される。

20

【0095】

【数1】

$$KB1 = (VH - VL) \frac{C1}{C1 + C2 + C3}$$

30

【0096】

例えば、VHが10Vであり、VLが-5Vであり、V1が8Vであり、C1がC2及びC3の和と同じ大きさであれば、キックバック電圧KB1は7.5Vとなる。即ち、Out1-Aの波形においてV2は8Vから0.5Vに低くなる。また、このような電圧の降下は導電パッド(50)での電位が8Vから0.5Vに低くなることを意味する。

【0097】

一方、図14において「Out1-B」で表される波形は、導電パッド(50)に対して指(25)が接近するタッチ入力が発生した場合、第1のTFT(42)の出力端子(Out1)で測定される電圧の波形である。他の条件は前記と同一であるが、この場合には、指(25)と導電パッド(50)との間で静電容量Ctが形成された状態であるため、Out1-Bの波形においてタッチ入力の発生時のキックバック電圧「KB2」は、次式2で定義される。

40

【0098】

【数2】

$$KB2 = (VH - VL) \frac{C1}{C1 + C2 + C3 + Ct}$$

50

【0099】

もし、 C_t が C_1 の 3 倍の大きさを有すると、キックバック電圧 $K_B 2$ は 3 V となる。即ち、 $Out 1 - B$ の波形において V_2 は 8 V から 5 V に低くなる。

【0100】

図 14 の実施例において、 $Out 2 - A$ 及び $Out 2 - B$ は、第 2 のスイッチング素子 (44) の出力端子 ($Out 2$) から出力される信号の大きさ (本例では電流値) を例示したもので、それぞれ $Out 1 - A$ 及び $Out 1 - B$ と類似の形態の波形を有することが分かる。

【0101】

上述したように、タッチ手段と導電パッド (50) との間隔及び対向面積を調整することで C_t の大きい方を選択することができ、 C_t を C_1 に比べて大きい倍率で設計するほど、 $K_B 1$ に比べて $K_B 2$ の分母値が高い倍率で大きくなり、 $K_B 1$ と $K_B 2$ との差を大きく取ることができる。

【0102】

図 15 は TFT のゲート電圧に対する出力電流の特性を示したグラフ図であり、これを参考すると、TFT がゲート端子に印加される信号に対して出力信号が対数関数を有することが分かる。図 15 を参考すると、TFT のゲート端子に印加される制御電圧である V_{gs} が 15 V のときには約 1 μ A の I_{ds} が流れるのに対し、 V_{gs} が 0 V である場合には、100 pA の I_{ds} が流れることが分かる。即ち、制御電圧が 15 V から 0 V に電圧下降される場合、出力電流は約 1 万倍程度の差を有する。

10

20

【0103】

即ち、 C_1 、 C_2 、 C_3 及びこれに対する C_t の倍率を適切に選択することで、 $K_B 1$ と $K_B 2$ との差を適切に設計することができ、それによって、タッチ入力の有無による第 2 の TFT (44) の出力信号の差が数十倍～数万倍となるようにすることができる。よって、タッチ入力の検出が容易なだけでなく、検出精度及び信頼度が非常に高く、信号のハイ / ローレベルを検出するデジタル方式でタッチ入力を検出することができる技術的な長所を有する。また、このような技術的な長所によって、タッチセル (60) の幅や横幅を非常に小さく取ることができる。

【0104】

一方、上述の実施例では、スイッチング素子 (40) として TFT を説明しており、TFT は、図 12 に示すように、ゲートメタル及びソースメタルが積層される構造に起因して内蔵コンデンサが存在していたが、TFT ではない他のスイッチング素子 (内蔵コンデンサが存在しない) に入れ替える場合には、図 13 の回路図のように、スイッチング素子 (40) にコンデンサを附加することによってキックバックの効果を得ることができる。また、上述の実施例では、電圧駆動型の TFT について説明しているが、他のスイッチング素子に入れ替える場合、駆動方式及び検出方式は変わることもある。例えば、BJT や IGBT のようなスイッチング素子は電流駆動型で動作され、制御端子に印加される電流に比べて数十倍以上の電流が出力される。よって、BJT や IGBT のようなスイッチング素子はタッチ入力の有無に応じてキックバックの差を与えると、小さな差の制御電流に比べて数十倍以上の差を示す出力電流の特性を得ることができる。

30

40

【0105】

図 16 は、比較器を用いてタッチ入力を検出する例を示した図面であり、図 17 は、比較器を用いた検出時の波形を例示した波形図であって、第 2 の TFT (44) の出力信号のハイ / ローレベルをデジタル方式で検出してタッチ入力を認識する例を示す。

【0106】

第 2 の TFT (44) から出力される信号 S_n は、図 16 に示されるように、比較器に入力されて基準信号と比較される。上述したように、タッチ入力発生の有無に応じて第 2 の TFT (44) の出力信号差が大きいため、比較器における信号検出は非常に容易である。また、比較器の出力はハイやローのレベルを有するデジタル信号であって、タッチ位置検出部 (70) において別の信号変換をすることなく、それを読み取ることができる。

50

【0107】

例えば、図17に示すように、タッチ入力が発生し、第2のTFT(44)の出力信号Snがt1区間ににおいてハイとなると、Snは基準信号よりも大きくなり、比較器の出力は回路構成によってハイまたはローとなる。タッチ入力が中断されるか、または決められた時間後に信号が消滅するt2区間ににおいてはSnがローに下降し、Snは基準信号よりも小さくなり、比較器の出力は回路構成によってローまたはハイとなる。従って、タッチ位置検出部(70)は比較器の出力をデジタル方式で処理することができる。ここで、図示する例ではSnのハイとローとの差が小さく見えるが、上述したように、この差は数十倍～数万倍である。

【0108】

10

図16及び図17の例示のように、比較器を用いてタッチ入力を検出する場合は、基準信号が使用される。基準信号は、タッチ位置検出部(70)で別の基準信号生成部を構成することによって作ることができる。

【0109】

ところで、基準信号が一定に与えられると、タッチ入力に対する読み取りエラーを引き起こす恐れがある。例えば、温度や経年変化等の要因によって第1のTFT(42)の特性が変化し、同じ出力電流生成のためのVgsに2V程度の電圧変動が発生したと仮定する。図15のグラフ図を参照すると、Vgsが0(zero)から2V程度に変更される区間ににおいて出力電流であるIdsの差は100倍である。もし、タッチ入力の有無をVgsが0Vであるときと、Vgsが15Vであるときとの差によって検出する場合には、Idsの差は1万倍であるため、基準信号をタッチ入力発生の有無による第2のTFT(44)の出力信号の中間値(即ち、100倍の差を有する電流値)で決められる。即ち、Vgsが2Vでの電流値によって基準信号を設定することができる。ここで、「中間値(an intermediate value)」とは、必ずしも中間の値を意味するものではない。例えば、10倍の差を有する電流値、または、1000倍の差を有する電流値が基準信号となることもある。

20

【0110】

ところが、第1のTFT(42)の出力電圧が2V変動する場合、タッチ入力が発生していないにもかかわらず、第2のTFT(44)の出力が基準信号に近接する。このとき、外乱等の影響により、タッチ入力が発生していないにもかかわらず、タッチ入力を検出したとして誤作動する恐れがある。

30

【0111】

本発明では、上記のような基準信号の設定による誤作動を防止するためにセンシングセル(61)を用いる。センシングセル(61)はパネル上に設けられ、タッチ入力の検出のためのタッチセル(60)と類似の構造で構成される。このようにタッチセル(60)と類似の構造を有するセンシングセル(61)は、タッチセル(60)と同様に、同一の温度条件及び経年変化を有する。例えば、温度や経年変化に起因してタッチセル(60)のTFTが2Vの電圧変動があった場合、センシングセル(61)も同一の電圧変動の基準信号を発生させる。これによって、温度及び経年変化といった要因による読み取りエラーを減少できる。

40

【0112】

図18及び図19はセンシングセル(61)の一例を示す。図4及び図6の実施例のように、タッチ入力の検出はTFT(40)若しくは、第2のTFT(44)の出力信号によって得られる。このように、一つのTFTを経由して出力信号が得られる場合に対応して、図18の実施例においてセンシングセル(61)は一つのセンシングスイッチング素子(64)で構成されてもよい。本例においてセンシングスイッチング素子(64)はTFTであり、以下ではセンシングTFT(64)と言い、同一の図面符号を付する。

【0113】

場合によっては、TFT(40)若しくは第2のTFT(44)の後端に別のTFTがさらに付加されることがあるので、その場合には、図19に示すように、センシングセル

50

(6 1) が第 1 のセンシング TFT (6 6) 及び第 2 のセンシング TFT (6 8) が順次接続された構成を有することができる。図示する例ではセンシングセル (6 1) の設置位置が明示されていないが、センシングセル (6 1) はパネル上で非動作領域 (non active area) に設けられることができる。

【 0 1 1 4 】

センシングセル (6 1) を構成するセンシング TFT (6 4) は、タッチセル (6 0) の導電パッド (5 0) の後端の TFT (4 0) 若しくは、第 2 の TFT (4 4) と同じ回路構成を有する。センシング TFT (6 4) のドレイン端子は補助信号線 (3 6) に接続され、ソース端子は第 2 の信号線 (3 4) に接続される。但し、センシング TFT (6 4) のゲート端子には導電パッドが接続されず、ゲート端子には別のゲート信号を印加することができる。他の例として、ゲート端子に第 1 の TFT (4 2) と同じ回路構成を有する TFT をさらに付加してもよい。 10

【 0 1 1 5 】

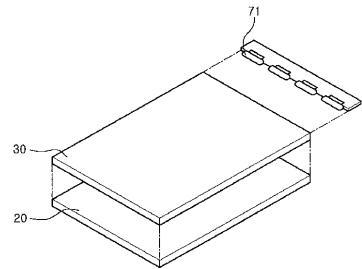
タッチ位置検出部 (7 0) はセンシング TFT (6 4) のゲート端子に所定の制御信号を印加する。該制御信号は「タッチ入力未発生時にタッチセル (6 0) の第 2 の TFT (4 4) の制御端子に印加される信号」と、「タッチ入力発生時にタッチセル (6 0) の第 2 の TFT (4 4) の制御端子に印加される信号」との中間値に対応する信号である。例えば、上記例示においてセンシング TFT (6 4) の制御端子には 2 V が印加される。もし、センシング TFT (6 4) のゲート端子に 2 V を印加すると、センシング TFT (6 4) の出力は V_{gs} が 2 V である場合の I_{ds} 値に対応する。ところで、もしタッチセル (6 0) の TFT が、温度や経年変化により電圧変動した場合、センシング TFT (6 4) も同じ条件で電圧変動が発生するため、センシング TFT (6 4) から出力される基準信号も変動する。これによって、上記のように、温度条件や経年変化による誤作動を防止し、タッチ入力を安定して検出することができる。 20

【 0 1 1 6 】

以上説明した本発明は、上述した実施の形態及び添付図面によって限定されるものではなく、本発明の技術的思想を外れない範囲内で種々の置換、変形及び変更が可能であることは、本発明の属する技術分野における通常の知識を有する者に明らかである。

【図2】

[Fig. 2]



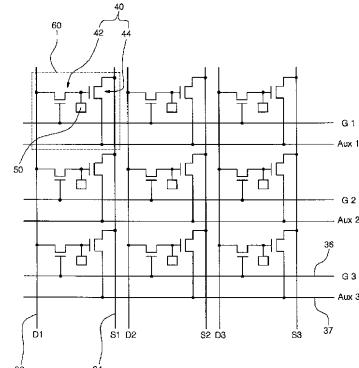
【図5】

[Fig. 5]

m1	m2	m3
m4	m5	m6
m7	m8	m9

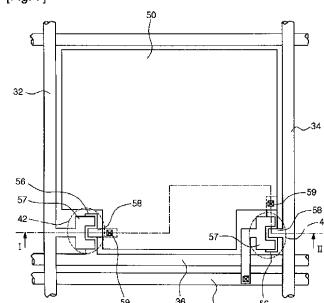
【図6】

[Fig. 6]



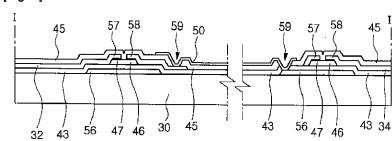
【図7】

[Fig. 7]



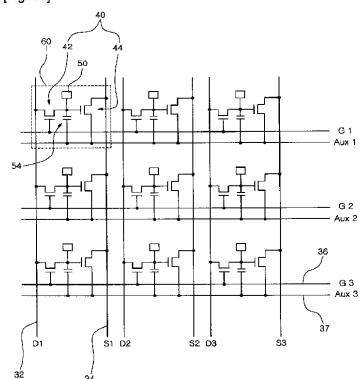
【図8】

[Fig. 8]



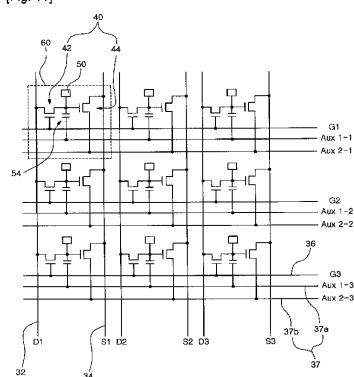
【図10】

[Fig. 10]



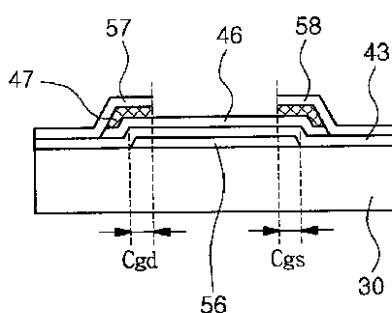
【図11】

[Fig. 11]



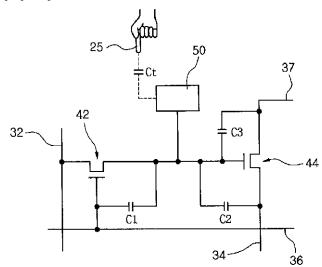
【図12】

[Fig. 12]



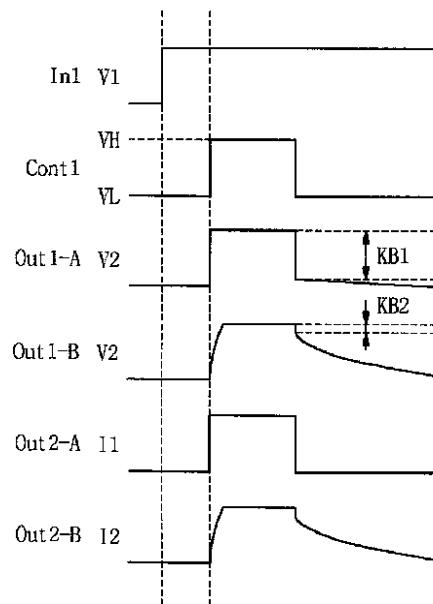
【図 1 3】

[Fig. 13]



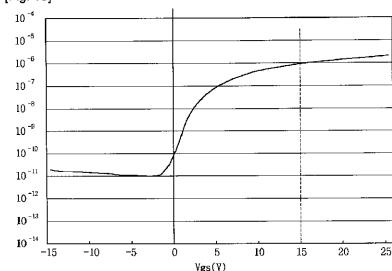
【図 1 4】

[Fig. 14]



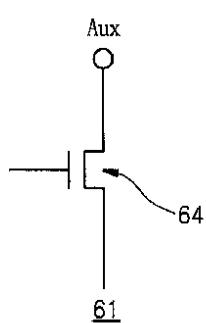
【図 1 5】

[Fig. 15]



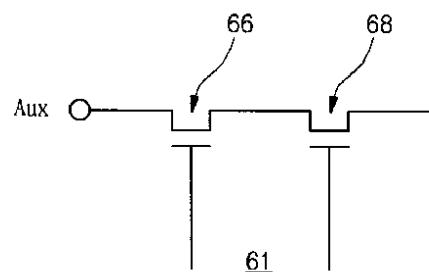
【図 1 8】

[Fig. 18]

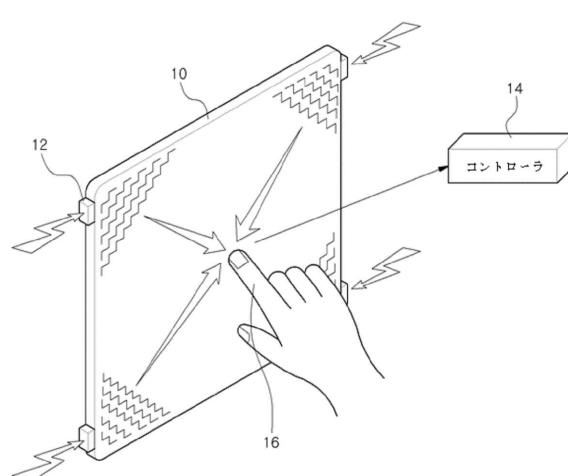


【図 1 9】

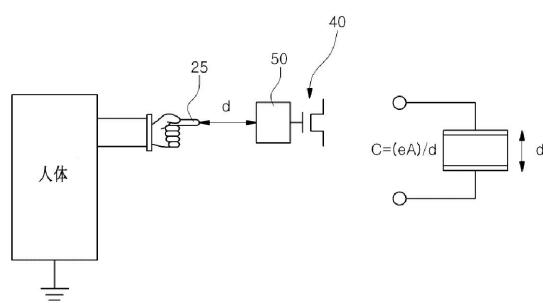
[Fig. 19]



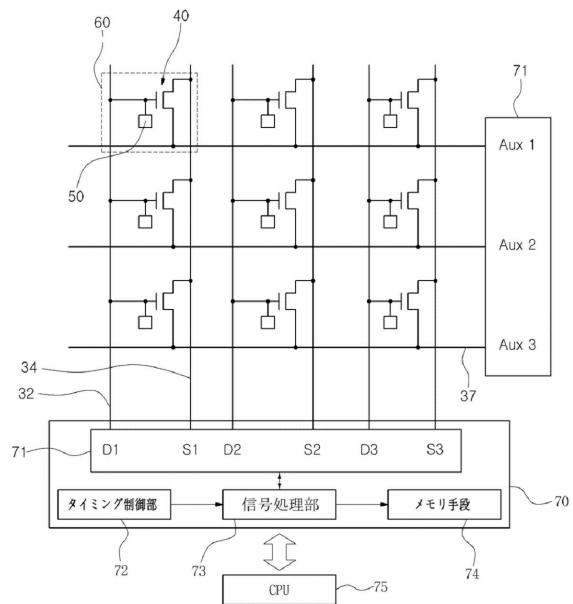
【図 1】



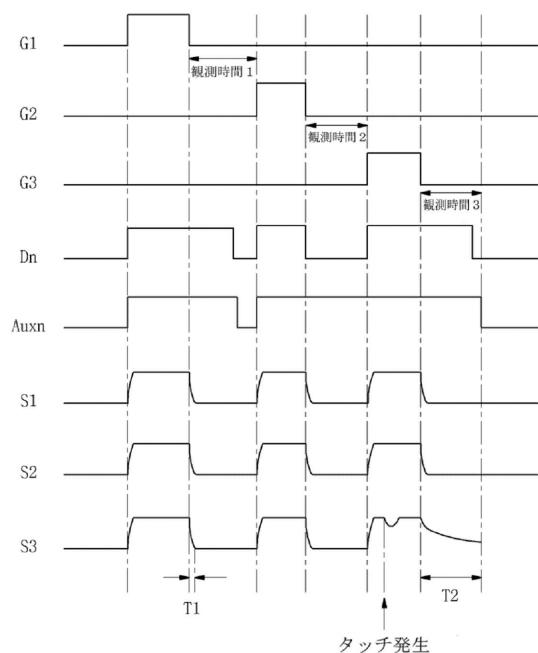
【図3】



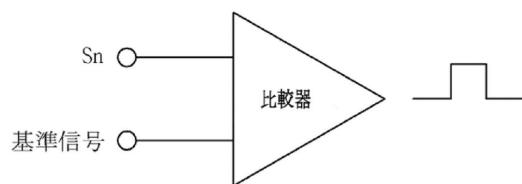
【図4】



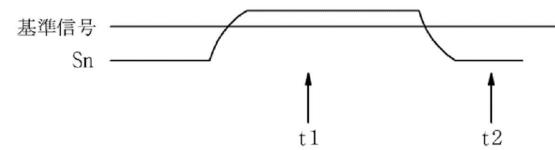
【図9】



【図16】



【図17】



フロントページの続き

合議体

審判長 和田 志郎

審判官 山田 正文

審判官 稲葉 和生

(56)参考文献 特開2002-287887 (JP, A)

特開2009-146173 (JP, A)

特開2007-48275 (JP, A)

特開2005-134371 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G06F3/03

G06F3/033

G06F3/038

G06F3/041-3/047