

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2017-517142

(P2017-517142A)

(43) 公表日 平成29年6月22日(2017.6.22)

(51) Int.Cl.

H01L 23/12	(2006.01)
H05K 1/02	(2006.01)
H05K 3/10	(2006.01)

F 1

H01L	23/12
H01L	23/12
H05K	1/02
H05K	3/10

テーマコード(参考)

Q	5 E 3 3 8
N	5 E 3 4 3
J	
E	

審査請求 未請求 予備審査請求 未請求 (全 24 頁)

(21) 出願番号 特願2016-562244 (P2016-562244)
 (86) (22) 出願日 平成27年4月10日 (2015.4.10)
 (85) 翻訳文提出日 平成28年10月12日 (2016.10.12)
 (86) 國際出願番号 PCT/US2015/025435
 (87) 國際公開番号 WO2015/160671
 (87) 國際公開日 平成27年10月22日 (2015.10.22)
 (31) 優先権主張番号 14/253,798
 (32) 優先日 平成26年4月15日 (2014.4.15)
 (33) 優先権主張国 米国(US)

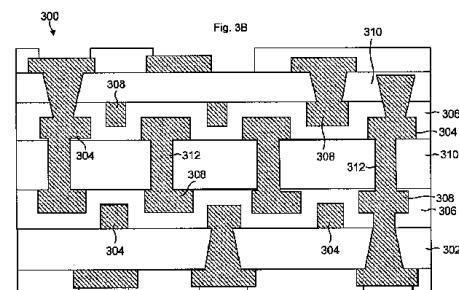
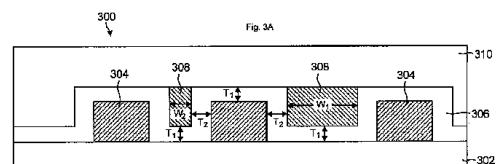
(71) 出願人 507364838
 クアルコム、インコーポレイテッド
 アメリカ合衆国 カリフォルニア 921
 21 サンディエゴ モアハウス ドラ
 イブ 5775
 (74) 代理人 100108453
 弁理士 村山 靖彦
 (74) 代理人 100163522
 弁理士 黒田 晋平
 (72) 発明者 ホン・ボク・ウイ
 アメリカ合衆国・カリフォルニア・921
 21・サン・ディエゴ・モアハウス・ドラ
 イブ・5775

最終頁に続く

(54) 【発明の名称】低背基板のためのパターン間パター

(57) 【要約】

第1のパターン形成された金属層の間に形成される第2のパターン形成された金属層を含む集積回路(I C)用基板が開示される。第1のパターン形成された金属層の上に形成される誘電体層が、2つの金属層を分離する。非導電層が、誘電体層および第2のパターン形成された金属層の上に形成される。



【特許請求の範囲】**【請求項 1】**

基板の上に形成される第1のパターン形成された金属層と、
前記第1のパターン形成された金属層の上に形成される誘電体層と、
前記誘電体層の上で前記第1のパターン形成された金属層の間に形成される第2のパターン形成された金属層と、
前記誘電体層および前記第2のパターン形成された金属層の上に形成される非導電層とを備える、集積回路(ＩＣ)用基板。

【請求項 2】

前記誘電体層が前記第1のパターン形成された金属層の形状と共になる、請求項1に記載のＩＣ用基板。 10

【請求項 3】

前記誘電体層が均一な厚さを有する、請求項1に記載のＩＣ用基板。

【請求項 4】

前記誘電体層が約10μmの厚さである、請求項3に記載のＩＣ用基板。

【請求項 5】

前記誘電体層が酸化ケイ素を含む、請求項1に記載のＩＣ用基板。

【請求項 6】

前記第1のパターン形成された金属層および第2のパターン形成された金属層が銅を含む、請求項1に記載のＩＣ用基板。 20

【請求項 7】

前記第2のパターン形成された金属層が前記第1のパターン形成された金属層と実質的に平行である、請求項1に記載のＩＣ用基板。

【請求項 8】

前記第2のパターン形成された金属層が異なる幅を有する部分を備える、請求項1に記載のＩＣ用基板。

【請求項 9】

前記非導電層が、誘電体材料、プリプレグ材料、有機材料、またはそれらの組合せを含む、請求項1に記載のＩＣ用基板。

【請求項 10】

前記ＩＣ用基板がパッケージ基板を備える、請求項1に記載のＩＣ用基板。 30

【請求項 11】

前記パッケージ基板が、携帯電話、ラップトップ、タブレット、音楽プレーヤ、通信デバイス、コンピュータ、およびビデオプレーヤのうちの少なくとも1つに組み込まれる、請求項10に記載のパッケージ基板。

【請求項 12】

基板の上に形成される第1のパターン形成された金属層と、

前記第1のパターン形成された金属層の間に形成される第2のパターン形成された金属層と、

前記第2のパターン形成された金属層の上に形成される非導電層と、

前記非導電層の上に形成される第3のパターン形成された金属層と、

前記第3のパターン形成された金属層の間に形成される第4のパターン形成された金属層と

を備える、集積回路(ＩＣ)用基板。

【請求項 13】

前記第1のパターン形成された金属層の上に形成される第1の誘電体層と、前記第3のパターン形成された金属層の上に形成される第2の誘電体層とをさらに備える、請求項12に記載のＩＣ用基板。

【請求項 14】

前記第1の誘電体層が前記第1のパターン形成された金属層の形状と共になり、前記

10

20

30

40

50

第2の誘電体層が前記第3のパターン形成された金属層の形状と共になる、請求項13に記載のIC用基板。

【請求項15】

前記第1および第2の誘電体層が均一な厚さを有する、請求項13に記載のIC用基板。

【請求項16】

前記第1および第2の誘電体層が約10μmの厚さである、請求項15に記載のIC用基板。

【請求項17】

前記第2のパターン形成された金属層が前記第1のパターン形成された金属層と実質的に平行であり、前記第4のパターン形成された金属層が前記第3のパターン形成された金属層と実質的に平行である、請求項12に記載のIC用基板。

【請求項18】

前記第2のパターン形成された金属層および前記第4のパターン形成された金属層の各々が異なる幅を有する部分を備える、請求項12に記載のIC用基板。

【請求項19】

前記第2のパターン形成された金属層を前記第3のパターン形成された金属層に電気的に接続する複数のピアをさらに備える、請求項12に記載のIC用基板。

【請求項20】

前記複数のピアが前記非導電層を通じて延びる、請求項19に記載のIC用基板。

【請求項21】

基板の上に第1のパターン形成された金属層を形成するステップと、

前記第1のパターン形成された金属層の間に第2のパターン形成された金属層を形成するステップと、

前記第2のパターン形成された金属層の上に非導電層を形成するステップとを含む、方法。

【請求項22】

前記第1のパターン形成された金属層の上に誘電体層を形成するステップをさらに含む、請求項21に記載の方法。

【請求項23】

前記誘電体層を形成するステップが、前記第1のパターン形成された金属層の上に前記誘電体層を真空コーティングするステップを含む、請求項22に記載の方法。

【請求項24】

前記第2のパターン形成された金属層を形成するステップがフォトリソグラフィプロセスを含む、請求項21に記載の方法。

【請求項25】

前記第2のパターン形成された金属層を形成するステップが電気めっきプロセスを含む、請求項21に記載の方法。

【請求項26】

前記非導電層の中に開口を形成するステップをさらに含む、請求項21に記載の方法。

【請求項27】

開口を形成するステップが、前記非導電層をレーザドリルするステップを含む、請求項26に記載の方法。

【請求項28】

基板の上の第1のパターン形成された金属層と、

前記第1のパターン形成された金属層の間の第2のパターン形成された金属層と、

前記第1のパターン形成された金属層を前記第2のパターン形成された金属層から分離するための手段と、

前記手段および前記第2のパターン形成された金属層の上に形成される非導電層とを備える、デバイス。

10

20

30

40

50

【請求項 2 9】

前記手段が、前記第1のパターン形成された金属層の上に形成される誘電体層を備える、請求項28に記載のデバイス。

【請求項 3 0】

前記誘電体層が前記第1のパターン形成された金属層の形状と共に形となる、請求項29に記載のデバイス。

【発明の詳細な説明】**【技術分野】****【0 0 0 1】**

関連出願の相互参照

10

本出願は、その全体が参照により本明細書に組み込まれる、2014年4月15日に出願された、米国非仮出願第14/253,798号に対する優先権を主張する。

【0 0 0 2】

本出願は、集積回路デバイス中の基板に関し、より詳細には、低背基板を提供するための金属パターンの間に金属パターンを含む基板に関する。

【背景技術】**【0 0 0 3】**

集積回路(IC)デバイスを製造するため、典型的には、フォトリソグラフィが使用される。フォトリソグラフィは、感光性フォトレジスト材料および光に対し制御された露光を使用する、基板の表面上の3次元パターンを生成する。一般的に、レジストは、基板表面上に、ポリマ溶液として塗布される。レジストは、次いでベーク処理され、これによって溶剤を追い出す。次に、レジストは、制御された光に露光される。光は、所望のパターンを規定するマスクを通過する。パターンは、レジストに転写され、レジストは、下にある基板にパターンを転写するために使用される。この方法では、所望のICデバイスを形成するため、層を順に重ねて構築することができる。

20

【0 0 0 4】

1つのレベル上にパターン形成される導電材料は、典型的には、誘電体材料の層によって、別のレベル上にパターン形成される導電材料から、電気的に絶縁される。図1は、従来技術に従い、第1のパターン形成された金属層104および第2のパターン形成された金属層108を有するIC用基板100を図示する。第1のパターン形成された金属層104は、基板102上に形成される。誘電体層106は、第1のパターン形成された金属層104を覆って形成され、第2のパターン形成された金属層108を第1のパターン形成された金属層104から分離する。第2のパターン形成された金属層108は、誘電体材料106上に形成される。2つのパターン形成された金属層の間の空間110は、誘電体材料106によってのみ占有されており、空間を占めて、IC用基板100に不要な厚みを加えている。

30

【0 0 0 5】

図2A～図2Jは、基板の上にパターン形成された金属層を形成するために典型的に使用される方法を図示する。図2Aでは、基板200の上に形成される第1の金属層202を有する基板200が提供される。図2Bでは、フォトレジスト層204が第1の金属層202の上に形成され、図2Cでは、フォトレジスト層204は、第1の金属層202の部分を後でエッチングするために露出する様々な開口を含むように、パターン形成される。図2Dでは、第1の金属層202が、フォトレジスト層204を使用してパターン形成される。図2Eでは、フォトレジスト層204が除去されて、第1のパターン形成された金属層202が残る。図2Fでは、誘電体層206が、第1のパターン形成された金属層202を覆って形成される。図2Gでは、フォトレジスト層208が、誘電体層206の上に形成される。図2Hでは、フォトレジスト層208がパターン形成され、誘電体層206の部分を露出するようにエッチングされる。図2Iでは、第2の金属層210が誘電体層206の露出部分上に堆積され、図2Iの中で、フォトレジスト層208が除去され、第2のパターン形成された金属層210および第1のパターン形成された金属層202が

40

50

残り、誘電体層 206 が 2 つの金属層を分離する。

【0006】

半導体 IC 設計、処理、およびパッケージング技術の進歩が、基板中の特徴の数および密度の増加をもたらした。それにもかかわらず、携帯型コンピュータ、携帯電話、PDA などの携帯型電子システムのサイズは、新しい特徴および機能の追加にもかかわらず縮小し続けている。デジタルカメラおよびカムコーダ、全地球測位システム、ならびに取外し可能メモリカードなどの新しい特徴および機能性は、現在の携帯型および / または高密度の電子システムへと継続的に組み込まれている。したがって、サイズの減少ならびに新しい構成要素を追加するための追加空間を実現するために、携帯型電子システム内の構成要素の厚さを減らすことが望ましい。

10

【発明の概要】

【発明が解決しようとする課題】

【0007】

したがって、当技術分野では、薄い、低背基板の必要がある。

【課題を解決するための手段】

【0008】

厚さおよび高さを減らした IC 用基板を実現するため、第 1 のパターン形成された金属層の間に形成される第 2 のパターン形成された金属層を含む IC 用基板が開示される。言い換えると、第 2 のパターン形成された金属層の部分が、第 1 のパターン形成された金属層の部分の中間に配置される。誘電体層が第 1 のパターン形成された金属層を第 2 のパターン形成された金属層から分離する。非導電層が誘電体層および第 2 のパターン形成された金属層の上に形成される。例示的な実施形態では、金属層は、銅を含む。一実施形態では、IC 用基板は、有機基板などのパッケージ基板を備える。あるいは、IC 用基板は、半導体基板 (ダイ) を備える場合がある。本開示の IC 用基板は、低くした高さを有するだけでなく、改善した経路密度、より大きい機械的安定性、および改善した電気性能も有する。

20

【0009】

様々な実施形態では、誘電体層は、従来の実装よりも薄く、第 2 のパターン形成された金属層が、第 1 のパターン形成された金属層により近いことを可能にする。いくつかの実施形態では、誘電体層は、厚さが均一である。例示的な実施形態では、誘電体層は、約 10 μm の厚さである。別の実施形態では、誘電体層は、第 1 のパターン形成された金属層の形状と共になる。真空コーティングを使用して誘電体層を形成することができる。

30

【図面の簡単な説明】

【0010】

【図 1】従来技術に従う、第 1 および第 2 のパターン形成された金属層を有する IC 用基板の断面図である。

【図 2 A】従来技術に従う、1 つの製造ステージにおける IC 用基板の断面図である。

【図 2 B】従来技術に従う、1 つの製造ステージにおける IC 用基板の断面図である。

【図 2 C】従来技術に従う、1 つの製造ステージにおける IC 用基板の断面図である。

【図 2 D】従来技術に従う、1 つの製造ステージにおける IC 用基板の断面図である。

【図 2 E】従来技術に従う、1 つの製造ステージにおける IC 用基板の断面図である。

【図 2 F】従来技術に従う、1 つの製造ステージにおける IC 用基板の断面図である。

【図 2 G】従来技術に従う、1 つの製造ステージにおける IC 用基板の断面図である。

【図 2 H】従来技術に従う、1 つの製造ステージにおける IC 用基板の断面図である。

【図 2 I】従来技術に従う、1 つの製造ステージにおける IC 用基板の断面図である。

【図 2 J】従来技術に従う、1 つの製造ステージにおける IC 用基板の断面図である。

【図 3 A】本開示の実施形態に従う、パターンの間にパターンを有する IC 用基板の断面図である。

【図 3 B】本開示の実施形態に従う、パターンの間にパターンを有する IC 用基板の断面図である。

40

50

【図4】本開示の実施形態に従う、パターンの間にパターンを有するIC用基板を含む集積回路パッケージの図である。

【図5A】本開示の実施形態に従う、パターンの間にパターンを有するIC用基板を製造するためのシーケンスの断面図である。

【図5B】本開示の実施形態に従う、パターンの間にパターンを有するIC用基板を製造するためのシーケンスの断面図である。

【図5C】本開示の実施形態に従う、パターンの間にパターンを有するIC用基板を製造するためのシーケンスの断面図である。

【図5D】本開示の実施形態に従う、パターンの間にパターンを有するIC用基板を製造するためのシーケンスの断面図である。

【図5E】本開示の実施形態に従う、パターンの間にパターンを有するIC用基板を製造するためのシーケンスの断面図である。

【図5F】本開示の実施形態に従う、パターンの間にパターンを有するIC用基板を製造するためのシーケンスの断面図である。

【図5G】本開示の実施形態に従う、パターンの間にパターンを有するIC用基板を製造するためのシーケンスの断面図である。

【図5H】本開示の実施形態に従う、パターンの間にパターンを有するIC用基板を製造するためのシーケンスの断面図である。

【図6】本開示の実施形態に従う、パターンの間にパターンを有するIC用基板の製造の方法のためのフローチャートである。

【図7】本開示の実施形態に従う、パターンの間にパターンを有するIC用基板を組み込むいくつかの例示的な電子システムを図示する図である。

【発明を実施するための形態】

【0011】

本開示の実施形態およびそれらの利点は、以下の詳細な説明を参照することによって、最も良く理解される。同様の参照番号は、図の1つまたは複数に示された同様の要素を識別するために使用されることを諒解されたい。

【0012】

当技術分野における、厚さおよび高さを減らしたIC用基板についての必要性を満たすため、第1のパターン形成された金属層の間に形成される第2のパターン形成された金属層を含むIC用基板が提供される。誘電体層が第1のパターン形成された金属層を第2のパターン形成された金属層から分離する。誘電体層は、第2のパターン形成された金属層から第1のパターン形成された金属層を分離および電気的に隔離するための手段である。非導電層が誘電体層および第2のパターン形成された金属層の上に形成される。一実施形態では、IC用基板は、有機基板などのパッケージ基板を備える。あるいは、IC用基板は、ダイ基板を備えることができる。

【0013】

概観

図3Aは、基板302、第1のパターン形成された金属層304、誘電体層306、第2のパターン形成された金属層308、および非導電層310を備える例示的なIC用基板300を示す。金属層304、308は、銅、ニッケル、または銀もしくは金など導電のための他の好適な金属を含むことができる。誘電体層306は、第1のパターン形成された金属層304を覆い、第1のパターン形成された金属層304の形状と共になる。誘電体層306は、典型的には酸化物（たとえば、酸化ケイ素）、または、リン酸シリケートガラス（PSG）またはホウ素リンケイ酸塩ガラス（BPSG）などの任意の他の好適な材料を含む。第2のパターン形成された金属層308は、誘電体層306上に形成され、第1のパターン形成された金属層304を超えて延在し、第1のパターン形成された金属層304に対し実質的に平行である。第2のパターン形成された金属層308は、第1のパターン形成された金属層304の間に形成される。非導電層310は、第2のパターン形成された金属層308および誘電体層306上に形成される。様々な実施形態では

10

20

30

40

50

、非導電層 310 は、誘電体材料、プリプレグ材料（たとえば、エポキシ）、有機材料、またはそれらの組合せを含む。

【0014】

基板 302 は、パッケージ基板またはダイ基板を含むことができる。基板 302 は、有機基板または半導体基板など、多種多様な形式を含むことができる。本開示が基板のタイプと無関係であることは、容易に諒解することができる。

【0015】

基板 302 がパッケージ基板を含むとき、基板 302 は、基板 302 を通して電力、接地、および信号を搬送するための導電層（たとえば、第 1 のパターン形成された金属層 304 および第 2 のパターン形成された金属層 308）を含む。実施形態では、導電層は銅から形成されるが、スズ、鉛、ニッケル、金、パラジウム、または他の材料などの他の導電材料を使用することができる。基板 302 中の非導電材料は、エポキシ材料などの有機材料から形成することができる。

10

【0016】

基板 302 がダイ基板を備えるとき、基板 302 は、シリコン、ゲルマニウム、シリコンカーバイド、ガリウムヒ素、ヒ化インジウム、およびリン化インジウムなどの好適な半導体材料を含むことができる。基板 302 は、p 型ドープ領域および / または n 型ドープ領域、アイソレーション特徴、ゲートstackoverflow、中間レベル誘電体（ILD）層、および導電特徴（たとえば、第 1 のパターン形成された金属層 304 および第 2 のパターン形成された金属層 308）などの様々な他の特徴を含むことができる。

20

【0017】

図 3A に戻って参照すると、従来型の実装とは対照的に、典型的には誘電体材料のみによって占有された空間が、ここでは使用され、第 2 のパターン形成された金属層 308 を含む。この空間は、誘電体層 306 が第 1 のパターン形成された金属層 304 上にコーティングされ、第 1 のパターン形成された金属層 304 の形状と共になるので、使用することができる。過去に、誘電体層は、第 1 のパターン形成された金属層の形状にかかわらず、厚い誘電体ブロックを形成するため、第 1 のパターン形成された金属層を覆うように堆積された被覆であった。

【0018】

第 1 のパターン形成された金属層 304 を覆って形成される誘電体層 306 は、従来の実装よりも薄く、第 2 のパターン形成された金属層 308 が、第 1 のパターン形成された金属層 304 により近いことを可能にする。したがって、第 2 のパターン形成された金属層 308 は、第 1 のパターン形成された金属層 304 の間に形成することができる。例示的な実施形態では、誘電体層 306 は、約 10 μm の厚さである。互いにより近く離間されるより薄い誘電体層 306 および金属層 304、308 によって、厚さ / 高さを減らした IC 用基板を実現する。より薄い誘電体層 306 の使用にもかかわらず、誘電体層 306 は、依然として、基板面積を増加することなく、高速 / クリティカルな信号配線について、結合および干渉を減らすガードレールとして働くことができる。

30

【0019】

金属層 306、308 は互いにより近く形成することができるので、いくつかの利点が実現される。第 1 に、IC 用基板 300 は、改善した配線密度を有する（たとえば、より多くの特徴が区域の中に設けられる）。この増加した密度が、IC 用基板 300 に、より強い機械的安定性を実現する。第 2 に、IC 用基板 300 は、改善した電気性能を有する。たとえば、導電線が互いに近いので、基板 300 の中で、導電線（たとえば、金属層 306、308）のループインダクタンスが減少する。導電線が互いにより近いと、電流が流れるループは、より小さく作られる。より大きいループは、より強い磁場を作り、より小さいループよりもより大きいインダクタンスをもたらす。パッケージ基板の実施形態では、より薄いパッケージ厚のため、パッケージインダクタンスが減少する。さらに、基板面積を増加することなく、指向性カプラ、フィルタ、およびインダクタの設計において、より良好な許容差 / 制御および減少した結合距離を使用することができる。

40

50

【0020】

例示的な実施形態では、誘電体層306は、均一の厚さで第1のパターン形成された金属層304上にコーティングされる。たとえば、厚さT1は、厚さT2と実質的に同じである。真空コーティングなど、極めて制御された誘電体処理を使用して、誘電体層306の厚さは、極めて均一に作ることができる。この制御された誘電体処理は、厚い線状金属パターンと細い線状金属パターンの両方の形成を可能にする。たとえば、図3Aに示されるように、第2のパターン形成された金属層308は、より広い幅W1およびより細い幅W2を有する部分を含む。他の実施形態では、第2のパターン形成された金属層308は、実質的に同じ幅を有する部分を含む。

【0021】

10

図3Bは、厚さおよび高さを減らした低背基板を実現するため、第1のパターン形成された金属層304の間に形成される第2のパターン形成された金属層308で構築される基板302を有するIC用基板300を図示する。第1のパターン形成された金属層304は、誘電体層306によって、第2のパターン形成された金属層308から分離される。非導電層310は、第2のパターン形成された金属層308を覆って形成される。様々な実施形態では、第1のパターン形成された金属層304は、ビア312を介して、第2のパターン形成された金属層308に結合される。

【0022】

20

例示的な実施形態では、従来型の実装に従い準備されるIC用基板の厚さは、約656ミクロンである。IC用基板が、本開示に従い準備され、第2のパターン形成された金属層が第1のパターン形成された金属層の間に形成されるとき、基板の厚さは、約586ミクロンに減少される。これは、約70ミクロンまたは約10.7%の厚さの違いである。

【0023】

パッケージおよびダイ基板の実施形態

図4は、本開示の1つまたは複数の実施形態に従う基板を含む、フリップチップパッケージ400を図示する。パッケージ400は、ダイ基板410（たとえば、集積回路ダイ）および有機パッケージ基板などのパッケージ基板420を含む。ダイ410は、フリップチップパッケージ技術で知られているように、ハンダバンプ412によってパッケージ基板420と電気的に（および機械的に）相互接続する。あるいは、バンプ412は、銅の柱または他の好適な相互接続によって置き換えることができる。より一般的には、パッケージ400は、バンプ412の使用を介してなど、ダイ410をパッケージ基板420に導電的に相互接続するための手段（たとえば、ハンダバンプまたは銅の柱）を含む。パッケージ基板420は、ハンダボール422を介してプリント回路板330に結合する。

30

【0024】

一実施形態では、ダイ基板410は、本開示に従い、他のパターン形成された金属層の間に形成されるパターン形成された金属層を有する基板を含む。別の実施形態では、パッケージ基板420は、本開示に従い、他のパターン形成された金属層の間に形成されるパターン形成された金属層を有する基板を含む。さらに別の実施形態では、ダイ基板410およびパッケージ基板420は、本開示に従い、他のパターン形成された金属層の間に形成されるパターン形成された金属層を有する基板を含む。

40

【0025】

製造方法例

図5A～図5Hは、図3A～図3BのIC用基板300などの、IC用基板を形成するための製造ステップを図示する。

【0026】

50

図5Aでは、IC用基板は、基板500上に形成された第1のパターン形成された金属層502で開始する。第1のパターン形成された金属層502および基板500は、誘電体層504でコーティングされる。誘電体層504は、第1のパターン形成された金属層502の形状と共形となる。例示的な実施形態では、真空コーティングが使用されて、第1のパターン形成された金属層502および基板500上に誘電体層504を堆積する。

真空コーティングは、膜厚の正確な制御および均一な膜の堆積を実現する。様々な実施形態では、真空コーティングが使用されて、第1のパターン形成された金属層502および基板500上に薄い誘電体膜を堆積する。一実施形態では、誘電体層504の厚さは、約10μmである。

【0027】

図5Bでは、金属シード層506が、誘電体層504の上に堆積される。金属シード層506は、銅またはコバルトなど、任意の好適な金属を含むことができる。実施形態では、金属シード層506は、物理的気相堆積(PVD)または化学的気相堆積(CVD)によって堆積される。

【0028】

図5Cは、金属シード層506を覆うフォトレジスト層508の堆積を図示する。たとえば、フォトレジスト層508は、スピノンコーティング法、CVD、プラズマ促進化学的気相堆積(PECVD)、低エネルギー化学的気相堆積(LECVD)、蒸着などを使用して堆積することができる。

【0029】

図5Dは、金属シード層506の部分を露出させる開口510を形成する、フォトレジスト層508のパターン形成を図示する。当技術分野で知られている任意の好適なパターン形成法を使用して、フォトレジスト層508をパターン形成することができる。典型的には、パターン形成は、フォトレジスト層508の部分の放射および現像を含む。露光の一例では、フォトレジスト層508は、予め規定されたパターンを有するマスクを通して放射ビームによって選択的に露光される。放射ビームは、一例では、紫外(UV)光を含む。露光プロセス後に、フォトレジスト層508は、後露光ベーク(PEB)と呼ばれる熱ベークプロセスによってさらに処理される。PEBは、フォトレジスト層508の露光部分における化学変換の連鎖を含むことができ、化学変換は、現像器の中で、増加または減少した溶解度のフォトレジスト層508を有するように変換される。その後、露光されたレジスト部分が、現像プロセス期間に、(1)溶解されて洗い流される、または(2)残るのいずれかであるように、フォトレジスト層508が現像される。

【0030】

図5Eでは、開口510が導電材料512で満たされ、フォトレジスト層508が除去される。一実施形態によれば、導電材料512は、従来型の電気めっき手順または電解析出を使用して堆積される。導電材料512は、たとえば、銅またはニッケルであってよい。フォトレジスト層508は、湿式剥離またはO₂プラズマアッシングなどのプロセスにより除去することができる。

【0031】

図5Fでは、導電材料512により覆われていない金属シード層506の部分がエッティング除去される。導電材料512は、第1のパターン形成された金属層502の間にある第2のパターン形成された金属層512を形成する。第2のパターン形成された金属層512は、誘電体層504によって、第1のパターン形成された金属層502から分離される。このパターンの間のパターンという特徴は、厚さまたは高さを減らした基板を実現する。

【0032】

図5Gでは、非導電層(たとえば、誘電体またはプリプレグ層)が誘電体層504および第2のパターン形成された金属層512を覆って形成される。図5Hでは、ビアのための開口516が、非導電層514および誘電体層504の中に形成される。例示的な実施形態では、非導電層514および誘電体層504は、エッティングまたはレーザドリルされ、ビアのための開口516を形成する。わかるように、ビアは、第1のパターン形成された金属層502および第2のパターン形成された金属層の両方の上に形成することができる。

【0033】

本明細書で議論された様々な実施形態に対する一般的な製造プロセスが、図6のフローチャートの中に示されるように要約することができる。第1のステップ600は、基板の上に第1のパターン形成された金属層を形成するステップを含む。このステップは、たとえば、図5Aに図示される。第2のステップ605は、第1のパターン形成された金属層の上に誘電体層を形成するステップを含む。このステップの例は、図5Aに示される。様々な実施形態で、誘電体層は、真空コーティングを使用して第1のパターン形成された金属層の上に形成される。真空コーティングを使用して形成される誘電体層は、均一な厚さを有することができる。プロセスは、誘電体層の上に第2のパターン形成された金属層を形成するステップ610を含む。第2のパターン形成された金属層は、第1のパターン形成された金属層の間に形成される。このステップは、たとえば、図5C～図5Fに図示される。最後に、プロセスは、誘電体層および第2のパターン形成された金属層の上に、非導電層を形成するステップ615を含む。このステップは、たとえば、図5Gに図示される。

10

【0034】

例示の電子システム

本明細書に開示されるIC用基板を含む集積回路パッケージは、多種多様な電子システムの中に組み込むことができる。たとえば、図7に示されるように、携帯電話700、ラップトップ705、およびタブレットPC710は、すべて、本開示に従って構築される基板を組み込む集積回路パッケージを含むことができる。音楽プレーヤ、ビデオプレーヤ、通信デバイス、およびパーソナルコンピュータなどの他の例示的な電子システムは、本開示に従って構築される集積回路パッケージで構成することができる。

20

【0035】

当業者が今では理解するように、目下の具体的な応用例に依存して、多くの修正形態、代替形態、および変形形態が、本開示のデバイスの材料、装置、構成および使用方法に、それらの精神および範囲から逸脱することなく行われ得る。これを踏まえて、本明細書において図示および説明された特定の実施形態は本開示のいくつかの例にすぎないので、本開示の範囲は本明細書において図示および説明された特定の実施形態の範囲に限定されるべきでなく、むしろ、以下に添付される特許請求の範囲、その機能的均等物の範囲に完全に相応すべきである。

30

【符号の説明】

【0036】

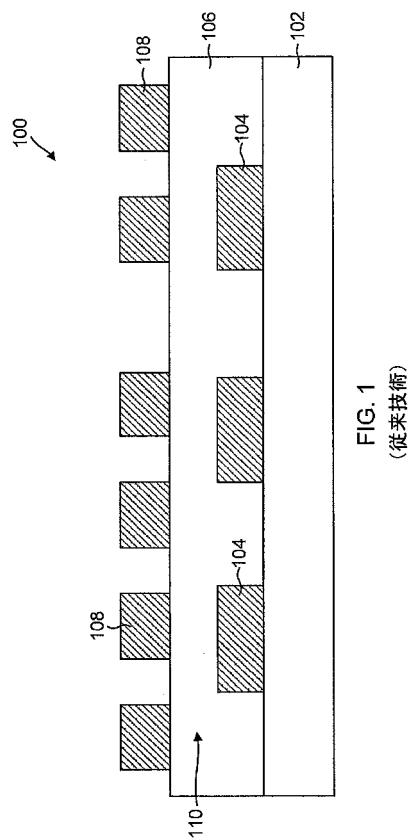
- 100 IC用基板
- 102 基板
- 104 第1のパターン形成された金属層
- 106 誘電体層、誘電体材料
- 108 第2のパターン形成された金属層
- 110 空間
- 200 基板
- 202 第1の金属層、第1のパターン形成された金属層
- 204 フォトレジスト層
- 206 誘電体層
- 208 フォトレジスト層
- 210 第2の金属層、第2のパターン形成された金属層
- 300 IC用基板
- 302 基板
- 304 第1のパターン形成された金属層
- 306 誘電体層
- 308 第2のパターン形成された金属層
- 310 非導電層
- 312 ビア

40

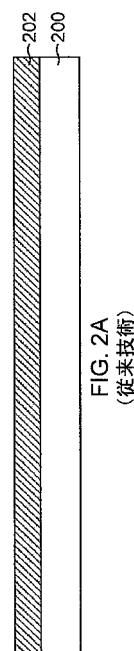
50

- 3 3 0 プリント回路板
 4 0 0 フリップチップパッケージ
 4 1 0 ダイ基板、ダイ
 4 1 2 ハンダバンプ
 4 2 0 パッケージ基板
 4 2 2 ハンダボール
 5 0 0 基板
 5 0 2 第1のパターン形成された金属層
 5 0 4 誘電体層
 5 0 6 金属シード層
 5 0 8 フォトレジスト層
 5 1 0 開口
 5 1 2 導電材料、第2のパターン形成された金属層
 5 1 4 非導電層
 5 1 6 開口
 7 0 0 携帯電話
 7 0 5 ラップトップ
 7 1 0 タブレット P C
- 10

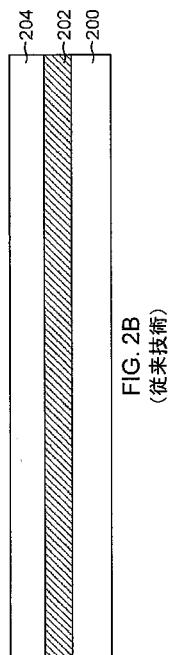
【図1】



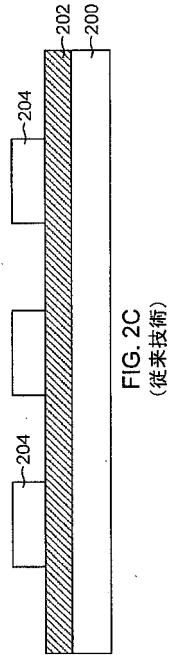
【図2A】



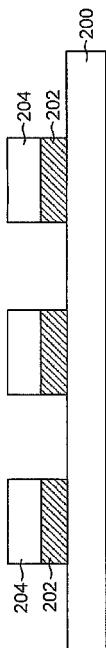
【図 2 B】

FIG. 2B
(従来技術)

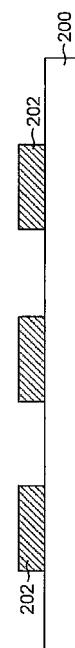
【図 2 C】

FIG. 2C
(従来技術)

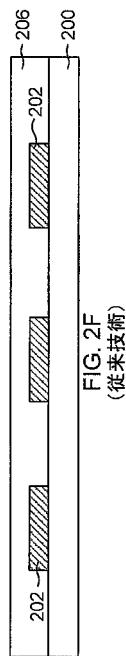
【図 2 D】

FIG. 2D
(従来技術)

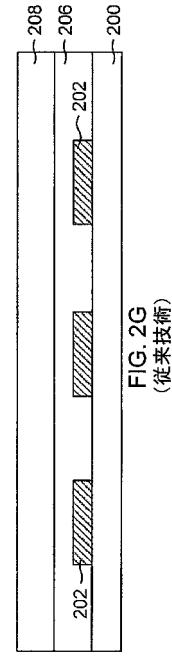
【図 2 E】

FIG. 2E
(従来技術)

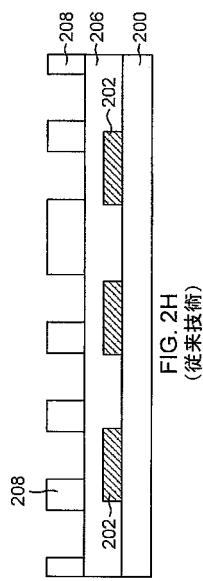
【 図 2 F 】



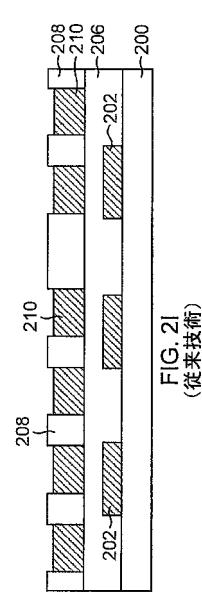
【 図 2 G 】



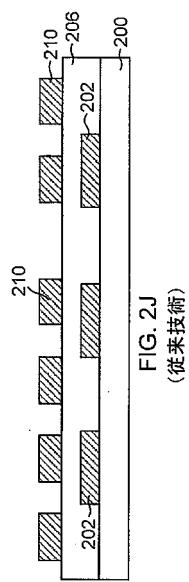
【 図 2 H 】



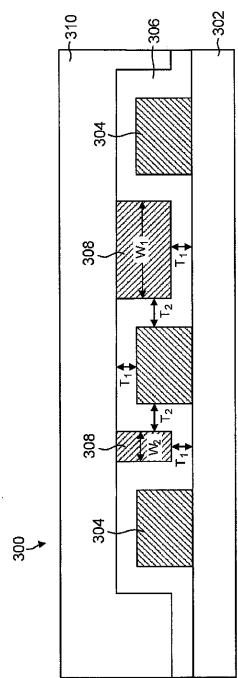
【 図 2 I 】



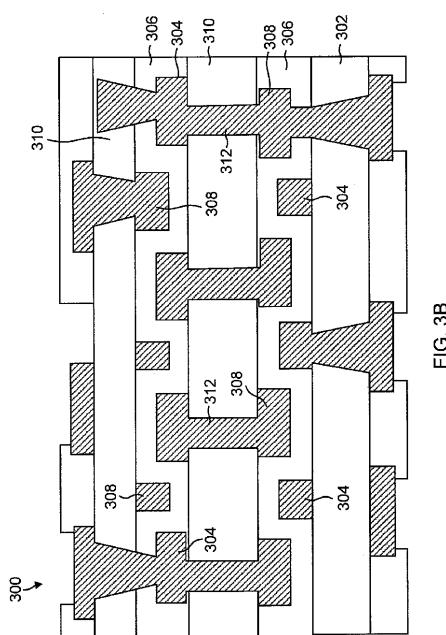
【図 2 J】



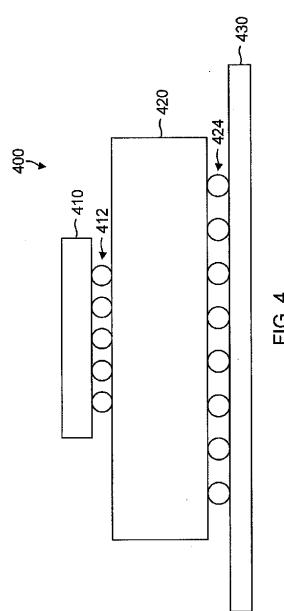
【図 3 A】



【図 3 B】



【図 4】



【図 5 A】

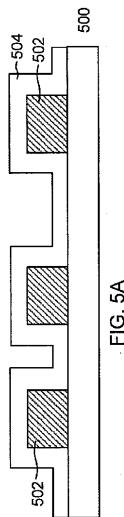


FIG. 5A

【図 5 B】

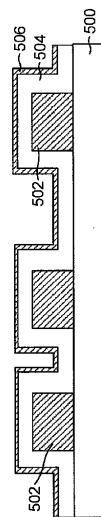


FIG. 5B

【図 5 C】

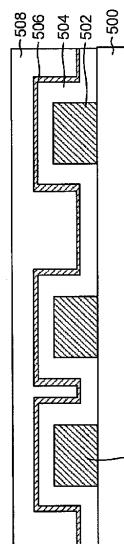


FIG. 5C

【図 5 D】

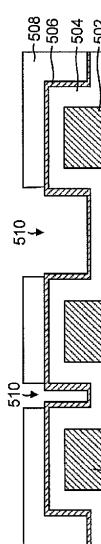


FIG. 5D

【図 5 E】

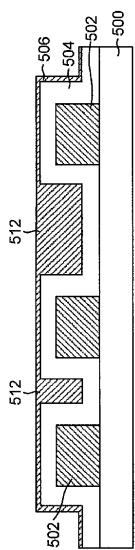


FIG. 5E

【図 5 F】

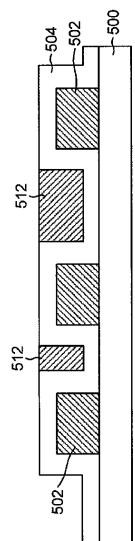


FIG. 5F

【図 5 G】

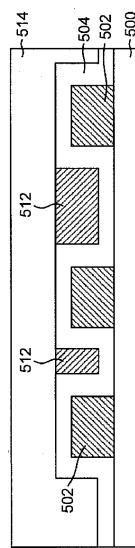


FIG. 5G

【図 5 H】

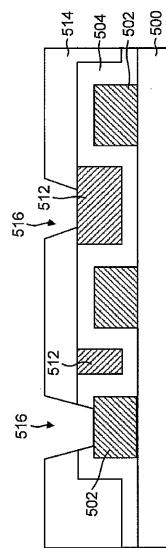


FIG. 5H

【図6】

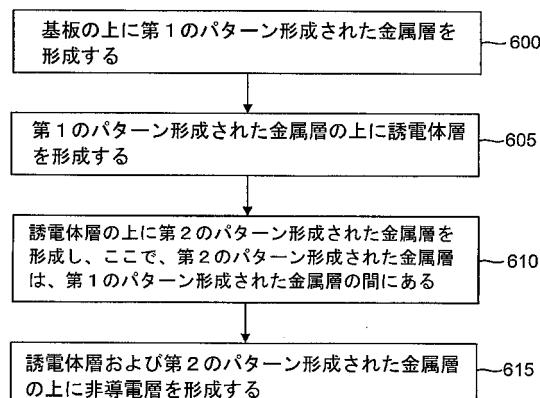


FIG. 6

【図7】

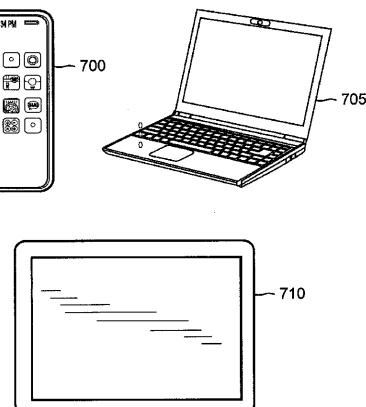


FIG. 7

【手続補正書】

【提出日】平成28年10月18日(2016.10.18)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

基板の上に第1のパターン形成された金属層と、

前記第1のパターン形成された金属層の上の誘電体層と、

前記誘電体層の上の第2のパターン形成された金属層であって、

前記第2のパターン形成された金属層の1つまたは複数の部分が、前記第1のパターン形成された金属層の2つ以上の部分の間の前記誘電体層の上に配置され、

前記誘電体層が、前記第1のパターン形成された金属層の形状と共になり、

前記誘電体層の上面が前記基板と平行であり、

前記第2のパターン形成された金属層の上面が前記基板と平行である、第2のパターン形成された金属層と、

前記誘電体層および前記第2のパターン形成された金属層の上の非導電層とを備え、

前記基板から前記第2のパターン形成された金属層の前記上面への距離と前記基板から前記誘電体層の前記上面への距離が同じであり、

前記第1のパターン形成された金属層と前記第2のパターン形成された金属層の間隔が、前記誘電体層の厚さである、デバイス。

【請求項2】

前記誘電体層が均一な厚さを有する、請求項 1 に記載の基板。

【請求項 3】

前記誘電体層が約 10 μm の厚さである、請求項 2 に記載の基板。

【請求項 4】

前記誘電体層が酸化ケイ素を含む、請求項 1 に記載の基板。

【請求項 5】

前記第 1 のパターン形成された金属層および第 2 のパターン形成された金属層が銅を含む、請求項 1 に記載の基板。

【請求項 6】

前記第 2 のパターン形成された金属層が前記第 1 のパターン形成された金属層と実質的に平行である、請求項 1 に記載の基板。

【請求項 7】

前記第 2 のパターン形成された金属層が異なる幅を有する部分を備える、請求項 1 に記載の基板。

【請求項 8】

前記非導電層が、誘電体材料、プリプレグ材料、有機材料、またはそれらの組合せを含む、請求項 1 に記載の基板。

【請求項 9】

前記基板がパッケージ基板を備える、請求項 1 に記載の基板。

【請求項 10】

前記基板が、携帯電話、ラップトップ、タブレット、音楽プレーヤ、通信デバイス、コンピュータ、またはビデオプレーヤのうちの少なくとも 1 つに組み込まれる、請求項 1 に記載の基板。

【請求項 11】

基板の上の第 1 のパターン形成された金属層と、

前記第 1 のパターン形成された金属層の上の第 1 の誘電体層と、

第 2 のパターン形成された金属層であって、前記第 2 のパターン形成された金属層の 1 つまたは複数の部分が前記第 1 のパターン形成された金属層の 2 つ以上の部分の間に配置され、

前記第 1 の誘電体層が、前記第 1 のパターン形成された金属層の形状と共になり、

前記第 1 の誘電体層の上面が前記基板と平行であり、

前記第 2 のパターン形成された金属層の上面が前記基板と平行である、第 2 のパターン形成された金属層と、

前記第 1 の誘電体層の上および前記第 2 のパターン形成された金属層の上の第 1 の非導電層と、

前記第 1 の非導電層の上の第 3 のパターン形成された金属層と、

前記第 3 のパターン形成された金属層の上の第 2 の誘電体層と、

第 4 のパターン形成された金属層であって、前記第 4 のパターン形成された金属層の 1 つまたは複数の部分が、前記第 3 のパターン形成された金属層の 2 つ以上の部分の間に配置され、

前記第 2 の誘電体層が、前記第 3 のパターン形成された金属層の形状と共になり、

前記第 2 の誘電体層の上面が前記基板と平行であり、

前記第 4 のパターン形成された金属層の上面が前記基板と平行である、第 4 のパターン形成された金属層と、

前記第 2 の誘電体層の上および前記第 4 のパターン形成された金属層の上の第 2 の非導電層と

を備え、

前記基板から前記第 2 のパターン形成された金属層の前記上面への距離と前記基板から前記第 1 の誘電体層の前記上面への距離が同じであり、

前記基板から前記第 4 のパターン形成された金属層の前記上面への距離と前記基板から

前記第2の誘電体層の前記上面への距離が同じであり、

前記第1のパターン形成された金属層と前記第2のパターン形成された金属層の間の間隔が、前記第1の誘電体層の厚さであり、

前記第3のパターン形成された金属層と前記第4のパターン形成された金属層の間の間隔が、前記第2の誘電体層の厚さである、デバイス。

【請求項12】

前記第1および第2の誘電体層が均一な厚さを有する、請求項11に記載の基板。

【請求項13】

前記第1および第2の誘電体層が約10μmの厚さである、請求項12に記載の基板。

【請求項14】

前記第2のパターン形成された金属層が前記第1のパターン形成された金属層と実質的に平行であり、前記第4のパターン形成された金属層が前記第3のパターン形成された金属層と実質的に平行である、請求項11に記載の基板。

【請求項15】

前記第2のパターン形成された金属層および前記第4の金属層の各々が異なる幅を有する部分を備える、請求項11に記載の基板。

【請求項16】

前記第2のパターン形成された金属層を前記第3のパターン形成された金属層に電気的に接続する複数のビアをさらに備える、請求項11に記載の基板。

【請求項17】

前記複数のビアが前記非導電層を通って延びる、請求項16に記載の基板。

【請求項18】

基板の上に第1のパターン形成された金属層を形成するステップと、

誘電体層の上面が前記基板に平行であるように、前記第1のパターン形成された金属層の上に前記誘電体層を形成するステップと、

第2のパターン形成された金属層の上面が前記基板に平行であるように、前記誘電体層の上に前記第2のパターン形成された金属層を形成するステップと、

前記第1のパターン形成された金属層の2つ以上の部分の間の前記誘電体層の上に第2のパターン形成された金属層の1つまたは複数の部分を形成するステップであって、前記誘電体層が、前記第1のパターン形成された金属層の形状と共になる、ステップと、

前記誘電体層および前記第2のパターン形成された金属層の上に非導電層を形成するステップと

を含み、

前記基板から前記第2のパターン形成された金属層の前記上面への距離と前記基板から前記誘電体層の前記上面への距離が同じであり、

前記第1のパターン形成された金属層と前記第2のパターン形成された金属層の間の間隔が、前記誘電体層の厚さである、方法。

【請求項19】

前記誘電体層を形成するステップが、前記第1のパターン形成された金属層の上に前記誘電体層を真空コーティングするステップを含む、請求項18に記載の方法。

【請求項20】

前記第2のパターン形成された金属層を形成するステップがフォトリソグラフィプロセスを含む、請求項18に記載の方法。

【請求項21】

前記第2のパターン形成された金属層を形成するステップが電気めっきプロセスを含む、請求項18に記載の方法。

【請求項22】

前記非導電層の中に開口を形成するステップをさらに含む、請求項18に記載の方法。

【請求項23】

開口を形成するステップが、前記非導電層をレーザドリルするステップを含む、請求項

2 2 に記載の方法。

【請求項 2 4】

基板の上の第 1 のパターン形成された金属層と、

第 2 のパターン形成された金属層であって、前記第 2 のパターン形成された金属層の 1 つまたは複数の部分が前記第 1 のパターン形成された金属層の 1 つまたは複数の部分の間に配置される、第 2 のパターン形成された金属層と、

前記第 1 のパターン形成された金属層を前記第 2 のパターン形成された金属層から分離するための手段であって、

前記第 2 のパターン形成された金属層の 1 つまたは複数の部分が、前記第 1 のパターン形成された金属層の 2 つ以上の部分の間の前記誘電体層の上に配置され、

前記誘電体層が、前記第 1 のパターン形成された金属層の形状と共になり、

前記誘電体層の上面が前記基板と平行であり、

前記第 2 のパターン形成された金属層の上面が前記基板と平行である、手段と、

前記手段および前記第 2 のパターン形成された金属層の上の非導電層とを備え、

前記基板から前記第 2 のパターン形成された金属層の前記上面への距離と前記基板から前記誘電体層の前記上面への距離が同じであり、

前記第 1 のパターン形成された金属層と前記第 2 のパターン形成された金属層の間の間隔が、前記誘電体層の厚さである、デバイス。

【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No PCT/US2015/025435												
A. CLASSIFICATION OF SUBJECT MATTER INV. H01L23/528 H01L21/768 H01L23/498 H01L23/522 H01L21/48 ADD.														
According to International Patent Classification (IPC) or to both national classification and IPC														
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L														
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched														
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) EPO-Internal, COMPENDEX, INSPEC, IBM-TDB, WPI Data														
C. DOCUMENTS CONSIDERED TO BE RELEVANT <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th style="text-align: left; padding: 2px;">Category*</th> <th style="text-align: left; padding: 2px;">Citation of document, with indication, where appropriate, of the relevant passages</th> <th style="text-align: left; padding: 2px;">Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td style="text-align: center; padding: 2px;">X</td> <td style="padding: 2px;">US 6 414 367 B1 (HOPPER PETER J [US]) 2 July 2002 (2002-07-02) column 7, line 10 - line 18; figures 3A, 3B, 4A, 4B, 6 -----</td> <td style="text-align: center; padding: 2px;">1,2,4-8, 10-12, 16, 21-24, 28-30</td> </tr> <tr> <td style="text-align: center; padding: 2px;">X</td> <td style="padding: 2px;">GB 2 073 951 A (HITACHI LTD) 21 October 1981 (1981-10-21) figures 1-4 -----</td> <td style="text-align: center; padding: 2px;">1-3,5,7, 9,12-15, 17, 19-24, 28-30 18,25-27</td> </tr> <tr> <td style="text-align: center; padding: 2px;">Y</td> <td style="padding: 2px;">----- -/-</td> <td style="text-align: center; padding: 2px;"></td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	X	US 6 414 367 B1 (HOPPER PETER J [US]) 2 July 2002 (2002-07-02) column 7, line 10 - line 18; figures 3A, 3B, 4A, 4B, 6 -----	1,2,4-8, 10-12, 16, 21-24, 28-30	X	GB 2 073 951 A (HITACHI LTD) 21 October 1981 (1981-10-21) figures 1-4 -----	1-3,5,7, 9,12-15, 17, 19-24, 28-30 18,25-27	Y	----- -/-	
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.												
X	US 6 414 367 B1 (HOPPER PETER J [US]) 2 July 2002 (2002-07-02) column 7, line 10 - line 18; figures 3A, 3B, 4A, 4B, 6 -----	1,2,4-8, 10-12, 16, 21-24, 28-30												
X	GB 2 073 951 A (HITACHI LTD) 21 October 1981 (1981-10-21) figures 1-4 -----	1-3,5,7, 9,12-15, 17, 19-24, 28-30 18,25-27												
Y	----- -/-													
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C.		<input checked="" type="checkbox"/> See patent family annex.												
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed														
T later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family														
Date of the actual completion of the international search 19 April 2016		Date of mailing of the international search report 25/04/2016												
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL-2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Authorized officer Gélibart, Jacques												

INTERNATIONAL SEARCH REPORT

International application No
PCT/US2015/025435

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5 136 358 A (SAKAI KAZUHIRO [JP] ET AL) 4 August 1992 (1992-08-04) figure 2 -----	1-3,7,9, 21-24, 29,30
Y	US 2012/097319 A1 (MAEDA SHINNOSUKE [JP]) 26 April 2012 (2012-04-26) abstract; figure 6 -----	18,25-27
X	GB 2 252 668 A (SAMSUNG ELECTRONICS CO LTD [KR]) 12 August 1992 (1992-08-12) figures 2,3 -----	1-3,7,9, 21,22, 24,28-30

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No
PCT/US2015/025435

Patent document cited in search report		Publication date		Patent family member(s)		Publication date
US 6414367	B1	02-07-2002	US	6414367 B1 US 2002149111 A1		02-07-2002 17-10-2002
GB 2073951	A	21-10-1981	DE	3114679 A1 GB 2073951 A		14-01-1982 21-10-1981
US 5136358	A	04-08-1992	JP	H0442934 A JP H0750710 B2 US 5136358 A		13-02-1992 31-05-1995 04-08-1992
US 2012097319	A1	26-04-2012	CN	102573338 A		11-07-2012
			JP	2012094662 A		17-05-2012
			KR	20120043649 A		04-05-2012
			TW	201225775 A		16-06-2012
			US	2012097319 A1		26-04-2012
GB 2252668	A	12-08-1992	DE	4113775 A1		13-08-1992
			FR	2672430 A1		07-08-1992
			GB	2252668 A		12-08-1992
			IT	1248595 B		19-01-1995
			JP	H0613468 A		21-01-1994

フロントページの続き

(81)指定国 AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,R0,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DK,DM,D0,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IR,IS,JP,KE,KG,KN,KP,KR,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US

(72)発明者 チン・クアン・キム

アメリカ合衆国・カリフォルニア・92121・サン・ディエゴ・モアハウス・ドライブ・577
5

(72)発明者 ドン・ウク・キム

アメリカ合衆国・カリフォルニア・92121・サン・ディエゴ・モアハウス・ドライブ・577
5

(72)発明者 ジェ・シク・イ

アメリカ合衆国・カリフォルニア・92121・サン・ディエゴ・モアハウス・ドライブ・577
5

(72)発明者 キュ・ピュン・ファン

アメリカ合衆国・カリフォルニア・92121・サン・ディエゴ・モアハウス・ドライブ・577
5

(72)発明者 ヨン・キヨ・ソン

アメリカ合衆国・カリフォルニア・92121・サン・ディエゴ・モアハウス・ドライブ・577
5

F ターム(参考) 5E338 AA03 AA16 AA18 BB80 CC01 CC04 CD01 CD40 EE24

5E343 AA02 AA16 AA22 BB02 BB23 BB34 BB44 BB48 DD21 ER49

GG20