(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第3552252号
(P3552252)
(45)発行日　平成16年8月11日(2004.8.11)　(24)登録日　平成16年5月14日(2004.5.14)

(51)Int.Cl.[7]	F I
G11B 20/18	G11B 20/18 560J
H04N 5/94	H04N 5/94 Z

請求項の数 2　(全 16 頁)

(21)出願番号	特願平5-227308
(22)出願日	平成5年9月13日(1993.9.13)
(65)公開番号	特開平7-85611
(43)公開日	平成7年3月31日(1995.3.31)
審査請求日	平成12年8月24日(2000.8.24)

(73)特許権者　000002185
ソニー株式会社
東京都品川区北品川６丁目７番３５号
(74)代理人　100122884
弁理士　角田　芳末
(74)代理人　100113516
弁理士　磯山　弘信
(74)代理人　100080883
弁理士　松隈　秀盛
(72)発明者　内田　真史
東京都品川区北品川６丁目７番３５号　ソニー株式会社内
(72)発明者　近藤　哲二郎
東京都品川区北品川６丁目７番３５号　ソニー株式会社内

最終頁に続く

(54)【発明の名称】情報信号記録再生装置および情報信号記録再生方法

(57)【特許請求の範囲】

【請求項１】

記憶部を有するカセットを用いて情報信号を記録、再生するようにした情報信号記録再生装置において、

情報信号の記録時に記録すべき情報信号に関連した情報を検出する検出手段と、

この検出手段によって検出された上記情報を上記テープカセットの上記記憶部に記憶する記憶手段と、

再生信号の再生時に、上記記憶部から読み出した上記関連情報に基づいて、上記情報信号のエラー修正を行うエラー修正手段と、を備え、

上記エラー修正手段は、

再生された情報信号を記憶する再生信号記憶手段と、

上記再生信号記憶手段から読み出した情報信号である過去の情報信号を、上記カセットの記憶部から読み出した関連情報である動き情報に基づいて動き補償処理を施す動き補償手段と、

エラーか否かを示す情報に基づいて、エラーであるときは、上記動き補償手段からの出力を選択し、エラーでないときは、現在の情報信号を選択する選択手段と、

を有することを特徴とする情報信号記録再生装置。

【請求項２】

記憶部を有するカセットを用いて情報信号を記録、再生するようにした情報信号記録再生方法において、

情報信号の記録時に記録すべき情報信号に関連した情報を検出する検出工程と、
上記検出工程によって検出された上記情報を上記テープカセットの上記記憶部に記憶する記憶工程と、
再生信号の再生時に、上記記憶部から読み出した上記関連情報に基づいて、上記情報信号のエラー修正を行うエラー修正工程と、を備え、
上記エラー修正工程は、
再生された情報信号を再生信号記憶手段に記憶する再生信号記憶工程と、
上記再生信号記憶手段から読み出した情報信号である過去の情報信号を、上記カセットの記憶部から読み出した関連情報である動き情報に基づいて動き補償手段により動き補償処理を施す動き補償工程と、
エラーか否かを示す情報に基づいて、エラーであるときは、上記動き補償手段からの出力を選択し、エラーでないときは、現在の情報信号を選択する選択工程と、
を有することを特徴とする情報信号記録再生方法。

【発明の詳細な説明】

【０００１】

【産業上の利用分野】

本発明は、例えばディジタルＶＴＲ等に適用して好適な情報信号記録再生装置に関する。

【０００２】

【従来の技術】

従来、記録すべき映像や音声情報をディジタルフォーマットで記録するディジタルＶＴＲとしては、例えば図１１及び図１２に示すようなものがある。

【０００３】

図１１及び図１２は例えばディジタルＶＴＲの記録系及び再生系を示し、以下図１１及び図１２を順次参照してディジタルＶＴＲについて説明する。

【０００４】

図１１において、入力端子１を介して入力されたディジタル映像信号はバッファメモリ２に蓄えられた後、ＤＣＴ（離散コサイン変換）回路３に供給され、このＤＣＴ回路３において４×４のブロック毎に直流成分から高次交流成分の係数データに変換され、２次元空間周波数データ（係数データ）に変換される。

【０００５】

このＤＣＴ回路３からの係数データは量子化回路４に供給され、この量子化回路４において低域周波数の係数データから高域周波数の係数データへ順次量子化レベルを粗くすることで情報量が削減される。この量子化回路４で量子化されて得られた量子化係数データは外符号回路５に供給される。

【０００６】

この外符号回路５に供給された量子化係数データはこの外符号回路５において外符号のパリティＯＰが付加され、アドレスカウンタ７からの書き込みアドレスによってフィールドメモリ６に記憶される。フィールドメモリ６に記憶された量子化係数データはアドレスカウンタ７によってＲＯＭ８から供給される読み出しアドレスによって読み出されて符号回路９に供給され、この符号回路９において内符号のパリティＩＰが付加されて積符号にされた後に、内符号毎にＩＤデータ及びシンクデータが付加され、８ビットパラレル信号から８倍のクロック周波数の１ビットシリアル信号にされた後に増幅回路１０及びロータリートランス１１を介して記録ヘッド１３に供給され、磁気テープ１４に傾斜トラックを記録するように記録される。

【０００７】

ここで、図１３を参照して積符号の形式について説明する。図１３に示すように、積符号の形式は、内符号及び外符号によって構成される。内符号は図１３Ａに示すようにディジタルデータＤＡと内符号のパリティＩＰで構成され、外符号は図１３Ｃに示すように図１３Ａに示したディジタルデータＤＡの垂直方向のデータとこれに付加される外符号のパリティＯＰで構成される。そして図１３Ｂに示すように積符号は図１３Ａに示した内符号及

び図１３Ｃに示した外符号で構成される。
【０００８】
次に図１２を参照してディジタルＶＴＲの再生系について説明する。磁気テープ１４に記録された記録信号は再生ヘッド１５によって再生され、この後ロータリートランス１６を介して再生等化回路１７に供給され、ここで波形等化された後にＰＬＬ回路１８に供給される。
【０００９】
ＰＬＬ回路１８は再生データに基いてクロック信号を再生する。そして更に同期検出回路１９において１ビットシリアルデータの再生データが記録時の１／８倍のクロック周波数の８ビットパラレルデータに変換される。この変換データは内符号エラー訂正回路２０に供給される。
【００１０】
内符号エラー訂正回路２０に供給された再生データは、その内符号のパリティＩＰによってエラー訂正処理が施されてランダム誤りが訂正された後、ここで発生されたエラーフラグと共にフィールドメモリ２２及びＩＤ復号回路２１に夫々供給される。
【００１１】
ＩＤ復号回路２１は内符号エラー訂正回路２０からの出力データからＩＤを復号し、復号したＩＤに基いて書き込みアドレスを発生する。従って内符号エラー訂正回路２０からの出力データはＩＤ復号回路２１からの書き込みアドレスによって記憶される。
【００１２】
フィールドメモリ２２に書き込まれたデータは入力端子２３を介して供給される同期信号に基いてアドレスカウンタ２４が発生した読み出しアドレスによって読み出され、外符号エラー訂正回路２５に供給され、この外符号エラー訂正回路２５において、外符号のパリティＯＰによってバースト誤りが訂正された後ＩＤＣＴ（逆離散コサイン変換）回路２６に供給される。
【００１３】
ＩＤＣＴ回路２６に供給された外符号エラー訂正回路２５の出力は逆量子化された後に逆離散コサイン変換されて元のディジタルデータにされる。そしてこの後、エラーフラグと共にエラー修正回路２７に供給される。そしてこのエラー修正回路２７においてエラーフラグに基いて補間等の処理が施された後、再生ディジタル映像信号として出力端子２８から出力される。
【００１４】
エラー修正回路２７における補間処理は、周知のように、エラーフラグにビットが立った場合に、前のデータで置換することによって行われる。エラーフラグにビットが立つということは、そのエラーフラグに対応するデータがエラー訂正時に訂正しきれなかったことを意味する。従って、この場合は上述したように、過去のデータで置換することになるわけである。
【００１５】
圧縮を用いていないディジタルＶＴＲにおいては、エラーのあるデータに対しては画像の相関性を利用して、周囲のデータを用いて補間することなどで修正を行う。例えばエラーデータの上下左右の４点の画素データの平均値でエラーデータを置き換えたり、エラーデータの左右２点の画素データの平均値でエラーデータを置き換える方法が一般的である。
【００１６】
しかしながら、図１１及び図１２に示したような記録すべき信号を圧縮して記録し、再生時に伸長するようにしているディジタルＶＴＲ、例えばＤＣＴや直交変換を用いて符号化を行うようにしているディジタルＶＴＲでは、ブロック内の成分データの内、１つでもエラーがあるとその影響が画素に留まらず、ブロック全体に及ぶため、修正を行うときに、画素を対象にするのではなく、ブロックを対象にする必要がある。
【００１７】
そのため、符号化においてフィールド内符号化を行っていても、修正において同一フィー

ルド内に属する周辺画素を用いることは難しく、上述したように、主として過去の同一空間位置にある画素データを用いて修正を行うことになるわけである。

【００１８】

【発明が解決しようとする課題】

ところで、過去の同一空間位置にある画素データを用いて行う修正は、画像が静止している場合には略完全な修正が可能であるが、画像が動いているときには、相関の弱い画素データを用いて修正を行うことになるので、修正後の画像の画質が劣化するという不都合があった。

【００１９】

特に、パンニングやティルティング等のように撮影時にカメラ自体に動きがある場合は、劣化する確率が非常に高いという不都合があった。

【００２０】

本発明はこのような点を考慮してなされたもので、動きのある画像を記録、再生したときにおいても、エラー修正を精度良く行え、これによって良好な再生画像を得ることのできる情報信号記録再生装置を提案しようとするものである。

【００２１】

【課題を解決するための手段】

本発明は、情報信号の記録時に記録すべき情報信号に関連した情報を検出する検出手段４０と、この検出手段４０によって検出された情報をテープカセット６０の記憶部４１に記憶する記憶手段４１と、再生信号の再生時に、記憶部４１から読み出した関連情報に基づいて、情報信号のエラー修正を行うエラー修正手段５７と、を備え、エラー修正手段５７は、再生された情報信号を記憶する再生信号記憶手段１０５と、再生信号記憶手段１０５から読み出した情報信号である過去の情報信号を、カセット６０の記憶部４１から読み出した関連情報である動き情報に基づいて動き補償処理を施す動き補償手段１０１と、エラーか否かを示す情報に基づいて、エラーであるときは、動き補償手段１０１からの出力を選択し、エラーでないときは、現在の情報信号を選択する選択手段１０３と、を有するものである。

【００２２】

また、本発明は、情報信号の記録時に記録すべき情報信号に関連した情報を検出する検出工程と、検出工程によって検出された情報をテープカセット６０の記憶部４１に記憶する記憶工程と、再生信号の再生時に、記憶部４１から読み出した関連情報に基づいて、情報信号のエラー修正を行うエラー修正工程と、を備え、エラー修正工程は、再生された情報信号を再生信号記憶手段１０５に記憶する再生信号記憶工程と、再生信号記憶手段１０５から読み出した情報信号である過去の情報信号を、カセット６０の記憶部４１から読み出した関連情報である動き情報に基づいて動き補償手段１０１により動き補償処理を施す動き補償工程と、エラーか否かを示す情報に基づいて、エラーであるときは、からの出力を選択し、エラーでないときは、現在の情報信号を選択する選択工程と、を有するものである。

【００２３】

【作用】

本発明によれば、情報信号の記録時に記録すべき情報信号に関連した情報を検出手段４０で検出し、この検出手段４０によって検出された情報をテープカセット６０の記憶部４１に記憶手段４１で記憶し、再生信号の再生時に、記憶部４１から読み出した関連情報に基づいて、エラー修正手段５７で情報信号のエラー修正を行い、エラー修正手段５７では、再生された情報信号を再生信号記憶手段１０５で記憶し、再生信号記憶手段１０５から読み出した情報信号である過去の情報信号を、カセット６０の記憶部４１から読み出した関連情報である動き情報に基づいて動き補償手段１０１で動き補償処理を施し、選択手段１０３でエラーか否かを示す情報に基づいて、エラーであるときは、動き補償手段１０１からの出力を選択し、エラーでないときは、現在の情報信号を選択する。

【００２４】

また、本発明によれば、情報信号の記録時に記録すべき情報信号に関連した情報を検出工程で検出し、検出工程によって検出された情報を記憶工程でテープカセット６０の記憶部４１に記憶し、再生信号の再生時に、記憶部４１から読み出した関連情報に基づいて、エラー修正工程で情報信号のエラー修正を行い、エラー修正工程では、再生された情報信号を再生信号記憶工程で再生信号記憶手段１０５に記憶し、再生信号記憶手段１０５から読み出した情報信号である過去の情報信号を、カセット６０の記憶部４１から読み出した関連情報である動き情報に基づいて動き補償工程で動き補償手段１０１により動き補償処理を施し、選択工程でエラーか否かを示す情報に基づいて、エラーであるときは、からの出力を選択し、エラーでないときは、現在の情報信号を選択する。

【００２５】

【実施例】

以下に、図１を参照して本発明情報信号記録再生装置の一実施例について詳細に説明する。

【００２６】

この図１において、３０は図示しない信号源からのアナログ映像信号が供給される入力端子で、この入力端子３０を介してＡ－Ｄコンバータ３１にアナログ映像信号が供給される。アナログ映像信号はこのＡ－Ｄコンバータ３１においてディジタル映像信号に変換された後にブロック化回路３２及び後述する動きベクトル検出回路４０に夫々供給される。

【００２７】

ブロック化回路３２はＡ－Ｄコンバータ３１からのディジタル映像信号（以下画像データと称する）を、例えば（水平方向の８画素）×｛垂直方向の８画素（ライン）｝からなる領域を１画像ブロックとして、１フレーム（１画面分）の画像データを複数個の画像ブロックに分割する。この場合、１画像ブロックは６４サンプルで構成される。また、このブロック化回路３２は、入力映像信号中のブランキング期間を取り除くと共に、有効データが連続するものとし、データ系列中にデータ欠如期間を形成する。

【００２８】

ブロック化回路３２からの各画像ブロックの画像データは、シャフリング回路３３に供給される。シャフリング回路３３は、図示せずもメモリのアドレス制御でシャフリング処理を行い、フレーム内の全ての複数の画素ブロックを画像ブロックの単位で、１フレーム中で所定の規則に従って並び変えられる処理を行う。

【００２９】

シャフリング回路３３の出力はブロック符号化回路３４に供給される。本例においては、このブロック符号化回路３４にＤＣＴ（離散コサイン変換）を採用するものとする。

【００３０】

ここで、図５を参照してブロック符号化回路３４について説明する。

【００３１】

図において、８０は図１に示したシャフリング回路３３からの出力が供給される入力端子で、この入力端子８０を介してシャフリングされたデータがＤＣＴ変換回路８１に供給される。

【００３２】

ＤＣＴ変換回路８１はシャフリングされたデータを画像ブロック毎にＤＣＴ変換処理を施し、例えば複数個のブロックサイズに対応する８×８個の係数データに変換する。この係数データは直流成分の係数データＤＣと複数個の交流成分の係数データＡＣｉ（ｉ＝１～６３）からなる。

【００３３】

ＤＣＴ変換回路８１からの係数データはブロック走査回路８２に供給される。このブロック走査回路８２はＤＣＴ変換回路８１からの係数データをブロック毎にジグザグスキャンした状態で出力する。一般にＤＣＴ係数は低周波成分の方が高周波成分よりも視覚的に重要であり、このブロック走査回路８２において直流成分係数が最も重要度の高いデータとされ、以下交流成分係数が重要度の高い順に並び変えられる。

【００３４】
ブロック走査回路８２からの係数データは再量子化回路８３に供給される。再量子化回路８３は係数データをバッファ制御回路８６から供給される量子化ステップを示すデータに基いて量子化する。
【００３５】
再量子化回路８３の出力は可変長符号化回路８４に供給される。この可変長符号化回路８４では係数データが所定の伝送レート、即ち、ディジタルＶＴＲの場合であればテープ記録再生変換系の伝送レートを越えないようにレート変換を行うために設けられている。つまり、バッファメモリ８５の入力側のデータレートは可変となるが、出力側のデータレートは略一定となる。
【００３６】
このバッファメモリ８５は、伝送データ量の変動を検出し、その検出出力をバッファ制御回路８６に供給する。バッファ制御回路８６は、再量子化回路８３の量子化ステップを制御し、可変長符号化回路８４において出力される伝送データが所定のデータ量となるよう制御する。
【００３７】
可変長符号化回路８４は、例えばハフマンやランレングス符号化等の方法を用いて再量子化回路８３からの係数データを符号化する。この符号化データはバッファメモリ８５に供給される。
【００３８】
バッファメモリ８５からの出力信号、即ち、ブロック符号化回路３４の出力信号は、出力端子８７を介して図１に示すフレーム化回路３５に供給される。
【００３９】
ここで再び図１に戻って説明する。フレーム化回路３５は、エラー訂正符号のパリティを発生すると共に、同期ブロックが連続する構造の記録データを発生する。エラー訂正符号としては、例えばデータマトリクス状配列の水平方向及び垂直方向の夫々に対してエラー訂正符号を行う積符号を用いる。つまり、フレーム化回路３５においては、符号化データ及びパリティに対して、シンク（ＳＹＮＣ）ブロック同期信号及びＩＤ信号が付加される。
【００４０】
フレーム化回路３５の出力はチャンネル符号化回路３６に供給される。チャンネル符号化回路３６は直流成分を低減するためのチャンネル符号化の処理を行い、データをビットストリームに変換する。チャンネル符号化回路３６の出力は記録アンプ３７を介して磁気ヘッド（回転ドラムに搭載された磁気ヘッド）３８に供給され、磁気テープ３９の記録面状に傾斜トラックを形成するように記録される。通常、２個以上の磁気ヘッドが使用されるが、この例においては説明の便宜上、１個のヘッドのみを示す。
【００４１】
さて、Ａ－Ｄコンバータ３１からの画像データは動きベクトル検出回路４０にも供給される。ここで、図６を参照して動きベクトル検出回路４０について説明する。
【００４２】
図６において、９０は図１に示したＡ－Ｄコンバータ３１からの画像データが供給される入力端子で、この入力端子９０を介して画像データが加算回路９２及び代表点メモリ９１に夫々供給される。
【００４３】
代表点メモリ９１はＡ－Ｄコンバータ３１から入力端子９０を介して供給される画像データを１フィールド毎に複数のブロックに分割した各ブロック毎の代表点の画像データＩｋ（０、０）を記憶する。具体的には、例えば図８に示すように、１フィールド分の画像をｍ画素×ｎラインのブロックに分解し、図９に示すように各ブロックの中心画素Ｓ（０、０）を代表点とし、各代表点画素の画像データＩｋ（０、０）を代表点メモリ５１に１フィールド期間記憶する。尚、代表点は画面上で均一にばらまかれている。そして、この代

表点メモリ９１から読み出される１フィールド前の各代表点画素の画像データＩｋ－１（０、０）が加算回路９２に供給される。

【００４４】

加算回路９２は、Ａ－Ｄコンバータ３１から入力端子９０を介して供給される入力映像信号、即ち、現フィールドの画像データについて次のような処理を施す。つまり、ブロック毎のｍ×ｎ個の各画素の画像データＩｋ（ｘ、ｙ）と代表点メモリ９１から読み出される前フィールドの対応するブロックの代表点画素の画像データＩｋ－１（０、０）との差分、即ち、フィールド間差分の絶対値｜Ｉｋ－１（０、０）－Ｉｋ（ｘ、ｙ）｜を検出する。そして、この加算回路９２により得られるフィールド間差分の絶対値｜Ｉｋ－１（０、０）－Ｉｋ（ｘ、ｙ）｜を相関積算値表形成回路９３に供給する。

【００４５】

相関積算値表形成回路９３は、加算回路９２から得られた各ブロックのフィールド間差分の絶対値｜Ｉｋ－１（０、０）－Ｉｋ（ｘ、ｙ）｜を対応する画素毎に１フィールド期間に亘って積算し、１ブロック分の画素配列に対応するｍ×ｎの整数座標を有する相関積算値表を形成する。

【００４６】

この相関積算値表形成回路９３により形成される相関積算値表は、ｍ×ｎ個のフィールド間差分の絶対値｜Ｉｋ－１（０、０）－Ｉｋ（ｘ、ｙ）｜の積算値、即ち、相関積算値の分布を示すものである。そして、この相関積算値表形成回路９３によって形成される相関積算値表のｍ×ｎ個の相関積算値が動きベクトル決定回路９４に供給される。

【００４７】

動きベクトル決定回路９４は、相関積算値表形成回路９３によって形成された相関積算値表の相関積算値の最小値の座標を検出して動きベクトルを決定する。相関積算値表形成回路９３によって形成された相関積算値表の相関積算値は、各ブロックの代表点画素の画像データＩｋ－１（０、０）と他の画素の画像データＩｋ（ｘ、ｙ）とのフィールド間相関を示すものであり、相関の強い画素に対応する座標程小さな値となり、動きベクトルに対応する座標の相関積算値が最小値となる。従って、最小値の座標を検出することにより、動きベクトルを決定することができる。動きベクトル決定回路９４の出力として、決定した動きベクトルが出力される。動きベクトル決定回路９４の出力、即ち、動きベクトル検出回路４０の出力は、後述するテープカセットのメモリ部４３の半導体メモリの所定の位置に記憶される。

【００４８】

ここで、図３及び図４を参照して本例において使用するテープカセットの構成について説明する。

【００４９】

図３に示すように、テープカセット６０は、例えばＳＲＡＭ（スタティック・ラム）等の半導体メモリを有するメモリ部４３とインターフェース部４２からなる半導体メモリ部４１をカセット本体６１に内蔵するものである。カセット本体６１には図示せずも、リール６２及び６３に巻取られる磁気テープも収納されており、その構造は、全面側には磁気テープを引き出すための開口部６４を設けた構造となっている。尚、半導体メモリ部４１の収納位置はテープカセット６０をディジタルＶＴＲ等にセットして記録したり、再生したりする際に支障のない位置であれば良く、特にカセット本体６１の内部（或いは外部）における位置の制約はない。

【００５０】

ここで、インターフェース部４２は、主としてインターフェース用コネクタから構成されており、ＶＴＲ側のコネクタと接続され、データの送受信を行うものである。またメモリ部４３はインターフェース部４２と電気的に接続されており、インターフェース部４２を介してＶＴＲ側とのデータ等の送受信を行うものである。

【００５１】

ここで図４を参照してインターフェース部４２及びメモリ部４３について更に詳しく説明

する。
【００５２】
図において、７０は読み出し／書き込み（Ｒ／Ｗ）及びチップセレクト（ＣＥ）回路で、この読み出し／書き込み及びチップセレクト回路７０は、ＶＴＲ（破線で示す）からインターフェース回路４２を介して供給されるアドレス信号ＡＤ１に基いて制御信号ＣＯＮ１を取り込み、取り込んだ制御信号ＣＯＮ１に基いて、ＲＡＭ７１に書き込み、読み出し等のタイミングを制御するための制御信号を供給する。
【００５３】
ＲＡＭ７１は例えばＳＲＡＭ、ＤＲＡＭ、ＥＥＰＲＯＭ等が考えられるが、ここでは、リフレッシュ回路の不要なＳＲＡＭを用いる。勿論、一般に使用されているＩＣメモリを用いても良い。
【００５４】
このＲＡＭ７１は、読み出し／書き込み及びチップセレクト回路７０から供給される制御信号ＣＯＮ２に基いて、ＶＴＲからインターフェース回路４２を介して供給されるアドレス信号ＡＤ２が示すアドレスに、同様にＶＴＲからインターフェース回路４２を介して供給されるデータＤＡを書き込む。そして読み出しの際には、読み出し／書き込み及びチップセレクト回路７０から供給される制御信号ＣＯＮ２に基いて、ＶＴＲからインターフェース回路４２を介して供給されるアドレス信号ＡＤ２が示すアドレスに記憶したデータＤＡを読み出す。
【００５５】
７２は電源制御回路であり、この電源制御回路７２は、ＶＴＲ側からインターフェース部４２を介して供給される電源ＶＣＣを読み出し／書き込み及びチップセレクト回路７０及びＲＡＭ７１に夫々供給すると共に、ＶＴＲ側からインターフェース部４２を介して供給される電源の適正電圧値ＶＰＰ及びグランドＧＮＤによる電位を読み出し／書き込み及びチップセレクト回路７０に夫々与える。
【００５６】
また、この電源制御回路７２は、適正電圧値であればインターフェース部４２を介してＶＴＲ側に正常電圧値信号ＶＢＡＴを供給する。そして更にこの電源制御回路７２は、入力端子７４を介して供給される基準信号（例えばＶＴＲ側から、或いはテープカセット本体６１に設けるリセットスイッチの状態等で得る）に基いてリセット信号を発生し、読み出し／書き込み及びチップセレクト回路７０にリセット信号を供給（所定時間供給）し、読み出し／書き込み及びチップセレクト回路７０を適正な駆動状態にすると共に、ＲＡＭ７１にメモリ電圧を供給する。
【００５７】
７３はバックアップ電池で、このバックアップ電池７３はＲＡＭ７１が動作している最中に瞬間的に動作が停止したり、突発的に電圧が低下したりした場合に、動作中のオペレーション（特に書き込み中）を区切りの良い状態まで維持させる等のバックアップ用電圧供給源である。
【００５８】
次に、図２を参照して再生側について説明する。再生時においては、磁気テープ３９の記録データは磁気ヘッド５０によって再生され、再生された再生データは再生アンプ５１を介してチャンネル復号化回路５２に供給され、チャンネル復号化回路５２においてチャンネル復号化処理が施される。
【００５９】
チャンネル復号化回路５２からの出力はフレーム分解回路５３に供給される。フレーム分解回路５３はチャンネル復号化回路５２から供給されるデータのエラー訂正を行い、エラー訂正処理を施しても復元できなかったデータには、バイト単位でエラーフラグを立て、エラーのないデータと区別できるようにする。そして記録データからの各種データの分離を行う。このフレーム分解回路５３の出力はブロック復号化回路５４に供給される。
【００６０】

ブロック復号化回路５４はフレーム分解回路５３から供給されるデータに対して逆ＤＣＴ変換処理を行い、各画素の復号値を発生する。ブロック復号化回路５４の出力はデ・シャフリング回路５５に供給される。

【００６１】

デ・シャフリング回路５５は記録側のシャフリング回路３３と相補的なものであり、ブロックの空間的な位置を元の位置に戻す処理を行う。デ・シャフリング回路５５の出力データはブロック分解回路５６に供給される。ブロック分解回路５６はデータの順序をブロックの順序からラスタ走査の順序に戻す。このブロック分解回路５６の出力はエラー修正回路５７に供給される。

【００６２】

エラー修正回路５７は画素単位でエラーであるデータに対してその周辺の画素データで修正（コンシール）を行う。記録時に圧縮、再生時に伸長を行わないディジタルＶＴＲにおいては、エラーのあるデータに対しては、画像の相関性を利用して周辺のデータを用いて補間を行うことによって修正を行う。例えばエラーデータの上下左右の４点の画素データの平均値でエラーデータを置換したり、エラーデータの左右２点の画素データの平均値でエラーデータを置換する手法が一般的である。

【００６３】

しかしながら、既に説明したように、直交変換（ＤＣＴ等）を用いて符号化したデータを再生するようにした場合においては、ブロック内の成分データの内、１つでもエラーがあるとその影響が画素に留まらず、ブロック全体に及ぶので、修正を行うときに画素を対象にするのではなく、ブロックを対象に行う必要がある。これは記録時にブロック毎に直流成分から高次交流成分までの係数データに変換しているからであり、例えば直流成分や低次交流成分の係数データがエラーとなった場合は、視覚的に影響のある直流成分や低次交流成分がエラーになるので、当然再現されたブロック全体の画質が劣化する。

【００６４】

従って、一般的には、符号化においてフィールド内符号化を行っていても、コンシールにおいて同一フィールド内に属する周辺画素を用いることは難しく、主として過去の同一空間位置にある画素データを用いてエラー修正を行っている。

【００６５】

しかしながら、過去の同一空間位置にある画素データを用いて行う修正は、画像が静止している場合は略完全な修正が可能であるが、画像が動いているときには、相関の弱い画素データを用いて修正することになり、画質劣化が目立つものとなってしまう傾向にあった。特に、パンニングやティルティングのようにカメラ自体に動きがある場合は、確率的に劣化が目立ち易い傾向にあった。

【００６６】

そこで、本例においては、上述したように、テープカセット６０に半導体メモリ部４１を搭載し、記録時においてはこの半導体メモリ部４１に動き情報を記憶しておき、再生時において半導体メモリ部４１に記憶している動き情報でエラーとなったデータの動き補償を行うことにより、画質の劣化を大幅に低減するようにする。エラー修正回路５７は再生時においてこれらの処理を行う回路である。以下、図７を参照してエラー修正回路５７について詳しく説明する。

【００６７】

図７において、１００は図３及び図４において説明した半導体メモリ部４１からの動き情報が供給される入力端子、１０２は図２に示したブロック分解回路５６からの出力（画像データ）が供給される入力端子、１０４は図２に示したブロック分解回路５６からの出力（エラーフラグ）が供給される入力端子、１０６は後述する動き補償回路１０１からスイッチ１０３を介して供給される動き補償処理出力、或いはブロック分解回路５６からの画像データを図２に示したＡ－Ｄコンバータ５８に供給するための出力端子である。

【００６８】

メモリ１０５は現在の復号フィールドの過去の１フレーム分の画像データを保持する。つ

まり、現在ｋフィールドを復号しているとすると、メモリ１０５には図示しない書き込み／読み出し回路等からの制御信号によって、（ｋ－１）フィールド及び（ｋ－２）フィールドの出力画像データが保持される。メモリ１０５の出力は動き補償回路１０１に供給される。

【００６９】

動き補償回路１０１は図３及び図４に示したテープカセット６０のインターフェース部４２を介してテープカセット６０の所定位置から読み出された注目フィールドの動きベクトルにより、メモリ１０５のデータのシフトを行う。このシフト処理としては例えば次のような処理を行う。

【００７０】

動き補償回路１０１は、先ず、テープカセット６０のインターフェース部４２を介してディジタルＶＴＲの出力系（テープカセット６０のメモリ部４３のデータ出力のための）から（ｋ－２）フィールドから（ｋ－１）フィールドまでのフィールド間ベクトル、及び（ｋ－１）フィールドからｋフィールドまでのフィールド間ベクトルのデータの供給を受け、（ｋ－２）フィールドからｋフィールドまでのフレーム間ベクトルの算出を行う。

【００７１】

続いて、動き補償回路１０１は、メモリ１０５の（ｋ－２）フィールドの出力データを、（ｋ－２）フィールドからｋフィールドまでのフレーム間ベクトル分だけシフトし、（ｋ－１）フィールドの出力データを（ｋ－１）フィールドからｋフィールドまでのフィールド間ベクトル分だけシフトして動き補償処理を行う。動き補償回路１０１の出力信号がスイッチ１０３の一方の固定接点１０３ａに供給される。この動き補償回路１０１による動き補償処理により、算出されたベクトルと異なる動きをする物体が存在しない場合、現在復号使用としているｋフィールドの画像データと、動き補償回路１０１の出力データは空間的に同一の位置に存在することになる。

【００７２】

スイッチ１０３の他方の固定接点にはブロック分解回路５６から入力端子１００を介して復号画像データが供給される。スイッチ１０３の可動接点１０３ｃはブロック分解回路５６から入力端子１０４を介して供給されるエラーフラグが立っているとき（エラーがあるとき）は、一方の固定接点１０３ａに接続し、エラーフラグが立っていないとき（エラーがないとき）は、他方の固定接点１０３ｂに接続する。

【００７３】

つまり、エラーフラグが復号画像データにエラーがあることを示すときには、動き補償回路１０１の出力データがスイッチ１０３及び出力端子１０６を介してＤ－Ａコンバータ５８に供給され、エラーフラグが復号画像データにエラーがないことを示すときには、ブロック分解回路５６からの復号画像データがスイッチ１０３及び出力端子１０６を介してＤ－Ａコンバータ５８、並びにスイッチ１０３を介してメモリ１０５に供給される。

【００７４】

いいかえると、データにエラーがない場合にはそのフィールドにおける復号画像データが出力され、データにエラーがある場合には動き補償によって空間的位置の補償された過去の復号データが出力されることになる。またこのとき、メモリ１０５に保持されている（ｋ－２）フィールドの出力データは、スイッチ１０３の出力、即ち、ｋフィールドの出力データに置き換えられる。

【００７５】

さて、このようにしてエラー修正回路５７から出力された復号画像データは、各画素と対応し、ラスタ走査の順の復元データとして図２の出力端子５９を介して図示しないディジタルＶＴＲの出力系等に供給される。

【００７６】

このように、本例においては、画像データの記録時に動きベクトルデータを半導体メモリ部４１を内蔵させたテープカセットに記憶すると共に、再生時においては、エラー修正回路５７のメモリ１０５にスイッチ１０３で選択された画像データを保持すると共に、テー

プカセット６０の半導体メモリ４１に記憶してある動きベクトルデータを読み出し、読み出した動きベクトルデータに基いて動き補償処理を施し、画像データエラーフラグが立った場合には動き補償処理を施したデータを出力し、エラーフラグが立たなかった場合にはブロック分解回路５６で復号されたデータを出力するようにしたので、ＤＣＴ等の符号化処理を採用しているディジタルＶＴＲにおいてエラーが発生した場合においても、画質劣化を大幅に低減でき、これによって良好な画質を得ることができる。

【００７７】

つまり、過去の画像データに対して動き補償処理を施すことで、動きのある画像に対しても過去のデータを用いた修正が可能になる。従って、エラーが発生した場合でも、破綻が発生する確率が大幅に減少し、これによって良好な再生画像を得ることができる。

【００７８】

尚、上述の例においてはブロック符号化回路３４にＤＣＴを、ブロック復号化回路５４に逆ＤＣＴを適用した場合について説明したが、例えばＡＤＲＣ（アダプティブ・ダイナミック・レンジ・コーディング）等、記録時にデータを圧縮し、再生時にデータを伸長するものであればどんな符号化処理を採用しても良い。また、圧縮伸長を行わないディジタルＶＴＲであっても、例えばエラー修正に使用するデータ（例えば動きベクトルデータ）をテープカセット６０の半導体メモリ部４１に記憶し、再生時のエラー修正において上述と同様に動きベクトルを使用するようにしても上述と同様の効果を得ることができる。

【００７９】

また、上述の例においては１フィールドあたり１つの動きベクトルを算出、記録する場合について説明したが、例えば図１０に示すように、１画面分の画像データを複数のマクロブロックに分割し、夫々のマクロブロックで動きベクトルを検出、記録する方法を用いても良い。これによって画面中の複数の動きに対するエラー修正性能を向上させることができる。

【００８０】

更に、上述の例においては、画像情報をテープカセット６０の磁気テープに記録し、動きベクトルをテープカセット６０の半導体メモリ部４１に記憶する構造としたが、テープカセット６０で半導体メモリ部４１を設けずに、動きベクトルをも磁気テープに記録するようにしても良い。

【００８１】

また、上述の実施例は本発明の一例であり、本発明の要旨を逸脱しない範囲でその他様々な構成が取り得ることは勿論である。

【００８２】

【発明の効果】

本発明によれば、情報信号の記録時に記録すべき情報信号に関連した情報を検出手段で検出し、この検出手段によって検出された情報をテープカセットの記憶部に記憶手段で記憶し、再生信号の再生時に、記憶部から読み出した関連情報に基づいて、エラー修正手段で情報信号のエラー修正を行い、エラー修正手段では、再生された情報信号を再生信号記憶手段で記憶し、再生信号記憶手段から読み出した情報信号である過去の情報信号を、カセットの記憶部から読み出した関連情報である動き情報に基づいて動き補償手段で動き補償処理を施し、選択手段でエラーか否かを示す情報に基づいて、エラーであるときは、動き補償手段からの出力を選択し、エラーでないときは、現在の情報信号を選択するようにしたので、過去の画像データに対して補償処理を施すことで、過去のデータを用いた画質劣化のない修正が可能になる。従って、エラーが発生した場合でも、破綻が発生する確率が大幅に減少し、これによって良好な再生画像を得ることができる。

【００８３】

また、本発明によれば、情報信号の記録時に記録すべき情報信号に関連した情報を検出工程で検出し、検出工程によって検出された情報を記憶工程でテープカセットの記憶部に記憶し、再生信号の再生時に、記憶部から読み出した関連情報に基づいて、エラー修正工程で情報信号のエラー修正を行い、エラー修正工程では、再生された情報信号を再生信号記

憶工程で再生信号記憶手段に記憶し、再生信号記憶手段から読み出した情報信号である過去の情報信号を、カセットの記憶部から読み出した関連情報である動き情報に基づいて動き補償工程で動き補償手段により動き補償処理を施し、選択工程でエラーか否かを示す情報に基づいて、エラーであるときは、からの出力を選択し、エラーでないときは、現在の情報信号を選択するようにしたので、過去の画像データに対して補償処理を施すことで、過去のデータを用いた画質劣化のない修正が可能になる。従って、エラーが発生した場合でも、破綻が発生する確率が大幅に減少し、これによって良好な再生画像を得ることができる。

【図面の簡単な説明】

【図１】本発明情報信号記録再生装置の一実施例を示す記録側の構成図である。

【図２】本発明情報信号記録再生装置の一実施例を示す再生側の構成図である。

【図３】本発明情報信号記録再生装置の一実施例の説明に供するテープカセットの一例を示す構成図である。

【図４】本発明情報信号記録再生装置の一実施例の要部であるテープカセットの半導体メモリ部の一例を示す構成図である。

【図５】本発明情報信号記録再生装置の一実施例の要部であるブロック符号化回路の一例を示す構成図である。

【図６】本発明情報信号記録再生装置の一実施例の要部である動きベクトル検出回路の一例を示す構成図である。

【図７】本発明情報信号記録再生装置の一実施例の要部であるエラー修正回路の一例を示す構成図である。

【図８】本発明情報信号記録再生装置の一実施例の説明に供する動きベクトルの検出動作を説明するための説明図である。

【図９】本発明情報信号記録再生装置の一実施例の説明に供する動きベクトルの検出動作を説明するための説明図である。

【図１０】本発明情報信号記録再生装置の一実施例の説明に供する動きベクトルの検出動作を説明するための説明図である。

【図１１】従来の情報信号記録再生装置としてのディジタルＶＴＲの記録系の例を示す構成図である。

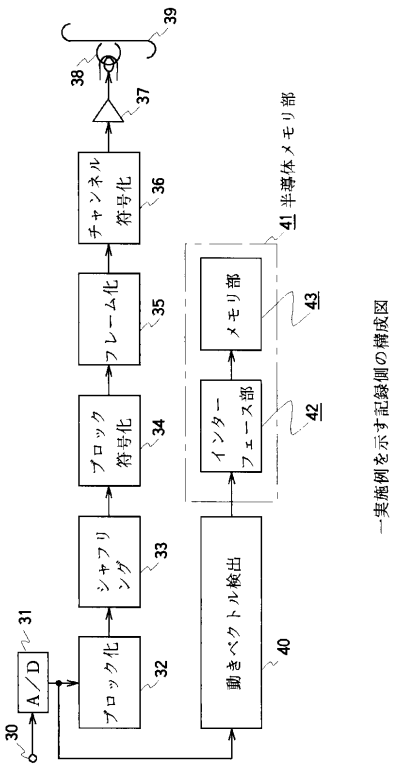
【図１２】従来の情報信号記録再生装置としてのディジタルＶＴＲの再生系の例を示す構成図である。

【図１３】従来の情報信号記録再生装置の説明に供する積符号の構成例を説明するための説明図である。

【符号の説明】

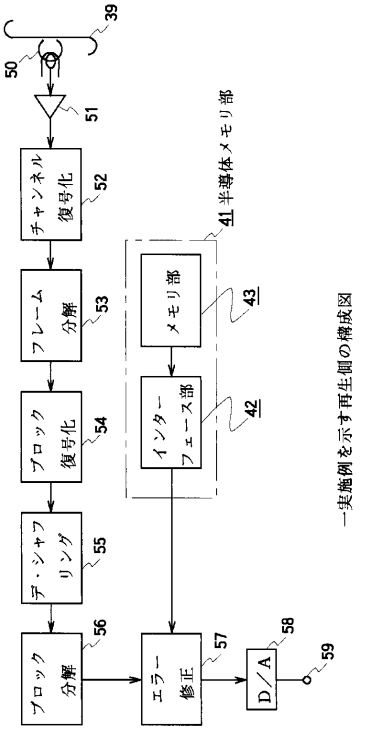
４０　動きベクトル検出回路
４１　半導体メモリ部
４２　インターフェース部
４３　メモリ部
５７　エラー修正回路
６０　テープカセット
１０１　動き補償回路
１０３　スイッチ
１０５　メモリ

【図１】



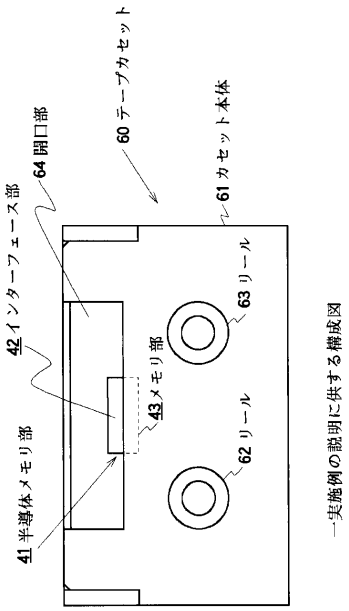
一実施例を示す記録側の構成図

【図２】



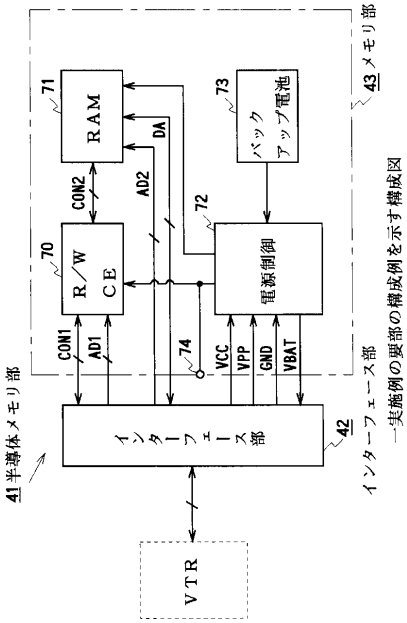
一実施例を示す再生側の構成図

【図３】



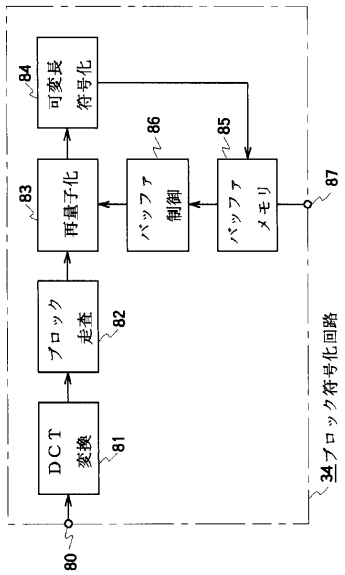
一実施例の説明に供する構成図

【図４】

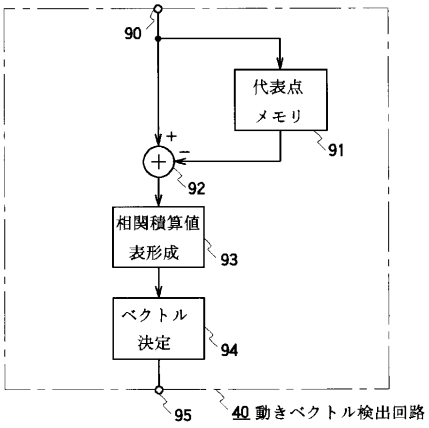


インターフェース部一実施例の要部の構成例を示す構成図

【図５】

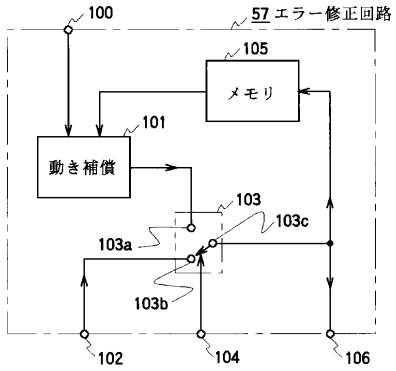


【図６】



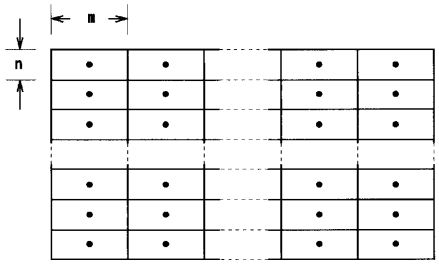
一実施例の要部の例を示す構成図

【図７】



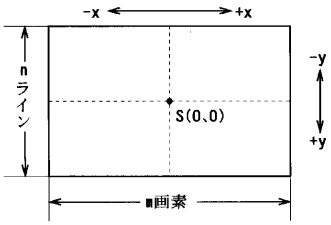
一実施例の要部の例を示す構成図

【図８】



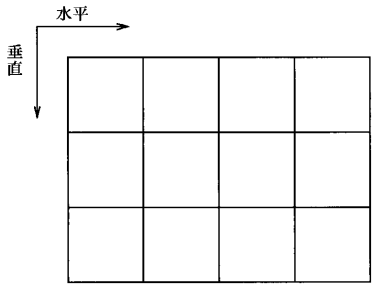
一実施例の説明に供する説明図

【図９】



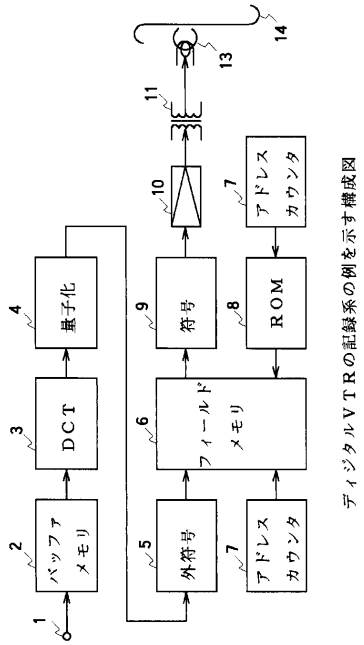
一実施例の説明に供する説明図

【図１０】



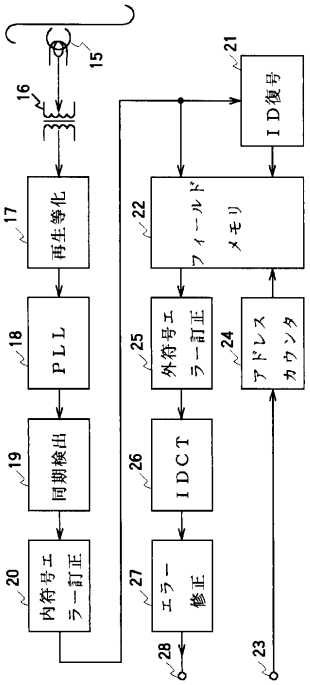
一実施例の説明に供する説明図

【図１１】



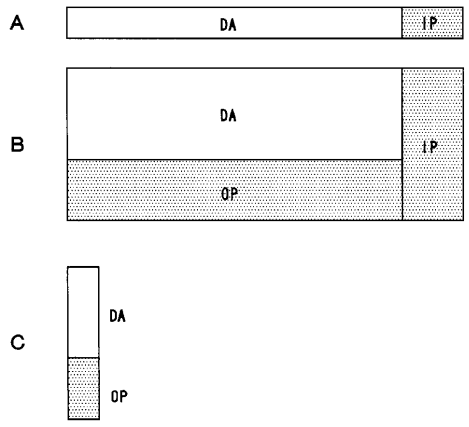
ディジタルＶＴＲの記録系の例を示す構成図

【図１２】



ディジタルＶＴＲの再生系の例を示す構成図

【図１３】



積符号形式を示す説明図

フロントページの続き

審査官　小林　大介

(56)参考文献　特開昭６３－１８７８８３（ＪＰ，Ａ）
特開昭６０－１７１６８５（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.[7]，ＤＢ名)
G11B 20/18
G11B 20/10
H04N 5/94