

公告本

申請日期	90.6.29
案號	90115957
類別	

A4
C4

516077

(以上各欄由本局填註)

發明專利說明書

一、發明名稱	中文	設計規則製作方法，設計規則製作系統及記錄媒體
	日文	デザインルール作成方法、デザインルール作成システム及び記録媒体
二、發明人	姓名	1.小谷 敏也 2.田中 聰 3.井上 壯一
	國籍	1.2.3.皆日本
	住、居所	1.日本國神奈川縣相模原市大野台2-25-19-102 2.日本國神奈川縣川崎市高津區下作延453-1 3.日本國神奈川縣橫濱市磯子區汐見台2509-946
三、申請人	姓名 (名稱)	日商東芝股份有限公司 KABUSHIKI KAISHA TOSHIBA
	國籍	日本
	住、居所 (事務所)	日本國神奈川縣川崎市幸區堀川町72番地
	代表人 姓名	岡村 正 TADASHI OKAMURA

經濟部智慧財產局員工消費合作社印製

裝訂線

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6
B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ，有 無主張優先權

日本 2000年06月30日 特願2000-199839 有 無 主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明(1)

發明之詳細說明

發明所屬之技術領域

本發明係有關半導體積體電路裝置中之設計規則製作方法。

先前技藝

近來，半導體積體電路裝置之製造技術非常顯著，最小加工尺寸 $0.20\mu\text{m}$ 之導體積體電路裝置已可量產。如此之微小化，係由光罩製程技術、光照相製版技術及蝕刻技術等之微小圖案形成技術之飛躍的進步而實現。

於圖案尺寸相當大之時代中，只要將所欲之LSI圖案之平面形狀直接描繪成設計圖案，並依該設計圖案照實地製作光罩圖案即可。以投影光學系統將該光罩圖案轉印至晶圓上之光阻，以顯像之光阻做為光罩並進行蝕刻，即幾乎可於晶圓上形成與設計圖案相同之圖案。

但隨著圖案之微小化，於各製程照實地形成圖案逐漸變得困難，有最後完成之尺寸與設計圖案不符之問題。為解決此一問題，考慮各製程之變換差，使最後完成之尺寸與設計圖案尺寸相符，製作與設計圖案相異之光罩圖案之方法(以下，稱光罩資料處理)變得非常重要。

光罩資料處理中，有以圖形演算處理或設計規則檢查者(D.R.C.)等變化光罩圖案之MDP(光罩資料程序)處理，進而有為補正光接近效應(OPE)之OPC(光接近效應補正)處理等。藉由進行該等處理，即可適當補正光罩圖案，使最後完成之尺寸與設計尺寸相符。

五、發明說明 (2)

但如邏輯裝置等對TAT(工作週期turn around time)更加要求之裝置而言光罩資料處理所需之處理時間的變大，使TAT也跟著增大。為減輕光罩資料處理之負擔而製作裝置，有必要緩和設計規則(D.R.)，但緩和設計規則使晶片尺寸增大，則有導致競爭力降低之憂慮。

為使TAT之提昇及晶片尺寸縮小可以兩立，關於緩和設計規則及降低光罩資料處理負荷，於設計者與製程開發者間細密之討論非常的重要。但於格或微核心等LIB開發需較多時間之邏輯裝置中，於製程尚未決定之早期時，有使用蝕刻模擬等決定設計規則之必要。設計者基於所決定之設計規則開發LIB，但一旦開始LIB開發後，若變更設計規則，則設計者必須再次進行設計變更，因此造成相當大的負擔。

為解決如此之問題，有可簡單對應設計規則之變更之壓縮工具之提案(如特開平3-108738號公報、特開平8-287959號公報)。此種壓縮工具於變更設計規則之場合，係可個別縮小或變形設計圖案之工具，而可滿足變更後設計規則，被預測為今後之邏輯裝置之LIB開發中非常重要之工具。

另一方面，於決定設計規則時，則製作接近實際之裝置圖案之基本圖案，以該圖案而藉蝕刻模擬等預測最後完成形狀，再進行根據該預測結果決定設計規則之作業。

但於決定設計規則所使用之圖案，並不一定可反映所有實際之裝置圖案。因此，實際上所製作之裝置圖案，會有以模擬無法預測之地方無法製作成預定之情況。此外，隨著設計規則數之增加及製程方法選擇數之增加，或資料處

五、發明說明(3)

理方法之複雜化，為決定各個設計規則，有必要考慮各式各樣的因素，故至決定設計規則為止得花相當大之勞力。而由於有時並無法決定製程方法或資料處理方法至提示設計規則之階段，故有必要先準備因應製程方法或資料處理方法的多數設計規則。

發明所欲解決之問題

如此，雖有可簡單對應設計規則之變更之壓縮工具之提案，但以壓縮工具進行處理時有必要事先決定設計規則。但決定設計規則時則存在上述之種種難處，故至決定設計規則為止得花上相當大之時間及勞力。此外，所決定之設計規則則未必便是最適者，於使用壓縮工具所壓縮之設計圖案，而製作實際之裝置圖案時，有未必獲得預定之裝置圖案之憂慮。

本發明係為解決上述課題者，其目的為提供一種不需要很大之時間及勞力，即可容易獲得最適之設計規則之設計規則製作方法。

解決課題之手段

本發明係一種設計規則製作方法，其特徵為決定對半導體積體電路裝置之設計佈局之設計規則，其具有：壓縮步驟，以可滿足所規定之設計規則，而進行半導體積體電路裝置設計佈局之壓縮；預測步驟，根據以壓縮步驟所壓縮之設計佈局，預測形成半導體積體電路裝置之晶圓上圖案之完成形狀；比較步驟，比較以預測步驟所預測之完成形狀及以壓縮步驟所壓縮之設計佈局；判斷步驟，判斷根據

五、發明說明(4)

比較步驟所得之評價結果是否滿足預先給予之基準；變更步驟，於判斷上述評價結果未滿足預先給予之基準時變更設計規則；規定步驟，規定所變更之設計規則為上述壓縮步驟中之新設計規則。

預測上述完成形狀之步驟，較佳為使用將上述壓縮步驟所壓縮之設計佈局之資料，變換成照相平板印刷用之光罩資料或電子光束平板印刷用之資料而進行。

預測上述完成形狀之步驟，較佳為使用計算晶圓表面曝光狀態之預測模型，計算出光阻顯像後之完成形狀之預測模型或計算晶圓加工後之完成形狀之預測模型中至少一種預測模型而進行。

以本發明，以可滿足規定之設計規則而進行設計佈局之壓縮，並根據壓縮之設計佈局預測晶圓上圖案之完成形狀，再以根據該預測結果所變更之設計規則做為新設計規則，回饋給壓縮步驟，可大幅降低先前所花費之大量時間及勞力，並容易獲得高精度之設計規則。

發明之實施型態

以下，參照圖面說明本發明之實施型態。

圖1係關於本發明之實施型態之設計規則製作系統之概念之功能方塊圖。

於本系統中，使設計佈局面積儘量縮小而進行設計佈局之壓縮之壓縮工具11，係與根據設計佈局而預測半導體晶圓上最後完成平面形狀之模擬器12共存。

壓縮工具11中可輸入規定設計規則之設計規則限制條件

五、發明說明(5)

檔案13，及為計算出設計規則而使用之設計規則製作用圖案14。於壓縮工具11中，依照設計規則限制條件檔案13所規定之設計規則而壓縮設計規則製作用圖案14，壓縮後之圖案於模擬器12輸出。

模擬器12中除了有為以曝光裝置於晶圓上形成之光阻上轉印預定之圖案時，計算出晶圓上之曝光狀態之蝕刻模擬器(光強度模擬器或電子光束曝光模擬器等)外，還包含可計算出於晶圓上形成之光阻上轉印圖案並進行顯像處理後之完成形狀之模擬器，及使用顯像處理後之光阻圖案而計算出對晶圓表面區域進行圖案加工(蝕刻)後之完成形狀之模擬器。藉由該模擬器12，可預測選擇某一製程條件時，晶圓表面之最後完成平面形狀。

此外，本系統將壓縮之圖案資料變換成光微影蝕刻用光罩資料或電子光束蝕刻用資料，而可使用變換後之資料以進行模擬。本系統中搭載有進行MDP處理或OPC處理等之光罩資料處理之光罩資料處理系統15，可對以壓縮工具11壓縮之設計圖案進行光罩資料處理。藉由對施予如此光罩資料處理之圖案進行模擬，可使現實上為可能之光罩資料處理與可能達成之設計規則間之關係明確。

以模擬器12所預測之最後完成形狀及以壓縮工具11壓縮之設計圖案，係以比較/評價手段16加以比較，而根據比較結果所得之評價值與預先給予之基準值17之大小關係等係以判定手段18加以判定。於判定結果滿足預定之條件時，以設計規則決定手段19決定之前所規定之設計規則做為當

五、發明說明(6)

成目的之裝置之設計規則。於判定結果不滿足預定之條件時，以設計規則變更手段20將之前所規定之設計規則變更爲新設計規則，且新設計規則會回饋至設計規則限制條件檔案13。

其次，參照圖2所示之流程圖，說明關於本發明實施型態之設計規則製作系統之動作。

首先，將設計規則限制條件檔案及設計規則製作用圖案輸入壓縮工具，在可滿足設計規則限制條件檔案所指定之設計規則下，積妳設計規則製作用圖案之壓縮(S1)。於設計規則限制條件檔案中做爲初期值使用之設計規則中，可使用例如將前代之設計規則一律加以收縮者。此外，設計規則製作用圖案以與實際製作裝置之圖案相同之圖案爲較佳，例如邏輯裝置中以使用標準格圖案爲較佳。較大規模之場合時，以使用以P&R製程進行上層配線之邏輯裝置圖案爲較佳。

接著，對於壓縮之圖案，進行光罩資料處理(S2)。由於所設想之MDP處理或OPC處理於每一層皆相異，故一邊考慮現實上之處理實例與TAT，一邊決定光罩資料處理。

其次，使用系統所搭載之模擬器，由以光罩資料處理所製作之光罩圖案預測最後完成形狀(S3)。

接著，由最後完成形狀及壓縮後之設計圖案，計算出例如自線寬度之完成尺寸之期待尺寸之錯位量，或線端處完成尺寸之後退量(shortening量)之部分評價值。此外，亦計算出晶片面積或壓縮之收縮率等做爲評價值(S4)。

五、發明說明(7)

接著，對每一評價值輸入預先決定之基準評價值(S5)，比較計算出之評價值與基準評價值，並判斷評價值是否滿足基準評價值(S6)。於評價值滿足基準評價值時，決定之前所規定之設計規則做為當成目的之裝置之設計規則(S7)。

接著，判斷影響算出之評價值之設計規則為多數個設計規則中之哪一設計規則，將該設計規則抽出(S8)。例如，當閘極層自擴散層突出部分之shortening量大於該基準評價值時，使規定自閘極前端部至擴散層之距離的設計規則變大到可滿足基準評價值。此外，接觸孔落在擴散層之角落部時，由於在擴散層角落部之完成形狀之切圓，有接觸孔與擴散層間無法導電之憂慮，故使規定自擴散層邊緣至接觸孔之距離的設計規則變大到可滿足基準評價值。此外，調查規定裝置上之晶片尺寸之線路，抽出會影響該線路之設計規則。

如此，於將所抽出之設計規則往滿足基準評價值之方向變更後，將變更後之設計規則回饋至設計規則限制條件檔案中，變更設計規則限制條件檔案中之設計規則，以使至少1以上之評價值可滿足基準評價值(S9)。

如上之方法，至目的之評價值可滿足基準評價值為止，重複進行上述各步驟。

另外，上述之評價值製作方法讀入例如記錄於磁碟等之記錄媒體中之程式，而可藉該程式控制電腦動作等之控制手段加以實現。

如此，依據本實施型態，由於可使用實際之裝置圖案而

五、發明說明(8)

算出設計規則之數值，故可於短時間內算出適合實際製程之高精度設計規則。此外，由於其亦為考慮了設想為以實際之裝置進行之光罩資料處理之設計規則，故可取得與緩和設計規則使晶片尺寸增大之均衡。此外，藉由設定基準評價值，可容易判斷OK或NG，使設計規則之數值化變得容易。此外，藉由判別對評價值有影響之設計規則，而可容易判斷哪一設計規則應較嚴格，哪一設計規則可較緩和，因而可容易地判斷製程處理或光罩資料處理時應全力投入之圖案。

另外，於製作設計規則時，除使用上述實施型態之壓縮工具及模擬器外，亦可進行實際光罩製作或轉印實驗等之補充。

以上說明了本發明之實施型態，但本發明並不僅限於上述實施型態，於不脫離其精神之範圍內可進行種種之變形而實施。接著，上述實施型態包含有各種階段之發明，藉由適當組合所揭示之構成要件，可抽出各種發明。例如，即使刪除所揭示之構成要件中之一些構成要件，若可獲致預定之效果，則亦可抽出做為發明。

發明之效果

根據本發明，於製作設計規則時，可不需大量時間及勞力，即可容易獲得最適之設計規則。

圖示之簡單說明

圖1係關於本發明之實施型態之設計規則製作系統之概念之功能方塊圖。

五、發明說明(9)

圖2係說明關於本發明實施型態之設計規則製作系統之動作之流程圖。

元件符號說明

- 11 壓縮工具
- 12 模擬器
- 13 設計規則限制條件檔案
- 14 設計規則製作用圖案
- 15 光罩資料處理系統
- 16 比較/評價手段
- 17 基準值
- 18 判定手段
- 19 設計規則決定手段
- 20 設計規則變更手段

四、中文發明摘要(發明之名稱：設計規則製作方法，設計規則製作系統及記錄)
媒體)

本發明係提供一種不需要非常多之時間或勞力，即可容易獲得最適之設計規則之設計規則製作方法。

本發明具有：壓縮步驟，以可滿足所規定之設計規則，而進行半導體積體電路裝置設計佈局之壓縮；預測步驟，根據壓縮之設計佈局，預測晶圓上圖案之完成形狀；比較步驟，比較所預測之完成形狀及壓縮之設計佈局；判斷步驟，判斷根據比較步驟所得之評價結果是否滿足預先給予之基準；變更步驟，於判斷評價結果未滿足預先給予之基準時變更設計規則；規定步驟，規定所變更之設計規則為壓縮步驟中之新設計規則。

日文發明摘要(發明之名稱：デザインルール作成方法、デザインルール作
成システム及び記録媒体)

【課題】 多大な時間や労力を必要とせずに、最適なデザインルールを容易に得ることが可能なデザインルール作成方法を提供する。

【解決手段】 規定されたデザインルールを満たすようにして半導体集積回路装置の設計レイアウトのコンパクションを行う工程と、コンパクションされた設計レイアウトに基づいて、ウェハ上におけるパターンの仕上がり形状を予測する工程と、予測された仕上がり形状とコンパクションされた設計レイアウトとを比較する工程と、比較工程によって得られた評価結果が予め与えられた基準を満たすか否かを判断する工程と、評価結果が予め与えられた基準を満たしていないと判断された場合にデザインルールを変更する工程と、変更されたデザインルールをコンパクション工程における新たなデザインルールとして規定する工程とを有する。

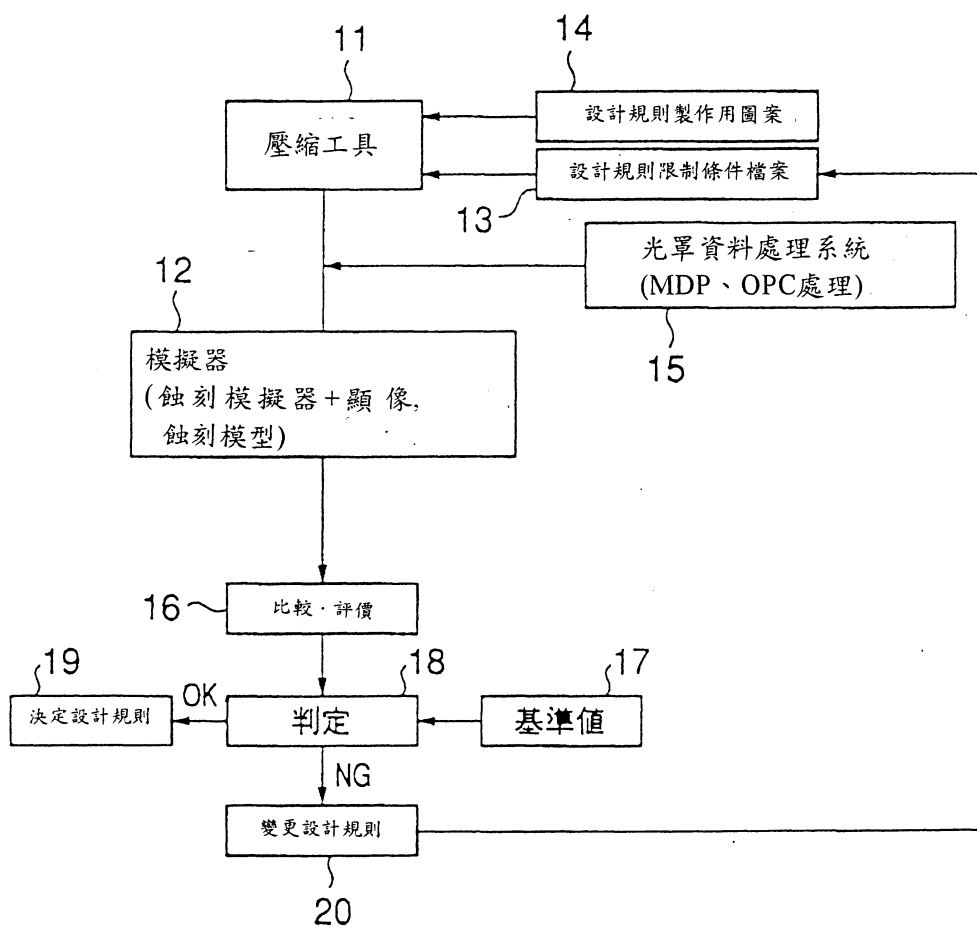


圖 1

六、申請專利範圍

1. 一種用以決定對半導體積體電路裝置之設計佈局之設計規則的設計規則製作方法，其特徵為具有：
 - 壓縮步驟，以可滿足所規定之設計規則，而進行半導體積體電路裝置設計佈局之壓縮；
 - 預測步驟，根據以壓縮步驟所壓縮之設計佈局，預測形成半導體積體電路裝置之晶圓上圖案之完成形狀；
 - 比較步驟，比較以預測步驟所預測之完成形狀及以壓縮步驟所壓縮之設計佈局；
 - 判斷步驟，判斷根據比較步驟所得之評價結果是否滿足預先給予之基準；
 - 變更步驟，於判斷上述評價結果未滿足預先給予之基準時變更設計規則；
 - 規定步驟，規定所變更之設計規則為上述壓縮步驟中之新設計規則。
2. 如申請專利範圍第1項之設計規則製作方法，其中預測上述完成形狀之步驟，係使用將上述壓縮步驟所壓縮之設計佈局之資料，變換成照相平板印刷用之光罩資料或電子光束平板印刷用之資料而進行。
3. 如申請專利範圍第1項之設計規則製作方法，其中預測上述完成形狀之步驟，係使用計算出晶圓表面曝光狀態之預測模型，計算出光阻顯像後之完成形狀之預測模型或計算出晶圓加工後之完成形狀之預測模型中至少一種預測模型而進行。
4. 一種用以決定對半導體積體電路裝置之設計佈局之設計

六、申請專利範圍

規則的設計規則製作系統，其特徵為具有：

壓縮手段，以可滿足所規定之設計規則，而進行半導體積體電路裝置設計佈局之壓縮；

預測手段，根據以壓縮手段所壓縮之設計佈局，預測形成半導體積體電路裝置之晶圓上圖案之完成形狀；

比較手段，比較以上述預測步驟所預測之完成形狀及以上述壓縮手段所壓縮之設計佈局；

判斷手段，判斷根據上述比較步驟所得之評價結果是否滿足預先給予之基準；

變更手段，於上述判斷步驟判斷上述評價結果未滿足預先給予之基準時變更設計規則；

規定手段，規定以上述變更手段所變更之設計規則為上述壓縮手段中之新設計規則。

5. 如申請專利範圍第4項之設計規則製作系統，其中以上述預測手段對完成形狀之預測，係使用將上述壓縮手段所壓縮之設計佈局之資料，變換成照相平板印刷用之光罩資料或電子光束平板印刷用之資料而進行。
6. 如申請專利範圍第4項之設計規則製作系統，其中以上述預測手段對完成形狀之預測，係使用計算出晶圓表面曝光狀態之預測模型，計算出光阻顯像後之完成形狀之預測模型或計算出晶圓加工後之完成形狀之預測模型中至少一種預測模型而進行。
7. 一種電腦可讀取之記錄媒體，其係記錄為實施用以決定對半導體積體電路裝置之設計佈局之設計規則的設計規則製作方法之程式，上述設計規則製作方法包含下述步

六、申請專利範圍

驟：

壓縮步驟，以可滿足所規定之設計規則，而進行半導體積體電路裝置設計佈局之壓縮；

預測步驟，根據以壓縮步驟所壓縮之設計佈局，預測形成半導體積體電路裝置之晶圓上圖案之完成形狀；

比較步驟，比較以預測步驟所預測之完成形狀及以壓縮步驟所壓縮之設計佈局；

判斷步驟，判斷根據比較步驟所得之評價結果是否滿足預先給予之基準；

變更步驟，於判斷上述評價結果未滿足預先給予之基準時變更設計規則；

規定步驟，規定所變更之設計規則為上述壓縮步驟中之新設計規則。

8. 如申請專利範圍第7項之記錄媒體，其中前述預測完成形狀之步驟，係使用將前述壓縮步驟所壓縮之設計佈局之資料變換為光學微影蝕刻用光罩資料或電子束微影蝕刻用資料後之資料進行者。
9. 如申請專利範圍第7項之記錄媒體，其中前述預測完成形狀之步驟，係使用選自用以算出晶圓表面曝光狀態之預測模型、用以算出光阻顯像後之完成形狀之預測模型及用以算出晶圓加工後之完成形狀之預測模型之預測模型進行者。

91年5月29日修正/更正/補充

第 090115957 號專利申請案
中文圖式修正頁(91年5月)

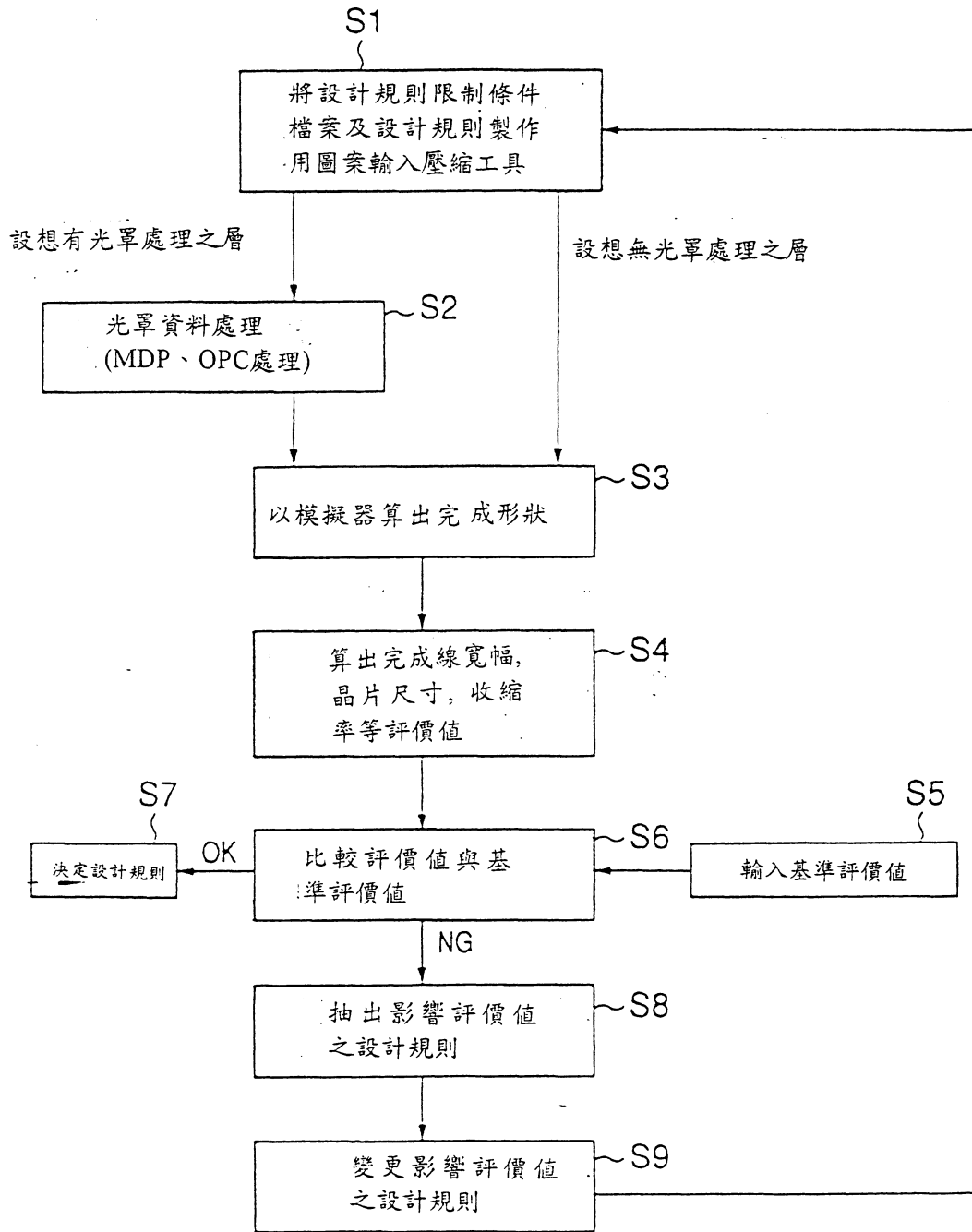


圖 2