

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：9414544/

※申請日期：94.12.21

※IPC 分類：

H05K3/46

一、發明名稱：(中文/英文)

動力核心裝置及其製造方法

POWER CORE DEVICES AND METHODS OF MAKING THEREOF

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商杜邦股份有限公司

E. I. DU PONT DE NEMOURS AND COMPANY

代表人：(中文/英文)

馬瑞安 迪 麥克奈海

MECONNAHEY, MIRIAM D.

住居所或營業所地址：(中文/英文)

美國德來懷州威明頓市馬卡第街 1007 號

1007 MARKET STREET, WILMINGTON, DELAWARE 19898 U.S.A.

國 籍：(中文/英文)

美國 U.S.A.

三、發明人：(共 6 人)

姓 名：(中文/英文)

1. 丹尼爾 愛爾溫 愛咪二世
AMEY, DANIEL IRWIN JR.
2. 索那可 班爾其
BANERJI, SOUNAK
3. 威廉 J 伯藍得
BORLAND, WILLIAM J.
4. 大衛 羅斯 麥可葛瑞格
MCGREGOR, DAVID ROSS
5. 艾堤賈諾 N 史瑞藍
SREERAM, ATTIGANAL N.
6. 卡爾 哈特曼 戴茲
DIETZ, KARL HARTMANN

國 籍：(中文/英文)

1. 美國 U.S.A.
2. 印度 INDIA
3. 美國 U.S.A.
4. 美國 U.S.A.
5. 美國 U.S.A.
6. 美國 U.S.A.

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 美國；2004 年 12 月 21 日；60/637,813

2. 美國；2005 年 11 月 30 日；11/289,994

☐ 無主張專利法第二十七條第一項國際優先權：

1.

2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

技術領域係關於具有低電感與高電容功能之裝置，及將此等裝置併入包括有機介電疊層及印刷線路板之動力核心封裝中的方法。

【先前技術】

由於包括積體電路(IC)之半導體裝置在較高頻率、較高資料速率及較低電壓下操作，故在動力與接地(返回)線中之雜訊及供應足夠的電流以適應較快的電路切換變為在該動力分佈系統中需要低阻抗之日益重要的問題。為了將低雜訊、穩定的動力提供至IC，藉由使用並聯方式互連之額外的表面安裝電容器來減少習知電路中之阻抗。較高的操作頻率(較高IC切換速度)意謂著至IC之電壓回應時間必需較快。較低操作電壓要求可允許之電壓改變(漣波)及雜訊變得較小。舉例而言，當微處理器IC進行切換且開始一操作時，其需要動力來支持切換電路。若電源電壓之回應時間太慢，則微處理器將經歷超過可允許之漣波電壓及雜訊範圍之壓降或電力下降且IC將發生故障。另外，當IC通電時，慢的回應時間將導致電力過沖。必須藉由使用足夠接近IC之在適當的回應時間內提供或吸收電力之電容器將電力下降及過沖控制在可允許之限制範圍內。

用於減少阻抗及抑制電力下降或過沖之電容器通常盡可能接近IC置放以改良電路效能。習知設計將電容器表面安裝在叢集於IC周圍之印刷線路板(PWB)上。較大值電容器

靠近電源置放、中間值電容器位於IC與電源之間的位置處且較小值電容器非常靠近IC。圖1為電源、IC及用於如上所述之減少阻抗及抑制動力下降或過沖之分別表示較高值、中間值及較小值電容器的電容器4、6、8的示意性說明。圖2為展示SMT電容器50及60以及IC 40與PWB之基板中的動力面及接地面之連接的正視圖之代表性剖面圖。IC裝置40藉由焊接圓角44連接至焊盤41。焊盤41藉由電路線72及73連接至通道90及100之鍍通孔通道(通道)襯墊。通道襯墊一般展示為82。通道90電連接至導體面120且通道100連接至導體面122。導體面120及122之一者連接至電源之動力側且另一者連接至電源之接地側。較小值電容器50及60以將其以並聯方式電連接至IC 40之方式類似地電連接至通道及導體面120及122。在IC置放於模組、插入物或封裝上之情況下，較大及中間值電容器可位於附著有模組、插入物或封裝之印刷線路母板上。

通常需要以並聯方式互連之大量電容器來減少需要複雜電路選擇之電力系統的阻抗。此導致增加的電路迴路電感(其又增大阻抗)抑制電流，從而降低了表面安裝電容器之有利影響。由於頻率增大且操作電壓繼續下降，故增大的動力必須以需要逐漸降低電感及阻抗位準之較快速率供應。

已花費了大量的努力來使阻抗減到最小。Howard等人之U.S. 5,161,086提供了一種最小化阻抗及"雜訊"之方法。Howard等人提供一種具有一包括於層壓板之多個層中之電容器疊層(平面電容器)的電容印刷電路板，諸如積體電路之

大量裝置安裝於或形成於該板上且操作性地與電容器疊層(或多個電容器疊層)耦接以提供採用借用或共用電容之電容功能。然而，此方法無法改良電壓回應。改良的電壓回應需要電容器靠近IC置放。因為可用之總電容並不足夠，所以僅將電容器層靠近IC置放並不足夠。

Chakravorty之U.S. 6,611,419提供一種嵌入電容器以減少切換雜訊之替代方法，其中可將積體電路晶粒之電源端子耦接至在多層陶瓷基板中之至少一個已嵌入電容器的個別端子。

因此，本發明者期望提供一種製造及設計包括用於積體電路封裝或其它互連板、結構或元件中之用於動力核心封裝之動力核心的方法，該動力核心允許優良的動力分佈阻抗減少以及改良的電壓回應以適應較高IC切換速度。本發明提供此種裝置及製造此裝置之方法。

【發明內容】

本發明係針對一種包含一動力核心之裝置，其中該動力核心包含：含有至少一個嵌入式單一化電容器之至少一個嵌入式單一化電容器層；及至少一個平面電容器層；其中該平面電容器層充當一低電感路徑以供應一電荷至該至少一個嵌入式單一化電容器；且其中該至少一個嵌入式單一化電容器以並聯方式連接至該至少一個平面電容器疊層；且其中該動力核心係與至少一個訊號層互連。

本發明進一步針對一種製造一裝置之方法，其包含：提供具有一圖案化側及一非圖案化側之至少一個平面電容

器；提供包含至少一個箔上形成之單一化電容器且具有一箔側及一組件側之至少一個箔結構；及將該箔結構之該組件側層壓至該平面電容器結構之該圖案化側；蝕刻該箔結構之該箔側且蝕刻該平面電容器結構之該非圖案化側以形成一動力核心；及於該動力核心上形成至少一個訊號層。

又一實施例針對一種製造一裝置之方法，其包含：提供具有一圖案化側及一非圖案化側之至少一個平面電容器；至少一個箔上形成之單一化電容器且具有一箔側及一組件側之至少一個箔結構；及將該箔結構之該箔側層壓至該平面電容器結構之該圖案化側；蝕刻該箔結構之該箔側且蝕刻該平面電容器結構之該非圖案化側以形成一動力核心；及於該動力核心上形成至少一個訊號層。

【實施方式】

根據第一實施例，揭示動力核心裝置之設計及製造方法，其中以並聯方式連接嵌入一疊層結構中之單一化電容器與平面電容器以創建動力核心結構。此動力核心結構係互連至至少一個訊號層以形成本發明之動力核心裝置。可將單一化電容器界定為形成於金屬上之獨立電容器。通常，該金屬為一金屬箔。儘管本文使用術語"箔"，但應瞭解箔包含一普通金屬層、電鍍金屬、濺鍍金屬等。在動力核心結構中之單一化電容器經設計以位於對IC進行快速電壓回應之鄰近區域(例如，在一實施例中，直接地在IC下方)，以支撐高的切換速度。盡可能靠近IC之電力端(例如，直接地在IC下方)置放單一化電容器亦可提供低電感連

接。平面電容器層被用作動力-接地面且使動力-接地面間隔較小以減少封裝中之高頻率阻抗。

圖3表示動力核心結構500之一實施例之正視圖的剖面圖。動力核心結構係互連至至少一個訊號層以形成本發明之動力核心裝置。上述動力核心允許利用各種材料形成一含有單一化電容器之箔且隨後將其層壓至平面電容器以形成動力核心裝置。此等材料可包括絲網印刷及固化至金屬箔上之高K陶瓷填充之聚合物厚膜電容器介電質及金屬填充的聚合物厚膜電極漿料的使用。亦可使用諸如銅/聚醯亞胺/銅疊層(如可自E. I. du Pont de Nemours and Company購得之HK 04)之習知平面電容器疊層以在銅箔上形成單一化電容器。然而，此等基於聚合物之電容器具有相對較低的電容且通常需要單一化電容器具有較高電容。在此情況下，可較佳地使用於箔上形成技術以使用陶瓷組合物在銅箔上製造單一化陶瓷電容器。可使用薄膜或厚膜方法形成此等電容器。可使用標準印刷線路板層壓方法將含有該等電容器之箔層壓至平面電容器以形成動力核心結構。

上述動力核心亦允許使用各種材料形成平面電容器。此等材料可包括金屬箔-介電質-金屬箔疊層結構，其中該介電質可包含有機層、陶瓷填充之有機層或陶瓷層。當使用多個層時，各層之材料可不同。可利用薄層製造此等介電質以減少阻抗。可藉由標準印刷線路板層壓方法將平面電容器層壓至箔上形成之電容器以形成動力核心裝置。

根據上述實施例，可將低阻抗及高電容功能整合於一單

一動力核心結構中，該單一動力核心結構可進一步整合於另一疊壓結構中，從而允許在具有減少之電壓漣波及減少的雜訊的較低電壓下以高速度操作IC。當將動力核心結構併入諸如印刷線路板、模組、插入物或封裝之動力核心裝置時，可有效利用寶貴的固有區。此外，可消除與SMT裝置相關聯的焊接點，藉此改良可靠性。可使用印刷線路板方法處理動力核心結構，從而進一步降低生產成本。

參考下列圖式閱讀該等實施例之詳細描述之後，熟習此項技術者將瞭解本發明之各種實施例的上述優點及其它優點及益處。

根據慣例，諸圖式之各種特徵不一定按比例繪製。可放大或減小各種特徵之尺寸以更清晰地說明本發明之實施例。

本發明之實施例係關於一種可埋入印刷線路板(PWB)、模組、插入物或封裝之基板中的動力核心結構。在PWB、模組、插入物或封裝基板中提供低電感及高電容功能之動力核心可節約PWB、模組、插入物或封裝上之固有的(real estate)寶貴表面且亦比習知SMT電容器配置需要較少的焊接點。

圖3說明根據第一實施例之包含一平面電容器疊層340及箔上形成之單一化電容器240之動力核心裝置500的側視圖。

圖4A至圖4F以側視圖說明製造單層箔上形成(通常為箔上燒結)之單一化電容器之通用方法。圖4F為完成的箔上形

成之電容器之平面圖。下文描述厚膜箔上燒結之電容器的特定實例以說明本發明之一實施例。

圖4A為製造單一化電容器結構200之第一階段的側面正視圖。在圖4A中，提供金屬箔210。箔210可為普遍可用於工業中之類型。舉例而言，箔210可為銅、銅-鈳鋼-銅、鈳鋼、鎳、塗佈有鎳之銅或具有超過厚膜漿料之燒結溫度的熔融點之其它金屬。較佳箔包括主要地由銅組成之箔，諸如反向處理之銅箔、雙面處理之銅箔及通常用於多層印刷電路板工業中之其它銅箔。箔210之厚度可在(例如)約1微米至100微米、較佳為3微米至75微米且最佳為12微米至36微米的範圍內，此對應於約1/3 oz與1 oz之間的銅箔。適當的箔之實例為可購自Oak-Mitsui之PLSP級1盎司的銅箔。

箔210可藉由將底紋212應用至箔210進行預處理。底紋212為應用至箔210之組件側表面的相對較薄的層。在圖4A中，底紋212指示為一塗佈於箔210上之表面。底紋212良好地黏附至金屬箔210且黏附至沉積於底紋212上之層。底紋212可(例如)由塗覆至箔210之漿料形成且接著在低於箔210之熔融點的溫度下在惰性氣氛中燒結。可將該漿料印刷為塗佈於箔210之整個表面上或印刷於箔210的選定區域上的開口。通常在箔之選定區域上印刷底紋漿料較為經濟。當銅箔210用於與銅底紋212結合時，在銅底紋漿料中之玻璃減慢銅箔210之氧化腐蝕，且因此若使用摻雜氧之燃燒，其可較佳的用於塗佈箔210之整個表面。適當的銅底紋之實例為可購自E. I. du Pont de Nemours and Company之EP 320。

在圖4B中，將電容器介電材料絲網印刷至預處理之箔210上，形成第一電容器介電層220。電容器介電材料可為(例如)厚膜介電油墨。介電油墨可由(例如)漿料形成。適當的電容器介電漿料之實例為可購自E. I. du Pont de Nemours and Company之EP 310。隨後乾燥第一電容器介電層220。在圖4C中，隨後應用且乾燥第二電容器介電層225。在一替代實施例中，可藉由一較粗糙篩網沉積一單層電容器介電材料以在一次印刷中提供均等厚度。

在圖4D中，電極230形成於第二介電層225上並進行乾燥。電極230可藉由(例如)絲網印刷厚膜金屬油墨而形成。當銅箔210用於結合銅底紋212時，可使用銅電極。適當的銅電極漿料之實例為可購自E. I. du Pont de Nemours and Company之EP 320。一般而言，介電層225之表面面積應大於電極230的表面面積。

隨後共同燒結第一電容器介電層220、第二電容器介電層225及電極230。可在(例如)氮厚膜爐中於900°C的峰值溫度下完成該燒結。厚膜電容器介電層220、225可由(例如)一諸如鈦酸鋇之高介電常數功能相、各種摻雜物及玻璃熔塊(frit)相形成。在共同燒結期間，玻璃熔塊相軟化、潤濕功能及摻雜物相且聚結以使得功能相及摻雜物分散於一玻璃陶瓷基質中。同時，層230之銅電極粉末由經軟化之玻璃熔塊相潤濕且燒結在一起以形成一固體電極。由於共同燒結使得層230與高K介電質228緊密黏結。燒結後之結構展示於圖4E之正視圖中。

圖 4F 為完成之電容器結構 200 之平面圖。圖 4F 中說明在箔 210 上之四個電容器 240 的結構。然而，可將各種圖案之許多電容器結構 240 配置於箔 210 上。

在本說明書中所論述之箔上形成之電容器中，術語"漿料"或"油墨"可對應於用於電子材料工業之習知術語且通常稱為厚膜組合物。通常，底紋漿料之金屬組份與金屬箔中之金屬相匹配。舉例而言，若使用了銅箔，則可將銅漿料用作底紋。其它應用之實例為具有相似金屬底紋漿料之成對的銀及鎳箔。可將厚膜漿料用以形成底紋及被動組件。

通常，厚膜漿料包含經精細分開之陶瓷、玻璃、金屬或分散於溶解於增塑劑、分散劑及有機溶劑之混合物中的聚合物中的其它固體的粒子。用於銅箔上之較佳電容器漿料具有一可在氮氣氛中充分燃燒之有機媒劑。此等媒劑通常含有非常少量的樹脂，諸如高分子量乙基纖維素，其中僅需要少量的樹脂來產生適於絲網印刷之黏度。另外，摻入介電粉末混合物中之諸如硝酸銀粉末之氧化組份幫助有機組份在氮氣氛中燃燒。固體與一大體上呈惰性之液體介質("媒劑")混合，隨後於三輥研磨機上分散以形成適於絲網印刷之漿料組合物。可將任一大體上呈惰性之液體用作媒劑。舉例而言，可將具有或不具有增厚劑及/或穩定劑及/或其它共同添加劑之各種有機液體用作媒劑。

高介電常數(高K)之厚膜電容器介電漿料通常含有分散於由至少一種樹脂及一溶劑組成之媒劑系統中的至少一個高K功能相粉末及至少一個玻璃粉末。媒劑系統經設計以待

絲網印刷從而提供稠密且空間良好界定之膜。高K功能相粉末可描述為具有超過500之整體介電常數的粉末且可包含通用化學式為 ABO_3 之鈣鈦礦類型之鐵電組合物。此等組合物之實例包括 $BaTiO_3$ 、 $SrTiO_3$ 、 $PbTiO_3$ 、 $CaTiO_3$ 、 $PbZrO_3$ 、 $BaZrO_3$ 及 $SrZrO_3$ 或其混合物。亦可使用由替代元素取代A及/或B位置之其它組合物，諸如 $Pb(Mg_{1/3}Nb_{2/3})O_3$ 及 $Pb(Zn_{1/3}Nb_{2/3})O_3$ 。適當的高K功能相粉末為購自Fuji Titanium之鈦酸鋇。上述組合物之經摻雜及混合之金屬型式亦為適當的。完成摻雜及混合主要用於達成必要的最終用途特性規格，諸如，使得材料符合工業定義(諸如，"X7R"或"Z5U"標準)之必要的電容溫度係數(TCC)。

在漿料中之玻璃可為(例如)硼矽酸Ca-Al、硼矽酸Pb-Ba、矽酸Mg-Al、硼酸稀土及其它相似玻璃組合物。較佳為諸如鍺酸鉛($Pb_5Ge_3O_{11}$)之高K玻璃陶瓷粉末。

用於形成電極層之漿料可基於銅、鎳、銀、含銀貴金屬組合物或此等化合物之混合物的金屬粉末。較佳為銅粉末組合物。

可使用多層介電質及電極來製造本說明書中所描述之電容器結構以增加電容。

在上述實例中，所描述之介電質由絲網印刷厚膜漿料形成。然而，亦可使用諸如藉由溶液塗佈、銅上澆鑄方法、或濺鍍進行沉積之其它方法。或者，可應用介電質且接著界定光。另外，所描述之介電層藉由絲網印刷形成。然而，亦可使用諸如藉由濺鍍、電鍍或蒸發電極金屬至介電層表

面上進行沉積的其它方法。另外，亦可使用光界定之漿料。

圖 5A 至圖 5B 以側視圖來說明製造平面電容器疊層之通用方法。

圖 5A 為製造其中提供有第一金屬箔 310 之圖 5B 中所說明之平面電容器疊層 320 的第一階段之正面圖的剖視圖。箔 310 可由(例如)銅、基於銅之材料及其它金屬形成。較佳之箔包括主要由銅組成之箔，諸如反向處理銅箔、雙面處理銅箔及通常用於多層印刷電路板工業之其它銅箔。某些適當的銅箔之實例為購自 Olin Brass (Somers Thin Strip) and JEC 之銅箔。箔 310 之厚度可在(例如)約 1 微米至 100 微米、較佳在 3 微米至 75 微米且最佳在 12 微米至 36 微米的範圍內，其對應於約 1/3 oz 及 1 oz 之間的銅箔。

可將漿液材料或溶液澆鑄或塗佈至箔 310 上，且經乾燥及固化，而形成第一介電層 312，該結果為一經塗佈之金屬箔 300。該疊層之一或多個介電層可自有機物、陶瓷、陶瓷填充之有機物及其混合物之層中選擇。若漿液為熱塑性材料，則可藉由(例如)，在 350°C 下烘焙來執行固化。若漿料為熱固性材料，則可使用較高固化溫度。若僅部分地固化聚合物以產生聚合物之 "B" 級狀態，則可藉由(例如)在 120 - 200°C 下乾燥來執行乾燥。

用於形成介電層 312 之溶液可包含(例如)溶解於一溶劑中之聚合物。漿液材料可包含(例如)具有高介電常數("高 K")填充劑/陶瓷填充劑或功能相之聚合物溶劑溶液。舉例而言，用於漿液或溶液之適當聚合物可包括(但不限於)環氧

刻除去箔310之某些部分而另一箔310保持完整。

參看圖7，將含有厚膜箔上形成之電容器240的箔210層壓至平面電容器層340。可將箔上形成電容器之結構倒置且將箔之組件面層壓至平面電容器疊層340之經蝕刻側以形成如圖7所示之動力核心結構的子部分。或者，可將箔上之電容器結構之箔側層壓至平面電容器疊層之經蝕刻側。可(例如)使用標準印刷線路板處理中之FR4環氧樹脂半固化片360來執行層壓。在一實施例中，可使用環氧樹脂半固化片型106。適當的層壓條件可為在185°C、208 psig之條件下於抽氣至28英吋汞柱的真空室中持續1個小時。聚矽氧橡膠壓墊及平滑的PTFE填充之玻璃脫膜紙(Release sheet)可與箔210及310接觸以防止環氧樹脂與層壓板黏結在一起。介電半固化片及層壓材料可為任一類型之介電材料，諸如標準環氧樹脂、高Tg環氧樹脂、聚醯亞胺、聚四氟乙烯、氰酸脂樹脂、填充樹脂系統、BT環氧樹脂及提供絕緣之其它樹脂及疊層。脫膜紙可與箔接觸以防止電路層之間的環氧樹脂與層壓板黏結在一起。所得子部分400由位於一側之箔210及位於另一側之箔310密封。

熟習此項技術者應瞭解，動力核心之替代設計可包括將該單一化電容器層之組件側層壓至該圖案化平面電容器疊層。此等方法需要不同蝕刻圖案及通道構形來連接適當的層。諸如此等替代性設計之設計可達成相同的設計要求。

替代性蝕刻圖案亦可用於上述實施例之裝置(意即，面朝下)以產生相似的介電功能。參看圖8，在層壓之後，將一

光阻應用至箔上形成之電容器箔210及平面電容器箔310。使用標準印刷線路板處理條件將該光阻成像、顯影且蝕刻該等金屬箔及剝離該光阻。蝕刻製程在箔210中產生一中斷第一電極230與箔210之間的電接觸之渠溝265，以由箔210形成第二電極270。任一相關電路亦由箔210形成。蝕刻製程亦產生電極280以及平面電容器箔310上之相關電路。

應瞭解，動力核心可由以其它順序層壓諸層而形成，例如，首先將圖6所示之平面電容器疊層340之成像側層壓至其它印刷線路板層、將光阻應用至未成像之箔310、蝕刻該箔、剝離該光阻且隨後將嵌入式單一化電容器層層壓至平面電容器疊層。

圖9至圖15表示圖8之正視圖之多個剖面圖，其產生動力核心裝置之最終的實施例。可將包含平面電容器層340及嵌入式單一化電容器240之動力核心結構500併入複數個封裝中，稱為"動力核心封裝"。該動力核心封裝可為印刷線路板、IC封裝、模組、插入物或其類似物。

圖9表示一其中已將額外半固化片層460及金屬層410層壓至該核心之動力核心結構500的正面圖之剖面圖。另外，已形成了鑽孔、鍍通孔通道420。將此等通孔通道420金屬化且可利用導電漿料或油墨或利用非導電材料填充。

圖10表示一對稱(平衡)層疊動力核心組態之正視圖之剖面圖。若諸如避免翹曲之機械考慮允許，則可使用動力核心結構之此實施例。此表示本發明之一實施例，其中動力核心結構包含多個嵌入式單一化電容器層及多個平面電容

器層。

圖 11 表示一其中已將介電膜 520 之 "堆積" 層應用 (通常為層壓) 至核心之動力核心的正視圖之剖面圖。堆積層可圍繞動力核心對稱或不對稱地進行配置。可將堆積層應用 (層壓) 為一介電膜、液體 (旋塗或簾式塗佈)、或塗佈於金屬層上 (例如銅箔) 之樹脂或作為一增強型半固化片 (例如 B 級樹脂)。該增強件可為編織物或非編織物、無機物 (例如玻璃) 或有機物 (例如芳族聚醯胺纖維)。

圖 12 表示一具有額外 "堆積" 層之動力核心結構之正視圖的剖面圖，該額外堆積層含有在堆積層之表面上的金屬化微盲孔連接件及電路。微盲孔 640 可由雷射鑽、由光微影或由控制深度之機械鑽形成。堆積層表面及微盲孔壁之初始金屬化藉由沉積金屬晶種層 (例如無電鍍銅) 而達成。晶種層沉積可藉由沉積於表面上的催化劑 (例如在一實施例中可為鈀) 而達成，或可藉由分散於整個堆積層中之催化劑或金屬前驅物而達成。或者，堆積層可由一金屬層 (銅箔) 覆蓋，其中在微盲孔鑽孔之後該金屬層上沉積有金屬晶種層。

圖 13 表示一動力核心結構之正視圖的剖面圖，該動力核心結構包含在堆積層之表面上之圖案化導體。以在堆積層上之鄰近金屬蓋物開始，導體圖案化可利用半加成方法 (SAP)、或 "帳篷-蝕刻" 方法來實現，或藉由圖案電鍍來實現，或藉由一經改良面板電鍍/帳篷-蝕刻方法來實現。圖 13 展示在堆積層之表面上之圖案化導體 660。

微盲孔 640 可在電鍍製程 ("電鍍焊縫") 期間利用電鍍銅

680填充、利用導電油墨或漿料填充、利用非導電材料填充，或可為未填充的而將由待應用於第一者之頂部上的第二介電堆積層填充。

圖14表示一動力核心結構之正視圖的剖面圖，該動力核心結構包含堆積層之表面上的圖案化導體以及已經以一類似方式形成、金屬化及圖案化之後續堆積層。圖14進一步說明，平面電容器層720可併入堆積介電質中。微盲孔可相對於下方微盲孔之位置進行堆疊或他們可交錯排列。堆疊之通道需用金屬填充。接著，可在高溫度焊接步驟中將該封裝連接至一覆晶之凸塊，且在較低溫度焊接步驟中經由焊接點將其連接至印刷線路板。應瞭解，導電(通常是銅)特徵在X-Y軸線上藉由導體且在Z-軸線上藉由通道而形成至焊接點之鄰近連接件。

圖15說明亦可將單一化電容器740併入堆積介電層。

圖16說明動力核心裝置之一實施例，其中已在高溫焊接步驟中將動力核心結構連接至覆晶780之凸塊760且在較低溫度焊接步驟中經由焊接點790將其連接至印刷線路板。

圖16說明嵌入式單一化電容器(具有第一及第二電極)與半導體裝置(例如在一實施例中為覆晶780)之至少一個端子的連接。此半導體裝置可為積體電路。

圖17說明動力核心裝置之又一實施例。嵌入式單一化電容器810作為一動力核心而以並聯方式連接至平面電容器840，其中該平面電容器層形成為一堆積微盲孔膜層以形成覆晶球柵陣列結構之頂層。動力核心裝置之此實施例可利

用一陶瓷填充之聚合物膜 830 以製造平面電容器之介電質。層壓該聚合物膜以作為在一下方微盲孔堆積層上進行連續堆積製程的一部分。下方層具有可充當平面電容器之一個電極的金屬部分(通常是銅)。在層壓聚合物膜之後，鍍金屬形成於聚合物膜上。特定而言，微盲孔及鍍金屬線經形成以對積體電路之訊號及動力/接地端進行路由選擇。該結構亦具有襯墊，其中積體電路可藉由焊接凸塊而附著。另外，頂部電極經形成以完成平面電容器結構。平面電容器係電連接至適當的動力及接地特徵 820。

本發明之動力核心裝置包含一經由至少一個訊號層互連之動力核心結構。該裝置可包含一個以上訊號層，其中該等訊號層經由導電通道而連接。

本發明可使用垂直互連件(通道填充、印刷、蝕刻、電鍍凸塊)之實例，其中各層獨立建立且隨後於一驟中進行層壓。埋入式平面電容器與埋入式離散電容器之組合亦適用於所謂的"無核心/堆疊通道封裝"。一個此實例為 Any Layer Interstitial Via Hole (ALIVH) 方法(購自 Matsushita)。ALIVH 方法亦可併入平面及離散電容器。另一此種堆疊通道方法為 B²it 方法®(購自 Toshiba Corporation)，其中平面及離散電容器可以相似方式併入。其它實例包括 Neo Manhattan Bump Interconnection (NMBI)(North Corp.)及圖案化半固化片疊層方法(patterned prepreg lay-up process)(PALAP)(Denso Corp.)。

本發明之該等裝置可自插入物、印刷線路板、多晶片模

組、區域陣列封裝、系統上之封裝、系統中之封裝及類似物中進行選擇。

實例

設計且測試了一含有平面電容器疊層及離散嵌入式陶瓷電容器的一結構。形成動力分佈平面之平面電容器疊層以及嵌入式電容器經設計而置放於兩個內部金屬層上。存在三個不同的電容器設計：類型A、類型B及類型C。對於每一類型而言，將具有 1 mm^2 、 4 mm^2 及 9 mm^2 有效電容器尺寸(面積)之多個電容器置放於兩個內部金屬層之每一者上。該等電容器設計在相對位置及箔電極之尺寸、介電質之尺寸及絲網印刷銅電極之尺寸方面不同。他們進一步在使兩個銅箔電極絕緣之間隙(空隙)的設計方面不同，且他們在將嵌入式電容器連接至上述之下一金屬層之通道的位置及數目方面不同。舉例而言，在 9 mm^2 尺寸之電容器中，類型A之設計以4個通道連接件為特徵、類型B具有28個通道且類型C具有52個通道。對於所有三個類型而言，絲網印刷導體形成電容器之一個電極及箔、由介電質將其與絲網印刷導體分開、充當另一電容器電極。

當自箔側觀測時，展示於圖18中之類型A的離散電容器設計具有一正方形外形尺寸，其中箔電極(900)連接至延伸跨越電容器之寬度的絲網印刷導體。此電極與充當另一電容器電極之第二箔電極(910)分開250微米間隙(920)。此間隙延伸跨越電容器之寬度。此第二箔電極延伸跨越長度約為電容器長度之 $4/5$ 的電容器之寬度。直徑為150微米之通道

連接件(930)形成於電容器上之下一金屬層且當自箔側觀測時置放於兩個電極之每一者的右上角。對於所有尺寸而言，每一電極中使用兩個通道。

當自箔側觀測時，展示於圖19中之類型B的離散電容器設計具有一正方形外形尺寸，其中兩個箔電極(1000、1005)連接至絲網印刷導體。每一電極在電容器之頂部及底部處延伸跨越電容器之寬度，每一電極長度約為電容器長度的 $1/5$ 。此等電極與充當另一電容器之電極的第二箔電極(1010)分開250微米間隙(1020)，此間隙延伸跨越電容器之寬度。此第二電極(1010)的長度稍微小於電容器長度的 $3/5$ 。直徑為150微米之通道連接件(1030)形成於電容器上之下一金屬層且於電容器之頂部及底部處跨越連接至絲網印刷導體之電容器電極的寬度均一地置放成一行。電容器之第二電極具有沿著電容器之每一側之長度的一列通道。對於 9 mm^2 尺寸而言，使用28個通道。

當自箔側觀測時，展示於圖20中之類型C離散電容器設計具有一正方形外形尺寸。連接至絲網印刷導體之箔電極(1100)形成一如圍繞第二電容器電極(1110)之特徵的正方形"圖片框架"。第二電容器電極亦是正方形的且與其周圍之第一電極分開一連續的250微米間隙(1120)。至電容器上之下一金屬層之直徑為150微米的通道連接件(1130)均一地置放於連接至絲網印刷導體之第一電容器電極的所有四側，對於 9 mm^2 尺寸而言需要32個總通道。對於 9 mm^2 尺寸而言，電容器之第二電極具有20個通道，其均一地圍繞電

極之周邊置放。

量測具有及不具有通道連接件之個別電容器之電參數(電容、電阻、電感)。

量測個別電容器之阻抗與頻率回應且將所量測之回應與由仿真模型產生之曲線進行比較。隨後將該模型用於仿真應用用於嵌入式電容器陣列之保守及先進的設計規則之若干電容器陣列的阻抗。

結果：

使用向量網路分析儀(Vector Network Analyzer)及一使用 SOLT校正之雙埠量測方法量測用於無通道連接件之 1 mm^2 、 4 mm^2 及 9 mm^2 尺寸的類型A、類型B及類型C之電容器的電容、電阻及電感。具有500微米間距之同軸型式的接地-訊號探針用於量測電容器S參數且計算電容器之實際及虛構阻抗組件。在表1(無通道)及表2(具有通道)中，電容器1、4及9為類型A設計、電容器2、5及8為類型B設計且電容器3、6及7為類型C設計。電容器1至電容器3的尺寸為 $1\text{ mm}\times 1\text{ mm}$ 、電容器4至電容器6的尺寸為 $2\text{ mm}\times 2\text{ mm}$ 且電容器7至電容器9的尺寸為 $3\text{ mm}\times 3\text{ mm}$ 。

無通道之表 1

	電容	等效串聯電阻 (電阻)	電感
電容器 1	1.26nF	36 mohms	48pH
電容器 2	1.17nF	50 mohms	47.3pH
電容器 3	1.63nF	34 mohms	41.6pH
電容器 4	5.15nF	9 mohms	33.7pH
電容器 5	5.16nF	10.7 mohms	35.07pH
電容器 6	6.16nF	10.7 mohms	35.48pH
電容器 9	10.6nF	7.9 mohms	35.44pH
電容器 8	11nF	10 mohms	40pH
電容器 7	13.6nF	8.9 mohms	33.8pH

此展示，如所預期之電容隨尺寸的增加而增加且不隨設計類型改變而改變太多。在無通道連接件的情況下所有三個類型之電感值十分類似。使用相同設備及方法量測具有通道連接件之類型 A、B 及 C 之電容器的相同參數。

具有通道之表 2

	電容	等效串聯電阻 (電阻)	電感
電容器 1	1.05nF	89mohms	382pH
電容器 2	1.20nF	86.5mohms	125pH
電容器 3	1.7nF	37.1mohm	74.6pH
電容器 4	6.49nF	50.1mohms	308pH
電容器 5	5.28nF	128mohms	120.5pH
電容器 6	6.6nF	20.9mohms	65.17pH
電容器 9	15.3nF	100mohms	218.2pH
電容器 8	13.26nF	15.4mohm	115pH
電容器 7	13.2nF	17.3mohms	79.39pH

該資料展示，電容器類型以及通道之數目及其位置大大影響電容器之電阻及電感。

量測具有及不具有通道連接件之兩個類型 C 電容器之阻抗與頻率回應。對於上文所列之電容器 3 而言，該等結果展示，在具有及不具有通道之兩種條件下阻抗均為約 30 毫歐姆，且歸因於通道連接件諧振頻率自用於無通道之電容器的約 900 MHz 變為具有通道的約 500 MHz。對於無通道之電容器 6 而言，該等結果展示，在約 350 MHz 的諧振頻率下阻抗為約 10 毫歐姆，而對於具有通道之條件而言在約 200 MHz 的諧振頻率下阻抗為約 20 毫歐姆。

觀測對於不同尺寸之兩個電容器類型之所量測的頻率回應與所模擬回應之間的良好相關性。

執行對於具有及不具有通孔電感之作用的平面電容器之

平面電容器阻抗與頻率回應的仿真。通孔互連件之面積為總面積的約1%。無通孔電感之一個平面電容器的頻率回應在約300 MHz之諧振頻率下具有約80毫歐姆的阻抗，而具有通孔電感之兩個平面電容器之頻率回應在約250 MHz之諧振頻率下具有約30毫歐姆的阻抗。

基於各種獨立電容器之所量測結果及模擬結果，應用一電容器之間的最小間距為500 μm 之保守設計規則執行對64個離散嵌入式電容器之一陣列的模擬及仿真。選擇不同尺寸及不同諧振頻率之電容器，以使得電容器陣列阻抗回應產生非常均一的、低阻抗值。在100 MHz至1 GHz範圍內達成之阻抗小於約40 m Ω 。

基於對於每側具有尺寸為1.15 mm至2.5 mm之電容器的一陣列應用較嚴格之間距設計規則而量測的結果及模擬結果，在100 MHz至1 GHz頻率範圍內達成0.7 m Ω 之阻抗。

設計對於需在相對介電常數為3.8且與一動力面分開之38微米厚的基板上進行路由選擇的100個未耦接之傳輸線的仿真模型。該等傳輸線間隔分開10密耳、長為15 mm、寬為2.82密耳且每一個線將99歐姆的電阻器端接至動力及接地面(50歐姆的線端子)。在一種情況下，動力面位於與接地面相對之14微米厚的基板上。該基板之相對介電常數為3.8且損耗角正切為0.02。在另一情況下，動力面位於與接地面相對之14微米厚的基板上，該基板之相對介電常數為11且損耗角正切為0.02。將產生具有80 pS脈衝寬度與20 pS上升及下降時間之5 GHz方波位元流的輸出驅動器用於驅動

所有100個傳輸線，且獲得中心定位之傳輸線的"眼狀"圖案回應。對於動力面基板之介電常數為3.8的第一種情況下而言，眼狀圖案之所得眼狀開口高度為2.4799瓦特。回應於具有相同條件且動力面基板之介電常數為11的第二種情況，眼狀開口高度為2.6929瓦特且其顯著優於第一種情況。在傳輸線之間的間距變為3密耳，產生50個耦接之線對。在所有其它條件保持相同的情況下，可獲得眼狀圖案回應。對於動力面基板之介電常數為3.8之此第一種耦接線之情況而言，眼狀圖案產生高度為2.5297瓦特的眼狀開口。回應於具有相同條件且動力面基板之介電常數為11的第二耦接線情況，眼狀開口高度為2.6813瓦特且其顯著優於第一種情況。較高介電常數動力面基板再次產生一經改良之眼狀圖案回應。

建構一用於除了包括用於分析瞬間切換雜訊(SSN)之平面動力面基板之外亦包括離散去耦電容器之構型的仿真模型。此仿真模型具有位於相對介電常數為3.8且與一動力面分開之38微米厚的基板上之50個耦接的傳輸線對。該等傳輸線間隔分開3密耳、長15 mm、寬2.82密耳且每一線將99歐姆的電阻器端接至動力及接地面(50歐姆的線端子)。在某些情況下，動力面位於與接地面相對之14微米厚的基板上。該基板之相對介電常數為3.8且損耗角正切為0.02。在其它情況下，動力面位於與接地面相對之14微米厚的基板上，該基板之相對介電常數為11且損耗角正切為0.02。將產生具有80 pS脈衝寬度與20 pS上升及下降時間之5 GHz方

波位元流的輸出驅動器用於同時驅動所有100個傳輸線，且獲得產生於動力面上之雜訊電壓。分析在電容器之類型、SMT或嵌入式離散及數量的變化。該等電容器位於一在驅動器處或接近傳輸線之末端的區域中。

在具有50對耦接線(共100個線)之組態的情況下，25個SMT電容器置放於以線對1處開始、接著為線對3、於線對50處結束之每隔一個線對處之傳輸線之驅動器端。平面動力面基板具有3.8的介電常數。每一SMT電容器具有100 nF的電容、約205 pH的等效串聯電感(ESL)及100毫歐姆的等效串聯電阻(ESR)。將一具有80 pS脈衝寬度及20 pS上升及下降時間之5 GHz方波位元流用於同時地驅動所有100個傳輸線，且量測在動力面上之雜訊電壓。對於嵌入式離散電容器重複此操作，其中每一電容器具有1 nF的電容、約33 pH的等效串聯電感(ESL)及9毫歐姆的等效串聯電阻(ESR)。在此組態中之平面動力面基板之介電常數為11。在用於具有3.8之平面動力面基板介電常數之25個SMT電容器的動力面上之電壓變化具有約-0.1瓦特至+0.15瓦特的峰值至峰值電壓變化，而在用於具有11之平面動力面基板介電常數之25個嵌入式離散電容器的動力面上的電壓變化具有約-0.05瓦特至+0.05瓦特之動力面上的峰值至峰值電壓變化。使用嵌入式電容器及一較高介電常數平面動力面基板可導致顯著減少由輸出驅動器之瞬間切換所產生的動力面雜訊。

可將額外SMT電容器添加至SMT模型以判定提供嵌入式電容器組態之等效雜訊減少的SMT電容器之數目。模擬

50、25及100個SMT電容器。藉由將電容器置放於所有線對之驅動器端而達成50個SMT電容器組態。藉由添加第二組電容器(每一電容器定位於每個一線對之驅動器端處)而達成25個電容器組態，且藉由添加SMT電容器以於穿過第50對傳輸線之第一對的驅動器端處產生之一個 2×50 陣列的電容器而達成100個電容器組態。

用於具有50個SMT電容器且平面基板介電常數為3.8之動力面的電壓變化具有約-0.12瓦特至+0.12瓦特之動力面的峰值至峰值電壓變化。用於具有25個SMT電容器且平面基板介電常數為3.8之動力面的電壓變化具有約-0.1瓦特至+0.1瓦特之動力面的峰值至峰值電壓變化。用於具有100個SMT電容器且平面基板介電常數為3.8之動力面的電壓變化具有約-0.075瓦特至+0.1瓦特之動力面的峰值至峰值電壓變化。所有四個SMT電容器組態導致比具有25個電容器且動力面介電常數為11之嵌入式離散電容器組態高的動力面雜訊或電壓變化(由於輸出驅動器之瞬間切換)。

【圖式簡單說明】

圖1示意性說明將電容器用於減少阻抗及抑制動力下降或過沖之典型的先前技術。

圖2表示一印刷線路組件之正視圖，該印刷線路組件具有用於減少阻抗及抑制動力下降或過沖之習知先前技術的表面安裝(SMT)電容器。

圖3表示根據一第一實施例之動力核心裝置之正視圖的剖面圖。

圖 4A 至圖 4F 說明一種製造單一化厚膜箔上燒結電容器的方法。

圖 5A 至圖 5B 說明一種製造一平面電容器疊層之方法。

圖 6A 至圖 6B 說明對根據第一實施例之用於製造動力核心裝置之平面電容器疊層的初始製備。

圖 7 表示根據一第一實施例之動力核心結構子部分之正視圖的剖面圖。

圖 8 表示根據一第一實施例之動力核心結構之正視圖的剖面圖。

圖 9 至圖 15 表示產生動力核心裝置之最後實施例之各種正視圖的剖面圖。

圖 9 表示一動力核心結構之正視圖的剖面圖，其中已將額外半固化片層及金屬層層壓至該核心。另外，已形成鑽孔、鍍通孔通道。

圖 10 表示一動力核心結構之正視圖的剖面圖，其中已將介電膜之"堆積"層層壓至該核心。

圖 11 表示一動力核心結構之正視圖的剖面圖，其中已將介電膜之組合"堆積"層應用至該核心。

圖 12 表示一動力核心結構之正視圖的剖面圖，該動力核心結構具有於堆積層之表面上含有金屬化微盲孔(盲孔)連接件及電路的額外"堆積"層。

圖 13 表示一動力核心結構之正視圖的剖面圖，該動力核心結構包含在堆積層之表面上之圖案化的導體。

圖 14 表示一動力核心結構之正視圖的剖面圖，該動力核

心結構包含堆積層之表面上的圖案化導體以及已經以一類似方式形成、金屬化及圖案化之後續堆積層。

圖 15 表示一動力核心結構之正視圖的剖面圖，其中亦將單一化電容器併入堆積介電層之動力核心結構。

圖 16 表示一動力核心結構之正視圖的剖面圖，其中已將動力核心結構連接至覆晶之凸塊並經由焊接點連接至印刷線路板。

圖 17 表示一動力核心結構之正視圖的剖面圖，其中動力核心之平面電容器層形成為堆積微盲孔膜層以形成覆晶球柵陣列結構。

圖 18 為自箔側觀察之類型 A 的離散電容器設計。

圖 19 為自箔側觀察之類型 B 的離散電容器設計。

圖 20 為自箔側觀察之類型 C 的離散電容器設計。

【主要元件符號說明】

2	電源
4	電容器
6	電容器
8	電容器
40	IC 裝置
41	焊盤
44	焊接片
50	電容器
60	電容器
72	電路線

73	電路線
82	通道墊
90	通道
100	通道
120	導體面
122	導體面
200	電容器結構
210	箔
212	底紋
220	電容器介電層
225	電容器介電層
228	高K介電質
230	電極
240	電容器結構
265	渠溝
270	電極
280	電極
300	經塗佈之金屬箔
310	箔
312	介電層
320	平面電容器疊層
340	平面電容器疊層
360	環氧樹脂半固化片
400	子部分

410	金屬層
420	通孔通道
460	額外半固化片層
500	動力核心裝置
520	介電膜
640	微盲孔
660	圖案化導體
680	電鍍銅
720	平面電容器層
740	單一化電容器
760	凸塊
780	覆晶
790	焊接點
810	嵌入式單一化電容器
820	動力及接地特徵
830	陶瓷填充之聚合物膜
900	箔電極
910	箔電極
920	間隙
930	通道連接件
1000	箔電極
1005	箔電極
1010	電極
1020	間隙

1030	通道連接件
1100	箔電極
1110	電容器電極
1120	間隙
1130	通道連接件

五、中文發明摘要：

本發明係關於一種包含一動力核心之裝置，其中該動力核心包含：包含至少一個嵌入式單一化電容器之至少一個嵌入式單一化電容器層；及至少一個平面電容器疊層；其中該平面電容器疊層充當一低電感路徑以供應一電荷至該至少一個嵌入式單一化電容器；且其中該至少一個嵌入式單一化電容器以並聯方式連接至該等平面電容器疊層之至少一者；且其中該動力核心與至少一個訊號層互連。

六、英文發明摘要：

十一、圖式：

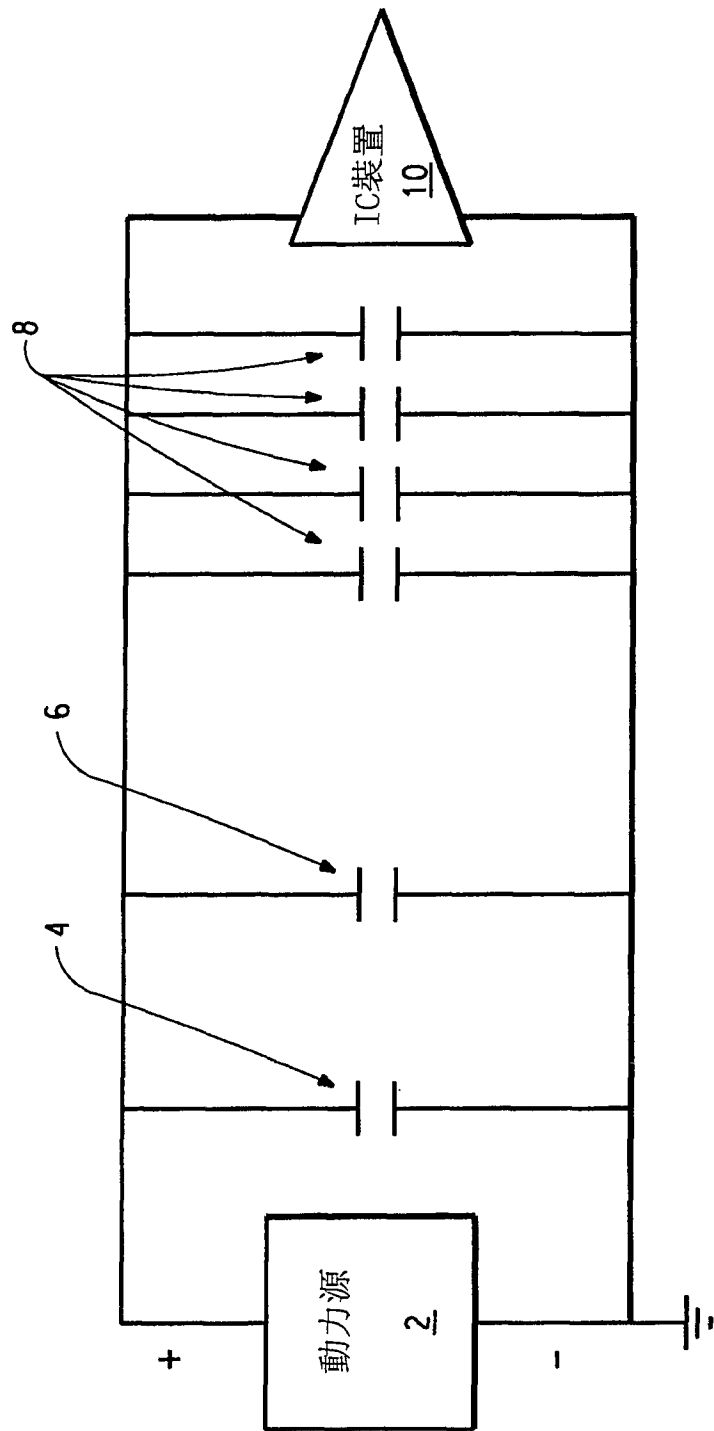


圖1

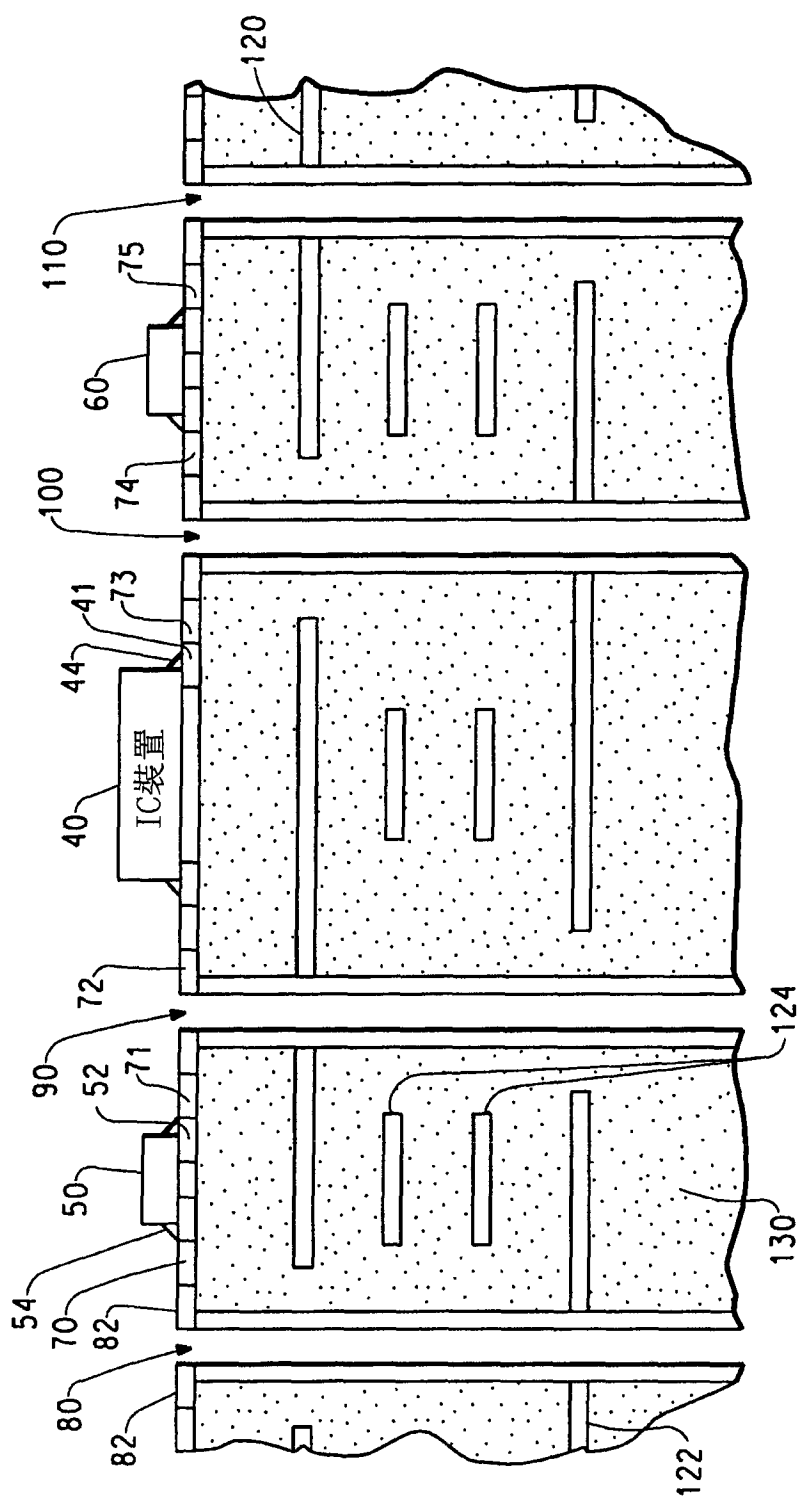


圖2

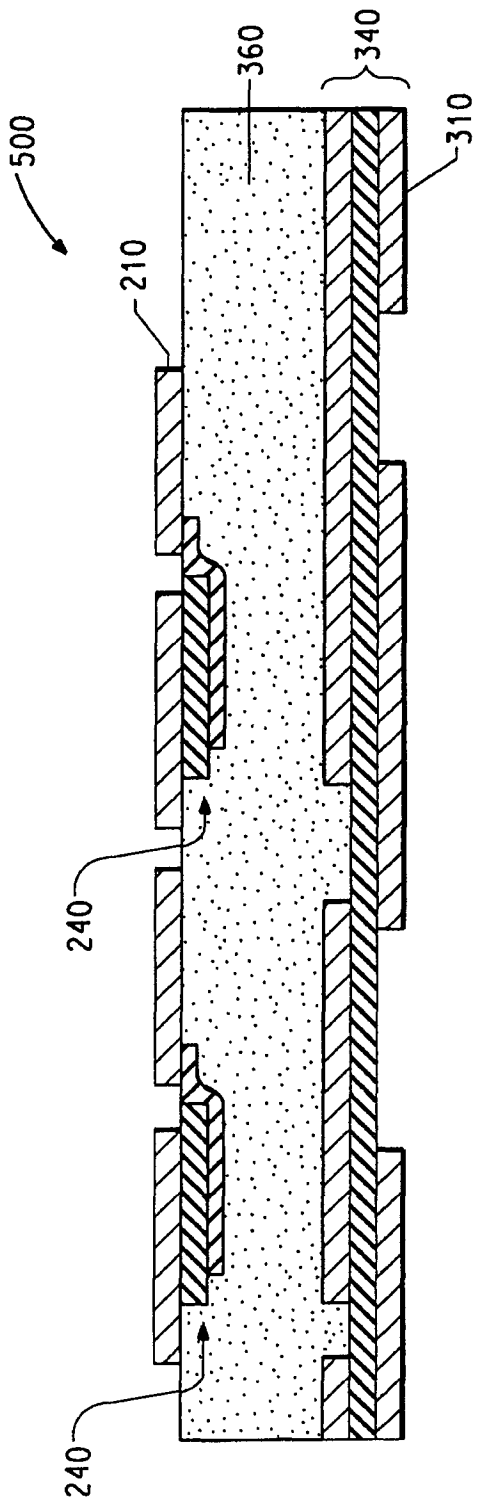


圖3

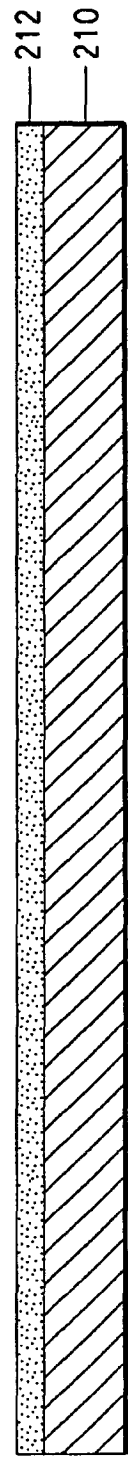


圖4A

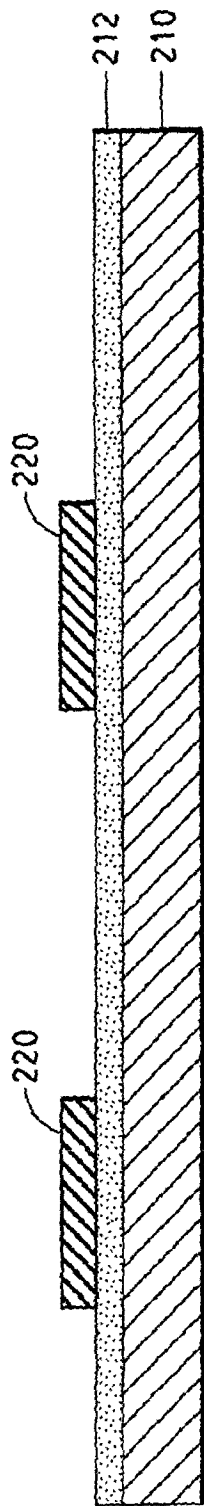


圖 4B

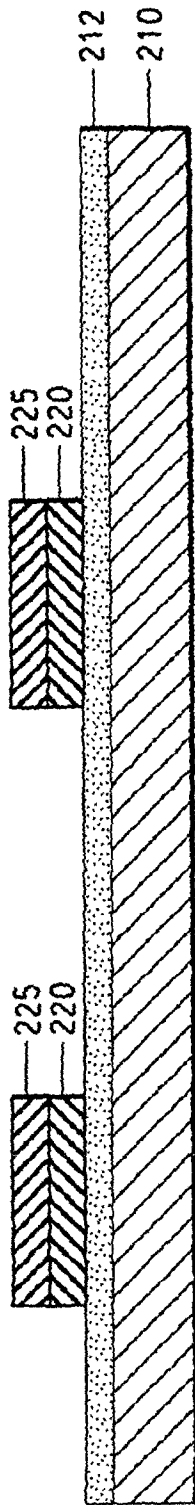


圖 4C

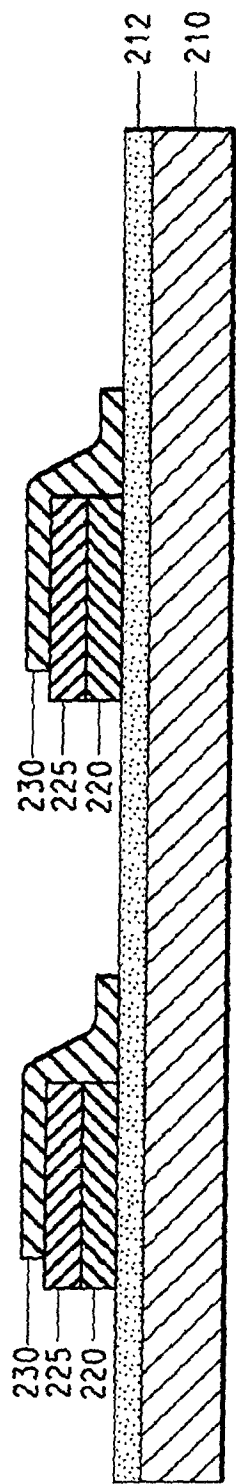


圖4D

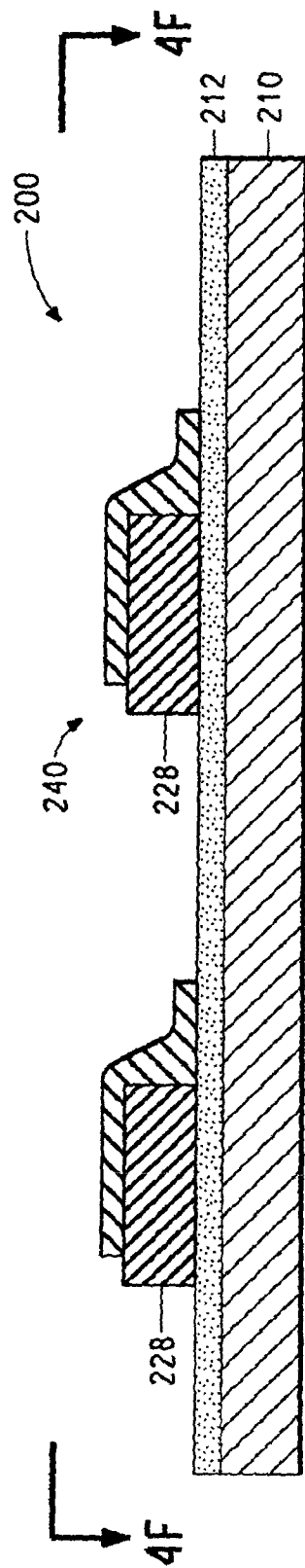


圖4E

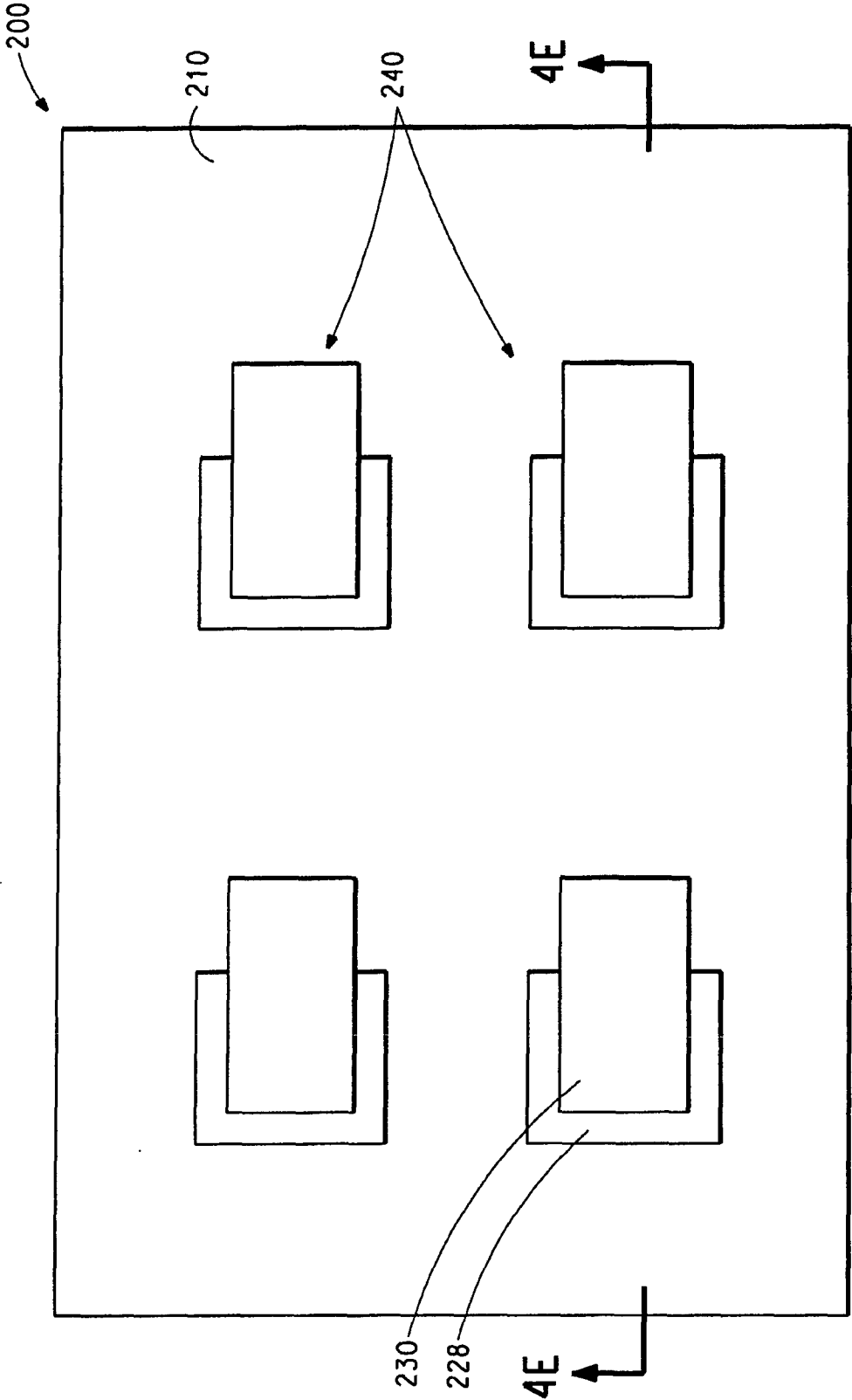


圖 4F

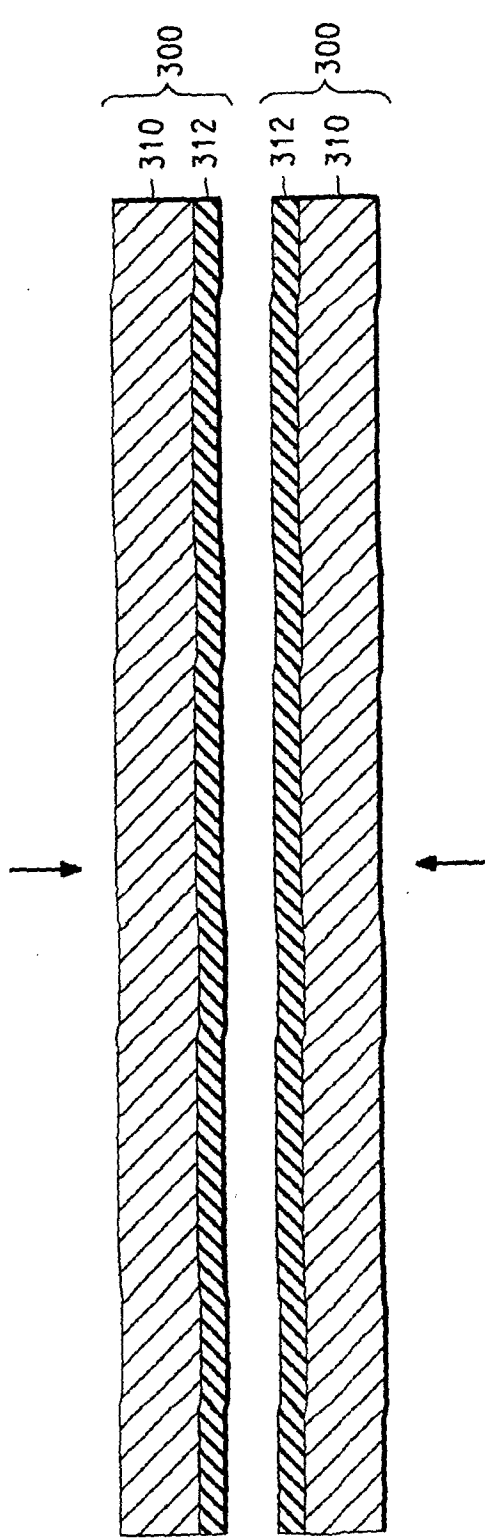


圖5A

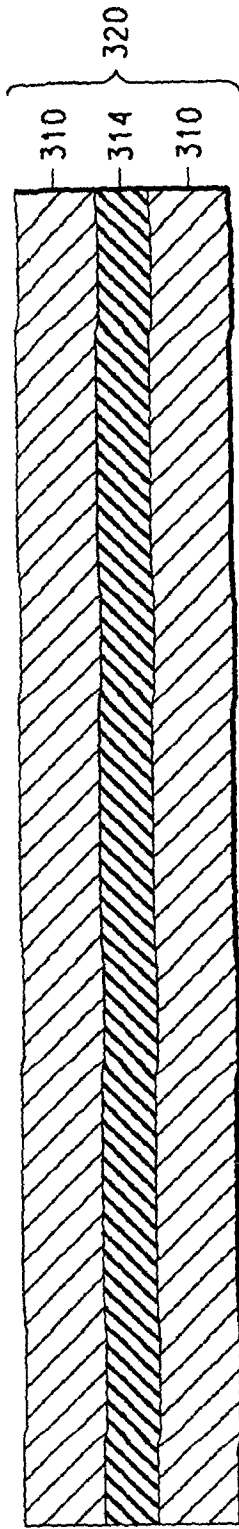


圖5B

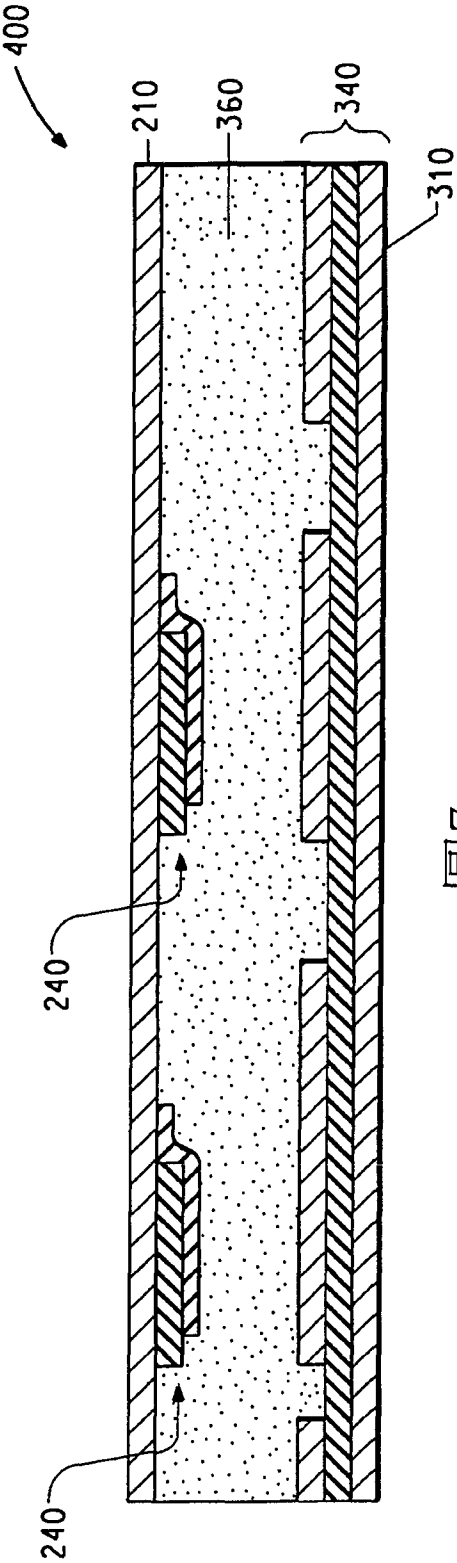


圖7

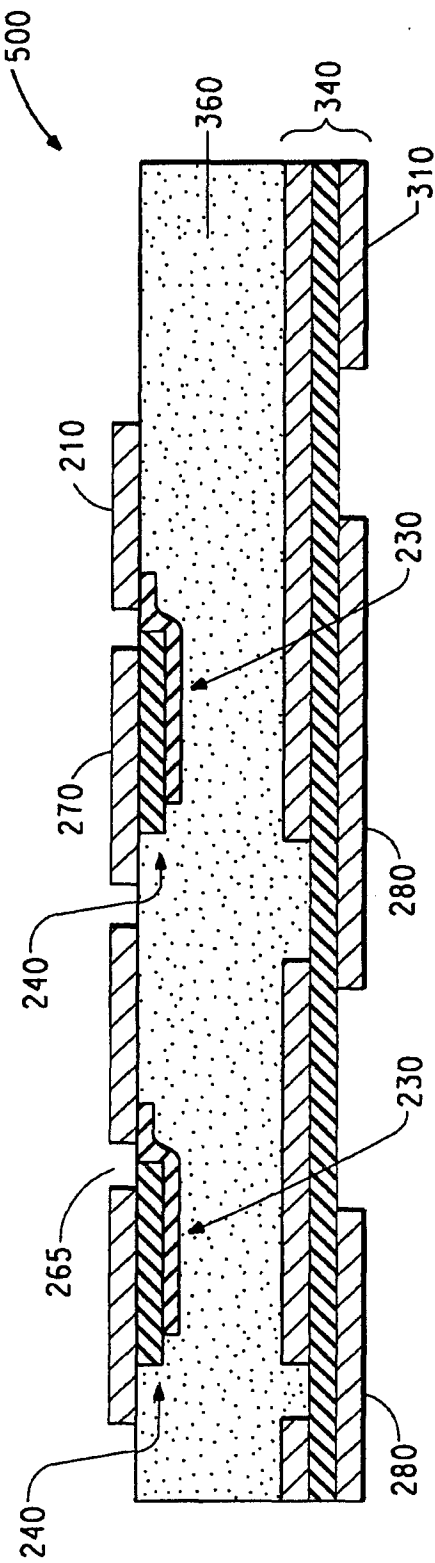


圖8

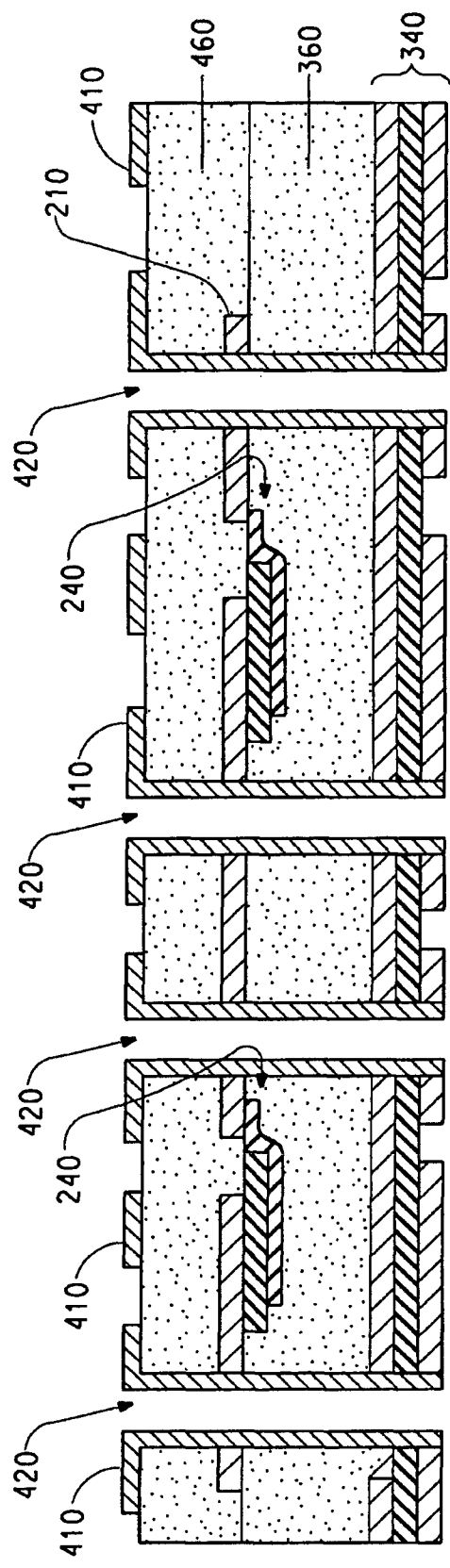


圖9

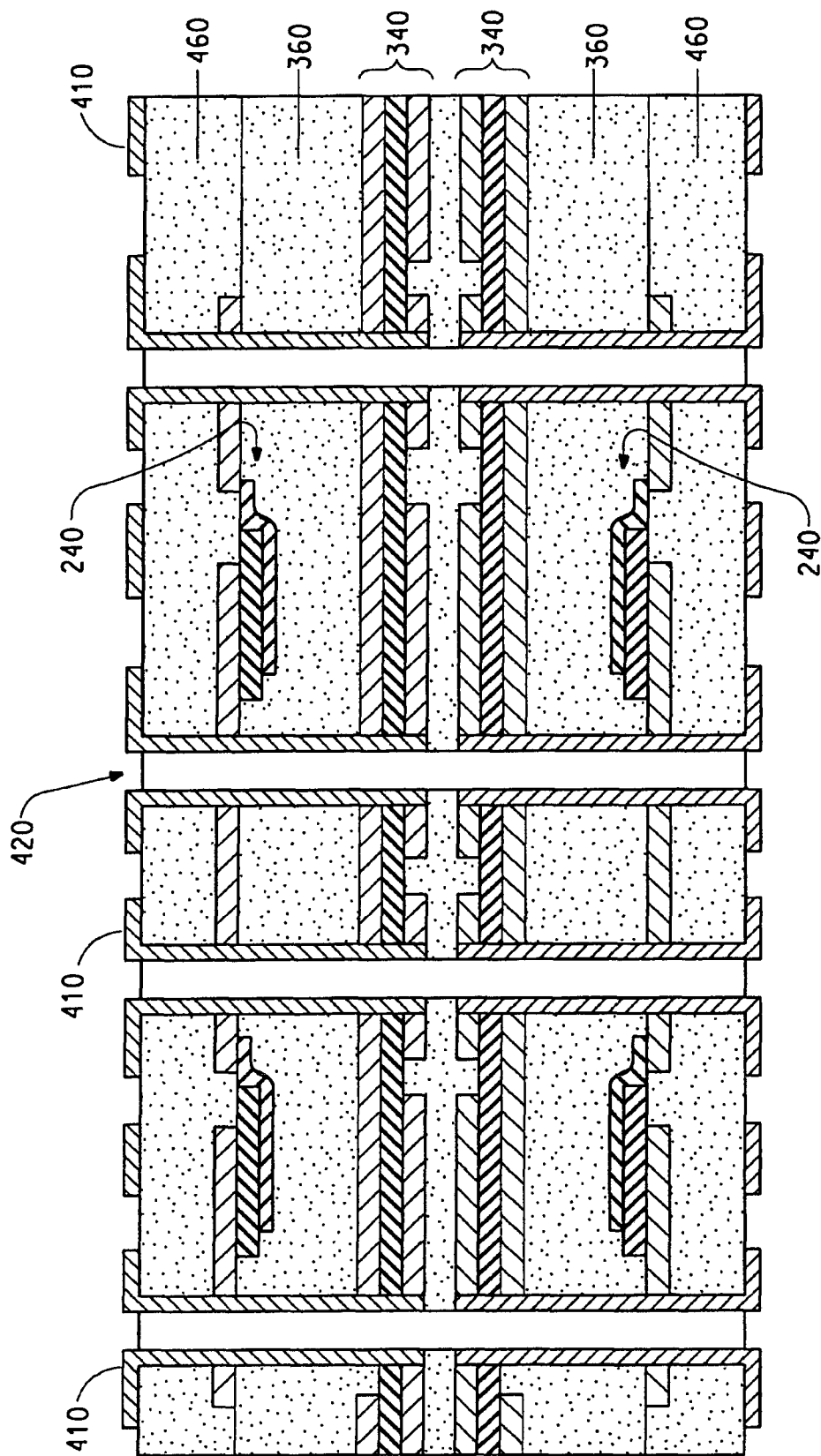


圖10

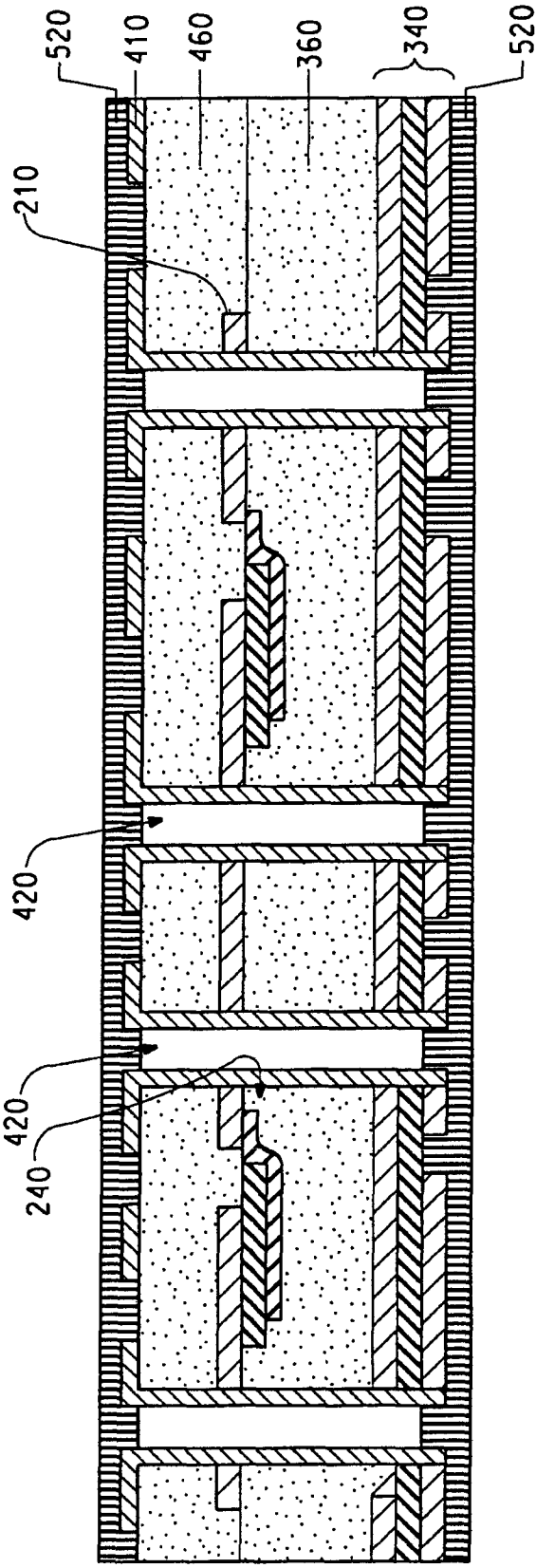


圖11

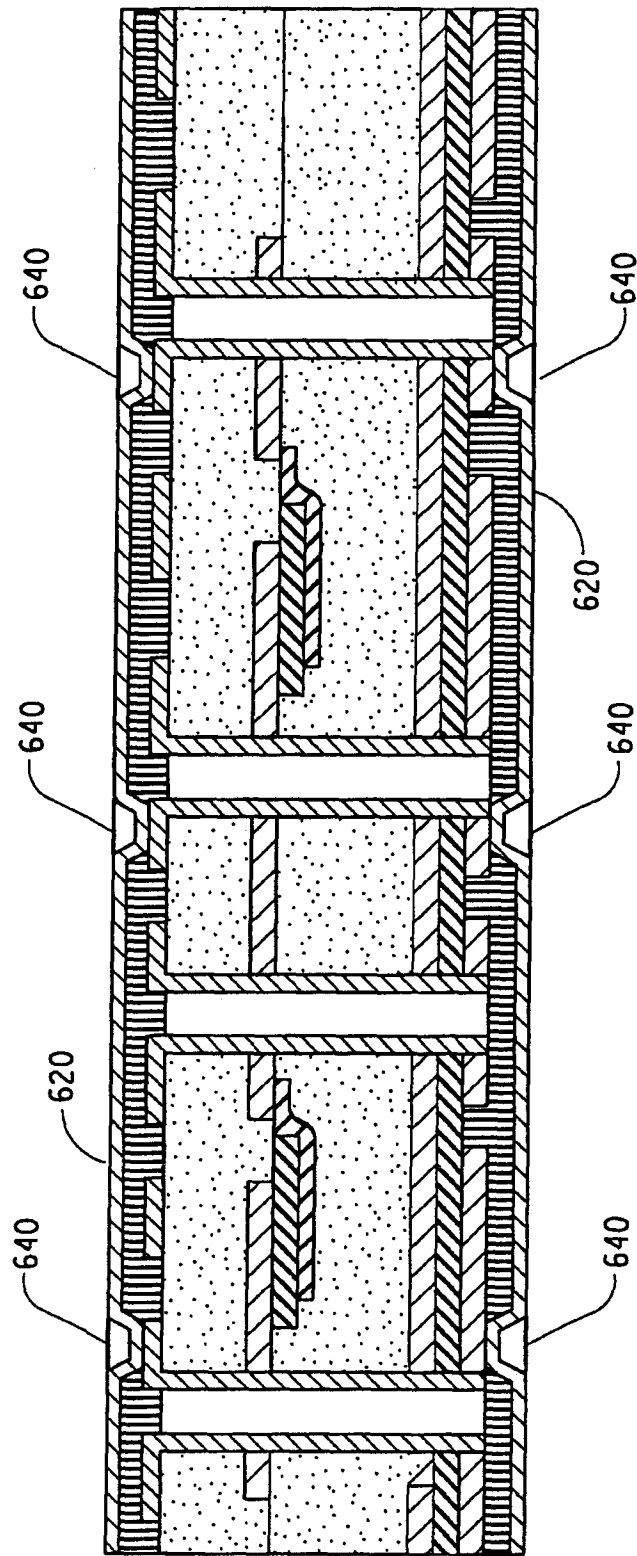


圖12

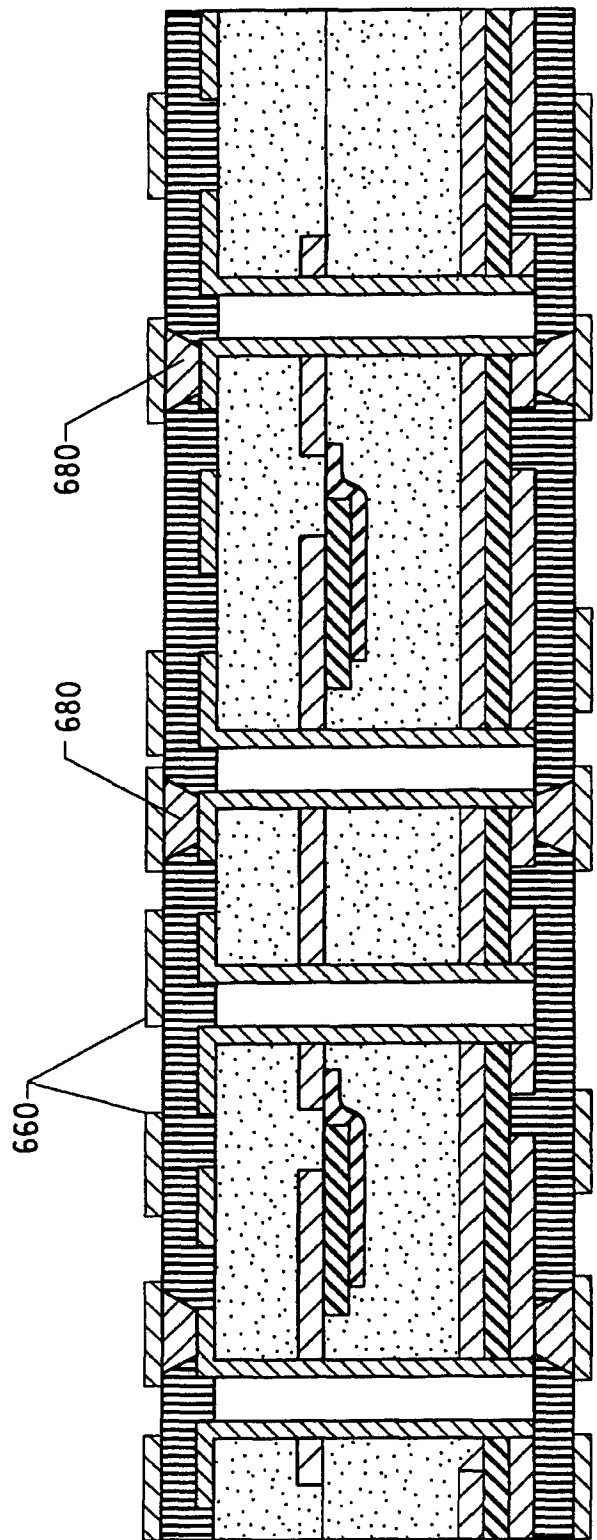
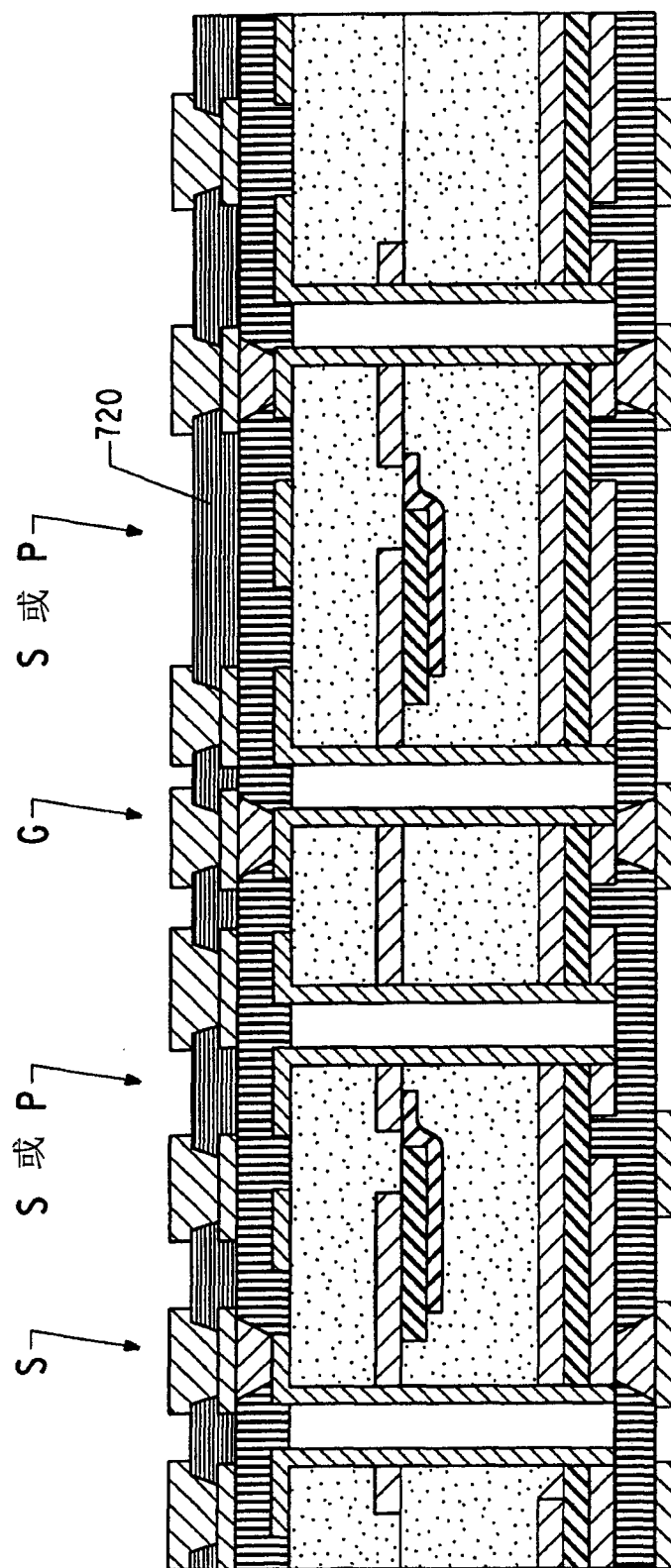


圖13



14

S = 訊號
P = 動力
G = 接地

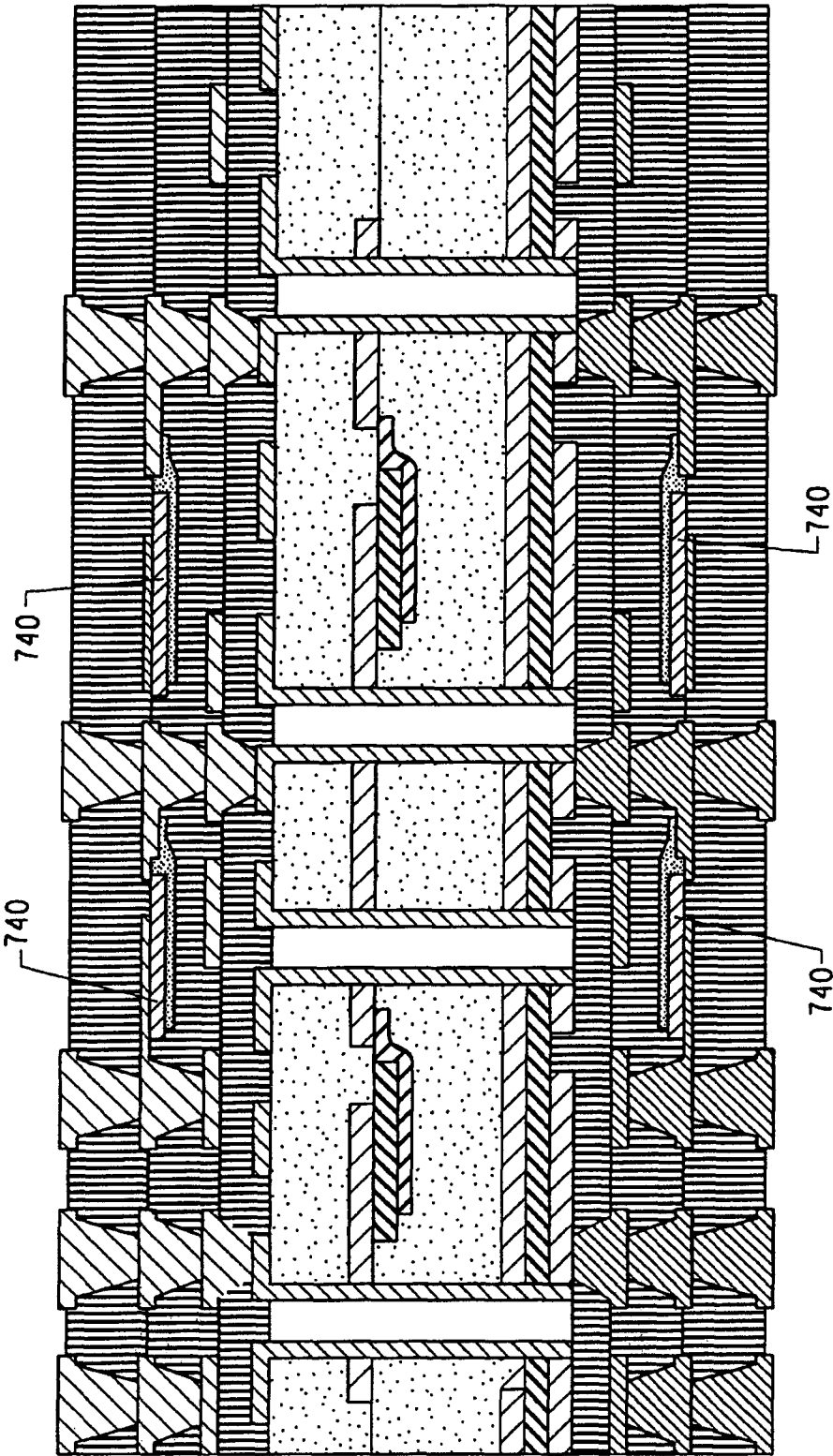


圖15

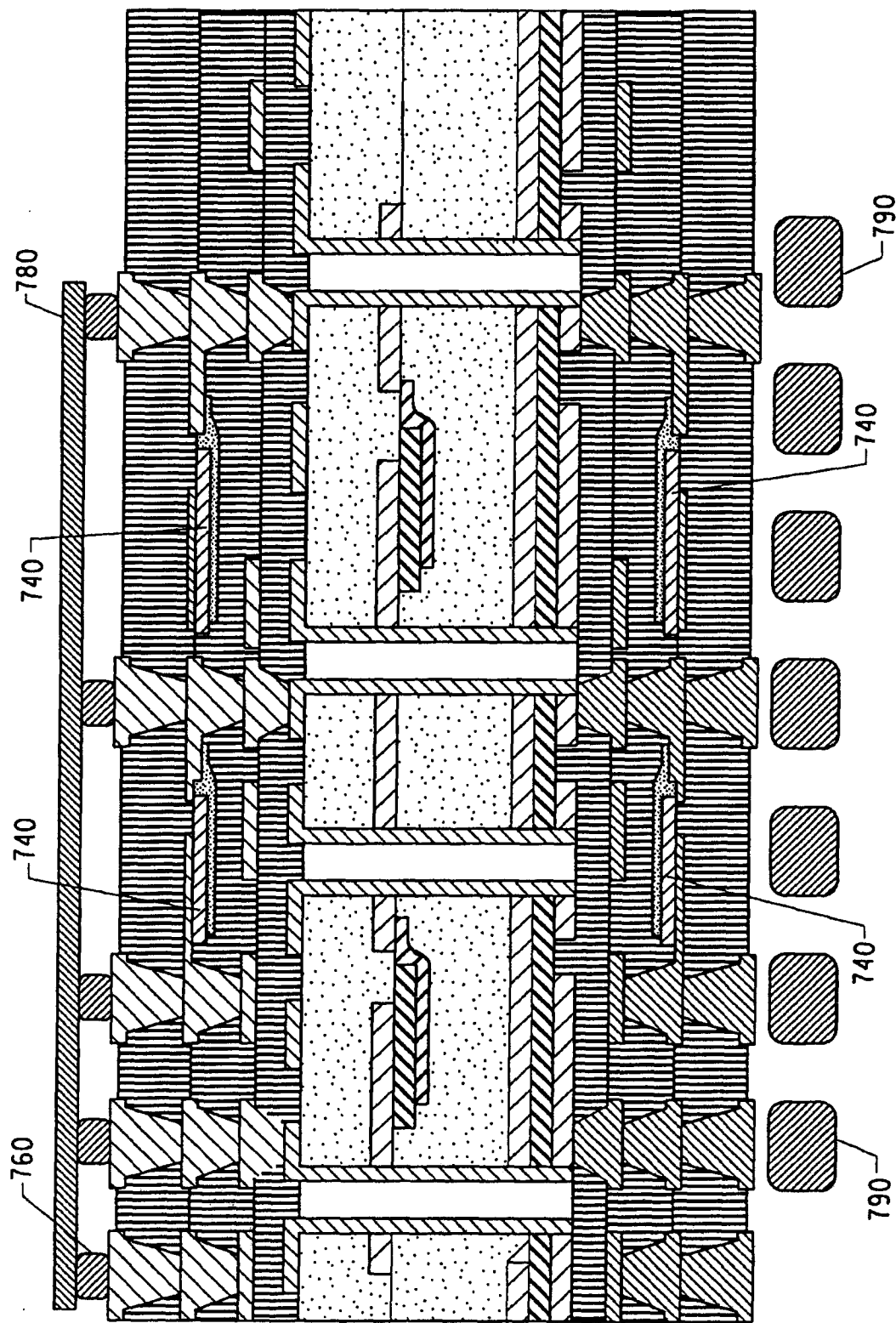


圖16

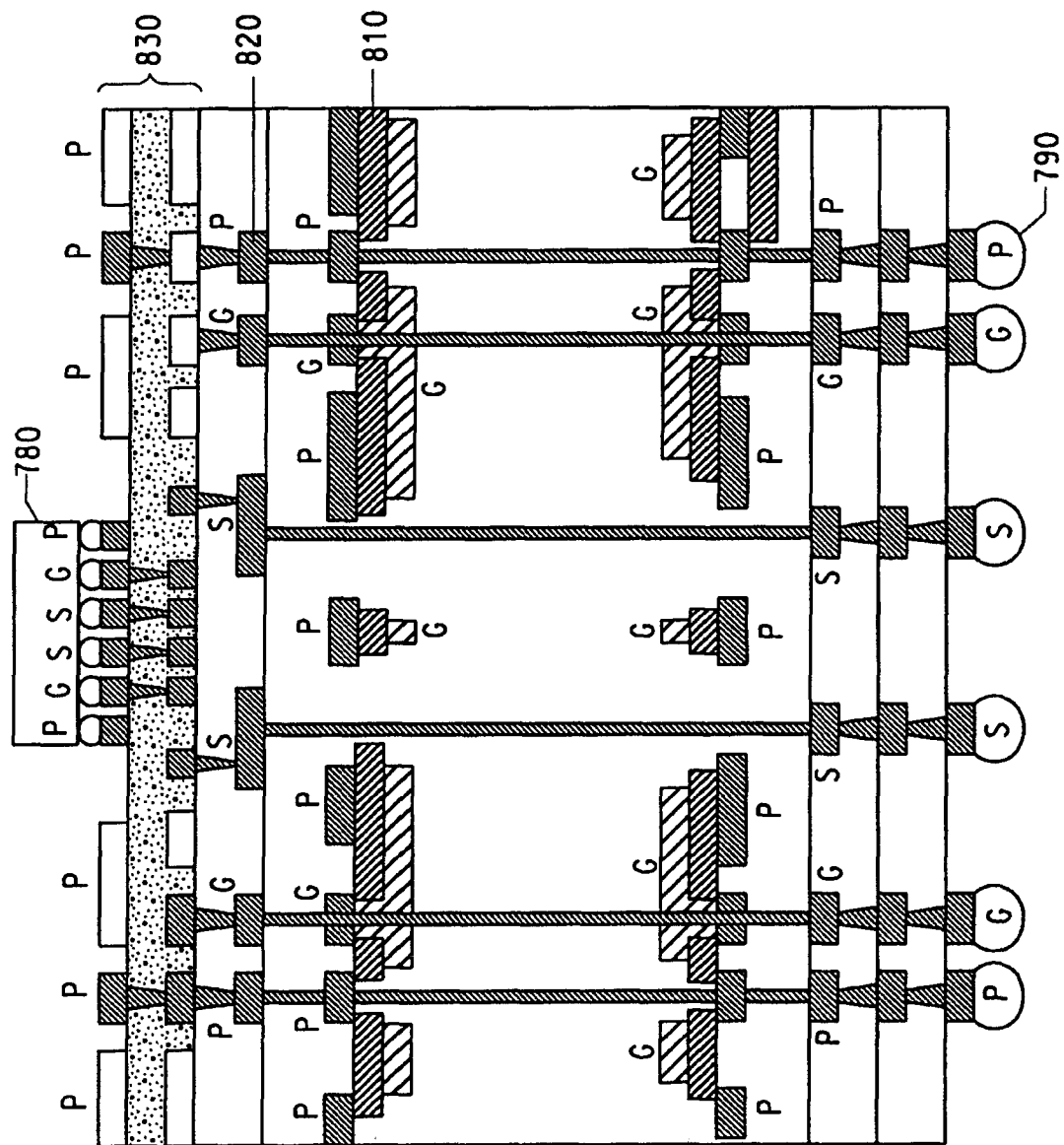


圖17

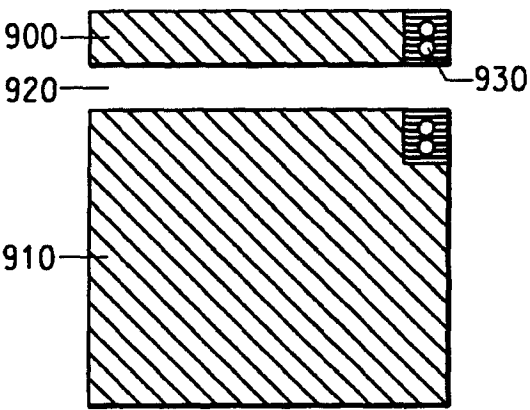


圖18

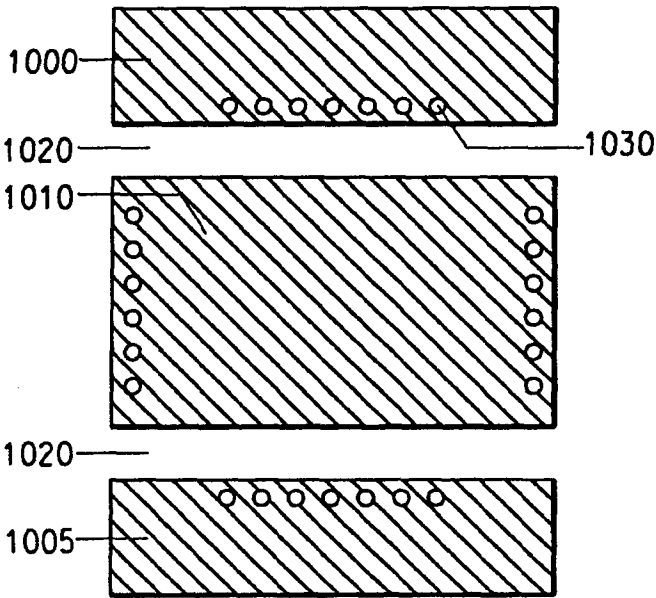


圖19

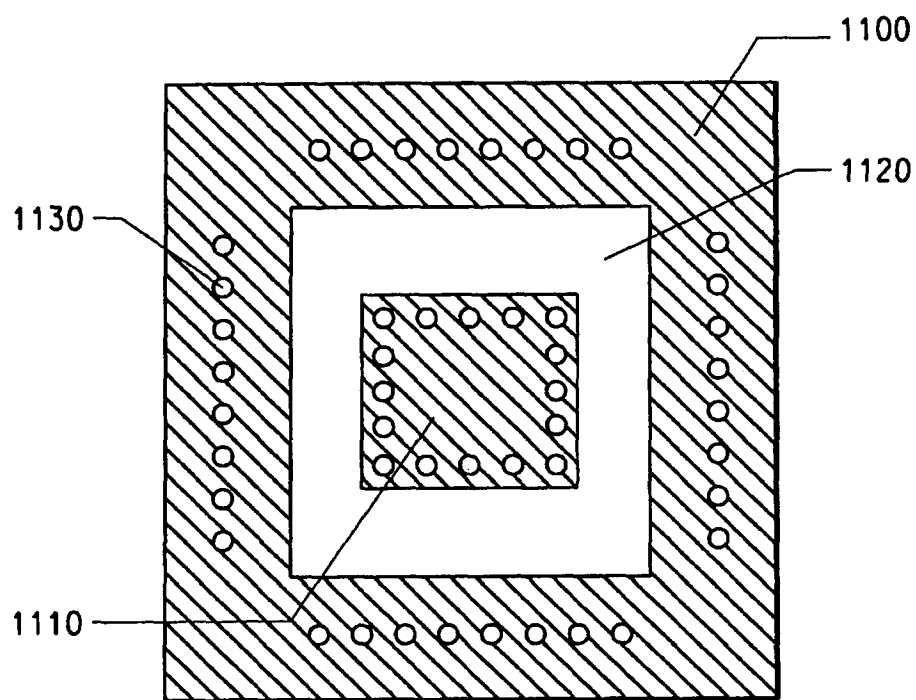


圖20

七、指定代表圖：

(一)本案指定代表圖為：第 (3) 圖。

(二)本代表圖之元件符號簡單說明：

210	箔
240	電容器結構
310	第一箔
340	平面電容器層
360	環氧樹脂半固化片
500	動力核心裝置

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

或聚醯亞胺樹脂。可將高K功能相定義為具有大於500之介電常數的材料且可包括通用化學式為 ABO_3 之鈣鈦礦。適當的填充劑包括(例如)結晶鈦酸鋇(BT)、鈦酸鋇鋇(BST)、鈦酸鉛鋇(PZT)、鈦酸鉛鋇、鈦酸鉛鋇鋇(PLZT)、鈦酸鉛鎂(PMN)及鈦酸鈣銅。填充劑可呈粉末形式。適當的高K填充劑相為購自 Ferro Corporation, Tam Ceramics 或 Fuji Titanium之鈦酸鋇。

由於其它原因，亦可使用具有低於500之介電常數的功能相。此等材料可包括鈦、鉭、鉛及鈮之氧化物。

若介電質312本質上為熱塑性的或僅需部分固化，則兩片經塗佈之金屬箔300可於圖5A之箭頭所示之方向上在熱及壓力下層壓在一起，以形成圖5B所說明之疊層結構320。

若介電質312本質上為熱固性的，則可將薄的黏接層應用至一或兩個介電層312。商業熱固性介電質包括購自 E. I. du Pont de Nemours and Company之聚醯亞胺級。

參考圖5B，將層312進行層壓形成單一介電質314。層壓後所得介電質314可為(例如)約4微米至25微米之薄層。平面電容器疊層之一實施例為銅-介電質-銅之疊層。可用以形成金屬-介電金屬結構之嵌入式電容器材料及方法包括可購自許可於Motorola之Vantico的Probelec 81 CFP，以及樹脂塗佈之箔產品，諸如購自Hitachi Chemical Company之MCF 6000E、購自Mitsui Metal and Smelting Co., Ltd.之MR-600、購自Matsushita Electric Works, Ltd.之R-0880及購自Sumitomo Bakelite Co., Ltd.之APL-4000。

形成介電質314之替代方法可為將一經填充或未填充之熱塑性聚合物澆鑄至箔310上且直接地將第二、未塗佈之箔層壓至經填充之熱塑性聚合物。另一替代性製造方法包括獨立地將介電層314形成為單一膜且使用熱及壓力將其層壓至第一箔310及第二箔310。另一替代性製造方法包括獨立地將介電層314形成為單一膜且將金屬晶種層濺鍍至該獨立形成之介電層的兩側且隨後使用無電鍍技術或電解電鍍技術將額外金屬電鍍至晶種層上。適當的電容器疊層包括購自E. I. du Pont de Nemours and Company之Interra™ HK 04系列、購自E. I. du Pont de Nemours and Company之Interra™ HK 11系列、由Sanmina許可之層壓機的BC-2000及BC-1000、購自Oak-Mitsui Technologies之FaradFlex系列、購自Rohm and Haas Electronic Materials之InSite™嵌入式電容器系列、購自Gould Electronics之TCC™及購自3M之C-Ply。

圖6A至圖6B以側視圖說明預製用於製造動力核心裝置之平面電容器疊層的通用方法。

圖6A以側視圖展示來自圖5B之平面電容器疊層320。將一光阻(圖6A中未圖示)應用於箔310之每一者。然而，僅一個光阻被成像且顯影，以使得僅蝕刻箔310之一者。隨後，使用標準印刷線路板處理條件剝離所有剩餘光阻。適當光阻之一實例為購自E. I. du Pont de Nemours and Company之Riston®光阻。

圖6B以側視圖展示所得蝕刻層340，其說明一側已藉由蝕

十、申請專利範圍：

1. 一種包含一動力核心之裝置，其中該動力核心包含：

包含一個以上嵌入式單一化獨立電容器之至少一個嵌入式單一化電容器層，各個該嵌入式單一化獨立電容器包含形成於具有厚度 1 至 100 微米之金屬箔上的電容器；及

至少一個平面電容器疊層；

其中該平面電容器疊層充當一低電感路徑以將一電荷供應至該嵌入式單一化獨立電容器；且

其中於該嵌入式單一化電容器層之一個以上的該嵌入式單一化獨立電容器，以並聯方式連接至該至少一個平面電容器疊層之一者；且

其中該動力核心係與至少一個訊號層互連。

2. 如請求項 1 之裝置，其中該動力核心包含多個嵌入式單一化電容器層及多個平面電容器疊層。
3. 如請求項 1 之裝置，其中各個該嵌入式單一化獨立電容器包含至少一第一電極及一第二電極。
4. 如請求項 3 之裝置，其中該嵌入式單一化獨立電容器之第一電極及第二電極係連接至一半導體裝置的至少一個動力端子。
5. 如請求項 4 之裝置，其中該半導體裝置為一積體電路。
6. 如請求項 1 之裝置，其包含一個以上之訊號層，其中該等訊號層藉由導電通道而連接。
7. 如請求項 1 之裝置，其中該裝置係自一插入物、印刷線路

板、多晶片模組、區域陣列封裝、系統上之封裝及系統中之封裝中選擇。

8. 一種製造如請求項1至7中任一項之裝置之方法，其包含：

提供具有一圖案化側及一非圖案化側之至少一個平面電容器；

提供包含至少一個箔上形成之單一化電容器且具有一箔側及一組件側之至少一個箔結構；且

將該箔結構之該組件側層壓至該平面電容器結構之該圖案化側；

蝕刻該箔結構之該箔側且蝕刻該平面電容器結構之該非圖案化側以形成一動力核心；及

於該動力核心上形成至少一個訊號層。

9. 一種製造如請求項1至7中任一項之裝置之方法，其包含：

提供具有一圖案化側及一非圖案化側之至少一個平面電容器；

提供包含至少一個箔上形成之單一化電容器且具有一箔側及一組件側之至少一個箔結構；及

將該箔結構之該箔側層壓至該平面電容器結構之該圖案化側；

蝕刻該箔結構之該箔側且蝕刻該平面電容器結構之該非圖案化側以形成一動力核心；及

於該動力核心上形成至少一個訊號層。

10. 如請求項8或9之方法，其中該訊號層係藉由將一介電層

施用至該動力核心的一或兩個表面而形成；

於該介電層上形成包含一或多個訊號線的電路；及
於包含該等訊號線之層之間形成一導電互連件。

11. 如請求項10之方法，其中層之間的該互連件為一導電通道。

12. 如請求項8或9中任一項之方法，其中額外被動式組件連接至且外延至該動力核心。

13. 如請求項8或9中任一項之方法，其中訊號線、電阻器或其組合物可置放且互連於與該等單一化電容器相同之層上。

14. 一種製造如請求項1至7中任一項之裝置之方法，其包含：

提供具有一第一圖案化側及一第二圖案化側之至少一個平面電容器；

提供包含至少一個箔上形成之單一化電容器且具有一箔側及一組件側之至少一個箔結構；且

將該箔結構之該組件側層壓至該疊層箔對；

形成至少一個訊號層；

蝕刻該箔疊層箔對之該箔側；

蝕刻該平面電容器結構之該非圖案化側；及

層壓以形成一裝置。

15. 如請求項14之方法，其中每一層由導電通道互連至其它層。

16. 如請求項15之方法，其中該等導電通道係藉由自利用導電材料填充通道、利用導電材料電鍍通道及於箔上形成導電凸塊中選擇之方法而形成。

17. 一種製造如請求項1至7中任一項之裝置之方法，其包含：

提供具有一圖案化側及一非圖案化側之至少一個平面電容器；

提供包含至少一個箔上形成之單一化電容器且具有一箔側及一組件側之至少一個箔結構；及

將該箔結構之該箔側層壓至該平面電容器結構之該圖案化側；

蝕刻該箔結構之該箔側且蝕刻該平面電容器結構之該非圖案化側以形成一動力核心；

形成一預製訊號線套件；及

接合該動力核心與該預製訊號線套件。

18. 如請求項4之裝置，其中相較於與各個單一化獨立電容器並聯連接之平面電容器的距離，各個該嵌入式單一化獨立電容器係置於較靠近該半導體裝置之動力端子處。

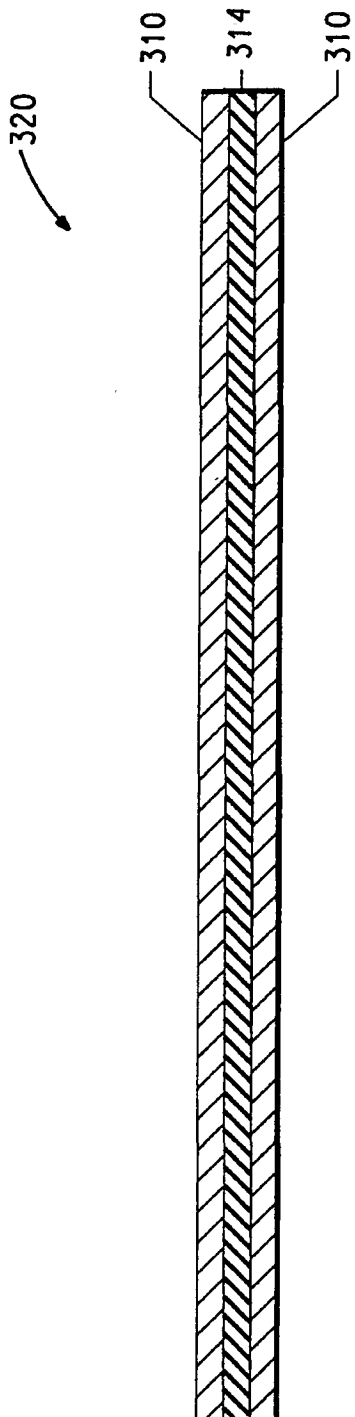


圖6A

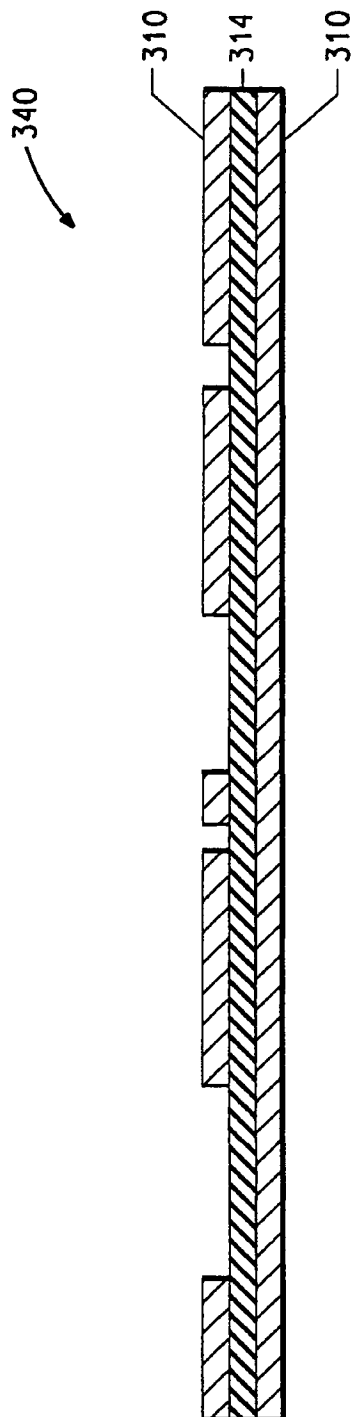


圖6B