



(21)申請案號：102116165 (22)申請日：中華民國 102 (2013) 年 05 月 07 日

(51)Int. Cl. : H01L21/58 (2006.01) H01L21/28 (2006.01)

(30)優先權：2012/11/13 中華民國 101142157

(71)申請人：矽品精密工業股份有限公司(中華民國) SILICONWARE PRECISION INDUSTRIES CO., LTD. (TW)

臺中市潭子區大豐路3段123號

(72)發明人：紀傑元 CHI, CHIEH YUAN (TW)；黃榮邦 HUANG, JUNG PANG (TW)；陳彥亨 CHEN, YAN HENG (TW)；許習彰 HSU, HSI CHANG (TW)；張江城 CHANG, CHIANG CHENG (TW)；邱世冠 CHIU, SHIH KUANG (TW)

(74)代理人：陳昭誠

(56)參考文獻：

US	5480503	US	6541872B1
US	2005/0164470A1	US	2006/0261450A1
US	2009/0039496A1	US	2011/0127314A1
US	2011/0316137A1		

審查人員：徐雨弘

申請專利範圍項數：17 項 圖式數：6 共 21 頁

(54)名稱

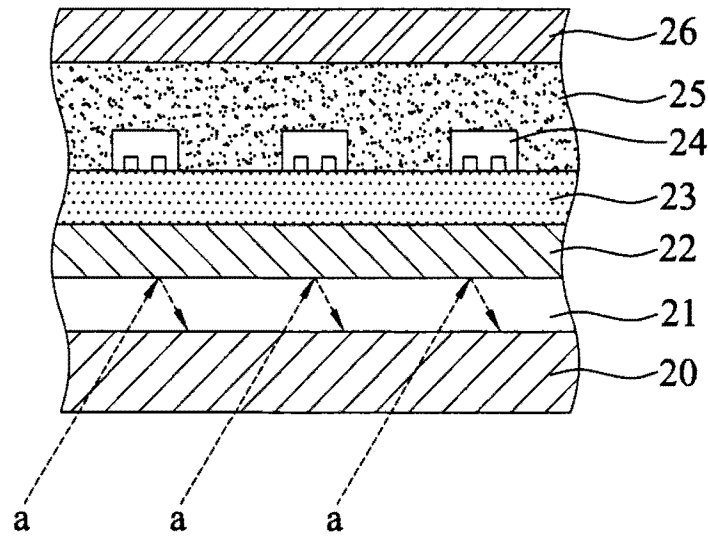
半導體封裝件之製法

METHOD OF FORMING SEMICONDUCTOR PACKAGE

(57)摘要

一種半導體封裝件之製法，係包括：於一承載板上形成離型層及形成於該離型層上的黏著層，然後於該黏著層上設置複數半導體晶片，並形成封裝膠體於該黏著層上，藉以包覆該等半導體晶片，之後於該封裝膠體上設置基板，並從該承載板之側朝該離型層照射光線，以移除該離型層與承載板，最後將該黏著層移除。本發明之半導體封裝件之製法可有效避免光線照射至半導體晶片。

Disclosed is a method of forming a semiconductor package, comprising forming on a carrier board a detaching layer and an adhesive layer on the detaching layer; disposing a plurality of semiconductor chips on the adhesive layer; forming an encapsulant on the adhesive layer for enclosing the semiconductor chips; forming a substrate on the encapsulant and emitting light toward the detaching layer on a side of the carrier board to remove the detaching layer and the carrier board; and finally removing the adhesive layer, thereby preventing light from being emitted to the semiconductor chips.



- 20 . . . 承载板
- 21 . . . 離型層
- 22 . . . 金屬層
- 23 . . . 黏著層
- 24 . . . 半導體晶片
- 25 . . . 封裝膠體
- 26 . . . 基板
- a . . . 光線

第2G圖

公告本
-----

## 發明摘要

※ 申請案號：102116165

※ 申請日：102.5.7

※ IPC 分類：

【發明名稱】(中文/英文)

H01L21/58 G2006.01

半導體封裝件之製法

H01L21/58 G2006.01

METHOD OF FORMING SEMICONDUCTOR PACKAGE

【中文】

一種半導體封裝件之製法，係包括：於一承載板上形成離型層及形成於該離型層上的黏著層，然後於該黏著層上設置複數半導體晶片，並形成封裝膠體於該黏著層上，藉以包覆該等半導體晶片，之後於該封裝膠體上設置基板，並從該承載板之側朝該離型層照射光線，以移除該離型層與承載板，最後將該黏著層移除。本發明之半導體封裝件之製法可有效避免光線照射至半導體晶片。

## 【英文】

Disclosed is a method of forming a semiconductor package, comprising forming on a carrier board a detaching layer and an adhesive layer on the detaching layer; disposing a plurality of semiconductor chips on the adhesive layer; forming an encapsulant on the adhesive layer for enclosing the semiconductor chips; forming a substrate on the encapsulant and emitting light toward the detaching layer on a side of the carrier board to remove the detaching layer and the carrier board; and finally removing the adhesive layer, thereby preventing light from being emitted to the semiconductor chips.

**【代表圖】**

**【本案指定代表圖】**：第（ 2G ）圖。

**【本代表圖之符號簡單說明】**：

- 20 承載板
- 21 離型層
- 22 金屬層
- 23 黏著層
- 24 半導體晶片
- 25 封裝膠體
- 26 基板
- a 光線

**【本案若有化學式時，請揭示最能顯示發明特徵的化學式】**：

本案無化學式。

# 發明專利說明書

(本說明書格式、順序，請勿任意更動)

## 【發明名稱】(中文/英文)

半導體封裝件之製法

METHOD OF FORMING SEMICONDUCTOR PACKAGE

## 【技術領域】

本發明係關於一種半導體封裝件之製法，更詳言之，本發明係為一種避免光線破壞半導體晶片之半導體封裝件之製法。

## 【先前技術】

現今，隨著科技發展的進步，電子產品的業者紛紛開發出各種不同型態之半導體封裝件，目前半導體晶片之尺寸趨於微小化，因此，須不斷地改良與克服半導體封裝件的製程技術，以與微小化之半導體晶片配合，並符合現代科技產品輕薄短小的趨勢。

請參閱第 1A 至 1E 圖，係為習知第 7202107 號美國專利之半導體封裝件之製法的剖面示意圖。

如第 1A 圖所示，提供一承載板 10，且該承載板 10 上設有例如熱剝離膠帶 (Thermal Release Tape) 的黏著層 11。

如第 1B 圖所示，提供複數半導體晶片 12 黏貼於該黏著層 11 上。

如第 1C 圖所示，形成封裝膠體 13 於該黏著層 11 上，以包覆該等半導體晶片 12。

如第 1D 圖所示，加熱以移除該承載板 10 與該黏著層

11。

如第 1E 圖所示，於該封裝膠體 13 之底面上形成電性連接該半導體晶片 12 的線路層 14。

不過，前述習知之半導體封裝件之製法之將半導體晶片黏貼於該熱剝離膠帶上時，容易因為該熱剝離膠帶之熱膨脹係數與模壓時經由模流之衝擊而造成該半導體晶片偏移之問題，造成後續製作重佈線路層時，因晶片偏移使得部份重佈線路層因偏移而沒有與晶片電性連接，進而造成產品的信賴度不佳，所以利用該熱剝離膠帶亦將導致製造成本無法降低。

因此，如何克服習知技術之種種問題，實為一重要課題。

### 【發明內容】

為解決上述習知技術之種種問題，本發明遂揭露一種半導體封裝件之製法，係包括：提供一承載板上形成離型層及形成於該離型層上的黏著層；於該黏著層上設置複數半導體晶片；形成封裝膠體於該黏著層上，以包覆該等半導體晶片；以及從該承載板之側朝該離型層照射光線，以移除該離型層與承載板。

前述之半導體封裝件之製法中，復包括於該離型層和該黏著層之間形成有金屬層。

前述之半導體封裝件之製法中，於移除該離型層之後，復包括移除該金屬層。

前述之半導體封裝件之製法中，該金屬層之厚度為 1

微米。

前述之半導體封裝件之製法中，復包括移除該黏著層，移除該金屬層與黏著層之方式為蝕刻或化學方法，且該蝕刻係為電漿蝕刻或化學蝕刻。

前述之半導體封裝件之製法中，復包括於照射該光線之前，於該封裝膠體上設置基板，以令該封裝膠體夾置於該基板和該黏著層之間。

前述之半導體封裝件之製法中，該黏著層中復分佈有複數金屬粒子。

前述之半導體封裝件之製法中，該承載板之材質係為玻璃。

前述之半導體封裝件之製法中，該基板之材質係為玻璃或矽。

前述之半導體封裝件之製法中，該離型層之材質係為非晶矽（Amorphous Silicon）、聚對二甲苯基（Parylene）或非晶相-二氧化矽（ $\alpha$ -SiO<sub>2</sub>）。

前述之半導體封裝件之製法中，該光線係為雷射光。

前述之半導體封裝件之製法中，復包括移除該基板。

前述之半導體封裝件之製法中，復包括於該封裝膠體上形成電性連接該半導體晶片的增層結構。

前述之半導體封裝件之製法中，各該金屬粒子係由氧化矽球體與形成於該氧化矽球體表面的金屬塗佈層所構成。

前述之半導體封裝件之製法中，該雷射光之波長係為

532 奈米。

前述之半導體封裝件之製法中，該黏著層係包括核心銅層與其兩相對表面上的黏著膜。

依上所述，本發明之半導體封裝件之製法係照射光線以破壞離型層，進而移除離型層與承載板，並且可再藉由金屬層、具有複數金屬粒子的黏著層或具有核心銅層之黏著層來防止光線照射至半導體晶片與封裝膠體，而可避免該封裝膠體與半導體晶片被光線的能量破壞，達到保護該封裝膠體與半導體晶片的效果，故可順利的進行後續的製程並增進產品良率。

#### 【圖式簡單說明】

第 1A 至 1E 圖係顯示習知半導體封裝件之製法之剖視示意圖；

第 2A 至 2H 圖係為本發明之半導體封裝件之製法之第一實施例的剖面示意圖；

第 3 圖係為本發明之半導體封裝件之製法之第二實施例的剖面示意圖；

第 4 圖係為本發明之半導體封裝件之製法之第三實施例的剖面示意圖；

第 5 圖係為本發明之半導體封裝件之製法之第四實施例的剖面示意圖；以及

第 6 圖係為本發明之半導體封裝件之製法之第五實施例的剖面示意圖。

#### 【實施方式】

以下藉由特定的具體實施例說明本發明之實施方式，熟悉此技藝之人士可由本說明書所揭示之內容輕易地瞭解本發明之其他優點及功效。

須知，本說明書所附圖式所繪示之結構、比例、大小等，均僅用以配合說明書所揭示之內容，以供熟悉此技藝之人士之瞭解與閱讀，並非用以限定本發明可實施之限定條件，故不具技術上之實質意義，任何結構之修飾、比例關係之改變或大小之調整，在不影響本發明所能產生之功效及所能達成之目的下，均應仍落在本發明所揭示之技術內容得能涵蓋之範圍內。同時，本說明書中所引用之如「上」、「一」及「側」等之用語，亦僅為便於敘述之明瞭，而非用以限定本發明可實施之範圍，其相對關係之改變或調整，在無實質變更技術內容下，當亦視為本發明可實施之範疇。

### 第一實施例

以下將配合第 2A 至 2H 圖以詳細說明本發明之半導體封裝件之製法之第一實施例的剖面示意圖。

如第 2A 圖所示，提供一承載板 20，且於該承載板 20 上形成有離型層 21，而該承載板 20 之材質係為玻璃，另外該離型層 21 之材質係為非晶矽（Amorphous Silicon）、聚對二甲苯基（Parylene）或非晶相-二氧化矽（ $\alpha$ -SiO<sub>2</sub>），該離型層 21 可藉由化學氣相沉積（Chemical Vapor Deposition, CVD）方式形成。

如第 2B 圖所示，於該離型層 21 上形成金屬層 22，且

藉由例如電漿輔助化學氣相沉積 (Plasma Enhance Chemical Vapor Deposition, PECVD)、化學氣相沉積 (Chemical Vapor Deposition, CVD)、物理氣相沉積 (Physical Vapor Deposition, PVD) 或無電電鍍等方式形成金屬層 22，於本實施例中，該金屬層 22 之厚度為 1 微米，另外，該金屬層 22 之材質係為任意金屬。

要注意的是，本發明之實施亦可省去該金屬層 22 之形成，而不以本實施例為限。

如第 2C 圖所示，於該金屬層 22 上形成黏著層 23。

如第 2D 圖所示，將複數半導體晶片 24 設置於該黏著層 23 上，並利用該黏著層 23 可固定該等半導體晶片 24 之位置，另外，該等半導體晶片 24 可具有複數電性連接墊，該半導體晶片 24 係為電性連接墊朝下黏貼至該黏著層 23 上。該承載板上更可具有定位記號，以提供半導體晶片 24 設置於黏著層 23 時，定位之用。

如第 2E 圖所示，藉由模塑製程 (Molding)，例如為壓縮成型 (compression molding)，形成封裝膠體 25 於該黏著層 23 上，以包覆該等半導體晶片 24，且藉由該封裝膠體 25 可保護該等半導體晶片 24 避免遭受環境汙染、氧化或破壞。且於該封裝膠體 25 包覆該半導體晶片 24 後，更有一烘烤程序，以烘烤該封裝膠體以使其固化。

如第 2F 圖所示，於該封裝膠體 25 上設置基板 26，以令該封裝膠體 25 夾置於該離型層 21 和該黏著層 23 之間，而該基板 26 的材質係為玻璃或矽。

如第 2G 圖所示，從該承載板 20 之側朝該離型層 21 照射例如雷射光的光線 a，部分該光線 a 穿透該離型層 21，但藉由該金屬層 22 阻擋該光線 a 接觸該黏著層 23、半導體晶片 24 與該封裝膠體 25，且該金屬層 22 可反射部分該光線 a，此外，該金屬層 22 之厚度可隨著光線 a 之功率而有所調整。

如第 2H 圖所示，該離型層 21 受到該光線 a 之影響而破壞，以移除該離型層 21 與該承載板 20，再移除該金屬層 22 與該黏著層 23，而移除該金屬層 22 與黏著層 23 之方式為蝕刻或化學方法，例如電漿蝕刻或化學蝕刻；最後，可依需要將該基板 26 移除，並可於該封裝膠體 25 上形成電性連接該半導體晶片 24 的增層結構（未圖示此情形）。

## 第二實施例

請參閱第 3 圖，係本發明之半導體封裝件之製法之第二實施例的剖面示意圖。

本實施例大致上相同於前一實施例，其主要之不同之處在於本實施例不使用金屬層 22，而使用之黏著層 23' 中係分佈有複數金屬粒子，並藉該等金屬粒子阻擋該光線 a 穿過該黏著層 23'，至於本實施例之其它步驟均類似於前一實施例，故不再贅述。

## 第三實施例

請參閱第 4 圖，係本發明之半導體封裝件之製法之第三實施例的剖面示意圖。

本實施例大致上相同於第二實施例，其主要之不同之

處在於本實施例之金屬粒子 30 係由氧化矽球體 30a 與形成於該氧化矽球體 30a 表面的金屬塗佈層 30b 所構成，該金屬粒子 30 可阻擋該光線 a 穿過該黏著層 23'，至於本實施例之其它步驟均類似於第二實施例，故不再贅述。

#### 第四實施例

請參閱第 5 圖，係本發明之半導體封裝件之製法之第四實施例的剖面示意圖。

本實施例大致上相同於第二實施例，其主要之不同之處在於本實施例之黏著層 43（例如為銅膠帶）係包括核心銅層 431 與其兩相對表面上的黏著膜 432，並藉由該核心銅層 431 阻擋該光線 a 穿過該黏著層 43，至於本實施例之其它步驟均類似於第二實施例，故不再贅述。

#### 第五實施例

請參閱第 6 圖，係本發明之半導體封裝件之製法之第五實施例的剖面示意圖。

本實施例大致上相同於第二實施例，其主要之不同之處在於本實施例之離型層 51 之材質係為非晶相-二氧化矽（ $\alpha$ -SiO<sub>2</sub>），其可藉由化學氣相沉積（Chemical Vapor Deposition, CVD）方式形成，且該光線 a 係為 532 奈米之波長的雷射光，材質為非晶相-二氧化矽之離型層 51 經光線 a 照射後遂昇華至氣態，進而移除該離型層 51 與承載板 20，至於本實施例之其它步驟均類似於第二實施例，故不再贅述。

另外，本實施例之黏著層 23 中亦可不分佈有複數金屬

粒子，即不藉該黏著層 23 中之該等金屬粒子來阻擋該光線 a 穿過該黏著層 23，而是調整該光線 a 之能量，使該離型層 51 能受到該光線 a 之影響而破壞，但使該光線 a 之能量不至於破壞該等半導體晶片 24，以安全地移除該離型層 51。

綜上所述，本發明之半導體封裝件之製法係照射光線以破壞離型層，進而移除離型層與承載板，並且可再藉由金屬層、具有複數金屬粒子的黏著層或具有核心銅層之黏著層來防止光線照射至半導體晶片與封裝膠體，而可避免該封裝膠體與半導體晶片被光線的能量破壞，達到保護該封裝膠體與半導體晶片的效果，故可順利的進行後續的製程並增進產品良率。

上述該等實施樣態僅例示性說明本發明之功效，而非用於限制本發明，任何熟習此項技藝之人士均可在不違背本發明之精神及範疇下，對上述該等實施態樣進行修飾與改變。此外，在上述該等實施態樣中之元件的數量僅為例示性說明，亦非用於限制本發明。因此本發明之權利保護範圍，應如後述之申請專利範圍所列。

### 【符號說明】

10、20	承載板
11、23、23'、43	黏著層
12、24	半導體晶片
13、25	封裝膠體
14	線路層

21、51	離型層
22	金屬層
26	基板
30	金屬粒子
30a	氧化矽球體
30b	金屬塗佈層
431	核心銅層
432	黏著膜
a	光線

# 申請專利範圍

1. 一種半導體封裝件之製法，係包括：

提供一承載板，該承載板上形成有離型層及形成於該離型層上的黏著層，其中，該黏著層中復分佈有複數金屬粒子；

於該黏著層上設置複數半導體晶片；

形成封裝膠體於該黏著層上，以包覆該等半導體晶片；

從該承載板之側朝該離型層照射光線，以移除該離型層與承載板；以及

移除該黏著層。

2. 如申請專利範圍第 1 項所述之半導體封裝件之製法，其中，各該金屬粒子係由氧化矽球體與形成於該氧化矽球體表面的金屬塗佈層所構成。

3. 一種半導體封裝件之製法，係包括：

提供一承載板，該承載板上形成有離型層及形成於該離型層上的黏著層，其中，該離型層和該黏著層之間復形成有金屬層；

於該黏著層上設置複數半導體晶片；

形成封裝膠體於該黏著層上，以包覆該等半導體晶片；

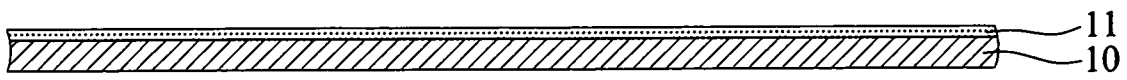
從該承載板之側朝該離型層照射光線，以移除該離型層與承載板；以及

移除該黏著層與金屬層。

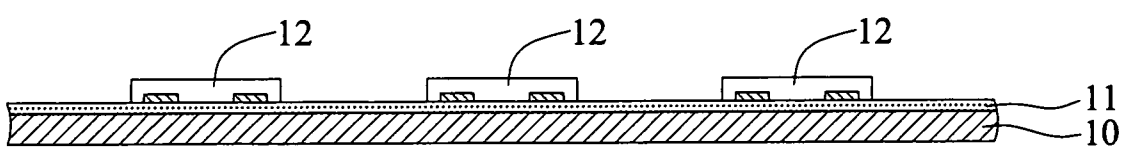
4. 如申請專利範圍第 3 項所述之半導體封裝件之製法，其中，移除該金屬層之方式為蝕刻或化學方法。
5. 如申請專利範圍第 4 項所述之半導體封裝件之製法，其中，該蝕刻係為電漿蝕刻或化學蝕刻。
6. 如申請專利範圍第 3 項所述之半導體封裝件之製法，其中，該金屬層之厚度為 1 微米。
7. 一種半導體封裝件之製法，係包括：
  - 提供一承載板，該承載板上形成有離型層及形成於該離型層上的黏著層，其中，該黏著層係包括核心銅層與其兩相對表面上的黏著膜；
  - 於該黏著層上設置複數半導體晶片；
  - 形成封裝膠體於該黏著層上，以包覆該等半導體晶片；
  - 從該承載板之側朝該離型層照射光線，以移除該離型層與承載板；以及
  - 移除該黏著層。
8. 如申請專利範圍第 1、3 及 7 項中任一項所述之半導體封裝件之製法，復包括於照射該光線之前，於該封裝膠體上設置基板，以令該封裝膠體夾置於該基板和該黏著層之間。
9. 如申請專利範圍第 8 項所述之半導體封裝件之製法，其中，該基板之材質係為玻璃或矽。
10. 如申請專利範圍第 8 項所述之半導體封裝件之製法，復包括移除該基板。

11. 如申請專利範圍第 1、3 及 7 項中任一項所述之半導體封裝件之製法，其中，移除該黏著層之方式為蝕刻或化學方法。
12. 如申請專利範圍第 1、3 及 7 項中任一項所述之半導體封裝件之製法，其中，該承載板之材質係為玻璃。
13. 如申請專利範圍第 11 項所述之半導體封裝件之製法，其中，該蝕刻係為電漿蝕刻或化學蝕刻。
14. 如申請專利範圍第 1、3 及 7 項中任一項所述之半導體封裝件之製法，其中，該離型層之材質係為非晶矽 (Amorphous silicon)、聚對二甲苯基 (parylene) 或非晶相-二氧化矽 ( $\alpha$ -SiO<sub>2</sub>)。
15. 如申請專利範圍第 1、3 及 7 項中任一項所述之半導體封裝件之製法，其中，該光線係為雷射光。
16. 如申請專利範圍第 15 項所述之半導體封裝件之製法，其中，該雷射光之波長係為 532 奈米。
17. 如申請專利範圍第 1、3 及 7 項中任一項所述之半導體封裝件之製法，復包括於該封裝膠體上形成電性連接該半導體晶片的增層結構。

# 圖式



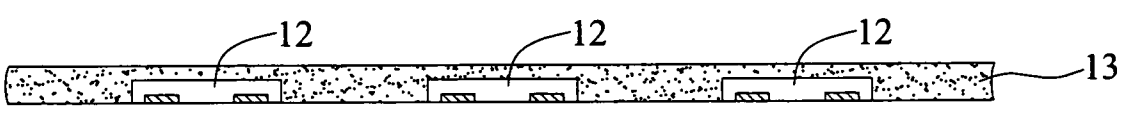
第1A圖



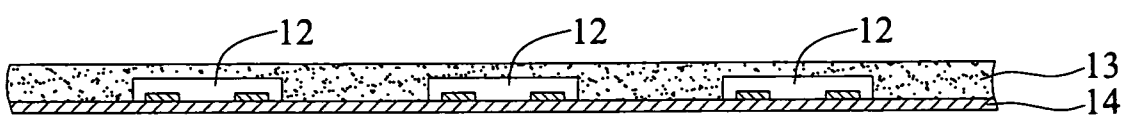
第1B圖



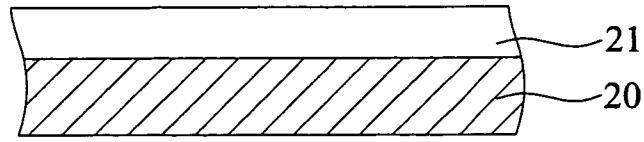
第1C圖



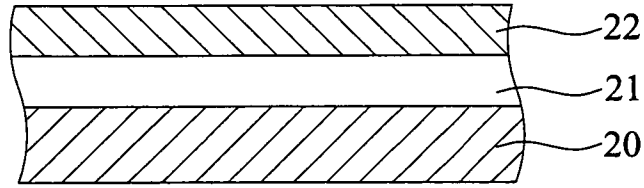
第1D圖



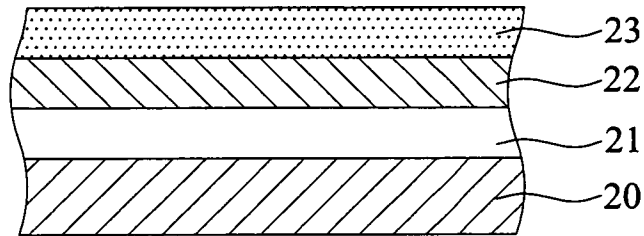
第1E圖



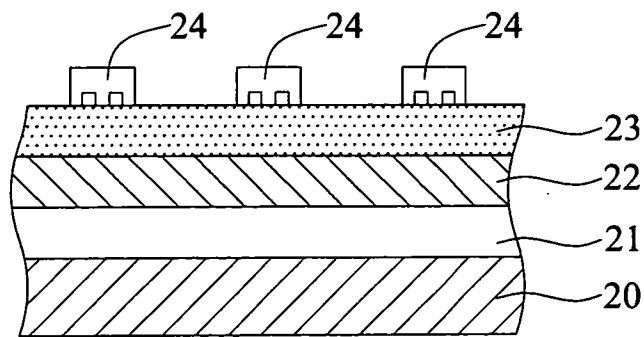
第2A圖



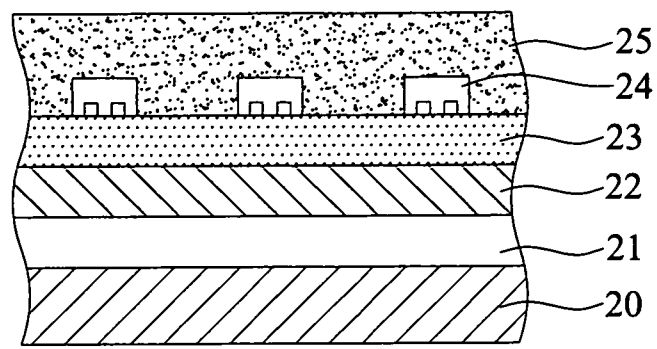
第2B圖



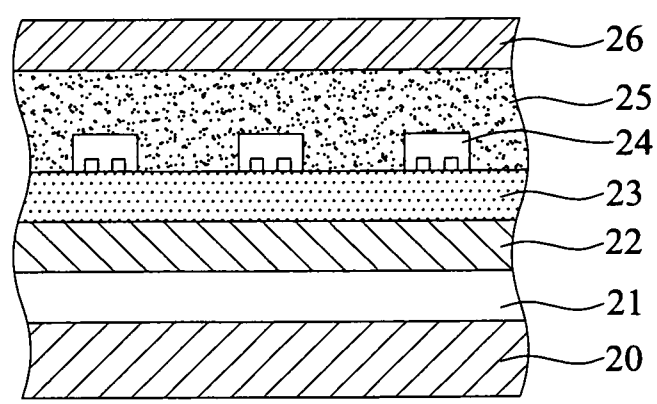
第2C圖



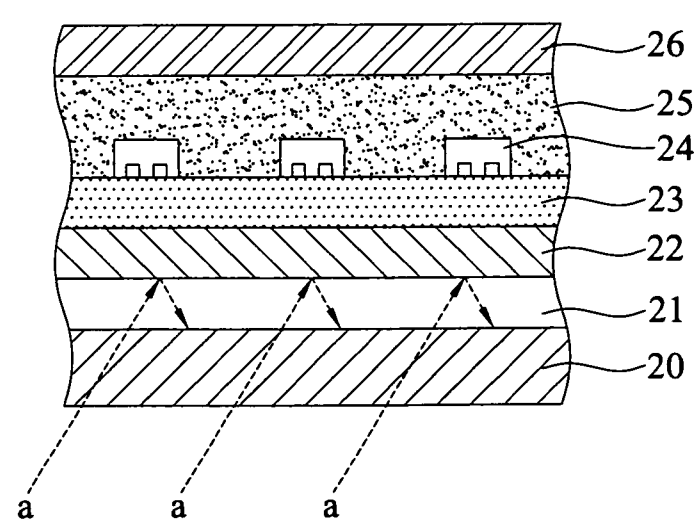
第2D圖



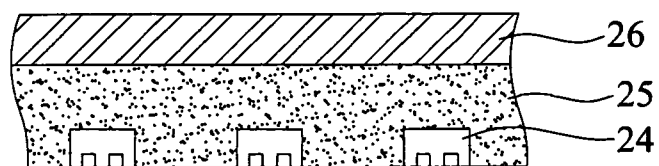
第2E圖



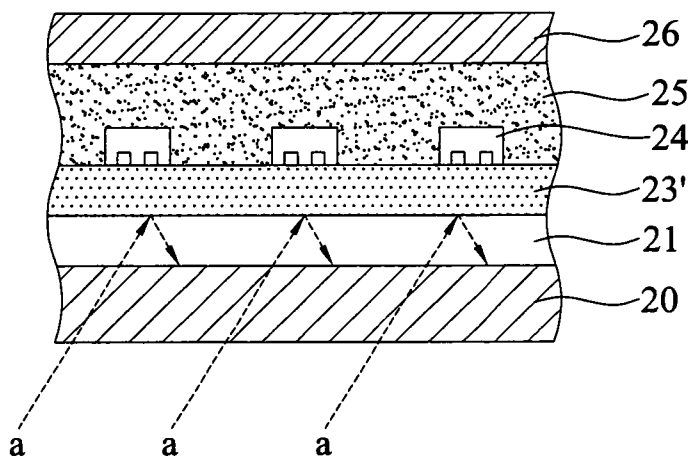
第2F圖



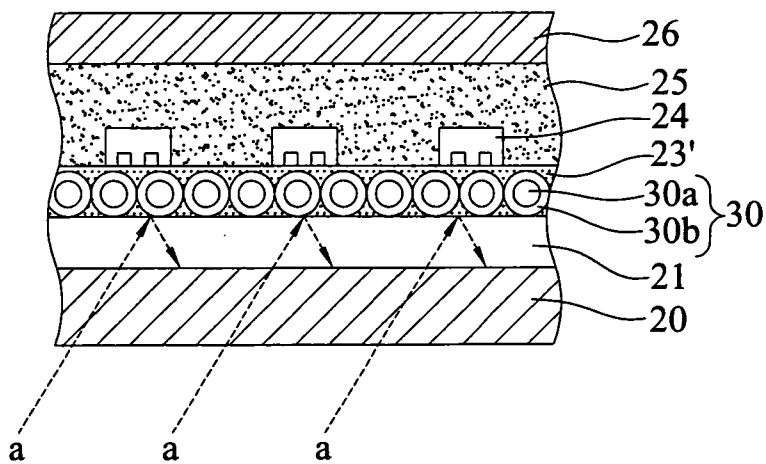
第2G圖



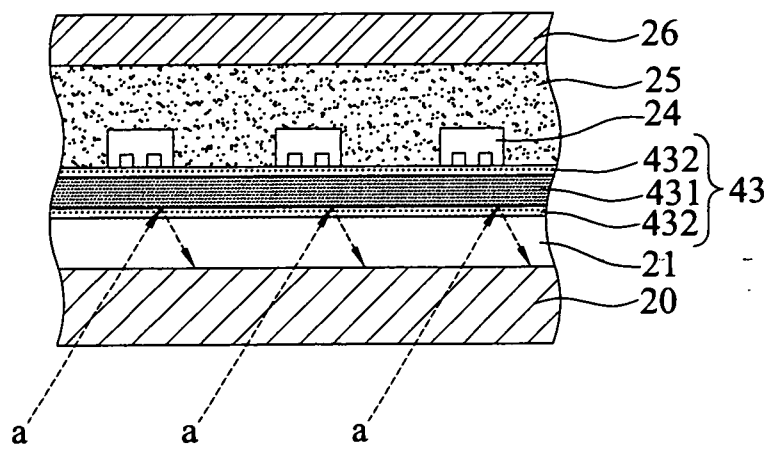
第2H圖



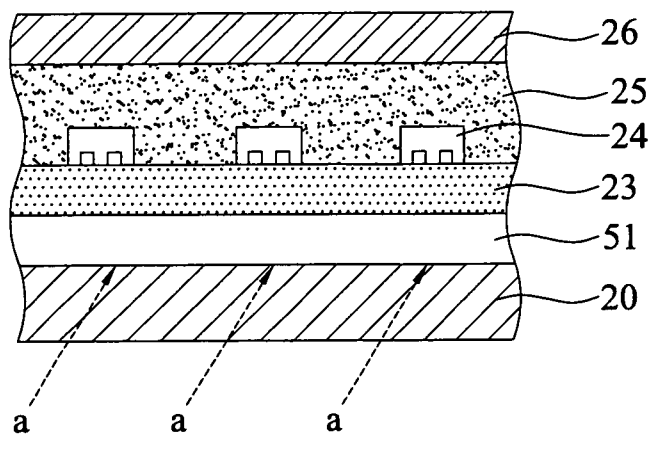
第3圖



第4圖



第5圖



第6圖