

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5367284号  
(P5367284)

(45) 発行日 平成25年12月11日(2013.12.11)

(24) 登録日 平成25年9月20日(2013.9.20)

(51) Int.Cl. F I  
**GO 1 R 31/26 (2006.01)** GO 1 R 31/26 Z  
**HO 1 L 21/677 (2006.01)** HO 1 L 21/68 A

請求項の数 10 (全 21 頁)

<p>(21) 出願番号 特願2008-73985 (P2008-73985)                  (22) 出願日 平成20年3月21日 (2008.3.21)                  (65) 公開番号 特開2008-241713 (P2008-241713A)                  (43) 公開日 平成20年10月9日 (2008.10.9)                  審査請求日 平成23年2月1日 (2011.2.1)                  (31) 優先権主張番号 10-2007-0030581                  (32) 優先日 平成19年3月28日 (2007.3.28)                  (33) 優先権主張国 韓国 (KR)                  (31) 優先権主張番号 10-2007-0040537                  (32) 優先日 平成19年4月25日 (2007.4.25)                  (33) 優先権主張国 韓国 (KR)</p>	<p>(73) 特許権者 508072235                  テクウィング., カンパニー リミテッド                  大韓民国, ギョンギード, フワスノーシ,                  ドンタン-ミュン, チュンゲーリ, 86 アンド 87 ブンジ, 401-81                  (74) 代理人 100122471                  弁理士 粉井 孝文                  (72) 発明者 ナ ユンスン                  大韓民国, チュンチョンナムード, チョナン-シ,                  デュジョン-ドン, 1596, ウナムデュジョン-マエウル アパートメント,                  1301-104 ドン</p> <p style="text-align: right;">最終頁に続く</p>
--	---

(54) 【発明の名称】 テストハンドラーの作動方法

(57) 【特許請求の範囲】

【請求項 1】

多数のピッカーが M × N (M は 4 以上の正数、N は 1 以上の正数) のマトリックス状に配設され、M 本の行のうち隣り合う 4 本の行において、順番に、1 行目のピッカーと 2 行目のピッカーとの間の間隔及び 3 行目のピッカーと 4 行目のピッカーとの間の間隔が顧客トレイにおける積載空間の行間間隔をもって固定された搬入用のピックアンドブレイス装置により、搬入プレートにある顧客トレイから搬入位置にあるテストトレイに半導体素子を搬入する搬入ステップと、

前記搬入ステップにおいて搬入されたテストトレイがテスト位置まで搬送されれば、テスト位置にあるテストトレイに積載された半導体素子がテスターによりテストされるように支援するテスト支援ステップと、

前記テスト支援ステップにおいてテスト支援されて、前記テスターにより、テストトレイに積載された半導体素子のテストが終わり、そのテスト済みテストトレイが搬出位置まで搬送されれば、搬出位置にあるテストトレイから搬出プレートにある顧客トレイに半導体素子を搬出する搬出ステップと、を含み、

前記搬入ステップは、

前記搬入用のピックアンドブレイス装置のピッカーが顧客トレイから半導体素子を把持する搬入 - 1 ステップと、

前記搬入 - 1 ステップにおいて前記搬入用のピックアンドブレイス装置のピッカーにより半導体素子が把持された状態で、1 行目のピッカーと 3 行目のピッカーと

10

20

の間の間隔及び2行目のピッカーと4行目のピッカーとの間の間隔が「テストトレイにおける載置空間の任意の行間間隔」と合致するように2行目のピッカーと3行目のピッカーとの間の間隔を調節する搬入 - 2ステップと、

前記搬入 - 2ステップにおいて前記搬入用のピックアンドプレイス装置の2行目のピッカーと3行目のピッカーとの間の間隔が調節された状態で、テストトレイにおける載置空間に、前記搬入用のピックアンドプレイス装置の1行目のピッカー及び3行目のピッカー、または、2行目のピッカー及び4行目のピッカーが把持した半導体素子を載置した後、所定の間隔だけ移動して、2行目のピッカー及び4行目のピッカー、または、1行目のピッカー及び3行目のピッカーが把持した半導体素子を載置する搬入 - 3ステップと、を含むことを特徴とするテストハンドラの作動方法。

10

【請求項2】

前記搬入用のピックアンドプレイス装置にピッカーが複数列に配設される場合、

前記搬入 - 2ステップにおいては、前記搬入 - 1ステップにおいて前記搬入用のピックアンドプレイス装置のピッカーが半導体素子を把持した状態で、それぞれのピッカーの各列間間隔をテストトレイにおける載置空間の列間間隔に調節することを特徴とする請求項1に記載のテストハンドラの作動方法。

【請求項3】

前記搬入 - 1ステップにおいて、前記搬入用のピックアンドプレイス装置の1行のピッカーが顧客トレイから半導体素子を把持する時点は、残りの行のうち少なくとも1行のピッカーが顧客トレイから半導体素子を把持する時点とは異なることを特徴とする請求項1

20

【請求項4】

前記搬入 - 1ステップにおいては、顧客トレイから前記搬入用のピックアンドプレイス装置の1行目のピッカー及び3行目のピッカー、または、2行目のピッカー及び4行目のピッカーが半導体素子を把持した後、2行目のピッカー及び4行目のピッカー、または、1行目のピッカー及び3行目のピッカーが半導体素子を把持することを特徴とする請求項3に記載のテストハンドラの作動方法。

【請求項5】

搬入プレートにある顧客トレイから搬入位置にあるテストトレイに半導体素子を搬入する搬入ステップと、

30

前記搬入ステップにおいて搬入されたテストトレイがテスト位置まで搬送されれば、テスト位置にあるテストトレイに積載された半導体素子がテスターによりテストされるように支援するテスト支援ステップと、

前記テスト支援ステップにおいてテスト支援されて前記テスターによりテストトレイに積載された半導体素子のテストが終わり、そのテスト済みテストトレイが搬出位置まで搬送されれば、搬出位置にあるテストトレイから搬出プレートにある顧客トレイに半導体素子を搬出する搬出ステップと、を含み、

前記搬出ステップは、

多数のピッカーが $2 \times N$  ( $N$ は正数)のマトリックス状に配設され、1行目のピッカーと2行目のピッカーとの間の間隔がテストトレイにおける載置空間の行間間隔をもって固定され、それぞれのピッカーの各列間間隔がテストトレイにおける載置空間の列間間隔と顧客トレイにおける積載空間の列間間隔に調節されるソーティング用のピックアンドプレイス装置のピッカーがテストトレイから半導体素子を把持する搬出 - 1ステップと、

40

前記搬出 - 1ステップにおいて半導体素子を把持した前記ソーティング用のピックアンドプレイス装置におけるそれぞれのピッカーの各列間間隔を顧客トレイにおける積載空間の列間間隔に調節する搬出 - 2ステップと、

前記搬出 - 2ステップにおいて前記ソーティング用のピックアンドプレイス装置におけるそれぞれのピッカーの各列間間隔が顧客トレイにおける積載空間の列間間隔に調節されれば、マトリックス状のソーティング載置空間を有するが、ソーティング載

50

置空間の奇数行間及び偶数行間の間隔がテストトレイにおける載置空間の行間間隔に等しく、且つ、ソーティング載置空間の列間間隔が顧客トレイにおける積載空間の列間間隔に等しいソーティングテーブルに、前記テスト支援ステップにおけるテスト結果に基づいて、半導体素子を移動して仕分けした後に載せる搬出 - 3ステップと、

前記搬出 - 3ステップにおいて前記ソーティングテーブルのそれぞれのソーティング載置空間が半導体素子により満たされれば、搬出用のピックアンドプレイス装置により前記ソーティングテーブル上の半導体素子を顧客トレイに移動して載せる搬出 - 4ステップと、を含むことを特徴とするテストハンドラの作動方法。

【請求項 6】

前記搬出 - 4ステップは、

多数のピッカーが  $3 \times N$  のマトリクス状に配設され、それぞれのピッカーの各行間間隔が前記ソーティングテーブルのソーティング載置空間の行間間隔と顧客トレイにおける積載空間の行間間隔に調節される前記搬出用のピックアンドプレイス装置におけるピッカーが前記ソーティングテーブルから半導体素子を把持する搬出 - 4 - 1ステップと、

前記搬出 - 4 - 1ステップにおいて半導体素子を把持した前記搬出用のピックアンドプレイス装置におけるそれぞれのピッカーの各行間間隔を顧客トレイにおける積載空間の行間間隔に調節する搬出 - 4 - 2ステップと、

前記搬出 - 4 - 2ステップにおいて前記搬出用のピックアンドプレイス装置におけるそれぞれのピッカーの各行間間隔が顧客トレイにおける積載空間の行間間隔に調節された状態で、半導体素子を顧客トレイに移動して載せる搬出 - 4 - 3ステップと、を含むことを特徴とする請求項 5 に記載のテストハンドラの作動方法。

【請求項 7】

$M \times N$  ( $M$  は 3 以上の正数、 $N$  は 1 以上の正数) のマトリクス状に配列される多数のピッカーを備えたピックアンドプレイス装置により顧客トレイから半導体素子を  $M \times N$  のマトリクス状に把持してテストトレイに搬入するに際して、 $M$  本の行のうち隣り合う 3 本の行において、順番に、1 行目のピッカーと 3 行目のピッカーとの間隔を「テストトレイにおける載置空間の任意の行間間隔」に調節した後、1 行目のピッカー及び 3 行目のピッカー、または、2 行目のピッカーがそれぞれ把持した半導体素子をテストトレイに先に搬入した後、所定の間隔だけ移動し、2 行目のピッカーまたは 1 行目のピッカー及び 3 行目のピッカーがそれぞれ把持した半導体素子をテストトレイに搬入することを特徴とするテストハンドラにおける半導体素子の搬入方法。

【請求項 8】

前記「テストトレイにおける載置空間の任意の行間間隔」は、テストトレイにおける隣り合う載置空間の行間間隔であることを特徴とする請求項 1 または 7 に記載のテストハンドラにおける半導体素子の搬入方法。

【請求項 9】

前記「テストトレイにおける載置空間の任意の行間間隔」は、テストトレイにおける載置空間の奇数行間及び偶数行間の間隔であることを特徴とする請求項 1 または 7 に記載のテストハンドラにおける半導体素子の搬入方法。

【請求項 10】

半導体素子が積載される第 1 の積載空間がマトリクス状に配列された第 1 の積載要素から、半導体素子が積載される第 2 の積載空間がマトリクス状に配列された第 2 の積載要素に半導体素子を移動して載せるが、

ピッカーを  $M \times N$  ( $M$  および  $N$  は 2 以上の整数) のマトリクス状に有するピックアンドプレイス装置が、1 回の移動・積載時に、前記第 1 の積載要素の第 1 の積層空間から半導体素子を把持し、該半導体素子を、前記第 2 の積載要素の隣り合う複数の奇数行あるいは複数の偶数行の第 2 の積載空間に選択的に移動して載せ、かつ、前記第 2 の積載要素における複数の隣り合う列の第 2 の積層空間に載せることを特徴とする、テストハンドラにおける半導体素子の移動・積載方法。

【発明の詳細な説明】

10

20

30

40

50

## 【技術分野】

## 【0001】

本発明は生産された半導体素子の検査を支援するためのテストハンドラーの搬入または搬出方法に関する。

## 【背景技術】

## 【0002】

テストハンドラは、所定の製造工程を経て製造された半導体素子がテスターによりテストされるように支援するものであり、テスト結果に基づいて半導体素子を等級別に仕分けして顧客トレイに載せている（例えば、下記の特許文献1を参照）。

## 【0003】

通常、生産された半導体素子は、顧客トレイに積載された状態で、テストハンドラに供給される。テストハンドラに供給された半導体素子は、搬入位置にあるテストトレイに搬入されることにより、テストトレイに積載された状態でテストサイトを経て搬出位置まで移動させられた後、搬出位置から顧客トレイに搬出される。

## 【0004】

上記の如きテストハンドラ中において、半導体素子の移動中にテストトレイがテストサイトに位置すると、ドッキングされたテスターにより半導体素子のテストが行われる。

## 【0005】

図1は、通常の顧客トレイC・Tを示す概略平面図であり、図2は、通常のテストトレイT・Tを示す概略平面図である。

図1に示すように、顧客トレイC・Tには、積載空間CSがマトリックス状に多数配設されており、図2に示すように、テストトレイT・Tにも積載空間TS（以下、テストトレイにおける積載空間と顧客トレイ上の積載空間とを区別するために「載置空間」と称する。）がマトリックス状に多数配設されている。

## 【0006】

一般に、顧客トレイC・Tは、半導体素子の搬送・保管を目的とするため、積載空間CS同士の間隔を最小限に狭めてより多数の半導体素子を載せるようになっている。また、テストトレイT・Tは、半導体素子のテストを支援することを目的とするため、積載された半導体素子がテストに要される分の間隔を確保できるようになっている。このため、顧客トレイC・Tにおける積載空間CSの行間間隔 $a_c$ 及び列間間隔 $b_c$ は、テストトレイT・Tの載置空間TSの行間間隔 $a_T$ 及び列間間隔 $b_T$ よりも狭くなっている。

## 【0007】

一方、テストハンドラには、半導体素子を顧客トレイC・TからテストトレイT・Tに搬入したり、テストトレイT・Tから顧客トレイC・Tに搬出するためのピックアンドプレイス装置（ローダーハンド、アンローダーハンド、ローダー、アンローダーなどと呼ばれる）が設けられている。この種のピックアンドプレイス装置は、通常、マトリックス状に配設される多数のピッカー（1つのピッカーは1つの半導体素子を把持することができる。）を備えてなるが、これは、ピックアンドプレイス装置の1回の作動時により多数の半導体素子を移動するためである。

## 【0008】

このため、ピックアンドプレイス装置には、多数のピッカー同士の間隔を顧客トレイC・Tの積載空間CS同士の間隔やテストトレイT・Tの載置空間TS同士の間隔に調節するための間隔調節装置が不可欠となる。

## 【0009】

もし、2行または2列にピッカーを配設するならば、単にシリンダーのみを適用することにより、それぞれのピッカーの各列間隔または各行間隔を調節することが可能であろうが、3行以上または3列以上にピッカーを配設する場合、従来周知のように、カム方式（主として、ミレ産業社製のテストハンドラに適用される）やリンク方式（主として、テクウィング社製のテストハンドラに適用される）を採用することを余儀なくされる。

## 【0010】

10

20

30

40

50

ところで、カム方式やリンク方式を適用する場合、ピックアンドプレイス装置の重量化を招く結果となるが、ピックアンドプレイス装置が重量化すると、ピックアンドプレイス装置の移動性を鈍化させて迅速な搬入や搬出が行われなくなる。このため、従来には、2行×N列(N>2)状にピッカーを配設するが、それぞれのピッカーの各列間間隔にはカム方式やリンク方式を適用し、それぞれのピッカーの各行間間隔にはシリンダーのみを適用することにより、1回の作動時に多くの半導体素子を移動するといった課題とピックアンドプレイス装置の迅速な移動性を確保するといった課題との間において折衷点を模索していた。

【0011】

また、テストトレイト、Tによっては、図3に示すように、載置空間TSの行間間隔が異なる $a_{T1}$ 、 $a_{T2}$ といった間隔を規則的に有するようになっていたが、この場合、ピックアンドプレイス装置に3行以上のピッカーを配設しようとする場合、それぞれのピッカーの各行間間隔が顧客トレイト、Tにおける積載空間CSの行間間隔 $a_c$ からテストトレイト、Tにおける載置空間TSの行間間隔 $a_{T1}$ 、 $a_{T2}$ に調節可能であること、または、それとは逆の調節が可能であることが余儀なくされ、結果として、その装置の複雑性及び構成要素の点数増大といった不都合を招いてしまい、実際に3行以上のピッカーを配設することは考えられなかった。

【0012】

以上の理由から、迅速な搬入あるいは搬出といった課題は、2行構造のピッカーを配設せざるを得ないといった制限要素により、これといった解決案を提示していないのが現状である。

【特許文献1】大韓民国登録特許第0553992号公報

【発明の開示】

【発明が解決しようとする課題】

【0013】

本発明は上記事情に鑑みてなされたものであり、その目的は、3行以上の行数を有するピッカーを備えるピックアンドプレイス装置が適用可能な新規な搬入方法を提供することにある。本発明の他の目的は、上記の新規な搬入方法を搬出に適切に応用可能な新規な搬出方法を提供することにある。

【課題を解決するための手段】

【0014】

上記の目的を達成するために、本発明によるテストハンドラの作動方法は、多数のピッカーがM×N(Mは4以上の正数、Nは1以上の正数)のマトリクス状に配設され、M本の行のうち隣り合う4本の行において、順番に、1行目のピッカーと2行目のピッカーとの間の間隔及び3行目のピッカーと4行目のピッカーとの間の間隔が顧客トレイトにおける積載空間の行間間隔をもって固定された搬入用のピックアンドプレイス装置により、搬入プレートにある顧客トレイトから搬入位置にあるテストトレイトに半導体素子を搬入する搬入ステップと、前記搬入ステップにおいて搬入されたテストトレイトがテスト位置まで搬送されれば、テスト位置にあるテストトレイトに積載された半導体素子がテスターによりテストされるように支援するテスト支援ステップと、前記テスト支援ステップにおいてテスト支援されて、前記テスターにより、テストトレイトに積載された半導体素子のテストが終わり、そのテスト済みテストトレイトが搬出位置まで搬送されれば、搬出位置にあるテストトレイトから搬出プレートにある顧客トレイトに半導体素子を搬出する搬出ステップと、を含み、前記搬入ステップは、前記搬入用のピックアンドプレイス装置のピッカーが顧客トレイトから半導体素子を把持する搬入-1ステップと、前記搬入-1ステップにおいて前記搬入用のピックアンドプレイス装置のピッカーにより半導体素子が把持された状態で、1行目のピッカーと2行目のピッカーとの間の間隔及び2行目のピッカーと4行目のピッカーとの間の間隔が「テストトレイトにおける載置空間の任意の行間間隔」と合致するように2行目のピッカーと3行目のピッカーとの間の間隔を調節する搬入-2ステップと、前記搬入-2ステップにおいて前記搬入用のピックアンドプレイス装置の2行目のピッカーと3行目

10

20

30

40

50

のピッカーとの間隔が調節された状態で、テストトレイにおける載置空間に、前記搬入用のピックアンドプレイス装置の1行目のピッカー及び3行目のピッカー、または、2行目のピッカー及び4行目のピッカーが把持した半導体素子を載置した後、所定の間隔だけ移動して、2行目のピッカー及び4行目のピッカー、または、1行目のピッカー及び3行目のピッカーが把持した半導体素子を載置する搬入 - 3ステップと、を含むことを特徴とする。

【0015】

好ましくは、前記「テストトレイにおける載置空間の任意の行間間隔」は、テストトレイにおける隣り合う載置空間の行間間隔である。また、好ましくは、前記「テストトレイにおける載置空間の任意の行間間隔」は、テストトレイにおける載置空間の奇数行間及び偶数行間の間隔である。さらに、好ましくは、前記搬入用のピックアンドプレイス装置にピッカーが複数列に配設される場合、前記搬入 - 2ステップにおいては、前記搬入 - 1ステップにおいて前記搬入用のピックアンドプレイス装置のピッカーが半導体素子を把持した状態で、それぞれのピッカーの各列間間隔をテストトレイにおける載置空間の列間間隔に調節する。さらに、好ましくは、前記搬入 - 1ステップにおいて、前記搬入用のピックアンドプレイス装置の1行のピッカーが顧客トレイから半導体素子を把持する時点は、残りの行のうち少なくとも1行のピッカーが顧客トレイから半導体素子を把持する時点とは異なる。さらに、好ましくは、前記搬入 - 1ステップにおいては、顧客トレイから前記搬入用のピックアンドプレイス装置の1行目のピッカー及び3行目のピッカー、または、2行目のピッカー及び4行目のピッカーが半導体素子を把持した後、2行目のピッカー及び4行目のピッカー、または、1行目のピッカー及び3行目のピッカーが半導体素子を把持する。

【0016】

また、上記の目的を達成するために、本発明によるテストハンドラの作動方法は、搬入プレートにある顧客トレイから搬入位置にあるテストトレイに半導体素子を搬入する搬入ステップと、前記搬入ステップにおいて搬入されたテストトレイがテスト位置まで搬送されれば、テスト位置にあるテストトレイに積載された半導体素子がテスターによりテストされるように支援するテスト支援ステップと、前記テスト支援ステップにおいてテスト支援されて前記テスターによりテストトレイに積載された半導体素子のテストが終わり、そのテスト済みテストトレイが搬出位置まで搬送されれば、搬出位置にあるテストトレイから搬出プレートにある顧客トレイに半導体素子を搬出する搬出ステップと、を含み、前記搬出ステップは、多数のピッカーが $2 \times N$  ( $N$ は正数)のマトリックス状に配設され、1行目のピッカーと2行目のピッカーとの間隔がテストトレイにおける載置空間の行間間隔をもって固定され、それぞれのピッカーの各列間間隔がテストトレイにおける載置空間の列間間隔と顧客トレイにおける積載空間の列間間隔に調節されるソーティング用のピックアンドプレイス装置のピッカーがテストトレイから半導体素子を把持する搬出 - 1ステップと、前記搬出 - 1ステップにおいて半導体素子を把持した前記ソーティング用のピックアンドプレイス装置におけるそれぞれのピッカーの各列間間隔を顧客トレイにおける積載空間の列間間隔に調節する搬出 - 2ステップと、前記搬出 - 2ステップにおいて前記ソーティング用のピックアンドプレイス装置におけるそれぞれのピッカーの各列間間隔が顧客トレイにおける積載空間の列間間隔に調節されれば、マトリックス状のソーティング載置空間を有するが、ソーティング載置空間の奇数行間及び偶数行間の間隔がテストトレイにおける載置空間の行間間隔に等しく、且つ、ソーティング載置空間の列間間隔が顧客トレイにおける積載空間の列間間隔に等しいソーティングテーブルに、前記テスト支援ステップにおけるテスト結果に基づいて、半導体素子を移動して仕分けした後に載せる搬出 - 3ステップと、前記搬出 - 3ステップにおいて前記ソーティングテーブルのそれぞれのソーティング載置空間が半導体素子により満たされれば、搬出用のピックアンドプレイス装置により前記ソーティングテーブル上の半導体素子を顧客トレイに移動して載せる搬出 - 4ステップと、を含むことを特徴とする。

【0017】

好ましくは、前記搬出 - 4 ステップは、多数のピッカーが  $3 \times N$  のマトリックス状に配設され、それぞれのピッカーの各行間間隔が前記ソーティングテーブルのソーティング載置空間の行間間隔と顧客トレイにおける積載空間の行間間隔に調節される前記搬出用のピックアップブレイス装置におけるピッカーが前記ソーティングテーブルから半導体素子を把持する搬出 - 4 - 1 ステップと、前記搬出 - 4 - 1 ステップにおいて半導体素子を把持した前記搬出用のピックアップブレイス装置におけるそれぞれのピッカーの各行間間隔を顧客トレイにおける積載空間の行間間隔に調節する搬出 - 4 - 2 ステップと、前記搬出 - 4 - 2 ステップにおいて前記搬出用のピックアップブレイス装置におけるそれぞれのピッカーの各行間間隔が顧客トレイにおける積載空間の行間間隔に調節された状態で、半導体素子を顧客トレイに移動して載せる搬出 - 4 - 3 ステップと、を含む。

10

**【0018】**

さらに、上記の目的を達成するために、本発明によるテストハンドラにおける半導体素子の搬入方法は、 $M \times N$  ( $M$  は 3 以上の正数、 $N$  は 1 以上の正数) のマトリックス状に配列される多数のピッカーを備えたピックアップブレイス装置により顧客トレイから半導体素子を  $M \times N$  のマトリックス状に把持してテストトレイに搬入するに際して、 $M$  本の行のうち隣り合う 3 本の行において、順番に、1 行目のピッカーと 2 行目のピッカーとの間の間隔を「テストトレイにおける載置空間の任意の行間間隔」に調節した後、1 行目のピッカー及び 3 行目のピッカー、または、2 行目のピッカーがそれぞれ把持した半導体素子をテストトレイに先に搬入した後、所定の間隔だけ移動し、2 行目のピッカーまたは 1 行目のピッカー及び 3 行目のピッカーがそれぞれ把持した半導体素子をテストトレイに搬入することを特徴とする。

20

**【0019】**

好ましくは、前記「テストトレイにおける載置空間の任意の行間間隔」は、テストトレイにおける隣り合う載置空間の行間間隔である。また、好ましくは、前記「テストトレイにおける載置空間の任意の行間間隔」は、テストトレイにおける載置空間の奇数行間及び偶数行間の間隔である。

**【0020】**

さらに、上記の目的を達成するために、本発明によるテストハンドラにおける半導体素子の移動・積載方法は、半導体素子が積載される第 1 の積載空間がマトリックス状に配列された第 1 の積載要素から、半導体素子が積載される第 2 の積載空間がマトリックス状に配列された第 2 の積載要素に半導体素子を移動して載せるが、前記第 1 の積載要素から半導体素子を把持したピックアップブレイス装置の 1 回の移動・積載時に、前記第 2 の積載要素の隣り合う複数の奇数行あるいは複数の偶数行の第 2 の積載空間に選択的に移動して載せることを特徴とする。

30

**【発明の効果】****【0021】**

本発明によれば、搬入に際して、複雑で且つ重量なカム方式やリンク方式を追加することなく、搬入用のピックアップブレイス装置に配設される多数のピッカーの数を増やして半導体素子の搬入時間を短縮させ、該搬入方法を応用した搬出方法を適用して、究極的には新規な搬入・搬出方法を提供することが可能になるという効果がある。

40

**【発明を実施するための最良の形態】****【0022】**

以下、添付図面にに基づき、本発明による好適な実施形態を詳述するが、重複する説明や自明な事項についての説明はできる限り省略または簡略化する。

**【0023】**

図 4 は、本発明の実施形態による搬入・搬出方法が適用可能なテストハンドラの概略構造を示す平面図である。

図 4 に示すテストハンドラにおけるテストトレイ  $T$ 、 $T$  は、搬入位置  $LP$  からソークチャンバー 410、テスト位置  $TP$  があるテストチャンバー 420、デソークチャンバー 430、搬出位置  $UP$  を経てさらに搬入位置  $LP$  に搬送される循環経路に沿って移動する。

50

周知の如く、ソークチャンパー 410 においては、テストトレイ T、T に積載された半導体素子の予熱 / 予冷が行われ、テストチャンパー 420 においては、テスト位置 TP にあるテストトレイ T、T に積載された半導体素子がテスターによりテストされるように支援する。そして、デソークチャンパー 430 においては、テスト済みの半導体素子を積載したテストトレイ T、T を収納して積載された半導体素子を除熱 / 除冷する。

【0024】

一方、図 4 に示すテストハンドラは、搬入位置 LP にあるテストトレイ T、T に半導体素子を搬入するために、2 枚の搬入プレート 441 及びバッファ 442 と、図 5 に示す搬入用のピックアンドプレイス装置 500 と、を備えている。

【0025】

搬入プレート 441 には、未テストの半導体素子を積載した顧客トレイ C、T が位置する。

【0026】

バッファ 442 は、必要に応じて、搬入用のピックアンドプレイス装置 500 により把持された半導体素子を適切に並べたり、搬入に適さない半導体素子を一時的に収納するために配設される。

【0027】

搬入用のピックアンドプレイス装置 500 は、図 5 に示すように、4 行 × 8 列のマトリクス状にピッカー PK を備えており、搬入プレート 441 上にある顧客トレイ C、T から搬入位置 LP にあるテストトレイ T、T に半導体素子を移動して載せるために配設される。以下、搬入用のピックアンドプレイス装置 500 の詳細について説明する。

【0028】

図 5 に示すように、搬入用のピックアンドプレイス装置 500 は、1 行目のピッカー PK<sub>1</sub> 及び 2 行目のピッカー

PK<sub>2</sub> と 3 行目のピッカー PK<sub>3</sub> 及び 4 行目のピッカー PK<sub>4</sub> が一体にブロック化されている。すなわち、1 行目のピッカー PK<sub>1</sub> 及び 2 行目のピッカー

PK<sub>2</sub> 間の間隔と 3 行目のピッカー PK<sub>3</sub> 及び 4 行目のピッカー PK<sub>4</sub> 間の間隔は、顧客トレイ C、T における積載空間 CS の行間間隔 a<sub>c</sub> をもって固定されている。また、図 6 に示すように、一体にブロック化されている 2 つのピッカー PK<sub>1</sub>、PK<sub>2</sub> は、それぞれを司るシリンダー CY により独立して昇降自在になっている。すなわち、ブロック化されている 2 つのピッカー PK<sub>1</sub>、PK<sub>2</sub> が互いに独立して半導体素子を把持したり、把持した半導体素子を解放することができる。

【0029】

そして、図 7A における (a) 及び (b) に示すように、それぞれのピッカー PK の各列間間隔が顧客トレイ C、T における積載空間 CS の列間間隔 b<sub>c</sub> と、テストトレイ T、T における載置空間 TS の列間間隔 b<sub>T</sub> に選択的に調節可能になっており、ブロック化されている 1 行目のピッカー PK<sub>1</sub> 及び 2 行目のピッカー PK<sub>2</sub> と 3 行目のピッカー PK<sub>3</sub> 及び 4 行目のピッカー PK<sub>4</sub> 間の間隔、すなわち、2 行目のピッカー PK<sub>2</sub> 及び 3 行目のピッカー PK<sub>3</sub> 間の間隔が調節可能になっている。このとき、図 7A における (a) 及び (b) に示すように、2 行目のピッカー PK<sub>2</sub> 及び 3 行目のピッカー PK<sub>3</sub> 間の間隔が狭くなった場合には、それぞれのピッカー PK の各行間間隔がいずれも顧客トレイ C、T における積載空間 CS の行間間隔 a<sub>c</sub> に等しく調節され、2 行目のピッカー PK<sub>2</sub> 及び 3 行目のピッカー PK<sub>3</sub> 間の間隔が広がった場合には、1 行目のピッカー PK<sub>1</sub> 及び 3 行目のピッカー PK<sub>3</sub> 間の間隔 (すなわち、奇数行目のピッカー同士の間隔) と 2 行目のピッカー PK<sub>2</sub> 及び 4 行目のピッカー PK<sub>4</sub> 間の間隔 (すなわち、偶数行目のピッカー同士の間隔) が、図 2 に示すテストトレイ T、T における載置空間 TS の奇数行間の間隔 G<sub>1</sub> (図 3 に示すテストトレイが適用された場合には G<sub>2</sub>) 及び偶数行間の間隔 G<sub>1</sub> (同様に、図 3 に示すテストトレイが適用された場合には G<sub>2</sub>) に等しく調節される。

【0030】

参考までに、図 7B から図 7E は、本発明の他の実施形態による搬入用のピックアンドプ

10

20

30

40

50

レイス装置 500′、500′′、500′′′、500′′′′及びその作動状態を示すものである。

【0031】

図7Bに示す搬入用のピックアンドプレイス装置500′は、図5に示す搬入用のピックアンドプレイス装置500と同様に、それぞれのピッカーPKの各列間間隔が顧客トレイC・Tにおける積載空間CSの列間間隔 $b_c$ とテストトレイT・Tにおける載置空間TSの列間間隔 $b_T$ に選択的に調節可能になっており、ブロック化されている1行目のピッカーPK<sub>1</sub>及び2行目のピッカーPK<sub>2</sub>間の間隔と3行目のピッカーPK<sub>3</sub>及び4行目のピッカーPK<sub>4</sub>間の間隔、すなわち、2行目のピッカーPK<sub>2</sub>及び3行目のピッカーPK<sub>3</sub>間の間隔が調節可能になっている。また、図7Bの(b)に示すように、2行目のピッカーPK<sub>2</sub>と3行目のピッカーPK<sub>3</sub>との間の間隔が狭くなった場合には、それぞれのピッカーPKの各行間間隔がいずれも顧客トレイC・Tにおける積載空間CSの行間間隔 $a_c$ に等しく調節されるが、2行目のピッカーPK<sub>2</sub>と3行目のピッカーPK<sub>3</sub>との間の間隔が広くなった場合には、1行目のピッカーPK<sub>1</sub>と3行目のピッカーPK<sub>3</sub>との間の間隔(すなわち、奇数行目のピッカー同士の間隔)と2行目のピッカーPK<sub>2</sub>と4行目のピッカーPK<sub>4</sub>との間の間隔(すなわち、偶数行目のピッカー同士の間隔)が、図2に示すテストトレイT・Tにおける載置空間TSの隣り合う行間間隔 $a_T$ (図3に示すテストトレイが適用された場合には $a_{T1}$ )に等しく調節される。

10

【0032】

図7C及び図7Dに示す搬入用のピックアンドプレイス装置500′′、500′′′は、4以上の行が設けられている場合、隣り合う4本の行が順番に1行目のピッカーと2行目のピッカーとの間の間隔及び3行目のピッカーと4行目のピッカーとの間の間隔が固定され、2行目のピッカーと3行目のピッカーとの間の間隔が調節可能であることを示している。また、同図から明らかなように、ピックアンドプレイス装置500′′、500′′′に隣り合う4本の行のピッカーを除くその他の多数のピッカーがさらに配設されてもよい。もちろん、このようなピックアンドプレイス装置500′′、500′′′においても、隣り合う4本の行のピッカーの搬入方法は、上記した図7A及び図7Bに示すピックアンドプレイス装置500、500′と同様である。図7C及び図7Dには、搬入用のピックアンドプレイス装置500′′、500′′′が、隣り合う4本の行を除く行のピッカー同士の間隔が調節されていない状態で示されているが、実施態様に応じては、隣り合う4本の行を除く行のピッカー同士の間隔を調節可能にしてもよい。

20

30

【0033】

図7Eは、ピックアンドプレイス装置500′′′′に多数のピッカーが3行に配設されているとき、1行目のピッカーと2行目のピッカーとの間の間隔が固定され、2行目のピッカーと3行目のピッカーとの間の間隔が調節可能であることを示している。このようなピックアンドプレイス装置500′′′′の場合にも、まず、1行目のピッカーと3行目のピッカーが把持した半導体素子をテストトレイに搬入し、次いで、2行目のピッカーが把持した半導体素子をテストトレイに搬入するような方法をそのまま適用することができる。言うまでもなく、2行目のピッカーが把持した半導体素子を1行目のピッカー及び3行目のピッカーが把持した半導体素子よりも先に搬入する方法も採用可能である。

40

【0034】

一方、図7Bに示す実施形態において、もし、顧客トレイC・Tにおける積載空間CSの行間間隔 $a_c$ の2倍となる間隔 $2a_c$ 、すなわち、顧客トレイC・Tにおける積載空間CSの奇数行間及び偶数行間の間隔が、テストトレイT・Tにおける隣り合う載置空間TSの行間間隔 $a_T$ に等しい場合には、搬入用のピックアンドプレイス装置500′にそれぞれのピッカーPKの行間間隔を調節するための間隔調節装置を設けなくてもよい。

【0035】

また、図4に示すテストハンドラは、搬出位置UPにあるテストトレイT・Tから半導体素子を搬出するために、6枚の搬出プレート451と、一対のソーティングテーブル452と、図8に示すソーティング用のピックアンドプレイス装置800と、図9に示す搬出

50

用のピックアンドプレイス装置 900 と、を備えている。

【0036】

搬出プレート 451 の上には空き顧客トレイ C<sub>T</sub> が位置している。

【0037】

ソーティングテーブル 452 は前後移動自在に配設され、半導体素子が載置可能なソーティング載置空間をマトリックス状に有している。図 10 は、ソーティングテーブル 452 の詳細を示すものであり、同図に示すように、ソーティングテーブル 452 にあるソーティング載置空間 S<sub>S</sub> の列間間隔は顧客トレイ C<sub>T</sub> における積載空間 C<sub>S</sub> の列間間隔 b<sub>c</sub> に等しく、且つ、ソーティング載置空間 S<sub>S</sub> の行間間隔は奇数行間の間隔あるいは偶数行間の間隔がテストトレイ T<sub>T</sub> における載置空間 T<sub>S</sub> の行間間隔 a<sub>T</sub> に等しくなっている。

10

【0038】

ソーティング用のピックアンドプレイス装置 800 は、図 8 に示すように、多数のピッカー P<sub>K</sub> が 2 × 8 のマトリックス状に配設され、図 11 に示すように、それぞれのピッカー P<sub>K</sub> の各列間間隔は、それぞれのテストトレイ T<sub>T</sub> における載置空間 T<sub>S</sub> の列間間隔 b<sub>T</sub> と、ソーティングテーブル 452 におけるソーティング載置空間 S<sub>S</sub> の列間間隔 b<sub>c</sub> (顧客トレイにおける積載空間の列間間隔) に選択的に調節可能であり、それぞれのピッカー P<sub>K</sub> の各行間間隔は、テストトレイ T<sub>T</sub> における載置空間 T<sub>S</sub> の行間間隔 a<sub>T</sub> に固定されている。

【0039】

20

搬出用のピックアンドプレイス装置 900 は、図 9 に示すように、多数のピッカー P<sub>K</sub> が 3 × 8 のマトリックス状に配設され、図 12 に示すように、それぞれのピッカー P<sub>K</sub> の各列間間隔は、顧客トレイ C<sub>T</sub> における積載空間 C<sub>S</sub> の列間間隔 b<sub>c</sub> に等しく固定され、それぞれのピッカー P<sub>K</sub> の各行間間隔は、ソーティングテーブル 452 におけるソーティング載置空間 S<sub>S</sub> の行間間隔 a<sub>s</sub> と顧客トレイ C<sub>T</sub> における積載空間 C<sub>S</sub> の行間間隔 a<sub>c</sub> に選択的に調節可能になっている。

【0040】

以下、上記のような構成を有するテストハンドラの作動方法について詳述する。

【0041】

先ず、図 5 に示す搬入用のピックアンドプレイス装置 500 を働きかけて、搬入プレート 441 の上にある顧客トレイ C<sub>T</sub> から搬入位置 L<sub>P</sub> にあるテストトレイ T<sub>T</sub> に半導体素子を搬入する。

30

【0042】

搬入が完了すると、テストトレイ T<sub>T</sub> をソークチャンバー 410 を介してテストチャンバー 420 に搬送した後、テスト位置 T<sub>P</sub> にあるテストトレイ T<sub>T</sub> に積載された半導体素子がテスターによりテストされるように支援する。

【0043】

テスト位置 T<sub>P</sub> における半導体素子のテストが完了すると、テスト済み半導体素子が積載されたテストトレイ T<sub>T</sub> をデソークチャンバー 430 を介して搬出位置 U<sub>P</sub> に搬送した後、図 8 に示すソーティング用のピックアンドプレイス装置 800 と、ソーティングテーブル 452 と、図 9 に示す搬出用のピックアンドプレイス装置 900 を働きかけて、搬出位置 U<sub>P</sub> にあるテストトレイ T<sub>T</sub> から搬出プレート 451 の上にある顧客トレイ T<sub>T</sub> に半導体素子を搬出する。

40

【0044】

上記のような基本的な作動過程において、本発明の特徴と関連する搬入方法及び搬出方法をより具体的に説明する。

【0045】

< 搬入方法 (その 1) >

1. 半導体素子の把持

搬入用のピックアンドプレイス装置 500 により搬入プレート 441 の上にある顧客トレ

50

イ C . T から半導体素子を把持する。このとき、搬入用のピックアンドプレイス装置 5 0 0 におけるそれぞれのピッカー P K の各行間間隔及び各列間間隔は、顧客トレイ C . T における積載空間 C S の各行間間隔  $a_c$  及び各列間間隔  $b_c$  に等しい図 7 A の ( a ) に示す状態となっている。

【 0 0 4 6 】

## 2 . 間隔調節

搬入プレート 4 4 1 上の顧客トレイ C . T から半導体素子を  $4 \times 8$  のマトリックス状に把持すれば、図 7 A の ( b ) に示すように、2 行目のピッカー P K<sub>2</sub> と 3 行目のピッカー P K<sub>3</sub> との間の間隔を調節して、奇数行目のピッカー P K<sub>1</sub>、P K<sub>3</sub> 間の間隔と偶数行目のピッカー P K<sub>2</sub>、P K<sub>4</sub> 間の間隔をテストトレイ T . T における載置空間 T S の奇数行間の間隔  $G_1$  または  $G_2$  及び偶数行間の間隔  $G_1$  または  $G_2$  に等しくし、それぞれのピッカー P K の各列間間隔もテストトレイ T . T における載置空間 T S の列間間隔  $b_T$  に等しく調節する。

10

【 0 0 4 7 】

この過程において、図 7 B に示す搬入用のピックアンドプレイス装置 5 0 0 ' を適用する場合には、図 7 B の ( b ) に示すように、2 行目のピッカー P K<sub>2</sub> と 3 行目のピッカー P K<sub>3</sub> との間の間隔を調節すれば、奇数行目のピッカー P K<sub>1</sub>、P K<sub>3</sub> 間の間隔と偶数行目のピッカー P K<sub>2</sub>、P K<sub>4</sub> 間の間隔がテストトレイ T . T における隣り合う載置空間 T S の行間間隔  $a_T$  または  $a_{T1}$  に等しくなる。

20

【 0 0 4 8 】

参考までに、図 7 B に示す実施形態においては、顧客トレイ C . T における積載空間 C S の行間間隔  $a_c$  の 2 倍となる間隔  $2 a_c$ 、すなわち、顧客トレイ C . T における積載空間 C S の奇数行間及び偶数行間の間隔が、テストトレイ T . T における隣り合う載置空間 T S の行間間隔  $a_T$  または  $a_{T1}$  に等しい場合には、搬入用のピックアンドプレイス装置 5 0 0 ' におけるそれぞれのピッカー P K の行間間隔を調節する必要はなくなる。

【 0 0 4 9 】

## 3 . 整列

続けて、搬入用のピックアンドプレイス装置 5 0 0 がバッファ 4 4 2 に移動して、間隔調節により把持された半導体素子の乱れを校正する。また、実施態様に応じては、テストに適さない位置に搬入される半導体素子がある場合には、バッファ 4 4 2 の右側端に設けられる収納空間に載置する作動も行われる。

30

【 0 0 5 0 】

## 4 . 搬入

バッファ 4 4 2 において整列が行われた後、搬入用のピックアンドプレイス装置 5 0 0 が搬入位置 L P にあるテストトレイ T . T の上側に移動し、図 1 3 A または図 1 5 に示すように、1 行目のピッカー P K<sub>1</sub> 及び 3 行目のピッカー P K<sub>3</sub> が把持した半導体素子をテストトレイ T . T における 1 行目及び 3 行目の載置空間 T S に載置した後、所定の間隔 ( [  $a_T - a_c$  ] に見合う分の間隔あるいは [  $a_{T1} - a_c$  ] に見合う分の間隔 ) 移動し、図 1 4 または図 1 6 に示すように、2 行目のピッカー P K<sub>2</sub> 及び 4 行目のピッカー P K<sub>4</sub> が把持した半導体素子をテストトレイ T . T における 2 行目及び 4 行目の載置空間 T S に載置する。

40

【 0 0 5 1 】

さらに、この過程において、図 7 B に示す搬入用のピックアンドプレイス装置 5 0 0 ' を適用する場合には、図 1 3 B に示すように、1 行目のピッカー P K<sub>1</sub> 及び 3 行目のピッカー P K<sub>3</sub> が把持した半導体素子をテストトレイ T . T における 1 行目及び 2 行目の載置空間 T S に載置した後、所定の間隔  $G_1 = 2 a_T$  移動し、2 行目のピッカー P K<sub>2</sub> 及び 4 行目のピッカー P K<sub>4</sub> が把持した半導体素子をテストトレイ T . T における 3 行目及び 4 行目の載置空間 T S に載置するような方法を取る。この実施形態において、もし、図 3 に示すテストトレイ T . T が適用された場合には、搬入用のピックアンドプレイス装置 5 0 0 ' がテストトレイ T . T における 1 行目及び 2 行目の載置空間 T S に半導体素子を載置し

50

た後に移動するとき、その移動間隔が  $G_2 = a_{T1} + a_{T2}$  となる。

【0052】

また、図7Bに示すピックアンドプレイス装置500'を適用する場合、図13Bに示すように、搬入後、上記のように図中の下方に移動することなく、右側に向かって所定の間隔  $8b_T$  移動してテストトレイ T.T における右側の1行目及び2行目の載置空間 TS に搬入を行うこともある。

【0053】

さらに、上記の1から4の過程を繰り返し行いながら、テストトレイ T.T の全ての載置空間 TS に半導体素子を搬入する。

【0054】

すなわち、第一に、1行目のピッカー  $PK_1$  及び2行目のピッカー  $PK_2$  と3行目のピッカー  $PK_3$  及び4行目のピッカー  $PK_4$  がブロック化されており、第二に、ブロック化された一对のピッカー  $PK_1$ 、 $PK_2 / PK_3$ 、 $PK_4$  のそれぞれは、それぞれを司るシリンダー CY により独立して作動し、第三に、奇数行目のピッカー  $PK_1$ 、 $PK_3$  と偶数行目のピッカー  $PK_2$ 、 $PK_4$  に異時的に搬入作業を行わせることにより、それぞれのピッカー PK の各行間間隔を調節するためにカム方式やリンク方式を適用せずとも、単にシリンダーだけでそれぞれのピッカー PK の各行間間隔が調節可能になることから、行数を増やすことに対する負担が軽減され、結果として、3以上の行数を有するようにピッカー PK を配設することが可能になるのである。このため、本発明においては、例えば、 $2 \times 8$  のマトリクス状のピッカーにより搬入を行っていた従来の方式とは異なり、 $4 \times 8$  のマトリクス状のピッカー PK により搬入を行っていることから、32個の半導体素子を搬入するに当たって、搬入用のピックアンドプレイス装置の全体としての移動距離が短くなり、搬入速度が高速になる。

【0055】

<搬入方法(その2)>

図6において、搬入用のピックアンドプレイス装置500の1行目のピッカー  $PK_1$  及び2行目のピッカー  $PK_2$  と3行目のピッカー  $PK_3$  及び4行目のピッカー  $PK_4$  は、それぞれを司るシリンダー CY により独立して昇降可能にブロック化されている。しかしながら、本発明はこの実施形態に限定されるものではなく、図17に示すように、2つのピッカー  $PK_1$ 、 $PK_2$  のうちいずれか一方、例えば、1行目のピッカー  $PK_1$  にのみシリンダーを設け、1行目のピッカー  $PK_1$  の昇降の上下点をそれぞれ2行目のピッカー  $PK_2$  のそれよりも高く、あるいは、低く調節してもよい。この場合、<搬入方法(その1)>と比較して、次のような相違点がある。

【0056】

1. 半導体素子の把持

この実施形態においては、1行目のピッカー  $PK_1$  及び2行目のピッカー  $PK_2$  が同じ高さに位置することができない。このため、シリンダーが作動して1行目のピッカー  $PK_1$  が下降して1行目のピッカー  $PK_1$  が半導体素子を先に把持した後、シリンダーが作動して1行目のピッカー  $PK_1$  が上昇し、搬入用のピックアンドプレイス装置500の全体がシリンダーの作動距離の略半分を下降して2行目のピッカー  $PK_2$  が半導体素子を把持する。すなわち、<搬入方法(その1)>においては同時的に把持作業を行っていたが、この実施形態によれば、奇数行目のピッカー  $PK_1$ 、 $PK_3$  と偶数行目のピッカー  $PK_2$ 、 $PK_4$  が異時的に把持作業を行う。

【0057】

2. 間隔調節

<搬入方法(その1)>と同様である。

【0058】

3. 整列

この実施形態においては、上記の「1. 半導体素子の把持」と同様、1行目のピッカー  $PK_1$  と2行目のピッカー  $PK_2$  が異時的に整列作業を行う。

## 【 0 0 5 9 】

## 4 . 搬入

< 搬入方法 ( その 1 ) > においては、搬入を行うピッカー P K の当該シリンダー C Y が作動するが、この実施形態においては、1 行目のピッカー P K <sub>1</sub> のシリンダー C Y だけが作動する。1 行目のピッカー P K <sub>1</sub> が搬入を行うときには1 行目のピッカー P K <sub>1</sub> が下降し、2 行目のピッカー P K <sub>2</sub> が搬入を行うときには1 行目のピッカー P K <sub>1</sub> が上昇する。このとき、2 行目のピッカー P K <sub>2</sub> が搬入を行うときには、全体のピックアンドプレイス装置が下降する。

## 【 0 0 6 0 】

この実施形態によれば、シリンダーの数が軽減され、且つ、真空圧に要される装置の数が軽減されることから、搬入用のピックアンドプレイス装置の軽量化及び製作コストの削減化を図ることができる。

10

## 【 0 0 6 1 】

## &lt; 搬出方法 &gt;

## 1 . 半導体素子の把持

ソーティング用のピックアンドプレイス装置 8 0 0 により搬出位置 U P にあるテストトレイ T . T から半導体素子を把持する。このとき、ソーティング用のピックアンドプレイス装置 8 0 0 のそれぞれのピッカー P K の各列間隔は、図 1 1 の ( b ) に示すように、テストトレイ T . T における載置空間 T S の列間隔  $b_T$  に等しくなっている。

20

## 【 0 0 6 2 】

## 2 . 間隔調節

半導体素子を把持したソーティング用のピックアンドプレイス装置 8 0 0 は、図 1 1 の ( a ) に示すように、それぞれのピッカー P K の各列間隔  $b_T$  をソーティングテーブル 4 5 2 におけるソーティング載置空間 S S の列間隔  $b_C$  ( 顧客トレイにおける積載空間の列間隔 ) に調節する。

## 【 0 0 6 3 】

## 3 . 積載

ソーティング用のピックアンドプレイス装置 8 0 0 は、ソーティングテーブル 4 5 2 の 2 つの奇数行目あるいは 2 つの偶数行目のソーティング載置空間 S S を選択し、把持した半導体素子を、テスト位置 T P におけるテスターによるテスト結果に基づいて仕分けした後に載せる。

30

## 【 0 0 6 4 】

## 4 . 半導体素子の把持

ソーティングテーブル 4 5 2 に半導体素子が一定量積載されると、搬出用のピックアンドプレイス装置 9 0 0 が作動してソーティングテーブル 4 5 2 の上から半導体素子を把持する。このとき、搬出用のピックアンドプレイス装置 9 0 0 のそれぞれのピッカー P K の各行間隔は、図 1 2 の ( b ) に示すように、ソーティングテーブル 4 5 2 におけるソーティング載置空間 S S の行間隔  $a_S$  に等しく調節されている。

## 【 0 0 6 5 】

## 5 . 間隔調節

搬出用のピックアンドプレイス装置 9 0 0 がソーティングテーブル 4 5 2 から半導体素子を把持すれば、図 1 2 の ( a ) に示すように、それぞれのピッカー P K の各行間隔を顧客トレイ C . T における積載空間 C S の行間隔  $a_C$  に調節する。

40

## 【 0 0 6 6 】

## 6 . 搬出

次いで、搬出用のピックアンドプレイス装置 9 0 0 が搬出プレート 4 5 1 上の顧客トレイ C . T に移動して把持した半導体素子を顧客トレイ C . T の上に載置する。

## 【 0 0 6 7 】

参考までに、この実施形態の図中には、顧客トレイ C . T における積載空間 C S の行間隔  $a_C$  がソーティングテーブル 4 5 2 におけるソーティング載置空間 S S の行間隔  $a_S$

50

よりも小さくなっているが ( $a_c < a_s$ )、半導体素子の種類に応じては、逆に、顧客トレイ C・T における積載空間 CS の行間間隔  $a_c$  がソーティングテーブル 452 におけるソーティング載置空間 SS の行間間隔  $a_s$  よりも大きくなる場合もある ( $a_c > a_s$ )。

【0068】

上述したように、本発明は、次のような技術的事項を取り込むことにより、搬入時間あるいは搬出時間を短縮することが可能になる。

【0069】

4×8のマトリックス状に配設される多数のピッカーPKを備えた搬入用のピックアンドプレイス装置により顧客トレイC・Tから半導体素子を4×8のマトリックス状に把持してテストトレイT・Tに搬入するとき、隣り合う奇数行目のピッカーPK<sub>1</sub>、PK<sub>3</sub>間の間隔と偶数行目のピッカーPK<sub>2</sub>、PK<sub>4</sub>間の間隔をテストトレイT・Tにおける載置空間TSの奇数行間及び偶数行間の間隔G<sub>1</sub>/G<sub>2</sub>に調節した後、奇数行目のピッカーPK<sub>1</sub>、PK<sub>3</sub>あるいは偶数行目のピッカーPK<sub>2</sub>、PK<sub>4</sub>が把持した半導体素子をテストトレイT・Tに選択的に先に搬入した後、所定の間隔[ $a_T - a_c$ ]/[ $a_{T1} - a_c$ ]だけ移動して偶数行目のピッカーPK<sub>2</sub>、PK<sub>4</sub>あるいは奇数行目のピッカーPK<sub>1</sub>、PK<sub>3</sub>が把持した半導体素子をテストトレイT・Tに搬入していることから、1行目のピッカーPK<sub>1</sub>及び2行目のピッカーPK<sub>2</sub>と3行目のピッカーPK<sub>3</sub>及び4行目のピッカーPK<sub>4</sub>をブロック化することができ、結果として、間隔調節装置の構成の簡略化を図ることができる。このため、搬入用のピックアンドプレイス装置500のそれぞれのピッカーPKの各行間間隔を調節するために、単にシリンダーだけを用いれば済むので、ピッカーPKの数を増やす場合であっても、ピッカーPKの増大分だけの重量増大異常を来たすことはないので、重量増加を極力抑えることができ、しかも、1回の作動時により多くの半導体素子を移動することができるので、搬入時間の短縮化を図ることが可能になる。

【0070】

さらに、半導体素子が積載される第1の積載空間がマトリックス状に配列された第1の積載要素(上記の実施形態を参照するとき、第1の積載要素は、搬入時には顧客トレイとなり、搬出時にはテストトレイとなる。)から、半導体素子が積載される第2の積載空間がマトリックス状に配列された第2の積載要素(上記の実施形態を参照するとき、第2の積載要素は、搬入時にはテストトレイとなり、搬出時にはソーティングテーブルとなる)に半導体素子を移動して載せるとき、第1の積載要素から半導体素子を把持したピックアンドプレイス装置の1回の移動・積載時に、第2の積載要素の隣り合う2つの奇数行目あるいは2つの偶数行目の第2の積載空間に選択的に移動して載せるようにしてもよい。

【0071】

以上、本発明を本発明の原理を例示するための好ましい実施の形態と結び付けて図示及び説明したが、本発明はこのような図示及び説明通りの構成及び作用に限定されるものではない。むしろ、特許請求の思想及び範ちゅうを逸脱しない範囲内であれば、本発明に対する多数の変更及び修正が可能であるということは、当業者にとって明らかである。よって、これらの全ての適切な変更及び修正と均等物も本発明の範囲に属すると見なされるべきである。

【図面の簡単な説明】

【0072】

【図1】通常の顧客トレイを示す平面図。

【図2】通常のテストトレイを示す平面図。

【図3】通常のテストトレイを示す平面図。

【図4】本発明による作動方法が適用されるテストハンドラを示す概略平面図。

【図5】本発明による作動方法において使われる搬入用のピックアンドプレイス装置を示す概略平面図。

【図6】図5に示す搬入用のピックアンドプレイス装置に適用されるブロック化された一対のピッカーを示す正面図。

【図7A】図5に示す搬入用のピックアンドプレイス装置の作動を説明するための参照図

10

20

30

40

50

。

【図 7 B】本発明の他の実施形態による搬入用のピックアンドプレイス装置及びその作動を説明するための参照図。

【図 7 C】本発明の他の実施形態による搬入用のピックアンドプレイス装置及びその作動を説明するための参照図。

【図 7 D】本発明の他の実施形態による搬入用のピックアンドプレイス装置及びその作動を説明するための参照図。

【図 7 E】本発明の他の実施形態による搬入用のピックアンドプレイス装置及びその作動を説明するための参照図。

【図 8】本発明の作動方法において使われるソーティング用のピックアンドプレイス装置を示す概略平面図。

10

【図 9】本発明の作動方法において使われる搬出用のピックアンドプレイス装置を示す概略平面図。

【図 10】本発明の作動方法において使われるソーティングテーブルを示す平面図。

【図 11】図 8 に示すソーティング用のピックアンドプレイス装置の作動を説明するための参照図。

【図 12】図 9 に示す搬出用のピックアンドプレイス装置の作動を説明するための参照図

。

【図 13 A】それぞれ図 2 及び図 3 に示すテストトレイに半導体素子が搬入されるときにおける搬入手順を説明するための参照図。

20

【図 13 B】それぞれ図 2 及び図 3 に示すテストトレイに半導体素子が搬入されるときにおける搬入手順を説明するための参照図。

【図 14】それぞれ図 2 及び図 3 に示すテストトレイに半導体素子が搬入されるときにおける搬入手順を説明するための参照図。

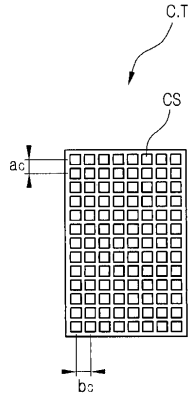
【図 15】それぞれ図 2 及び図 3 に示すテストトレイに半導体素子が搬入されるときにおける搬入手順を説明するための参照図。

【図 16】それぞれ図 2 及び図 3 に示すテストトレイに半導体素子が搬入されるときにおける搬入手順を説明するための参照図。

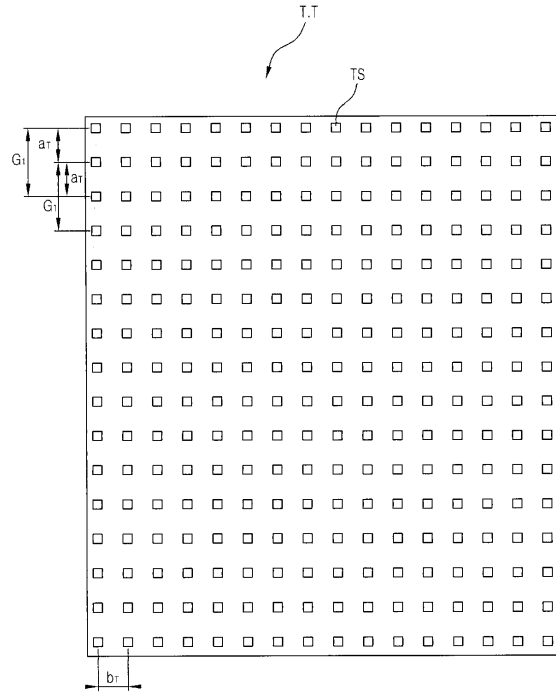
【図 17】図 5 に示す搬入用のピックアンドプレイス装置に適用されるブロック化された一対のピッカーの他の例を示す正面図。

30

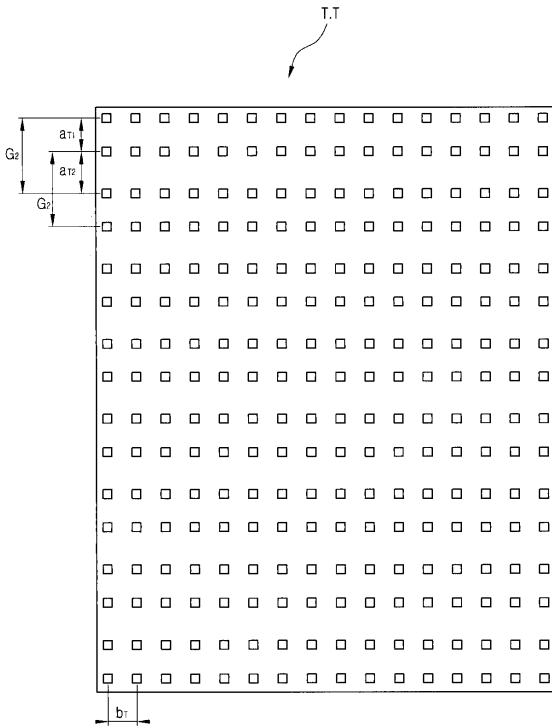
【図1】



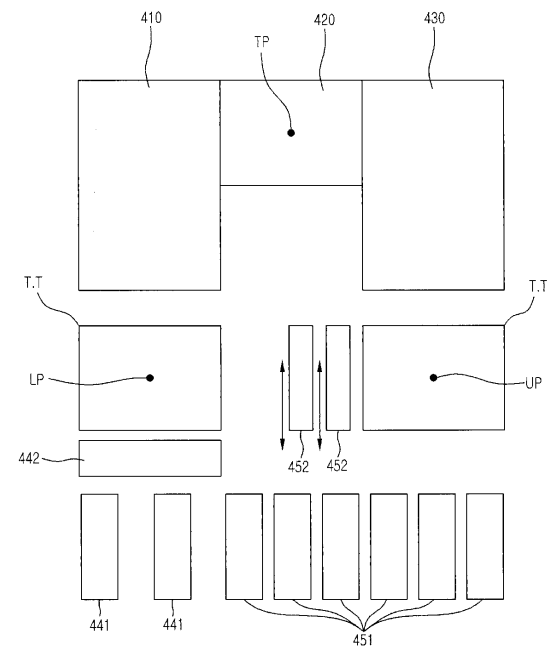
【図2】



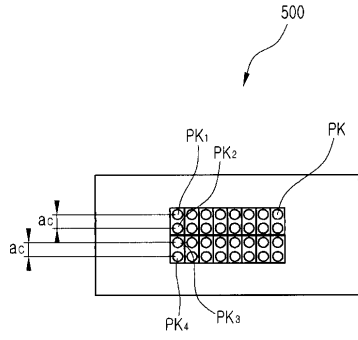
【図3】



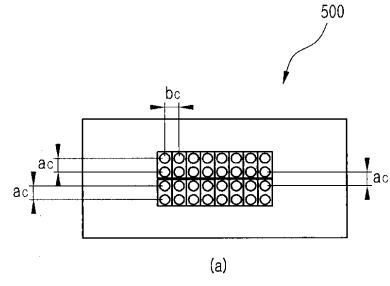
【図4】



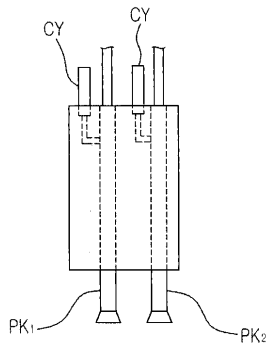
【図5】



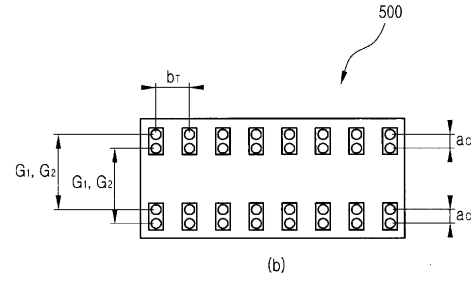
【図7A】



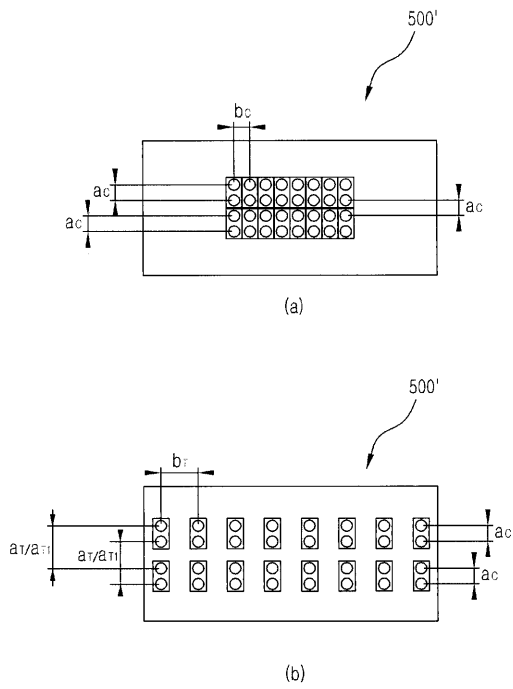
【図6】



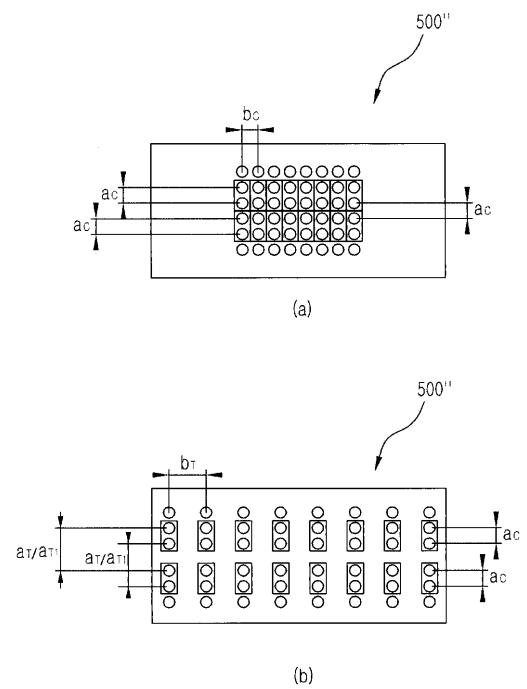
【図7B】



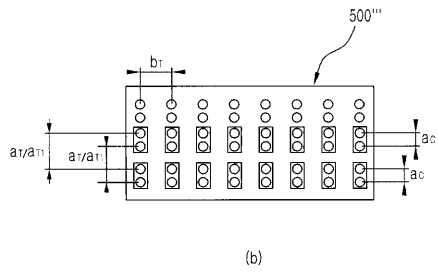
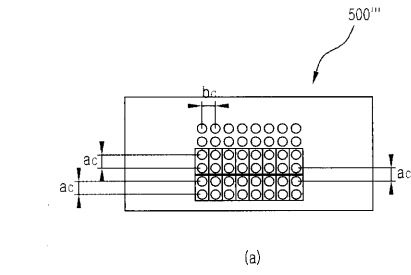
【図7C】



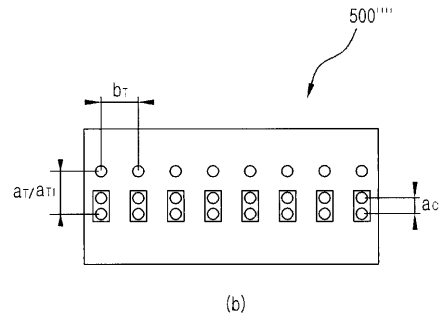
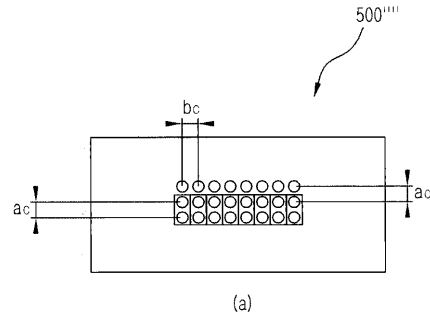
【図7C】



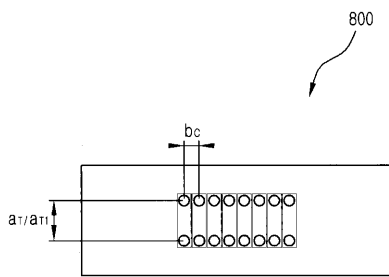
【 図 7 D 】



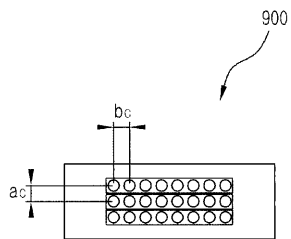
【 図 7 E 】



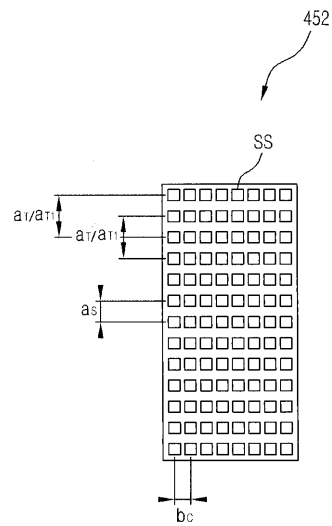
【 図 8 】



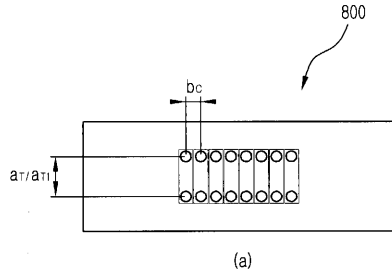
【 図 9 】



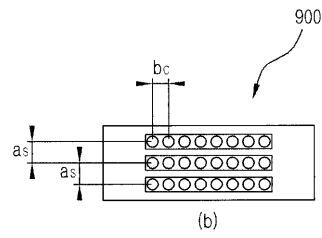
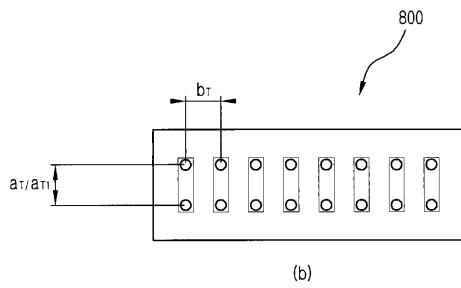
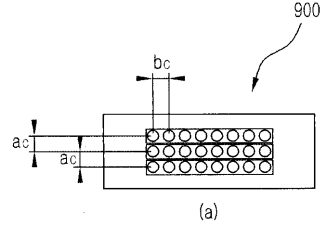
【 図 10 】



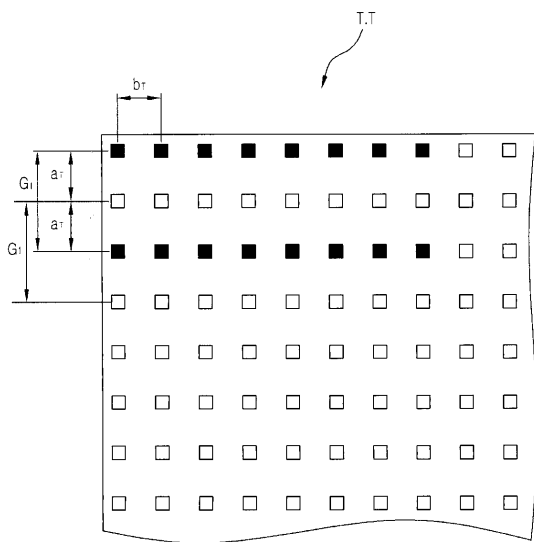
【図 1 1】



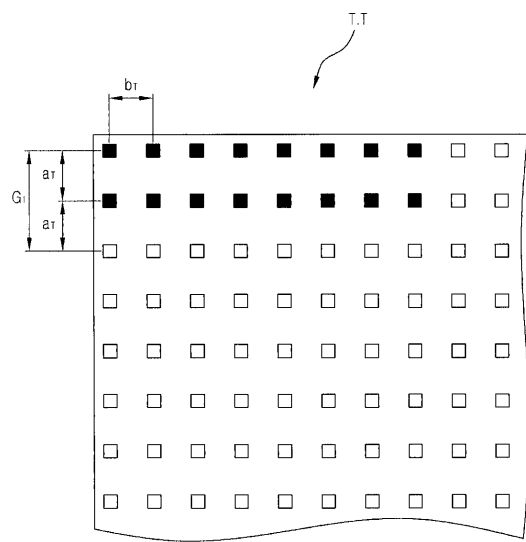
【図 1 2】



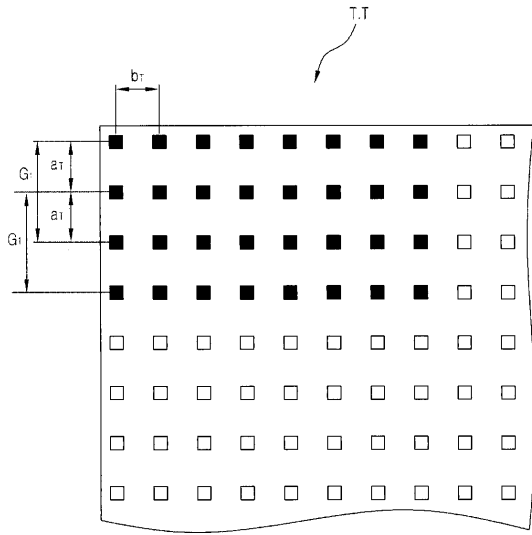
【図 1 3 A】



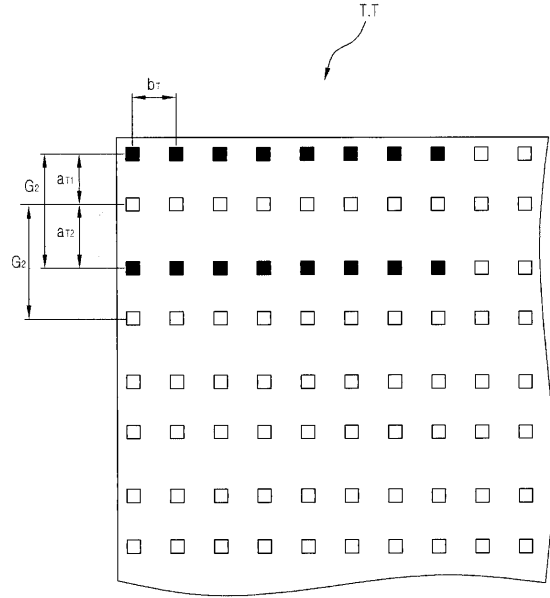
【図 1 3 B】



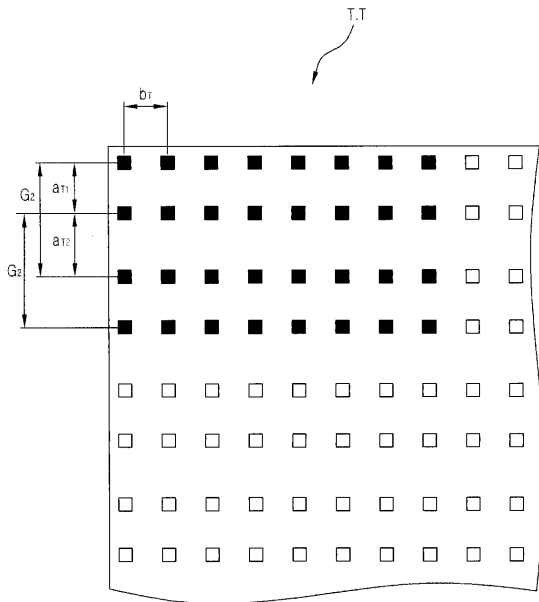
【図 14】



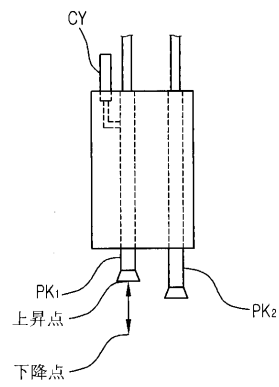
【図 15】



【図 16】



【図 17】



---

フロントページの続き

(72)発明者 ジョン イング

大韓民国, ギョンギ-ド, スウォン-シティ, ヨントン-グ, マエタン-ドン, 121  
1, ハンクック アパートメント, 608-104 ドン

(72)発明者 ヨ ドンヒュン

大韓民国, ギョンギ-ド, プチョン シ ウォンミ-グ, サン-ドン, ベクソン マエウ  
ル, プンリム アパートメント, 1901-2730 ドン

(72)発明者 ソン ヒュン

大韓民国, ソウル, ガンブク-グ, ミア 9-ドン, 258-538 ブンジ

審査官 菅藤 政明

(56)参考文献 特開平08-264993(JP,A)

特開2002-005990(JP,A)

(58)調査した分野(Int.Cl., DB名)

G01R 31/26

H01L 21/677

B65G 47/91