



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0128770
(43) 공개일자 2017년11월23일

- (51) 국제특허분류(Int. Cl.)
G02F 1/1362 (2006.01) G02F 1/13 (2006.01)
G02F 1/1368 (2006.01) H01L 27/12 (2006.01)
- (52) CPC특허분류
G02F 1/136259 (2013.01)
G02F 1/13 (2013.01)
- (21) 출원번호 10-2017-7023536
- (22) 출원일자(국제) 2015년05월21일
심사청구일자 2017년08월23일
- (85) 번역문제출일자 2017년08월23일
- (86) 국제출원번호 PCT/CN2015/079514
- (87) 국제공개번호 WO 2016/169080
국제공개일자 2016년10월27일
- (30) 우선권주장
201510198399.3 2015년04월23일 중국(CN)

- (71) 출원인
센젠 차이나 스타 옵토일렉트로닉스 테크놀로지 컴퍼니 리미티드
중국 광둥 프로빈스, 센젠 시티, 광밍 뉴 디스트릭트, 탕밍 로드, 넘버 9-2
- (72) 발명자
이, 즈광
중국 광둥 518132, 센젠 광밍, 탕밍 로드, 넘버 9-2
- (74) 대리인
유성원, 배경용, 전소정

전체 청구항 수 : 총 10 항

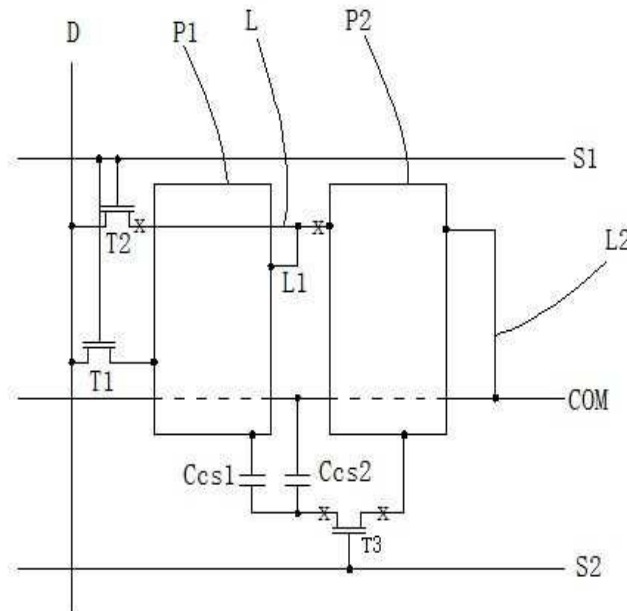
(54) 발명의 명칭 명점 복구를 거친 후의 액정 패널 및 그 명점 복구 방법

(57) 요약

본 발명은 명점 복구를 거친 후의 액정 패널 및 명점 복구 방법을 개시한다. 상기 액정 패널은 어레이 기판을 포함하고, 상기 어레이 기판은 적어도 한 명점 복구를 거친 후의 화소 구조를 포함하며, 상기 화소 구조는, 제 1 가닥 스캔 라인의 구동하에서 각각 데이터 신호를 수신하여 동일한 전압을 구비하도록 구성된 메인 화소 유닛 및

(뒷면에 계속)

대표도 - 도5



서브 화소 유닛; 및 제 2 가닥 스캔 라인의 구동하에서 서브 화소 유닛의 전압을 변화시킴으로써 메인 화소 유닛과의 사이에 전압 차가 발생하도록 마련하는 전하 공유 유닛을 포함하되, 상기 서브 화소 유닛은 명점 결함을 함유한 화소 유닛이고, 암점으로 복구된 후의 서브 화소 유닛 중에서, 박막 트랜지스터의 드레인 전극과 안테나는 연결이 단절된 상태가 되고, 안테나와 서브 화소 전극은 연결이 단절된 상태가 되며, 안테나는 메인 화소 전극에 전기적 연결되고, 서브 화소 전극은 공용 전극 배선에 전기적 연결되며, 아울러 상기 전하 공유 유닛과 메인 화소 유닛 및 서브 화소 유닛은 모두 연결이 단절된 상태가 된다.

(52) CPC특허분류

G02F 1/13624 (2013.01)

G02F 1/136286 (2013.01)

G02F 1/1368 (2013.01)

H01L 27/124 (2013.01)

G02F 2001/136263 (2013.01)

명세서

청구범위

청구항 1

명점 복구를 거친 후의 액정 패널에 있어서,

상기 액정 패널은 어레이 기판을 포함하고, 상기 어레이 기판은 적어도 한 명점 복구를 거친 후의 화소 구조를 포함하며, 상기 화소 구조는,

한 데이터 라인;

제 1 스캔 라인 및 제 2 스캔 라인;

한 공용 전극 배선;

메인 화소 유닛 및 서브 화소 유닛으로서, 상기 제 1 가닥 스캔 라인의 스캔 신호의 구동하에서 각각 데이터 라인 상의 데이터 신호를 수신하여 동일한 전압을 구비하고, 상기 메인 화소 유닛은 적어도 메인 화소 전극을 포함하며, 상기 서브 화소 유닛은 적어도 서브 화소 전극 및 제 2 박막 트랜지스터를 포함하고, 상기 제 2 박막 트랜지스터의 드레인 전극은 한 안테나를 통해 상기 서브 화소 전극에 연결되며, 상기 안테나는 상기 메인 화소 전극을 가로 걸쳐 배치되도록 구성된 메인 화소 유닛 및 서브 화소 유닛; 및

상기 제 2 가닥 스캔 라인의 스캔 신호의 구동하에서 상기 서브 화소 유닛의 전압을 변경시킴으로써 상기 메인 화소 유닛의 전압과의 사이에 차이가 발생하도록 구성된 전하 공유 유닛을 포함하되,

상기 서브 화소 유닛은 명점 결함을 함유한 연고로 암점으로 복구된 후의 화소 유닛이고, 암점으로 복구된 후의 상기 서브 화소 유닛 중에서, 상기 제 2 박막 트랜지스터의 드레인 전극과 상기 안테나는 연결이 단절된 상태가 되고, 상기 안테나와 상기 서브 화소 전극은 연결이 단절된 상태가 되며, 상기 안테나는 상기 메인 화소 전극에 전기적 연결되고, 상기 서브 화소 전극은 상기 공용 전극 배선에 전기적 연결되며, 아울러 상기 전하 공유 유닛과 상기 메인 화소 유닛 및 상기 서브 화소 유닛은 모두 연결이 단절된 상태가 되는 명점 복구를 거친 후의 액정 패널.

청구항 2

제 1 항에 있어서,

상기 연결이 단절된 상태는 절단 방식을 통해 두개의 부재를 상호 절연시키는 것인 명점 복구를 거친 후의 액정 패널.

청구항 3

제 1 항에 있어서,

상기 안테나는 제 1 수정 보완 라인을 통해 상기 메인 화소 전극에 전기적 연결되고, 상기 서브 화소 전극은 제 2 수정 보완 라인을 통해 상기 공용 전극 배선에 전기적 연결되는 명점 복구를 거친 후의 액정 패널.

청구항 4

제 1 항에 있어서,

상기 메인 화소 유닛은 제 1 박막 트랜지스터를 더 포함하고, 상기 제 1 박막 트랜지스터의 게이트 전극은 상기 제 1 스캔 라인에 전기적 연결되며, 소스 전극은 상기 데이터 라인에 전기적 연결되고, 드레인 전극은 상기 메인 화소 전극에 전기적 연결되는 명점 복구를 거친 후의 액정 패널.

청구항 5

제 1 항에 있어서,

상기 제 2 박막 트랜지스터의 게이트 전극은 상기 제 1 스캔 라인에 전기적 연결되고, 소스 전극은 상기 데이터

라인에 전기적 연결되는 명점 복구를 거친 후의 액정 패널.

청구항 6

제 1 항에 있어서,

상기 전하 공유 유닛은 제 3 박막 트랜지스터를 포함하고, 상기 서브 화소 유닛을 암점으로 복구한 후, 상기 제 3 박막 트랜지스터의 드레인 전극과 상기 서브 화소 전극은 연결이 단절된 상태가 되고, 상기 제 3 박막 트랜지스터의 소스 전극과 상기 메인 화소 전극 및 상기 공용 전극 배선 사이는 모두 연결이 단절된 상태가 되는 명점 복구를 거친 후의 액정 패널.

청구항 7

액정 패널의 명점 복구 방법에 있어서,

상기 액정 패널은 어레이 기판을 포함하고, 상기 어레이 기판은 적어도 한 명점 복구를 거친 후의 화소 구조를 포함하며, 상기 화소 구조는,

한 데이터 라인;

제 1 스캔 라인 및 제 2 스캔 라인;

한 공용 전극 배선;

메인 화소 유닛 및 서브 화소 유닛으로서, 상기 제 1 가닥 스캔 라인의 스캔 신호의 구동하에서 각각 데이터 라인 상의 데이터 신호를 수신하여 동일한 전압을 구비하고, 상기 메인 화소 유닛은 적어도 메인 화소 전극을 포함하며, 상기 서브 화소 유닛은 적어도 서브 화소 전극 및 제 2 박막 트랜지스터를 포함하고, 상기 제 2 박막 트랜지스터의 드레인 전극은 한 안테나를 통해 상기 서브 화소 전극에 연결되며, 상기 안테나는 상기 메인 화소 전극을 가로 걸쳐 배치되도록 구성된 메인 화소 유닛 및 서브 화소 유닛; 및

상기 제 2 가닥 스캔 라인의 스캔 신호의 구동하에서 상기 서브 화소 유닛의 전압을 변경시킴으로써 상기 메인 화소 유닛의 전압과의 사이에 차이가 발생하도록 구성된 전하 공유 유닛을 포함하되,

상기 서브 화소 유닛은 명점 결함을 함유한 연고로 암점으로 복구된 화소 유닛이고, 상기 복구 방법은,

레이저 절단 방식을 통해 상기 제 2 박막 트랜지스터의 드레인 전극과 상기 안테나의 연결 부위를 분단 절연시키고, 상기 안테나와 상기 서브 화소 전극의 연결 부위를 분단 절연시키며, 상기 전하 공유 유닛과 상기 메인 화소 유닛 및 서브 화소 유닛의 연결 부위를 모두 분단 절연시키는 단계; 및

레이저 용접 방식을 통해 상기 안테나를 상기 메인 화소 전극에 전기적 연결시키고, 상기 서브 화소 전극을 상기 공용 전극 배선에 전기적 연결시키는 단계를 포함하는 액정 패널의 명점 복구 방법.

청구항 8

제 7 항에 있어서,

수정 보완 라인을 레이저 용접하는 방식을 통해 상기 안테나를 상기 메인 화소 전극에 전기적 연결시키고, 상기 서브 화소 전극을 상기 공용 전극 배선에 전기적 연결시키는 액정 패널의 명점 복구 방법.

청구항 9

제 7 항에 있어서,

상기 전하 공유 유닛은 제 3 박막 트랜지스터를 포함하되,

레이저 절단 방식을 통해 상기 제 3 박막 트랜지스터의 드레인 전극과 상기 서브 화소 전극의 연결 부위를 분단 절연시키고, 상기 제 3 박막 트랜지스터의 소스 전극과 상기 메인 화소 전극 및 상기 공용 전극 배선 사이의 연결 부위를 모두 분단 절연시키는 액정 패널의 명점 복구 방법.

청구항 10

제 7 항에 있어서,

상기 메인 화소 유닛은 제 1 박막 트랜지스터를 더 포함하되,

상기 제 1 박막 트랜지스터의 게이트 전극은 상기 제 1 스캔 라인에 전기적 연결되고, 소스 전극은 상기 데이터 라인에 전기적 연결되며, 드레인 전극은 상기 메인 화소 전극에 전기적 연결되는 액정 패널의 명점 복구 방법.

발명의 설명

기술 분야

[0001] 본 발명은 액정 디스플레이 기기의 기술분야에 관한 것으로, 특히 액정 패널의 명점 복구 방법 및 명점 복구를 거친 후의 액정 패널에 관한 것이다.

배경 기술

[0002] 액정 디스플레이 기기(Liquid Crystal Display; LCD)는 평면 초박형 디스플레이 장비로서, 일정 수량의 컬러 또는 흑백 화소로 구성되며, 광원 또는 반사면의 전방에 거치된다. 액정 디스플레이 기기는 에너지 소모가 매우 낮고, 아울러 고화질, 소부피, 경량성의 특점을 구비하고 있어 대중들의 사랑을 배가로 받고 있으며, 디스플레이 기기의 주류를 이루었다. 현재, 액정 디스플레이 기기는 박막 트랜지스터(Thin Film Transistor; TFT) 액정 디스플레이 기기를 주류로 하고 있으며, 액정 패널은 액정 디스플레이 기기의 주요 어셈블리이다.

[0003] 액정 패널은 통상적으로 박막 트랜지스터 어레이 기관, 컬러 광 필터링 기관 및 액정층으로 구성된다. 여기서, 박막 트랜지스터 어레이 기관 상에는 어레이 형태로 복수의 화소 유닛(Pixel)이 배치 분포되어 있으며, 모든 각각의 화소 유닛은 적어도 하나의 박막 트랜지스터, 및 박막 트랜지스터와 대응되게 배치된 화소 전극(Pixel Electrode)을 포함한다. 박막 트랜지스터는 화소 유닛의 동작을 작동시키는 스위칭 소자로서, 스캔 라인(Scan Line) 및 데이터 라인(Data Line)과 연결되고, 스캔 신호의 구동하에서 데이터 신호의 전압을 대응되는 화소 전극 상에 로딩함으로써 이미지 정보의 디스플레이를 실현한다. 이밖에, 화소 전극의 일부분 영역은 스캔 라인 또는 기관의 공용 전극 배선(Common Line) 상에 덮히고, 중첩된 부분은 저장 커패시터(Cst)로서 화소 전극에 로딩된 데이터 신호의 전압을 안정화시켜 화면 디스플레이의 품질이 유지되도록 한다.

[0004] 현재, 광대 시야각의 디스플레이 품질을 향상하기 위하여, 설사 경사 관찰 및 정면 관찰의 색상 일치성이 이상적일지라도 액정 패널의 화소 구조는 통상적으로 전하 공유형으로 불리우는 화소 구조(charge-share pixel)를 적용한다. 도 1은 종래의 전하 공유형 화소 구조의 구조 모식도이다. 도 1에 도시된 바와 같이, 전하 공유 기술을 적용하였기에 상기 화소 구조는 메인 화소 유닛 및 서브 화소 유닛을 포함하며, 한 전하 공유 유닛을 더 포함한다. 여기서, 메인 화소 유닛은 메인 화소 전극(P1) 및 제 1 박막 트랜지스터(T1)를 포함하되, 상기 제 1 박막 트랜지스터(T1)의 게이트 전극은 제 1 스캔 라인(S1)에 전기적 연결되고, 소스 전극은 데이터 라인(D)에 전기적 연결되며, 드레인 전극은 상기 메인 화소 전극(P1)에 전기적 연결된다. 서브 화소 유닛은 서브 화소 전극(P2) 및 제 2 박막 트랜지스터(T2)를 포함하되, 상기 제 2 박막 트랜지스터(T2)의 게이트 전극은 제 1 스캔 라인(S1)에 전기적 연결되고, 소스 전극은 데이터 라인(D)에 전기적 연결되며, 드레인 전극은 한 안테나(L)를 통해 서브 화소 전극(P2)에 전기적 연결되고, 상기 안테나(L)는 상기 메인 화소 전극(P1)을 가로 걸쳐 배치된다. 전하 공유 유닛은 제 3 박막 트랜지스터(T3)를 포함하되, 상기 제 3 박막 트랜지스터(T3)의 게이트 전극은 제 2 스캔 라인(S2)에 전기적 연결되고, 드레인 전극은 서브 화소 전극(P2)에 전기적 연결되며, 소스 전극과 메인 화소 전극(P1) 사이에는 제 1 전하 커패시터(Ccs1)가 형성되고, 아울러 소스 전극은 대응되는 공용 전극 배선(COM)과의 사이에서 제 2 전하 커패시터(Ccs2)를 형성한다. 상기 전하 공유형 화소 구조의 등가적 회로도는 도 2에 도시된 바와 같다. 여기서, Cgs1은 메인 화소 유닛의 기생 커패시터이고, Cst1은 메인 화소 유닛의 저장 커패시터이며, Clc1은 메인 화소 유닛의 액정 커패시터이고, Cgs2는 서브 화소 유닛의 기생 커패시터이며, Cst2는 서브 화소 유닛의 저장 커패시터이고, Clc2는 서브 화소 유닛의 액정 커패시터이다.

[0005] 전하 공유 기술의 기본 원리는 하기와 같다. 먼저, 제 1 스캔 라인(S1)에 스캔 신호가 전달되어 오면, 제 1 박막 트랜지스터(T1) 및 제 2 박막 트랜지스터(T2)의 드레인 전극 및 소스 전극은 턴온(turn on)되어 메인 화소 전극(P1) 및 서브 화소 전극(P2)의 전압이 데이터 라인(D)으로부터 전해져오는 데이터 신호의 작용하에서 동일한 전위에 도달하게 하고, 그다음 제 2 스캔 라인(S2)에서 스캔 신호가 전달되어 오면, 제 1 박막 트랜지스터(T1) 및 제 2 박막 트랜지스터(T2)의 드레인 전극 및 소스 전극은 턴오프(turn off)되며, 아울러 제 3 박막 트랜지스터(T3)의 드레인 전극 및 소스 전극은 턴온됨으로써 서브 화소 전극(P2) 상의 전하가 제 2 전하 커패시터

(Ccs2)를 통하여 공용 전극 배선(COM)을 향해 이전되도록 하고, 서브 화소 전극(P2)의 전압과 메인 화소 전극(P1)의 전압 사이에 전압차가 발생하게 하며, 나아가 서브 화소 유닛의 액정과 메인 화소 유닛의 액정이 상이한 오프셋 각도로 오프셋되게 함으로써 광대 시야각 컬러 오프셋에 대한 멀티 도메인 디스플레이 보상의 기술적 효과를 달성한다.

[0006] 액정 패널의 제작 과정 중, 제조 행정 공정 및 이전 운송이 포함되는데, 이 과정 중에 수많은 입자 물질 (particle)이 생성된다. 이러한 입자 물질이 일부분은 세척 기기에 의해 세척되고, 다른 일부분은 액정 패널 상 (Array side or CF side; 어레이 기판 또는 컬러 필름 기판)에 잔류하게 되며, 이러한 액정 패널 상에 잔류한 입자 물질은 액정 패널 점등 시 명점(light spot), 명(압)선, 파쇄 명점 및 쇠약 명(압)선 등을 초래하게 되는데, 이러한 영향은 액정 패널 상에 나타나는 것이 허용되지 않는다. 따라서, YAG laser(이트륨 알루미늄 가넷 레이저 기기)로 액정 패널에 대한 수정 보완을 진행하여 입자 물질을 제거하거나 명점을 암점(scotoma)으로 수정 보완한다. 액정 패널의 품질 및 육안의 감각 기관을 보장하기 위해서는 명점의 존재가 절대 허용되지 않기 때문에, 명점을 암점으로 수정 보완할 필요가 있다.

[0007] 도 1에 도시된 바와 같은 전하 공유형의 화소 구조의 경우, 명점이 서브 화소 유닛에 나타나는 경우, 종래기술 중 서브 화소 유닛의 명점을 암점으로 수정 보완하는 방법은 하기와 같다. 도 3의 모식도를 참조하면, 먼저 제 2 박막 트랜지스터(T2)의 드레인 전극과 안테나(L)의 연결 부위를 단절시키고, 아울러 제 3 박막 트랜지스터(T3)의 드레인 전극 및 소스 전극의 접선을 절단하며(도 3 중의 x 참조), 그다음 서브 화소 전극(P2) 및 공용 전극 배선(COM)을 용접하여 단락시켜(도 3 중의 L0 참조) 결함이 존재하는 서브 화소 유닛을 상시적 암담 상태로 복구시킴으로써 액정 패널의 양호율을 향상시킨다. 상기 방법에 있어서, 복구 후의 서브 화소 유닛 중의 안테나(L)는 공용 전극 배선(COM)과 대응되는 전위를 구비하며, 아울러 안테나(L)는 상기 메인 화소 전극(P1)을 가로 걸쳐 배치되므로 메인 화소 유닛의 저장 커패시터(Cst1)의 증가를 초래한다.

[0008] 하나의 화소 유닛 중에서, 박막 트랜지스터가 끊임 없이 반복적으로 턴온 및 턴오프된 후 하나의 피드 스루 (feed through) 전압(ΔV)이 생성된다. 구체적으로, 상술한 바와 같은 화소 구조 중의 메인 화소 유닛의 경우,

$$\Delta V = \frac{(V_{gh} - V_{gt})C_{gs1}}{C_{gs1} + C_{l1} + C_{st1}}$$
 피드 스루 전압은, 인데, 여기서, V_{gh} 는 제 1 박막 트랜지스터(T1)의 턴온 전압이고, V_{gt} 는 제 1 박막 트랜지스터(T1)의 턴오프 전압이다. 도 4는 하나의 화소 유닛이 수신한 전압 신호의 파형도인데, 도면 중 V_d 는 데이터 신호 구동 전압의 파형을 표시하고, V_g 는 스캔 신호 구동 전압의 파형을 표시하며, V_p 는 화소 전극이 수신한 실제 전압 신호의 파형을 표시하고, V_{com} 는 공공 전압 신호를 표시한다. 도 4에 도시된 바와 같이, 피드 스루 전압(ΔV)의 존재로 인해, 데이터 신호 구동 전압(V_d)의 양의 반주기든지 음의 반주기든지 막론하고 화소 전극 충전 완료 후의 전압(V_p)은 모두 구동 전압(V_d)보다 작는데, 그 차의 값은 마침 ΔV 이다. 또한, 양의 반주기 중의 V_p 와 V_{com} 의 차의 값과, 음의 반주기 중의 V_p 와 V_{com} 의 차의 값의 절대치는 동일하다. 따라서, 메인 화소 유닛은, 저장 커패시터(C_{st1})가 증가할 경우, 전술한 ΔV 의 계산 수식으로부터 알다시피 ΔV 는 감소하고, 공공 전압(V_{com})이 변화하지 않는 경우, 데이터 신호 구동 전압(V_d)의 양의 반주기 내에서, V_p 와 V_{com} 의 차의 값은 증가(디스플레이 화면이 암담한 편이지만, 주파수가 비교적 빠른 연고로 암담에 근접한 상태가 쉽게 감지되지 않음)한다. 한편, 데이터 신호 구동 전압(V_d)의 음의 반주기 내에서, V_p 와 V_{com} 의 차의 값은 감소된다(디스플레이 화면이 광명에 근접). 결국, 전체적으로 디스플레이 상에 하나의 미세 명점의 존재가 감각될 것이다. 따라서, 서브 화소 유닛을 복구한 후, 메인 화소 유닛의 저장 커패시터(C_{st1})에 대한 영향을 가급적으로 회피해야 할 것이다.

발명의 내용

해결하려는 과제

[0009] 종래기술에 존재하는 부족점을 감안하여, 본 발명은 전하 공유형 화소 구조의 서브 화소 유닛에 대해 명점 복구를 진행한 후, 메인 화소 유닛의 저장 커패시터를 변경시키지 않고, 메인 화소 유닛의 피드 스루(feed through) 전압에 대한 영향을 회피하며, 액정 패널의 디스플레이 품질을 확보한 액정 패널의 명점 복구 방법 및 명점 복구를 거친 후의 액정 패널을 제공하고자 한다.

과제의 해결 수단

[0010] 상술한 목적을 실현하기 위하여 본 발명은 하기와 같은 기술방안을 적용한다.

[0011] 본 발명은 명점 복구를 거친 후의 액정 패널에 있어서, 상기 액정 패널은 어레이 기판을 포함하고, 상기 어레이 기판은 적어도 한 명점 복구를 거친 후의 화소 구조를 포함하며, 상기 화소 구조는, 한 데이터 라인; 제 1 스캔 라인 및 제 2 스캔 라인; 한 공용 전극 배선; 메인 화소 유닛 및 서브 화소 유닛으로서, 상기 제 1 가닥 스캔 라인의 스캔 신호의 구동하에서 각각 데이터 라인 상의 데이터 신호를 수신하여 동일한 전압을 구비하고, 상기 메인 화소 유닛은 적어도 메인 화소 전극을 포함하며, 상기 서브 화소 유닛은 적어도 서브 화소 전극 및 제 2 박막 트랜지스터를 포함하고, 상기 제 2 박막 트랜지스터의 드레인 전극은 한 안테나를 통해 상기 서브 화소 전극에 연결되며, 상기 안테나는 상기 메인 화소 전극을 가로 걸쳐 배치되도록 구성된 메인 화소 유닛 및 서브 화소 유닛; 및 상기 제 2 가닥 스캔 라인의 스캔 신호의 구동하에서 상기 서브 화소 유닛의 전압을 변경시킴으로써 상기 메인 화소 유닛의 전압과의 사이에 차이가 발생하도록 구성된 전하 공유 유닛을 포함하되, 상기 서브 화소 유닛은 명점 결함을 함유한 연고로 압점으로 복구된 후의 화소 유닛이고, 압점으로 복구된 후의 상기 서브 화소 유닛 중에서, 상기 제 2 박막 트랜지스터의 드레인 전극과 상기 안테나는 연결이 단절된 상태가 되고, 상기 안테나와 상기 서브 화소 전극은 연결이 단절된 상태가 되며, 상기 안테나는 상기 메인 화소 전극에 전기적 연결되고, 상기 서브 화소 전극은 상기 공용 전극 배선에 전기적 연결되며, 아울러 상기 전하 공유 유닛과 상기 메인 화소 유닛 및 상기 서브 화소 유닛은 모두 연결이 단절된 상태가 되는 명점 복구를 거친 후의 액정 패널을 제공한다.

[0012] 여기서, 상기 연결이 단절된 상태는 절단 방식을 통해 두개의 부재를 상호 절연시킨다.

[0013] 여기서, 상기 안테나는 제 1 수정 보완 라인을 통해 상기 메인 화소 전극에 전기적 연결되고, 상기 서브 화소 전극은 제 2 수정 보완 라인을 통해 상기 공용 전극 배선에 전기적 연결된다.

[0014] 여기서, 상기 메인 화소 유닛은 제 1 박막 트랜지스터를 더 포함하고, 상기 제 1 박막 트랜지스터의 게이트 전극은 상기 제 1 스캔 라인에 전기적 연결되며, 소스 전극은 상기 데이터 라인에 전기적 연결되고, 드레인 전극은 상기 메인 화소 전극에 전기적 연결된다.

[0015] 여기서, 상기 제 2 박막 트랜지스터의 게이트 전극은 상기 제 1 스캔 라인에 전기적 연결되고, 소스 전극은 상기 데이터 라인에 전기적 연결된다.

[0016] 여기서, 상기 전하 공유 유닛은 제 3 박막 트랜지스터를 포함하고, 상기 서브 화소 유닛을 압점으로 복구한 후, 상기 제 3 박막 트랜지스터의 드레인 전극과 상기 서브 화소 전극은 연결이 단절된 상태가 되고, 상기 제 3 박막 트랜지스터의 소스 전극과 상기 메인 화소 전극 및 상기 공용 전극 배선 사이는 모두 연결이 단절된 상태가 된다.

[0017] 상술한 바와 같은 액정 패널의 명점 복구 방법은, 레이저 절단 방식을 통해 상기 제 2 박막 트랜지스터의 드레인 전극과 상기 안테나의 연결 부위를 분단 절연시키고, 상기 안테나와 상기 서브 화소 전극의 연결 부위를 분단 절연시키며, 상기 전하 공유 유닛과 상기 메인 화소 유닛 및 서브 화소 유닛의 연결 부위를 모두 분단 절연시키는 단계; 및 레이저 용접 방식을 통해 상기 안테나를 상기 메인 화소 전극에 전기적 연결시키고, 상기 서브 화소 전극을 상기 공용 전극 배선에 전기적 연결시키는 단계를 포함한다.

[0018] 여기서, 수정 보완 라인을 레이저 용접하는 방식을 통해 상기 안테나를 상기 메인 화소 전극에 전기적 연결시키고, 상기 서브 화소 전극을 상기 공용 전극 배선에 전기적 연결시킨다.

발명의 효과

[0019] 종래기술과 비교하면, 본 발명의 실시예에서 제공한 액정 패널의 명점 복구 방법은, 전하 공유형 화소 구조의 서브 화소 유닛에 대해 명점 복구를 진행할 경우, 메인 화소 전극에 가로 걸쳐진 안테나 양단을 모두 분단 절연시키며, 아울러 안테나를 메인 화소 전극에 전기적 연결시킨다. 상기 방법을 통해 복구를 거친 후의 액정 패널 중, 안테나와 메인 화소 전극 사이에는 저장 커패시터가 형성되지 않고, 메인 화소 유닛의 저장 커패시터를 증가시키지 않으며, 메인 화소 유닛의 피드 스루(feed through) 전압에 영향을 미치는 것을 회피하고, 액정 패널의 디스플레이 품질을 확보하였다.

도면의 간단한 설명

[0020] 도 1은 전하 공유형 화소 구조의 구조 모식도이다.

도 2는 도 1에 도시된 바와 같은 전하 공유형 화소 구조의 등가적 회로도이다.

도 3은 종래기술 중에서 서브 화소 유닛에 대해 명점 복구를 수행하는 모식도이다.

도 4는 하나의 화소 유닛이 수신한 전압 신호의 파형도이다.

도 5는 본 발명의 실시예에서 서브 화소 유닛에 대해 명점 복구를 수행하는 모식도이다.

도 6은 본 발명의 실시예 중에서 서브 화소 유닛에 대해 명점 복구를 수행한 후의 등가적 회로도이다.

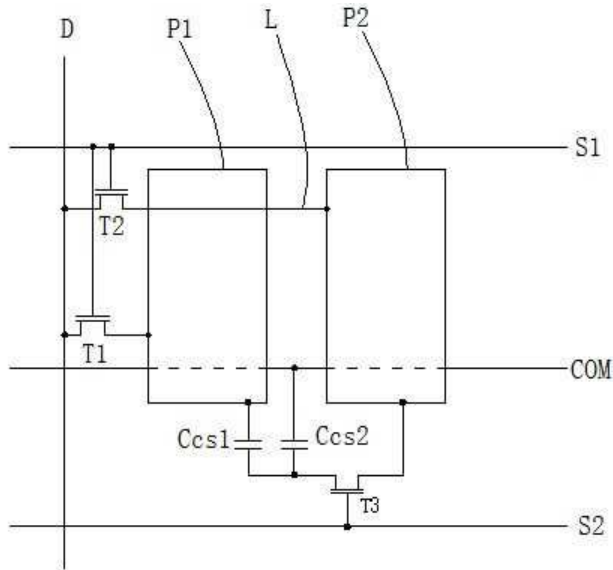
발명을 실시하기 위한 구체적인 내용

- [0021] 본 발명의 목적, 기술방안 및 기술적 효과를 가일층 설명하기 위하여, 이하 종래기술 중의 대형 사이즈 액정 패널 박막 트랜지스터 어레이 기판 상에 적용된 2G1D 화소 구조(화소 구조 중에서, 화소 유닛과 두가닥의 스캔 라인 및 한가닥의 데이터 라인은 전기적으로 연결됨)의 구조 모식도 및 등가적 회로도를 참조하여 본 발명에서 제공한 복구 방법의 동작 원리 및 실시 형태, 그리고 종래기술과 비교하여 우월한 기술적 효과를 상세히 설명한다. 설명해야 하는 바, 비록 본 발명은 2G1D 화소 구조를 상대로 설명을 진행하지만, 본 발명이 이에 의해 한정되는 것은 아니다. 서로 다른 업체에서 설계한 화소 유닛은 그 구조가 완전히 동일하지는 않은 바, 다양한 변형이 존재할 것인데, 예를 들면 1G2D 화소 구조(화소 구조 중에서, 화소 유닛과 한가닥의 스캔 라인 및 두가닥의 데이터 라인이 전기적 연결)가 더 존재하는 것이다. 따라서, 본 발명이 소속된 기술분야 내의 당업자 수준에서는 본 발명에서 개시한 사상을 이탈하지 않으면서도 기술 방안 실시의 형식적 차원 및 세부적 차원에서 다양한 수정 및 변경을 가할 수 있을 것인데, 그러한 것들도 모두 본 발명의 보호 범위에 포함되는 것이다.
- [0022] 본 실시예에서 제공한 액정 패널은 박막 트랜지스터 어레이 기판을 포함하되, 상기 어레이 기판 상에는 복수의 전하 공유형 화소 구조가 정렬 설치되어 있다. 도 1에 도시된 전하 공유형 화소 구조의 구조 모식도 및 도 2에 도시된 상기 화소 구조의 등가적 회로도를 참조한다. 상기 화소 구조는 데이터 라인(D), 제 1 스캔 라인(S1), 제 2 스캔 라인(S2), 공용 전극 배선(COM), 메인 화소 유닛, 서브 화소 유닛 및 전하 공유 유닛을 포함한다.
- [0023] 여기서, 메인 화소 유닛 및 서브 화소 유닛은 상기 제 1 가닥 스캔 라인(S1)의 스캔 신호의 구동하에서 각각 데이터 라인(D) 상의 데이터 신호를 수신하여 동일한 전압을 구비하도록 구성된다. 구체적으로, 메인 화소 유닛은 메인 화소 전극(P1) 및 제 1 박막 트랜지스터(T1)를 포함하되, 상기 제 1 박막 트랜지스터(T1)의 게이트 전극은 제 1 스캔 라인(S1)에 전기적 연결되고, 소스 전극은 데이터 라인(D)에 전기적 연결되며, 드레인 전극은 상기 메인 화소 전극(P1)에 전기적 연결된다. 서브 화소 유닛은 서브 화소 전극(P2) 및 제 2 박막 트랜지스터(T2)를 포함하되, 상기 제 2 박막 트랜지스터(T2)의 게이트 전극은 제 1 스캔 라인(S1)에 전기적 연결되고, 소스 전극은 데이터 라인(D)에 전기적 연결되며, 드레인 전극은 한 안테나(L)를 통해 서브 화소 전극(P2)에 전기적 연결되고, 상기 안테나(L)는 상기 메인 화소 전극(P1)을 가로 걸쳐 배치된다.
- [0024] 여기서, 전하 공유 유닛은 상기 제 2 가닥 스캔 라인(S2)의 스캔 신호의 구동하에서 상기 서브 화소 유닛의 전압을 변화시킴으로써 상기 메인 화소 유닛의 전압과의 사이에 차이가 발생하게 하도록 구성된다. 구체적으로, 전하 공유 유닛은 제 3 박막 트랜지스터(T3)를 포함하고, 상기 제 3 박막 트랜지스터(T3)의 게이트 전극은 제 2 스캔 라인(S2)에 전기적 연결되며, 드레인 전극은 서브 화소 전극(P2)에 전기적 연결되고, 소스 전극과 메인 화소 전극(P1) 사이에는 제 1 전하 커패시터(Ccs1)가 커플링 형성되며, 아울러 소스 전극은 대응되는 공용 전극 배선(COM)과의 사이에서도 제 2 전하 커패시터(Ccs2)를 커플링 형성한다.
- [0025] 여기서, 도 2의 등가적 회로도 중에서, Cgs1은 메인 화소 유닛의 기생 커패시터이고, Cst1은 메인 화소 유닛의 저장 커패시터이며, Clc1은 메인 화소 유닛의 액정 커패시터이고, Cgs2는 서브 화소 유닛의 기생 커패시터이며, Cst2는 서브 화소 유닛의 저장 커패시터이고, Clc2는 서브 화소 유닛의 액정 커패시터이다.
- [0026] 배경기술 중에서 소개한 바와 같이, 액정 패널의 제작 과정 중에는 제조 행정 공정 및 이전 운송이 포함되는데, 이 과정 중에서 수많은 입자 물질(particle)이 생성된다. 이들 입자 물질의 일부분은 세척 기기에 의해 세척될 것이고, 다른 일부분의 입자 물질은 액정 패널 상(Array side or CF side; 어레이 기판 또는 컬러 필름 기판)에 잔류하는데, 이와 같이 액정 패널 상에 잔류한 입자 물질은 액정 패널 점등 시 명점, 명(암)선, 파쇄 명점 및 쇠약 명(암)선 등을 초래하게 된다.
- [0027] 입자 물질이 상술한 구조의 전하 공유형 화소 구조의 서브 화소 유닛에 나타날 경우, 본 발명의 실시예는 하기와 같은 명점 복구 방법을 제공한다.
- [0028] 도 5에 도시된 바와 같은 화소 구조의 구조 모식도 및 도 6에 도시된 바와 같은 상기 화소 구조의 등가적 회로도를 참조한다. 상기 방법은 하기 단계들을 포함한다.

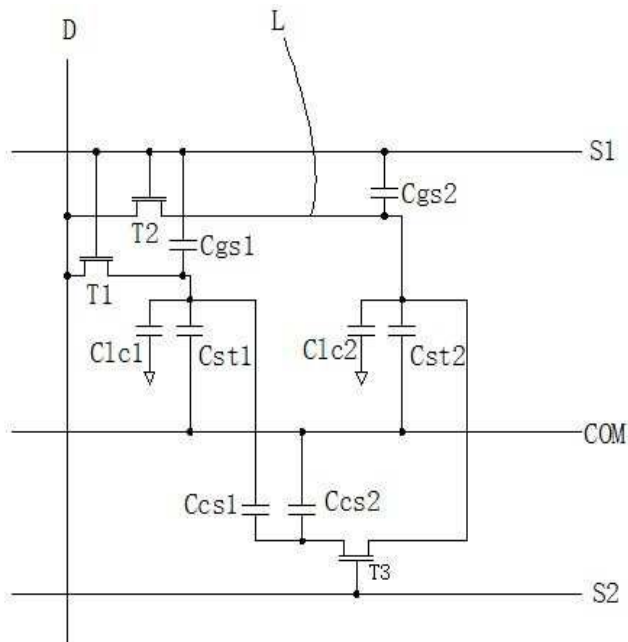
- [0029] 가. 레이저 절단의 방식을 통해 상기 제 2 박막 트랜지스터(T2)의 드레인 전극과 상기 안테나(L)의 연결 부위를 분단 절연시키고(도면 중 x로 표기), 상기 안테나(L)와 상기 서브 화소 전극(P2)의 연결 부위를 분단 절연시킨다(도면 중 x로 표기).
- [0030] 나. 레이저 절단 방식을 통해 제 3 박막 트랜지스터(T3)의 드레인 전극 및 소스 전극의 연결 부위를 분단 절연(도면 중 x로 표기)시킴으로써 제 3 박막 트랜지스터(T3)의 드레인 전극이 상기 서브 화소 전극(P2)과 연결이 단절된 상태가 되게 하고, 아울러 제 3 박막 트랜지스터(T3)의 소스 전극과 상기 메인 화소 전극(P1) 및 상기 공용 전극 배선(COM) 사이에 모두 연결이 단절된 상태가 되게 한다.
- [0031] 다. 레이저 용접 방식에 의해 상기 안테나(L)를 제 1 수정 보완 라인(L1)을 통하여 상기 메인 화소 전극(P1)에 전기적 연결시킨다.
- [0032] 라. 레이저 용접 방식에 의해 상기 서브 화소 전극(P2)을 제 2 수정 보완 라인(L2)을 통하여 상기 공용 전극 배선(COM)에 전기적 연결시킨다.
- [0033] 상술한 방법에 따라 최종적으로 명점 복구를 거친 후의 액정 패널을 획득하였다. 상기 액정 패널의 복수의 화소 구조 중에서, 적어도 하나의 화소 구조는 상술한 바와 같은 명점 복구 방법에 의해 복구된 후의 화소 구조를 적용하였다. 이밖에, 복구 후의 화소 유닛은 암점을 형성하게 된다. 그러나, 암점의 수량 또한 일정한 규점을 준수해야 하는바, 암점 개수가 지나치게 많은 경우에도 액정 패널의 레벨을 저하시키게 되며, 심지어 폐기의 경지에까지 도달하게 된다.
- [0034] 이상 정리하면, 종래기술과 비교하면, 본 발명의 실시예에서 제공한 액정 패널의 명점 복구 방법은, 전하 공유형 화소 구조의 서브 화소 유닛에 대해 명점 복구를 진행할 경우, 메인 화소 전극에 가로 걸쳐진 안테나 양단을 모두 분단 절연시키며, 아울러 안테나를 메인 화소 전극에 전기적 연결시킨다. 상기 방법을 통해 복구를 거친 후의 액정 패널 중, 안테나와 메인 화소 전극 사이에는 저장 커패시터가 형성되지 않고, 메인 화소 유닛의 저장 커패시터를 증가시키지 않으며, 메인 화소 유닛의 피드 스루(feed through) 전압에 영향을 미치는 것을 회피하고, 액정 패널의 디스플레이 품질을 확보하게 된다.
- [0035] 설명해야 하는바, 본 명세서에 있어서, "제 1" 및 "제 2" 등과 같은 관계 용어는 단지 하나의 실체 또는 동작을 다른 하나의 실체 또는 동작과 구분하기 위해 이용되는 것으로, 이들 실체 또는 동작 사이에 어떠한 실제적인 관계 또는 순서가 반드시 존재해야 한다는 것을 명시 또는 암시하고자 하는 의도는 없다. 또한, 용어 "포함", "함유" 또는 기타 임의의 변경 형태는 비배타적인 포함을 의미하는 것으로, 일 계열의 요소를 포함하는 과정, 방법, 물품 또는 장비가 언급된 요소들을 포함하는 것은 물론, 명확히 열거되지 않은 기타 요소를 더 포함하거나, 상술한 과정, 방법, 물품 또는 장비를 위해 고유된 요소를 더 포함할 수 있다는 것을 의미한다. 더이상 기타 한정 없이, 문구 "하나의...을/를 포함"에 의해 한정된 요소는 기 언급된 요소의 과정, 방법, 물품 또는 장비 중으로부터 기타의 존재 가능한 동일 요소를 배제하지 않는다.
- [0036] 상술한 내용은 단지 본 발명의 구체적인 실시형태에 지나지 않는 바, 해당 분야의 일반 당업자 수준에서는 본 발명의 원리를 일탈하지 않는 전제하에서도 약간의 개선 및 운색을 가할 수 있을 것인데, 그러한 개선 및 운색들도 응당 본 발명의 보호 범위에 포함되는 것으로 간주해야 한다는 점을 주장한다.

도면

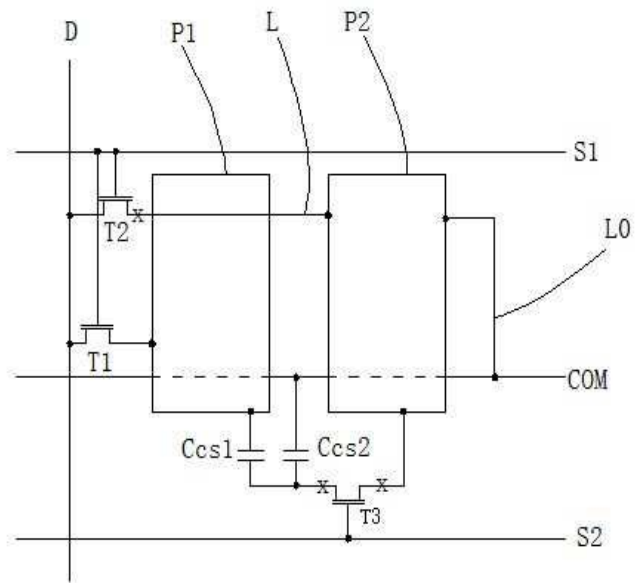
도면1



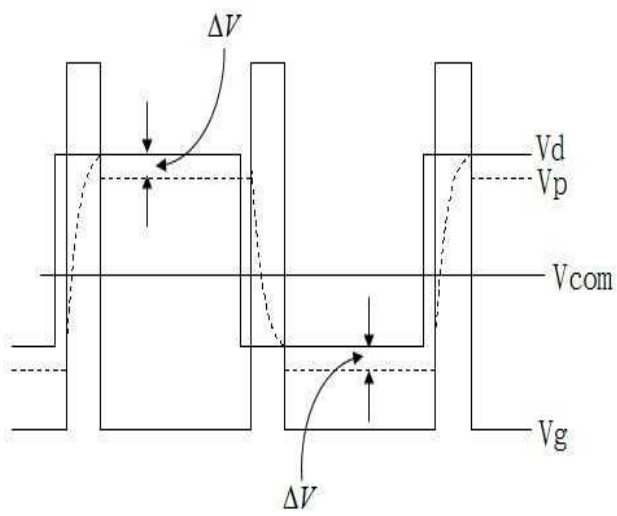
도면2



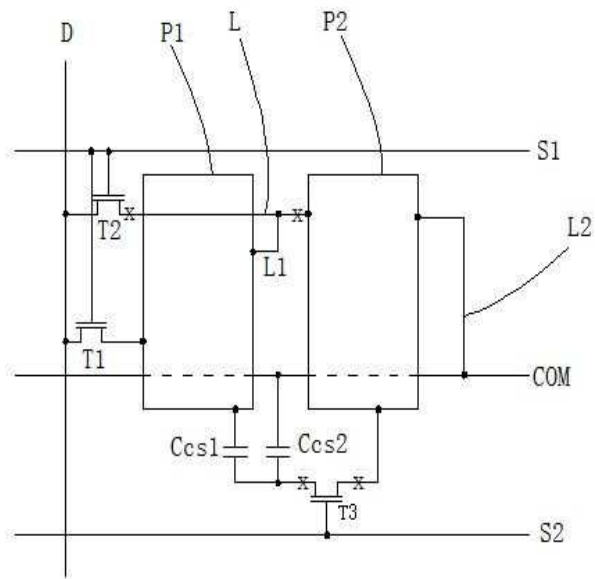
도면3



도면4



도면5



도면6

