

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5623068号
(P5623068)

(45) 発行日 平成26年11月12日(2014.11.12)

(24) 登録日 平成26年10月3日(2014.10.3)

(51) Int.Cl.

F 1

H01L 27/146 (2006.01)

H01L 27/14

A

H04N 5/369 (2011.01)

H04N 5/335

690

H04N 5/374 (2011.01)

H04N 5/335

740

請求項の数 12 (全 10 頁)

(21) 出願番号

特願2009-278009 (P2009-278009)

(22) 出願日

平成21年12月7日 (2009.12.7)

(65) 公開番号

特開2011-119620 (P2011-119620A)

(43) 公開日

平成23年6月16日 (2011.6.16)

審査請求日

平成24年12月6日 (2012.12.6)

(73) 特許権者 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(74) 代理人 100126240

弁理士 阿部 琢磨

(74) 代理人 100124442

弁理士 黒岩 創吾

(72) 発明者 岩田 旬史

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

(72) 発明者 市川 武史

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

審査官 小田 浩

最終頁に続く

(54) 【発明の名称】 固体撮像装置の製造方法

(57) 【特許請求の範囲】

【請求項 1】

第1面と前記第1面とは反対側の第2面との間に不純物濃度が 10^{17} cm^{-3} 以上である第1導電型の第1半導体領域を有し、前記第1半導体領域と前記第1面との間の第2半導体領域に第2導電型の複数の光電変換部を有し、前記第1半導体領域と前記第2面との間に不純物濃度が 10^{17} cm^{-3} 未満である前記第1導電型の第3半導体領域を有する基板を形成する工程と、

前記基板の前記第2面側から前記基板を薄くする工程と、を有し

前記薄くする工程では、第1の加工速度で前記基板を薄くした後、前記第3半導体領域の一部を残した状態で前記第1の加工速度から前記第1の加工速度より遅い第2の加工速度に変更し、前記第1半導体領域が露出するように前記第2の加工速度で前記基板を薄くし、前記第1半導体領域が露出した状態で前記薄くする工程を終了することを特徴とする固体撮像装置の製造方法。

【請求項 2】

前記第2半導体領域は、前記第1半導体領域より低い不純物濃度の第1導電型又は第2導電型であることを特徴とする請求項1に記載の固体撮像装置の製造方法。

【請求項 3】

前記薄くする工程では、前記基板の厚みが $6 \mu\text{m}$ 以下となるように前記第1の加工速度で前記基板を薄くすることを特徴とする請求項1又は2に記載の固体撮像装置の製造方法。

【請求項 4】

前記薄くする工程の後、露出した前記第1半導体領域に水素シンタリング処理を行う工程を有することを特徴とする請求項1乃至3のいずれかに記載の固体撮像装置の製造方法。

【請求項 5】

前記第1半導体領域は、前記第1面から $2.8 \sim 4.3 \mu\text{m}$ の深さに位置することを特徴とする請求項1乃至請求項4のいずれかに記載の固体撮像装置の製造方法。

【請求項 6】

前記薄くする工程が終了した時点で、露出した前記第1半導体領域の不純物濃度が、 10^{20} cm^{-3} 以下であることを特徴とする請求項1乃至請求項5のいずれかに記載の固体撮像装置の製造方法。

10

【請求項 7】

前記薄くする工程では、MP又はCMPを行うことにより前記第1の加工速度で前記基板を薄くし、渦電流方式CMP、ドライエッティング、ウエットエッティング又はPAC-E法を行うことにより前記第2の加工速度で前記基板を薄くし、前記第1半導体領域をエッティングストッパーとして用いることを特徴とする請求項1乃至請求項6のいずれかに記載の固体撮像装置の製造方法。

10

【請求項 8】

前記基板を形成する工程において、前記第1半導体領域は、前記第1面および前記第2面を有する半導体基板の前記第1面と前記第2面との間に、前記第1面を介したイオン注入により形成することを特徴とする請求項1乃至請求項7のいずれかに記載の固体撮像装置の製造方法。

20

【請求項 9】

前記イオン注入のイオン注入条件は、ドーズ量が $2 \times 10^{11} / \text{cm}^2$ 以上 $1 \times 10^{14} / \text{cm}^2$ 以下、加速エネルギーが 2.0 MeV 以上 3.4 MeV 以下であることを特徴とする請求項8に記載の固体撮像装置の製造方法。

【請求項 10】

前記基板を形成する工程において、第1導電型の半導体基板の上に前記第1半導体領域としての第1のエピタキシャル層を形成し、前記第1のエピタキシャル層の上に、前記第2半導体領域としての第2のエピタキシャル層を形成することを特徴とする請求項1乃至請求項7のいずれかに記載の固体撮像装置の製造方法。

30

【請求項 11】

前記基板を形成する工程において、第1導電型の半導体基板の中に前記第1半導体領域としてのイオン注入層を形成し、前記イオン注入層の上に前記第2半導体領域としてのエピタキシャル層を形成することを特徴とする請求項1乃至請求項7のいずれかに記載の固体撮像装置の製造方法。

【請求項 12】

前記薄くする工程の前に前記第1面の上に配線層を形成してから水素シンタリング処理を行い、前記薄くする工程の後に前記複数の光電変換部に対して前記配線層の側とは反対側にマイクロレンズを設けることを特徴とする請求項4に記載の固体撮像装置の製造方法。

40

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、裏面照射型の固体撮像装置の製造方法に関する。

【背景技術】**【0002】**

近年、より高感度の固体撮像装置を実現するために、配線が形成された表面側とは反対側の裏面を光入射側とした裏面照射型固体撮像装置が提案されている。裏面照射型固体撮像装置を形成するための基板は、シリコンなどのバルクウエハを用いた半導体基板、シリ

50

コンなどの半導体基板にフォトダイオードを形成するためのエピタキシャル層を形成したエピタキシャル基板又はS O I 基板が使用されている。

【0003】

半導体基板を用いた裏面照射型固体撮像装置の製造方法としては、半導体基板の一部に、半導体基板と異なる材料の埋め込み層からなる終点検出部を形成し、この終点検出部の露出を検知して薄膜化を終了する方法が開示されている（特許文献1参照。）。具体的には、まず、半導体基板の一部である撮像領域及び周辺回路部から離れた領域に基板表面側からシリコン酸化膜を埋め込む。次に、基板裏面側から機械的研磨法もしくはC M P 法との組合せで半導体基板を研磨し、更にプラズマエッティングを行ってシリコン酸化膜が露出する際の発光強度変化を検知して薄膜化を終了する。

10

【0004】

また、半導体基板にP⁺層を形成し、P⁺層上にpエピタキシャル層、nエピタキシャル層などを形成し、P⁺層をエッティングストップ層とすることが記載されている（特許文献2参照）。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2005-353996号公報

【特許文献2】特開2005-150521号公報

【発明の概要】

20

【発明が解決しようとする課題】

【0006】

しかしながら、従来の裏面照射型固体撮像装置の製造方法は、製造工程のスループットと受光面となる裏面の平坦性が充分ではなかった。

【0007】

特許文献1の固体撮像装置の製造方法は、終端検知用のシリコン酸化膜を、シリコン基板の表面側から開口を形成して、その開口にシリコン酸化膜を埋め込んで形成していたため、製造のスループットが低かった。また、プラズマエッティング中の発光強度変化を検出して終端検知を行うが、シリコン基板に埋め込んだシリコン酸化膜はシリコン基板の面内の限られた部分であるため、シリコン酸化膜が露出した際の発光強度の変化が小さかった。そのため、エッティングの終端検知の検出精度は充分ではなかった。さらには、シリコン基板の同様な不純物濃度領域をプラズマエッティングした場合は、プラズマエッティングの処理面では部分的なエッティング速度の違いが発生することから、エッティング終了時の面の平坦性が充分ではなかった。

30

【0008】

また、特許文献2の固体撮像装置の製造方法は、エピタキシャル層の形成が行われるため、製造のスループットが低かった。そして、一度のウエットエッティングでのシリコン基板のエッティングは、速いエッティングレートで良好なエッティング面の平坦性を得ることは難しく、良好な平坦性を得るにはエッティングレートを遅くせざるを得なかった。そのため、製造のスループットとエッティング終了時の面の平坦性を両立することは困難であった。

40

【0009】

本発明は、このような従来の構成が有していた問題を解決しようとするものであり、良好な画像を得ることができる固体撮像装置の安価な製造方法を実現することを目的とする。

【課題を解決するための手段】

【0010】

本発明の固体撮像装置の製造方法は、第1面と前記第1面とは反対側の第2面との間に不純物濃度が 10^{17} cm^{-3} 以上である第1導電型の第1半導体領域を有し、前記第1半導体領域と前記第1面との間の第2半導体領域に第2導電型の複数の光電変換部を有し、前記第1半導体領域と前記第2面との間に不純物濃度が 10^{17} cm^{-3} 未満である前

50

記第1導電型の第3半導体領域を有する基板を形成する工程と、前記基板の前記第2面側から前記基板を薄くする工程と、を有し、前記薄くする工程では、第1の加工速度で前記基板を薄くした後、前記第3半導体領域の一部を残した状態で前記第1の加工速度から前記第1の加工速度より遅い第2の加工速度に変更し、前記第1半導体領域が露出するよう前記第2の加工速度で前記基板を薄くし、前記第1半導体領域が露出した状態で前記薄くする工程を終了することを特徴とする。

【発明の効果】

【0011】

本発明の固体撮像装置の製造方法は、製造のスループットを向上することができ、光入射側となる半導体基板の裏側の面の平坦性を向上することができる固体撮像装置の製造方法を提供できる。

10

【図面の簡単な説明】

【0012】

【図1】本発明に係る固体撮像装置の製造方法の一実施形態を示す製造工程図である。

【図2】本発明に係る固体撮像装置の製造方法の一実施形態を示す製造工程図である。

【図3】本発明に係る固体撮像装置の製造方法の一実施形態を示す製造工程図である。

【図4】本発明の固体撮像装置を適用した撮像システムを示す概念図である。

【発明を実施するための形態】

【0013】

以下、本発明の実施例を図1～図4に基づいて説明する。

20

【実施例1】

【0014】

図1は、本発明に係る固体撮像装置の製造方法の一実施形態を示す製造工程図である。

【0015】

図1(a)は、第1導電型を有する半導体基板内に、イオン注入法によって高濃度の第1導電型不純物をイオン注入し、半導体基板の第1面(表面)から所定の深さに一様に高濃度にドープした第1導電型の第1半導体領域を形成した基板を示している。半導体基板10は例えばp型のシリコンであり、高濃度の第1導電型の第1半導体領域11は、p⁺型の半導体領域である。p⁺型の第1半導体領域11は、半導体基板全面にボロン(B)をイオン注入して形成している。イオン注入の条件は、ドーズ量が1E14/cm²、加速エネルギーが3.4MeVとした。イオン注入の条件の幅は、ドーズ量が2E11/cm²以上1E14/cm²以下、加速エネルギーが2.0MeV以上3.4MeV以下とすることが好ましい。この注入条件で半導体基板のイオン注入を行うことにより、入射光に応じた電荷を発生させる光電変換部12の光入射方向の厚みを最適にすることができる。イオン注入は、半導体基板の全面に行なうことが、後の半導体基板を薄くする除去工程において、処理面の平坦性を向上させるために特に有効である。また、イオン注入法は、イオン注入条件によって厚み方向の不純物濃度の分布を制御良く形成できるため、後の半導体基板を薄くする除去工程において、処理面の平坦性を向上させるために特に有効である。光電変換部12は、例えばフォトダイオードである。上記の注入条件では、半導体基板10の第1面から約2.8～4.3μmの深さを中心高濃度の第1半導体領域(p⁺半導体領域)11が形成される。光電変換部12は、第1導電型とは反対の第2導電型としてのn型の半導体領域として形成され、電子を蓄積する。光電変換部12は高濃度の第1半導体領域11と半導体基板10の第1面との間に形成される。なお、第1導電型をp型、第2導電型をn型としたが、反対導電型でも良く、その場合、高濃度の第1半導体領域がn⁺型、第2導電型の光電変換部がp型となる。n⁺型の半導体領域を形成するには、イオン注入の条件は、光電変換部12の深さを考慮してドーズ量及び加速エネルギーが適宜選択される。光電変換部12の厚みは、薄すぎると感度或いは飽和電荷量が低減し、厚すぎると光電変換部12に発生した電荷の充分な転送にトランジスタの高い動作電圧が必要、すなわち固体撮像装置の消費電力が高くなる、という理由から制御を行う。なお、上記は半導体基板にイオン注入して高濃度の第1半導体領域を形成して基板を形成する例を

30

40

50

示したが、他の形成方法を用いても良い。第1は、第1導電型の半導体基板上に高濃度の第1導電型の第1半導体領域としてのエピタキシャル層を形成し、その上に第1半導体領域より低い不純物濃度又は第1半導体領域とは異なる導電型の第2半導体領域としてのエピタキシャル層を形成する方法である。第2は、第1導電型の半導体基板内に高濃度の第1導電型の第1半導体領域としてのイオン注入層を形成し、その上に第1半導体領域より低い不純物濃度又は第1半導体領域とは異なる導電型の第2半導体領域としてのエピタキシャル層を形成する方法である。第2半導体領域としてのエピタキシャル層は、均一な不純物濃度で形成しても、エピタキシャル層の成長に伴って不純物濃度を低下させて形成しても良い。エピタキシャル層を用いる場合は、成長表面が第1面側となり、半導体基板上に形成したエピタキシャル層に光電変換部を形成することになる。

10

このような各種の形成方法によって得られた高濃度の第1導電型の不純物領域を内部に有する基板を準備して、次の回路を構成する光電変換部を形成する工程へと進む。以下は、図1(a)で示した半導体基板10を用いて固体撮像装置を製造する方法を示す。

【0016】

基板を準備した後は、図1(b)に示すように、半導体基板10に光電変換部12を含む回路を形成する。光電変換部を含む回路は、光電変換部12、フローティングディフュージョン14、転送トランジスタTr、そして、不図示の増幅トランジスタ、リセットトランジスタなどが含まれる。また、素子分離層15が光電変換部12を他の光電変換部と分離するように形成されている。転送トランジスタTrは、ゲート電極13の電圧の制御によって電荷を光電変換部12からフローティングディフュージョン14へ転送する。光電変換部12は、第1導電型とは反対の第2導電型としてのn型の半導体領域を有する。光電変換部12の第1面側には、光電変換部12の反対導電型の半導体領域を形成すると、暗電流を抑制することができるため、好適である。

20

【0017】

次に、図1(c)に示すように、半導体基板10の第1面(表面)に配線層20を形成し、水素シンタリング処理を行う。水素シンタリング処理によって、半導体基板10であるシリコン基板表面と絶縁膜との界面準位の改善や、シリコン基板とアルミニウム等からなる金属配線との電気的接合性の改善がなされ、良好な画像を得ることができる。

【0018】

次に、図2(d)に示すように、配線層20に支持基板30を貼り合わせる。そして、次の工程である半導体基板10の研磨のために支持基板側が下になるように上下を反転させる。

30

【0019】

次に、図2(e)に示すように、機械研磨法(MP)又は化学機械研磨法(CMP)によって半導体基板10を薄くする第1の除去工程を行う。半導体基板10の第2面(裏面)は、第1面の反対側であり、図の上側となっている。第1の除去工程は高濃度の第1導電型の第1半導体領域11の深さである4.3μmと次の第2の除去工程で除去する膜厚を残すために、半導体基板10が5~6μmとなるように行う。除去工程前の半導体基板10の厚みが事前に測定されている場合は、研磨装置の変位量や研磨時間を制御して研磨を行う。研磨時間を一定にして第1の除去工程を行えば工程が簡略化される。第1の除去工程はこの後に行う第2の除去工程に比べて加工速度が速い。この理由は、製造工程のスループットを向上させるためである。

40

【0020】

次に、図2(f)に示すように、高濃度の第1導電型の第1半導体領域11をエッティングストッパーとして渦電流方式CMPで半導体基板10を薄くする第2の除去工程を行う。渦電流方式CMPでは、半導体基板10が含む不純物濃度に対応する電気抵抗率の変化に応じて除去工程の終端を検知する。イオン注入した高濃度の第1導電型の第1半導体領域11をエッティングストッパーとして用いて渦電流方式CMPを行った場合、精度良く半導体基板10の厚みを制御できる。そして、渦電流方式CMPによって、良好な平坦性を有する半導体基板が形成できる。したがって、半導体基板10の裏面から厚み方向の光電

50

変換部 1 2 の配置領域が半導体基板 1 0 の全域にわたって均一になる。特許文献 1 のシリコン基板内的一部に配置された埋め込み層での終点検知によってエッチングを終了する方法では、エッチング面（光入射側となる裏面）の平坦性が損なわれ、シリコン基板面内で厚みのバラツキが発生する。光電変換部は半導体基板の配線層側から面内で均一な深さに形成されるが、光入射側となる裏面の平坦性が損なわれていると、裏面からの光電変換部の深さが面内で異なるため、感度が面内でバラツキを生じてしまう。したがって、高濃度の第 1 導電型の第 1 半導体領域 1 1 をエッチングストッパーとして利用することは、面内の特性バラツキを抑制し、良好な画質を得るために有効である。また、高濃度の第 1 導電型の第 1 半導体領域 1 1 は、光電変換部 1 2 の端部が半導体基板の第 2 面（裏面）とならないように表面反転層として機能するため、暗電流を低減することができる。表面反転層として機能させるため、半導体基板を薄くする第 2 の除去工程を終了した時に露出した高濃度の第 1 導電型の第 1 半導体領域の不純物濃度は、 10^{17} cm^{-3} 以上 10^{20} cm^{-3} 以下となるように行う。
10

【 0 0 2 1 】

次に、図 3 (g) に示すように、水素シンタリング処理を行う。第 2 の除去工程を行った後の、高濃度の第 1 導電型の第 1 半導体領域 1 1 の露出面の界面準位を改善することができる。したがって、ノイズ源となる電荷の光電変換部への影響をより低減することができる。

【 0 0 2 2 】

次に、図 3 (h) に示すように、薄くした半導体基板 1 0 の裏面にパッシベーション膜 4 1 を形成し、カラーフィルタ 4 2 、マイクロレンズ 4 3 を設けて固体撮像装置 1 を形成する。パッシベーション膜 4 1 は、窒化シリコン膜や酸化シリコン膜などで形成する。カラーフィルタは、各光電変換部 1 2 に対応する色の材料で形成する。
20

【 0 0 2 3 】

さらには、図 3 (i) に示すように、図 3 (h) で示した固体撮像装置に透明なカバー部材 2 を固定して受光領域 5 0 を封止する。

【 0 0 2 4 】

以上のように、半導体基板の除去工程を複数に分けることで工程のスループット向上と、除去工程後の半導体基板の平坦性向上が両立でき、良好な画像を得ることができる固体撮像装置を得ることができる。
30

【 実施例 2 】

【 0 0 2 5 】

次に、第 2 の実施例を説明する。本実施例が実施例 1 と異なる点は、図 2 (f) で示される第 2 の除去工程がエッチングによって行われる点である。

【 0 0 2 6 】

エッチングは、ドライエッチング又はウェットエッチングが用いられる。

【 0 0 2 7 】

ドライエッチングのためのエッチングガスとしては、CF4 , SF6 , NF3 , SiF4 , BF3 , Ar , Cl2 , SiCl4 などがある。実施例 1 の渦電流式 CMP と同様にドライエッチングにおいても、半導体基板 1 0 の不純物濃度が変化する高濃度の第 1 導電型の第 1 半導体領域 1 1 がエッチングストッパーとなり、半導体基板 1 0 の厚さは精度良く制御され、平坦性が向上する。
40

【 0 0 2 8 】

また、ウェットエッチングはアルカリウェットエッチングである。エッチング液としては、例えば、TMAH (テトラメチルアンモニウムヒドロキシド)、またはKOH (水酸化カリウム) と水とIPA (イソプロピルアルコール) の混合液、あるいはEPW (エチレンジアミン・ピロカテコール・水) などがある。いずれのエッチャントも、低濃度 p 型シリコンと高濃度 p 型シリコンとで選択比を有し、シリコン基板のエッチングにおいて高濃度の第 1 導電型の第 1 半導体領域 1 1 がエッチングストッパーとして働き、半導体基板 1 0 の厚さは精度よく制御される。したがって、半導体基板の平坦性は良好である。
50

における各々のエッチャントの p^- と p^+ のエッチレート比 (p^- / p^+) は TMAH で 10 度程、 KOH・水・IPA 混合液で 200 度程、 EPW で約 1000 であり、 EPW を用いた場合が最も半導体基板 10 の膜厚制御性が良い。高濃度の第 1 導電型の第 1 半導体領域を表面反転層として機能させるため、半導体基板を薄くする第 2 の除去工程を終了した時に露出した高濃度の第 1 導電型の第 1 半導体領域の不純物濃度は、 10^{17} cm^{-3} 以上 10^{20} cm^{-3} 以下となるように行う。

【実施例 3】

【0029】

次に、第 3 の実施例を説明する。本実施例が実施例 1 と異なる点は、図 2 (f) で示される第 2 の除去工程が PACE (Plasma Assisted Chemical Etching) 法によって行われる点である。

10

【0030】

PACE 法は、半導体基板の表面をプラズマガスにより局所的にエッティングしながら半導体基板を平坦化する方法である。したがって、半導体基板 10 の厚さは精度良く制御され、平坦性も良好であるため、良好な画像を得ることができる。高濃度の第 1 導電型の第 1 半導体領域を表面反転層として機能させるため、半導体基板を薄くする第 2 の除去工程を終了した時に露出した高濃度の第 1 導電型の第 1 半導体領域の不純物濃度は、 10^{18} cm^{-3} 以上 10^{19} cm^{-3} 以下となるように行う。

【実施例 4】

【0031】

20

次に、本発明の固体撮像装置を適用した撮像システムの一例を図 4 に示す。

【0032】

撮像システム 90 は、図 4 に示すように、主として、光学系、撮像装置 86 及び信号処理部を備える。光学系は、主として、シャッター 91、撮影レンズ 92 及び絞り 93 を備える。撮像装置 86 は、固体撮像装置 1 を含む。信号処理部は、主として、撮像信号処理回路 95、A/D 変換器 96、画像信号処理部 97、メモリ部 87、外部 I/F 部 89、タイミング発生部 98、全体制御・演算部 99、記録媒体 88 及び記録媒体制御 I/F 部 94 を備える。なお、信号処理部は、記録媒体 88 を備えなくても良い。

【0033】

シャッター 91 は、光路上において撮影レンズ 92 の手前に設けられ、露出を制御する。

30

【0034】

撮影レンズ 92 は、入射した光を屈折させて、撮像装置 86 の固体撮像装置 1 の撮像面へ被写体の像を形成する。

【0035】

絞り 93 は、光路上において撮影レンズ 92 と固体撮像装置 1 との間に設けられ、撮影レンズ 92 を通過後に固体撮像装置 1 へ導かれる光の量を調節する。

【0036】

撮像装置 86 の固体撮像装置 1 は、固体撮像装置 1 の撮像面に形成された被写体の像を画像信号に変換する。撮像装置 86 は、その画像信号を固体撮像装置 1 から読み出して出力する。

40

【0037】

撮像信号処理回路 95 は、撮像装置 86 に接続されており、撮像装置 86 から出力された画像信号を処理する。

【0038】

A/D 変換器 96 は、撮像信号処理回路 95 に接続されており、撮像信号処理回路 95 から出力された処理後の画像信号 (アナログ信号) をデジタル信号へ変換する。

【0039】

画像信号処理部 97 は、A/D 変換器 96 に接続されており、A/D 変換器 96 から出力された画像信号 (デジタル信号) に各種の補正等の演算処理を行い、画像データを生成

50

する。この画像データは、メモリ部 8 7、外部 I / F 部 8 9、全体制御・演算部 9 9 及び記録媒体制御 I / F 部 9 4 などへ供給される。

【 0 0 4 0 】

メモリ部 8 7 は、画像信号処理部 9 7 に接続されており、画像信号処理部 9 7 から出力された画像データを記憶する。

【 0 0 4 1 】

外部 I / F 部 8 9 は、画像信号処理部 9 7 に接続されている。これにより、画像信号処理部 9 7 から出力された画像データを、外部 I / F 部 8 9 を介して外部の機器（パソコン等）へ転送する。

【 0 0 4 2 】

タイミング発生部 9 8 は、撮像装置 8 6、撮像信号処理回路 9 5、A / D 変換器 9 6 及び画像信号処理部 9 7 に接続されている。これにより、撮像装置 8 6、撮像信号処理回路 9 5、A / D 変換器 9 6 及び画像信号処理部 9 7 へタイミング信号を供給する。そして、撮像装置 8 6、撮像信号処理回路 9 5、A / D 変換器 9 6 及び画像信号処理部 9 7 がタイミング信号に同期して動作する。

【 0 0 4 3 】

全体制御・演算部 9 9 は、タイミング発生部 9 8、画像信号処理部 9 7 及び記録媒体制御 I / F 部 9 4 に接続されており、タイミング発生部 9 8、画像信号処理部 9 7 及び記録媒体制御 I / F 部 9 4 を全体的に制御する。

【 0 0 4 4 】

記録媒体 8 8 は、記録媒体制御 I / F 部 9 4 に取り外し可能に接続されている。これにより、画像信号処理部 9 7 から出力された画像データを、記録媒体制御 I / F 部 9 4 を介して記録媒体 8 8 へ記録する。

【 0 0 4 5 】

以上の構成により、固体撮像装置 1 において良好な画像信号が得られれば、良好な画像（画像データ）を得ることができる。

【 符号の説明 】

【 0 0 4 6 】

1 固体撮像装置

1 0 半導体基板

1 1 高濃度の第 1 導電型の第 1 半導体領域

1 2 光電変換部

1 3 ゲート電極

1 4 フローティングディフュージョン

1 5 素子分離層

T r 転送トランジスタ

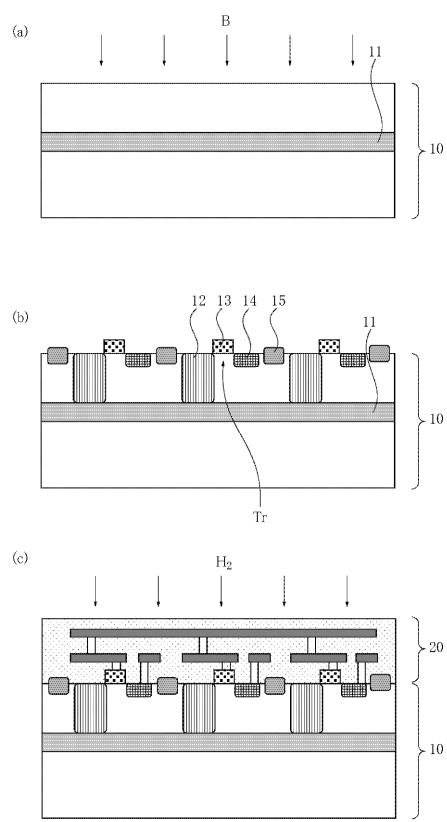
3 0 支持基板

10

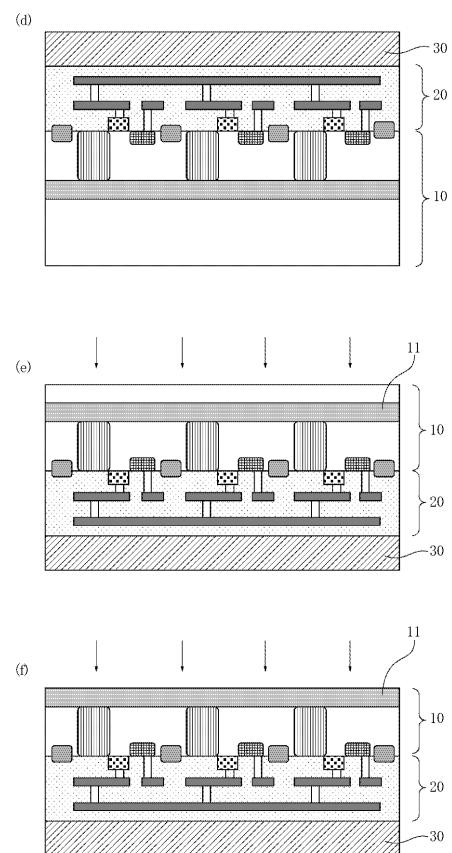
20

30

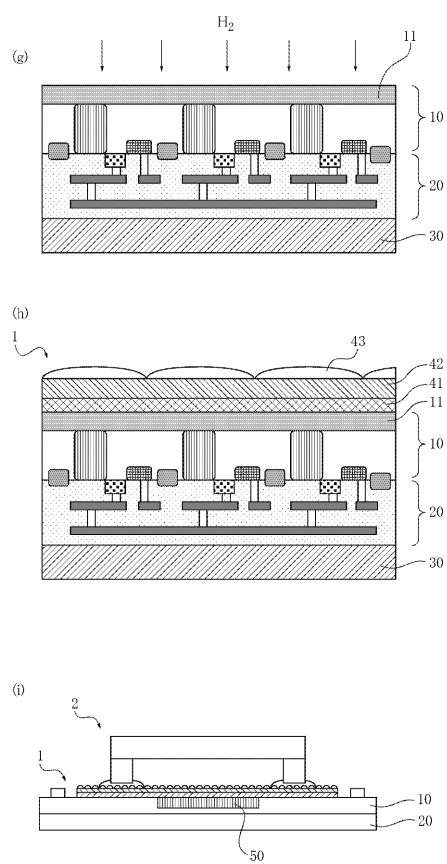
【図1】



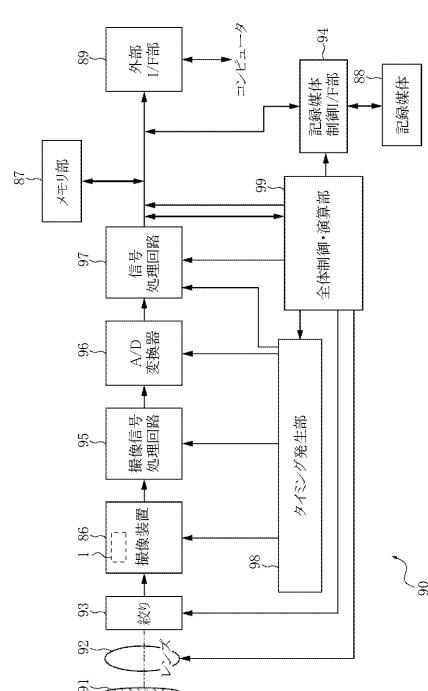
【図2】



【図3】



【図4】



フロントページの続き

(56)参考文献 特開2008-294479(JP,A)
特開2005-150521(JP,A)
特開2009-065122(JP,A)
特開2010-232420(JP,A)
特開2011-003860(JP,A)
特開2005-353996(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 27/146
H04N 5/369
H04N 5/374