

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-171237

(P2013-171237A)

(43) 公開日 平成25年9月2日(2013.9.2)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/34 (2006.01)	G09G 3/34 C	5C080
G09G 3/20 (2006.01)	G09G 3/20 621A	
	G09G 3/20 641P	
	G09G 3/20 660U	
	G09G 3/20 624B	

審査請求 未請求 請求項の数 7 O L (全 29 頁) 最終頁に続く

(21) 出願番号 特願2012-36179 (P2012-36179)
 (22) 出願日 平成24年2月22日 (2012.2.22)

(71) 出願人 000002369
 セイコーエプソン株式会社
 東京都新宿区西新宿2丁目4番1号
 (74) 代理人 110000752
 特許業務法人朝日特許事務所
 (72) 発明者 山田 裕介
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
 (72) 発明者 武藤 幸太
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
 Fターム(参考) 5C080 AA13 BB05 EE29 JJ02 JJ03
 JJ06 JJ07 KK07

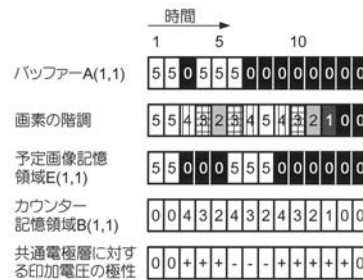
(54) 【発明の名称】 電気光学装置の制御装置、電気光学装置の制御方法、電気光学装置及び電子機器

(57) 【要約】

【課題】画素の階調変更の途中で新たに階調変更の動作を開始する場合、階調の変化を認識できるようにする。

【解決手段】画素を黒にする書き込み動作の途中でバッファA(i, j)の内容が画素を白にする内容となった場合、画素を黒にする書き込み動作を開始したフレームを含む3フレームの間は黒の書き込み動作を続け、3フレーム目が終了した後で画素を白にする書き込み動作を開始する。また、画素を白にする書き込み動作の途中でバッファA(i, j)の内容が画素を黒にする内容となった場合、画素を白にする書き込み動作を開始したフレームを含む3フレームの間は、白の書き込み動作を続け、3フレーム目が終了した後で画素を黒にする書き込み動作を開始する。

【選択図】図11



【特許請求の範囲】**【請求項 1】**

複数の画素を含む表示部を備え、前記画素を第 1 階調から第 2 階調へ変化させる書き込み動作と、前記第 2 階調から前記第 1 階調へ変化させる書き込み動作が、前記画素へ電圧を複数回印加する動作によって行われる電気光学装置の制御装置であって、

前記画素の階調を前記第 1 階調又は前記第 2 階調へ変化させる書き込み動作を開始してから経過したフレーム数を画素毎にカウントするカウント部と、

前記画素において前記書き込み動作が完了していない場合、当該画素について前記カウント部でカウントされたフレーム数が予め定められたフレーム数になるまでは、当該画素について当該書き込み動作によって得られる階調と異なる階調への書き込み動作の開始を禁止し、予め定められたフレーム数がカウントされた後に、当該書き込み動作によって得られる階調と異なる階調への書き込み動作を開始する書き込み部と

を備える電気光学装置の制御装置。

【請求項 2】

前記書き込み部は、完了していない書き込み動作が、前記画素が前記第 1 階調の状態又は前記第 2 階調の状態からの書き込み動作である場合、前記カウント部でカウントされたフレーム数が予め定められたフレーム数になるまでは、当該画素について当該書き込み動作によって得られる階調と異なる階調への書き込み動作の開始を禁止し、予め定められたフレーム数がカウントされた後に、当該書き込み動作によって得られる階調と異なる階調への書き込み動作を開始すること

を特徴とする請求項 1 に記載の電気光学装置の制御装置。

【請求項 3】

前記書き込み部は、完了していない書き込み動作が、前記画素が前記第 1 階調と前記第 2 階調との間の階調の状態からの書き込み動作である場合、前記カウント部でカウントされたフレーム数が予め定められたフレーム数になるまでは、当該画素について当該書き込み動作によって得られる階調と異なる階調への書き込み動作の開始を禁止し、予め定められたフレーム数がカウントされた後に、当該書き込み動作によって得られる階調と異なる階調への書き込み動作を開始すること

を特徴とする請求項 1 又は請求項 2 に記載の電気光学装置の制御装置。

【請求項 4】

前記予め定められたフレーム数は、画素の階調を前記第 1 階調へ変化させる書き込み動作と、画素の階調を前記第 2 階調へ変化させる書き込み動作とで異なること

を特徴とする請求項 1 乃至請求項 3 のいずれか一項に記載の電気光学装置の制御装置。

【請求項 5】

複数の画素を含む表示部を備え、前記画素を第 1 階調から第 2 階調へ変化させる書き込み動作と、前記第 2 階調から前記第 1 階調へ変化させる書き込み動作が、前記画素へ電圧を複数回印加する動作によって行われる電気光学装置を制御する制御方法であって、

前記画素の階調を前記第 1 階調又は前記第 2 階調へ変化させる書き込み動作を開始してから経過したフレーム数を画素毎にカウントするカウントステップと、

前記画素において前記書き込み動作が完了していない場合、当該画素について前記カウントステップでカウントされたフレーム数が予め定められたフレーム数になるまでは、当該画素について当該書き込み動作によって得られる階調と異なる階調への書き込み動作の開始を禁止し、予め定められたフレーム数がカウントされた後に、当該書き込み動作によって得られる階調と異なる階調への書き込み動作を開始する書き込みステップと

を備える電気光学装置の制御方法。

【請求項 6】

複数の画素を含む表示部を備え、前記画素を第 1 階調から第 2 階調へ変化させる書き込み動作と、前記第 2 階調から前記第 1 階調へ変化させる書き込み動作が、前記画素へ電圧を複数回印加する動作によって行われる電気光学装置であって、

前記画素の階調を前記第 1 階調又は前記第 2 階調へ変化させる書き込み動作を開始して

10

20

30

40

50

から経過したフレーム数を画素毎にカウントするカウント部と、

前記画素において前記書き込み動作が完了していない場合、当該画素について前記カウント部でカウントされたフレーム数が予め定められたフレーム数になるまでは、当該画素について当該書き込み動作によって得られる階調と異なる階調への書き込み動作の開始を禁止し、予め定められたフレーム数がカウントされた後に、当該書き込み動作によって得られる階調と異なる階調への書き込み動作を開始する書き込み部と

を備える電気光学装置。

【請求項 7】

請求項 6 に記載の電気光学装置を備えることを特徴とする電子機器。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、電気光学装置の制御装置、電気光学装置の制御方法、電気光学装置及び電子機器に関する。

【背景技術】

【0002】

画像を表示する表示装置として、マイクロカプセルを用いた電気泳動方式の表示装置がある。この表示装置でアクティブマトリクス方式のものは、行方向へ伸びた複数の行電極と、列方向に伸びた複数の列電極との交点の各々にマイクロカプセルを駆動する駆動回路が設けられている。行電極と列電極に電圧を印加すると、駆動回路に設けられた電極と、この電極に対してマイクロカプセルを挟んで対向する電極との間に電位差が生じる。マイクロカプセルを挟んで対向する電極間に電位差が生じると、この電位差により生じた電界に応じてマイクロカプセル内の白粒子と黒粒子が移動する。各マイクロカプセル内の白粒子と黒粒子の分布が変わることにより光学的反射特性が変化し、画像が表示されることとなる。

20

【0003】

ところで、電気泳動方式の表示装置においては、アクティブマトリクス方式で表示を変更する際に画像の書き換えが複数フレームに渡って行われるものがある。しかし、画像の書き換えを複数フレームに渡って行う際に全画面で書き換えを始めてしまうと、書き込みが終了するまでの間は新たに書き込みが行えないため、画像の追記や削除を行う際には一旦画像の書き込みが終了してから次の書き込みを開始することとなり、時間がかかって操作性の観点で問題がある。

30

そこで、このような問題を解決するために、部分領域の単位でパイプライン処理を行うことにより書き込みを行う方式が考案されている（特許文献 1 参照）。特許文献 1 に開示されている方式によれば、画面上の互いに重ならない 2 つの部分領域にタイミングをずらして画像を書き込む場合、先に書き込みを開始した部分領域の書き込みが完了していなくても、後から書き込みを開始する部分領域の書き込みを開始することができ、この方式を採用しない場合と比較して表示速度が向上する。

【先行技術文献】

【特許文献】

40

【0004】

【特許文献 1】特開 2009 - 251615 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

ところで、特許文献 1 に開示されている方式の場合、部分領域同士が一部で重なってしまうと、結局は後から書き込みを開始する部分領域については、先に書き込みを開始した部分領域の書き込みが終了するまで書き込みを待機しなければならない、表示が完了するまでに時間が掛かることとなる。

書き込みが完了する前に次の書き込みを開始することにより、表示が完了するまでの時

50

間を短くするという方法も考えられるが、先に開始した書き込みの直ぐ後に次の書き込みが開始されると、階調の変化が十分でない状態で次の書き込みが開始されることになる。例えば、カーソルを動かす表示の場合、ある表示位置について着目すると、カーソルを表示した後にその位置での表示を消去するという動作になるが、カーソルの表示を始めた直ぐ後にカーソルを消すと、カーソルを認識できる状態まで階調が変化せず、カーソルの移動の軌跡がユーザに見えにくくなる。

【 0 0 0 6 】

本発明は、上述した事情に鑑みてなされたものであり、その目的の一つは、画素の階調変更の途中で新たに階調変更の動作を開始する場合、階調の変化を認識できるようにすることである。

10

【課題を解決するための手段】

【 0 0 0 7 】

上記目的を達成するために、本発明に係る電気光学装置の制御装置は、複数の画素を含む表示部を備え、前記画素を第1階調から第2階調へ変化させる書き込み動作と、前記第2階調から前記第1階調へ変化させる書き込み動作が、前記画素へ電圧を複数回印加する動作によって行われる電気光学装置の制御装置であって、前記画素の階調を前記第1階調又は前記第2階調へ変化させる書き込み動作を開始してから経過したフレーム数を画素毎にカウントするカウント部と、前記画素において前記書き込み動作が完了していない場合、当該画素について前記カウント部でカウントされたフレーム数が予め定められたフレーム数になるまでは、当該画素について当該書き込み動作によって得られる階調と異なる階調への書き込み動作の開始を禁止し、予め定められたフレーム数がカウントされた後に、当該書き込み動作によって得られる階調と異なる階調への書き込み動作を開始する書き込み部とを備える。

20

本発明によれば、階調を変化させる書き込み動作を開始してから予め定められたフレーム数がカウントされるまでは、当該書き込み動作によって得られる階調と異なる階調へ変化させる新たな書き込み動作が開始されないため、画素の階調変更の途中で新たに階調変更の動作を開始しても、階調の変化を認識することができる。

【 0 0 0 8 】

前記制御装置においては、前記書き込み部は、完了していない書き込み動作が、前記画素が前記第1階調の状態又は前記第2階調の状態からの書き込み動作である場合、前記カウント部でカウントされたフレーム数が予め定められたフレーム数になるまでは、当該画素について当該書き込み動作によって得られる階調と異なる階調への書き込み動作の開始を禁止し、予め定められたフレーム数がカウントされた後に、当該書き込み動作によって得られる階調と異なる階調への書き込み動作を開始する構成としてもよい。

30

この構成によれば、画素が第1階調又は第2階調の状態から画素の階調変更の書き込み動作を開始して予め定められたフレーム数がカウントされるまでは、当該書き込み動作によって得られる階調と異なる階調へ変化させる新たな書き込み動作が開始されないため、画素の階調変更の途中で新たに階調変更の動作を開始しても、階調の変化を認識することができる。

40

【 0 0 0 9 】

また、前記制御装置においては、前記書き込み部は、完了していない書き込み動作が、前記画素が前記第1階調と前記第2階調との間の階調の状態からの書き込み動作である場合、前記カウント部でカウントされたフレーム数が予め定められたフレーム数になるまでは、当該画素について当該書き込み動作によって得られる階調と異なる階調への書き込み動作の開始を禁止し、予め定められたフレーム数がカウントされた後に、当該書き込み動作によって得られる階調と異なる階調への書き込み動作を開始する構成としてもよい。

この構成によれば、画素の階調変更の書き込み動作を開始して予め定められたフレーム数がカウントされるまでは、当該書き込み動作によって得られる階調と異なる階調へ変化させる新たな書き込み動作が開始されないため、画素の階調変更の途中で新たに階調変更の書き込み動作を開始しても、階調の変化を認識することができる。

50

【0010】

また、前記制御装置においては、前記予め定められたフレーム数は、画素の階調を前記第1階調へ変化させる書き込み動作と、画素の階調を前記第2階調へ変化させる書き込み動作とで異なる構成としてもよい。

この構成によれば、第1階調から第2階調へ階調を変化させる場合と、第2階調から第1階調へ階調を変化させる場合とで書き込み動作における電圧印加回数が異なっても、各階調に対応したフレーム数がカウントされるまでは、当該書き込み動作によって得られる階調と異なる階調へ変化させる新たな書き込み動作が開始されないため、画素の階調変更の途中で新たに階調変更の動作を開始しても、階調の変化を認識することができる。

【0011】

また上記目的を達成するために本発明に係る電気光学装置の制御方法は、複数の画素を含む表示部を備え、前記画素を第1階調から第2階調へ変化させる書き込み動作と、前記第2階調から前記第1階調へ変化させる書き込み動作が、前記画素へ電圧を複数回印加する動作によって行われる電気光学装置を制御する制御方法であって、前記画素の階調を前記第1階調又は前記第2階調へ変化させる書き込み動作を開始してから経過したフレーム数を画素毎にカウントするカウントステップと、前記画素において前記書き込み動作が完了していない場合、当該画素について前記カウントステップでカウントされたフレーム数が予め定められたフレーム数になるまでは、当該画素について当該書き込み動作によって得られる階調と異なる階調への書き込み動作の開始を禁止し、予め定められたフレーム数がカウントされた後に、当該書き込み動作によって得られる階調と異なる階調への書き込み動作を開始する書き込みステップとを備える。

本発明によれば、階調を変化させる書き込み動作を開始してから予め定められたフレーム数がカウントされるまでは、次の階調へ変化させる書き込み動作が開始されないため、画素の階調変更の途中で新たに階調変更の書き込み動作を開始しても、階調の変化を認識することができる。

【0012】

また上記目的を達成するために本発明に係る電気光学装置は、複数の画素を含む表示部を備え、前記画素を第1階調から第2階調へ変化させる書き込み動作と、前記第2階調から前記第1階調へ変化させる書き込み動作が、前記画素へ電圧を複数回印加する動作によって行われる電気光学装置であって、前記画素の階調を前記第1階調又は前記第2階調へ変化させる書き込み動作を開始してから経過したフレーム数を画素毎にカウントするカウント部と、前記画素において前記書き込み動作が完了していない場合、当該画素について前記カウント部でカウントされたフレーム数が予め定められたフレーム数になるまでは、当該画素について当該書き込み動作によって得られる階調と異なる階調への書き込み動作の開始を禁止し、予め定められたフレーム数がカウントされた後に、当該書き込み動作によって得られる階調と異なる階調への書き込み動作を開始する書き込み部とを備える。

本発明によれば、階調を変化させる書き込み動作を開始してから予め定められたフレーム数がカウントされるまでは、次の階調へ変化させる書き込み動作が開始されないため、画素の階調変更の途中で新たに階調変更の書き込み動作を開始しても、階調の変化を認識することができる。

【0013】

なお、本発明は、電気光学装置のみならず、当該電気光学装置を有する電子機器としても概念することが可能である。

【図面の簡単な説明】

【0014】

【図1】第1実施形態の表示装置1000と電気光学装置1のハードウェア構成を示した図。

【図2】表示領域100の断面を示した図。

【図3】画素110の等価回路を示した図。

【図4】記憶領域の構成を説明するための図。

10

20

30

40

50

【図 5】コントローラ 5 で実現する機能の構成を示したブロック図。

【図 6】画素の階調変化を説明するための図。

【図 7】第 1 実施形態のコントローラ 5 が行う処理の流れを示したフローチャート。

【図 8】第 1 実施形態のコントローラ 5 が行う処理の流れを示したフローチャート。

【図 9】第 1 実施形態のコントローラ 5 が行う処理の流れを示したフローチャート。

【図 10】第 1 実施形態のコントローラ 5 が行う処理の流れを示したフローチャート。

【図 11】第 1 実施形態の動作を説明するための図。

【図 12】第 1 実施形態の動作を説明するための図。

【図 13】第 2 実施形態の R A M 4 の構成を示した図。

【図 14】第 2 カウンター記憶領域 C の構成を説明するための図。

10

【図 15】第 2 実施形態のコントローラ 5 が行う処理の流れを示したフローチャート。

【図 16】第 2 実施形態のコントローラ 5 が行う処理の流れを示したフローチャート。

【図 17】第 2 実施形態の動作を説明するための図。

【図 18】第 2 実施形態の動作を説明するための図。

【図 19】電子ブックリーダー 2 0 0 0 の外観図。

【発明を実施するための形態】

【0015】

[第 1 実施形態]

(第 1 実施形態の構成)

図 1 は、本発明の一実施形態に係る表示装置 1 0 0 0 のハードウェア構成を示したブロック図である。表示装置 1 0 0 0 は、画像を表示する装置であり、電気泳動方式の電気光学装置 1、制御部 2、V R A M (Video Random Access Memory) 3 及び記憶部の一例である R A M 4 を備えている。また、電気光学装置 1 は、表示部 1 0 とコントローラ 5 を備えている。

20

【0016】

制御部 2 は、C P U (Central Processing Unit)、R O M (Read Only Memory)、R A M 等を備えたマイクロコンピュータであり、表示装置 1 0 0 0 の各部を制御する。また、制御部 2 は、V R A M 3 にアクセスし、表示領域 1 0 0 に表示させる画像を示す画像データを V R A M 3 に書き込む。

コントローラ 5 は、表示部 1 0 の表示領域 1 0 0 に画像を表示させるための各種信号を表示部 1 0 の走査線駆動回路 1 3 0 とデータ線駆動回路 1 4 0 に供給するものである。コントローラ 5 は、電気光学装置 1 の制御装置に相当する。なお、制御部 2 とコントローラ 5 を合わせた部分を電気光学装置 1 の制御装置と定義することもできる。あるいは、制御部 2、コントローラ 5、V R A M 3 および R A M 4 の全体を、電気光学装置 1 の制御装置と定義することもできる。

30

【0017】

V R A M 3 は、制御部 2 により書き込まれた画像データを記憶するメモリーである。V R A M 3 は、後述する m 行 x n 列で配列された画素 1 1 0 毎に記憶領域 (バッファ) を有している。画像データは、各画素 1 1 0 の階調を表す画素データを含んでおり、一の画素 1 1 0 の階調を表す画素データは、V R A M 3 において当該画素 1 1 0 に対応した一の記憶領域に記憶される。V R A M 3 に書き込まれた画素データは、コントローラ 5 により読み出される。

40

R A M 4 は、表示領域 1 0 0 に画像を表示させるために用いられる各種データを記憶する。R A M 4 には、カウンター記憶領域 B と予定画像記憶領域 E が設けられている。R A M 4 に設けられている各記憶領域の詳細については後述する。

【0018】

表示領域 1 0 0 では、複数の走査線 1 1 2 が図において行 (X) 方向に沿って設けられ、複数のデータ線 1 1 4 が、列 (Y) 方向に沿って、かつ、各走査線 1 1 2 と互いに電氣的に絶縁を保つように設けられている。そして、画素 1 1 0 が各走査線 1 1 2 と各データ線 1 1 4 との交差に対応して、それぞれ設けられている。便宜的に走査線 1 1 2 の行数を

50

「m」とし、データ線114の列数を「n」としたとき、画素110は、縦m行×横n列でマトリクス状に配列して表示領域100を構成することになる。

【0019】

図2は、表示領域100の断面を示した図である。表示領域100は、図2に示したように大別して第1基板101、電気泳動層102および第2基板103によって構成されている。第1基板101は、絶縁性及び可撓性を有する基板101a上に回路の層が形成された基板である。基板101aは、本実施形態においてはポリカーボネートで形成されている。なお、基板101aとしては、ポリカーボネートに限定されることなく、軽量性、可撓性、弾性及び絶縁性を有する樹脂材料を用いることができる。また、基板101aは、可撓性を持たないガラスで形成されていてもよい。基板101aの表面には、接着層101bが設けられ、接着層101bの表面には回路層101cが積層されている。

10

回路層101cは、行方向に配列された複数の走査線112と、列方向に配列された複数のデータ線114を有している。また、回路層101cは、走査線112とデータ線114との交差のそれぞれに対応して、画素電極101dを有している。

【0020】

電気泳動層102は、バインダー102bと、バインダー102bによって固定された複数のマイクロカプセル102aで構成されており、画素電極101d上に形成されている。なお、マイクロカプセル102aと画素電極101dの間には、接着剤により形成された接着層を設けてもよい。

【0021】

20

バインダー102bとしては、マイクロカプセル102aとの親和性が良好で電極との密着性が優れ、且つ絶縁性を有するものであれば特に制限はない。マイクロカプセル102a内には、分散媒と電気泳動粒子が格納されている。マイクロカプセル102aを構成する材料としては、アラビアゴム・ゼラチン系の化合物やウレタン系の化合物等の柔軟性を有するものを用いるのが好ましい。

【0022】

分散媒としては、水、アルコール系溶媒（メタノール、エタノール、イソプロパノール、ブタノール、オクタノール、メチルセルソルブなど）、エステル類（酢酸エチル、酢酸ブチルなど）、ケトン類（アセトン、メチルエチルケトン、メチルイソブチルケトンなど）、脂肪族炭化水素（ペンタン、ヘキサン、オクタンなど）、脂環式炭化水素（シクロヘキサン、メチルシクロヘキサンなど）、芳香族炭化水素（ベンゼン、トルエン、長鎖アルキル基を有するベンゼン類（キシレン、ヘキシルベンゼン、ヘプチルベンゼン、オクチルベンゼン、ノニルベンゼン、デシルベンゼン、ウンデシルベンゼン、ドデシルベンゼン、トリデシルベンゼン、テトラデシルベンゼンなど））、ハロゲン化炭化水素（塩化メチレン、クロロホルム、四塩化炭素、1,2-ジクロロエタンなど）、カルボン酸塩などのいずれかを用いることができ、また、分散媒は、その他の油類であってもよい。また、これらの物質は単独又は混合して分散媒に用いることができ、さらに界面活性剤などを配合して分散媒としてもよい。

30

【0023】

電気泳動粒子は、分散媒中で電界によって移動する性質を有する粒子（高分子あるいはコロイド）である。本実施形態においては白の電気泳動粒子と黒の電気泳動粒子がマイクロカプセル102a内に格納されている。黒の電気泳動粒子は、例えば、アニリンブラックやカーボンブラック等の黒色顔料からなる粒子であり、本実施形態では正に帯電されている。白の電気泳動粒子は、例えば、二酸化チタンや酸化アルミニウム等の白色顔料からなる粒子であり、本実施形態では負に帯電されている。

40

【0024】

第2基板103は、フィルム103aと、フィルム103aの下面に形成された透明な共通電極層103b（第2電極）で構成されている。フィルム103aは、電気泳動層102の封止及び保護の役割を担うものであり、例えばポリエチレンテレフタレートフィルムである。フィルム103aは、透明で絶縁性を有している。共通電極層103bは、

50

例えば、酸化インジウム膜（ITO膜）などの透明な導電膜で構成されている。

【0025】

図3は、画素110の等価回路を示した図である。なお、本実施形態では、各走査線112を区別するために、図1に示した走査線112を上から順に1、2、3、・・・、(m-1)、m行目という呼び方をする場合がある。また同様に、各データ線114を区別するために、図1に示したデータ線114を左から順に1、2、3、・・・、(n-1)、n列目という呼び方をする場合がある。

図3においては、i行目の走査線112とj列目のデータ線114との交差に対応した画素110の等価回路を示している。他のデータ線114と走査線112との交差に対応した画素110も構成は図に示した構成と同じであるため、ここでは、代表してi行目のデータ線114とj列目の走査線112との交差に対応した画素110の等価回路について説明し、他の画素110の等価回路については説明を省略する。

10

【0026】

図3に示したように、各画素110は、nチャンネル型の薄膜トランジスタ(thin film transistor:以下単に「TFT」と略称する)110aと、表示素子110bと、補助容量110cとを有する。画素110において、TFT110aのゲート電極はi行目の走査線112に接続される一方、そのソース電極はj列目のデータ線114に接続され、そのドレイン電極は、表示素子110bの一端である画素電極101dと補助容量110cの一端とにそれぞれ接続されている。補助容量110cは、回路層101cに形成された一对の電極によって誘電体層を挟持した構成である。補助容量110cの他端の電極は、各画素にわたって共通の電圧にされている。画素電極101dは、共通電極層103bと対向し、画素電極101dと共通電極層103bとの間にはマイクロカプセル102aを含む電気泳動層102が挟まれている。このため、表示素子110bは、等価回路で見たときに、画素電極101dと共通電極層103bとで、電気泳動層102を挟持した容量になる。そして、表示素子110bは、両電極間の電圧を保持(記憶)するとともに、この保持した電圧によって生じる電界方向にしたがって表示を行うことになる。なお、本実施形態においては、図示省略した外部回路によって、各画素110の補助容量110cの他端の電極と、共通電極層103bの電圧は、共通の電圧Vcomが印加される。

20

【0027】

図1に戻り、走査線駆動回路130は、表示領域100の各走査線112と接続されている。走査線駆動回路130は、コントローラ5による制御にしたがって、走査線112を1、2、・・・、m行目という順番で選択し、選択した走査線112に対してハイ(High)レベルの信号を供給し、選択されていない他の走査線112に対しロー(Low)レベルの信号を供給するものである。

30

データ線駆動回路140は、表示領域の各データ線114と接続されており、選択された走査線112に接続されている画素110の1行分の表示内容に応じて各列のデータ線114にデータ信号をそれぞれ供給するものである。

【0028】

走査線駆動回路130が1行目の走査線112を選択してからm行目の走査線112の選択が終了するまでの期間(以下、「フレーム期間」又は単に「フレーム」と称する)において各走査線112は一回ずつ選択され、各画素110には1フレームに一回ずつデータ信号が供給される。

40

走査線112がハイレベルとなると、当該走査線112にゲートが接続されたTFT110aがオン状態になり、画素電極101dがデータ線114に接続される。走査線112がハイレベルであるときにデータ線114にデータ信号を供給すると、当該データ信号は、オン状態になったTFT110aを介して画素電極101dに印加される。走査線112がローレベルになると、TFT110aはオフ状態になるが、データ信号によって画素電極101dに印加された電圧は、補助容量110cに蓄積され、画素電極101dの電位及び共通電極層103bの電位との電位差(電圧)に応じて電気泳動粒子が移動する。

50

【0029】

例えば、共通電極層103bの電圧Vcomに対して画素電極101dの電圧が+15V(第2電圧)である場合、負に帯電している白の電気泳動粒子が画素電極101d側に移動し、正に帯電している黒の電気泳動粒子が共通電極層103b側に移動して画素110は黒の表示となる。また、共通電極層103bの電圧Vcomに対して画素電極101dの電圧が-15V(第1電圧)である場合、正に帯電している黒の電気泳動粒子が画素電極101d側に移動し、負に帯電している白の電気泳動粒子が共通電極層103b側に移動して画素110は白の表示となる。なお、画素電極101dの電圧は、上述した電圧に限定されるものではなく、共通電極層103bの電圧Vcomに対してプラスの電圧またはマイナスの電圧であれば、上述した+15Vや-15V以外の電圧であってもよい。

10

【0030】

本実施形態においては、各画素110の表示状態を第1階調である白(低階調)から第2階調である黒(高階調)又は黒から白へ変化させる際には、1フレームだけ画素110へデータ信号を供給して表示状態を変化させるのではなく、複数フレームに渡って画素110へデータ信号を供給する書き込み動作により表示状態を変化させる。これは、表示状態を白から黒へ変化させるに際し、1フレームだけ電気泳動粒子に電位差を与えても黒の電気泳動粒子が完全には表示側に移動しきらず、表示状態が完全な黒とはならないためである。このことは、表示状態を黒から白へ変化させる場合の白の電気泳動粒子についても同様である。よって、例えば、画素110の表示状態を白から黒へ変化させる場合、画素110に黒を表示させるためのデータ信号が複数フレームに渡って画素110へ供給され、画素110の表示状態を黒から白へ変化させる場合には、画素に白を表示させるためのデータ信号が複数フレームに渡って画素110へ供給される。

20

【0031】

また本実施形態においては、1フレーム内である画素110の画素電極101dを共通電極層103bに対して電位が高くなる正極とし、同じフレーム内で他の画素110の画素電極101dを共通電極層103bに対して電位が低くなる負極とすることができる。つまり、1フレーム内で共通電極層103bに対して正極と負極の両方の極を選択できる駆動(以下、両極駆動という)となっている。より詳しくは、1フレーム内において、階調を高階調側(第2階調側)に変更する画素110の画素電極101dは正極とし、階調を低階調側(第1階調側)に変更する画素110の画素電極101dは負極とする。なお、黒の電気泳動粒子が負に帯電し、白の電気泳動粒子が正に帯電している場合には、階調を高階調側(第2階調側)に変更する画素110の画素電極101dは負極とし、階調を低階調側(第1階調側)に変更する画素110の画素電極101dは正極とすればよい。

30

【0032】

次にRAM4に設けられる各記憶領域について説明する。図4は、表示領域100の画素110の一部と、これらの画素110に対応する各記憶領域を示した図である。各記憶領域は、m行×n列の画素110の各々に対応した記憶領域を備えている。

図4の(a)は、画素110の配列を示した図である。画素P(i,j)は、i行j列目にある一つの画素110を表している。添字のiは、行列に配置された画素110の行番号を表し、添字のjは、列番号を表している。

40

図4の(b)は、VRAM3において、図4の(a)に示した画素の各々に対応したバッファを示した図である。例えば、バッファA(i,j)は、画素P(i,j)に対応した記憶領域である。バッファA(i,j)には、画素P(i,j)の階調を示す画素データが格納される。なお、画素を黒にする場合には値が「0」である画素データが書き込まれ、画素を白にする場合には値が「5」である画素データが書き込まれる。

図4の(c)は、カウンター記憶領域Bにおいて、図4の(a)に示した画素の各々に対応した記憶領域を示した図である。例えば、カウンター記憶領域B(i,j)は画素P(i,j)に対応した記憶領域である。カウンター記憶領域B(i,j)には、画素P(i,j)に対して電圧を複数回印加する時の残りの印加回数を示す値が格納される。

図4の(d)は、予定画像記憶領域Eにおいて、図4の(a)に示した画素の各々に対

50

応した記憶領域を示した図である。例えば、予定画像記憶領域 $E(i, j)$ は画素 $P(i, j)$ に対応した記憶領域である。予定画像記憶領域 $E(i, j)$ には、表示領域 100 に表示させる予定の画像の各画素の画素データが格納される。

【0033】

次に、コントローラ 5 の構成について説明する。図 5 は、コントローラ 5 において実現する機能を示したブロック図である。コントローラ 5 においては、カウント部 501 と、書き込み部 502 とが実現する。なお、これらの各ブロックは、ハードウェアにより実現されてもよく、コントローラ 5 に CPU を設け、この CPU でプログラムを実行することにより各ブロックが実現されるようにしてもよい。

【0034】

カウント部 501 は、画素の階調を変化させる書き込み動作において、画素の階調を白又は黒へ変化させる書き込み動作を開始してから経過したフレーム数を画素毎にカウントするブロックである。カウント部 501 は、一フレーム期間が経過する毎にカウンター記憶領域 $B(i, j)$ の値をデクリメントする。

書き込み動作の開始時点においては、予め定められた値がカウンター記憶領域 $B(i, j)$ に格納され、一フレームが経過する度にカウンター記憶領域 $B(i, j)$ の値がデクリメントされるため、カウンター記憶領域 $B(i, j)$ の値を参照することで、書き込み動作を開始してから経過したフレーム数を特定できる。つまり、カウント部 501 は、カウンター記憶領域 $B(i, j)$ にアクセスすることにより、書き込み動作を開始してから経過したフレーム数をカウントしているといえることができる。

【0035】

書き込み部 502 は、画素の階調を白又は黒へ変化させる書き込み動作を行うブロックである。書き込み部 502 は、走査線駆動回路 130 とデータ線駆動回路 140 を制御し、画素を白から黒へ変化させる電圧又は画素を黒から白へ変化させる電圧を複数フレームに渡って画素へ印加することにより、画素の階調を白又は黒へ変化させる。なお、書き込み部 502 は、書き込み動作が完了していない場合、カウント部でカウントされたフレーム数が予め定められたフレーム数になるまでは、画素について当該書き込み動作によって得られる階調と異なる階調への書き込み動作の開始を禁止し、予め定められたフレーム数がカウントされた後、当該書き込み動作によって得られる階調と異なる階調への書き込み動作を開始する。

【0036】

なお、本実施形態においては、白から黒へ画素の表示状態を変化させる際の電圧印加回数（フレーム数）と、黒から白へ画素の表示状態を変化させる際の電圧印加回数（フレーム数）を同じとしている。

本実施形態においては、画素 110 の階調は 0 ~ 5 までの 6 段階で変化し、画素データについては値が小さいほど高濃度としており、値が 0 の場合には黒、値が 5 の場合には白と定義している。本実施形態においては、画素データの値が 0 の状態（画素が黒の状態）から共通電極層 103b の電圧 V_{com} に対して -15V の電圧を画素電極 101d に 5 回印加すると、図 6 に示したように画素の階調が段階的に変化し、画素が白の状態になる。一方、画素データの値が 5 の状態（画素が白の状態）から共通電極層 103b の電圧 V_{com} に対して +15V の電圧を画素電極 101d に 5 回印加すると、図 6 に示したように画素の階調が段階的に変化し、画素が黒の状態になる。

【0037】

（第 1 実施形態の第 1 の動作例）

次に本実施形態の動作について説明する。図 7 ~ 図 10 は、コントローラ 5 が行う処理の流れを示したフローチャートである。また、図 11 は、時間の経過と共に変化する各記憶領域の内容を示した図であり、一の画素 $P(1, 1)$ に対応したバッファ A (1, 1)、カウンター記憶領域 $B(1, 1)$ 、及び予定画像記憶領域 $E(1, 1)$ の内容について示している。なお、各記憶領域の内容はフレーム期間が終了した後の値となっている。また、図 11 においては、1 フレーム期間において画素電極 101d に印加した電圧の

10

20

30

40

50

共通電極層 103b に対する極性と、画素 P (i , j) の階調も示している。

【 0038 】

まず、図 11 の 1 フレーム目においては、バッファ A (1 , 1) の画素データの値が 5、カウンター記憶領域 B (1 , 1) の値が 0、予定画像記憶領域 E (1 , 1) の画素データの値が 5 である。ここで、3 フレーム目の開始前までは、画素電極 101d に印加する電圧は電圧 V com と同じであり、各記憶領域の値は変化しない。

【 0039 】

次に 3 フレーム目の開始前に V R A M 3 の内容が書き換えられた場合、コントローラ 5 は、フレーム期間の開始前に図 7 の処理を行う。具体的には、コントローラ 5 は、バッファや各記憶領域の内容に応じて、カウンター記憶領域 B と予定画像記憶領域 E の内容を 10
書き換える。まずコントローラ 5 は、変数 i と変数 j を初期化して 1 にする (ステップ S A 1 , S A 2)。次にコントローラ 5 は、バッファ A (i , j) の値と予定画像記憶領域 E (i , j) の値が同じであるか判断する。ここで、コントローラ 5 は、バッファ A (i , j) の値と予定画像記憶領域 E (i , j) の値が同じである場合 (ステップ S A 3 で Y E S)、処理の流れをステップ S A 8 へ移す。

【 0040 】

一方、コントローラ 5 は、バッファ A (i , j) の値と予定画像記憶領域 E (i , j) の値が異なる場合 (ステップ S A 3 で N O)、カウンター記憶領域 B (i , j) が 0 であるか判断する。コントローラ 5 は、カウンター記憶領域 B (i , j) が 0 である場合 (ステップ S A 4 で Y E S)、カウンター記憶領域 B (i , j) に電圧の印加回数を 20
示す値 (本実施形態では「 5 」) を書き込む (ステップ S A 5)。コントローラ 5 は、ステップ S A 5 が終了すると、予定画像記憶領域 E (i , j) の値をバッファ A (i , j) の値で上書きする (ステップ S A 6)。

【 0041 】

また、コントローラ 5 (カウント部 501) は、カウンター記憶領域 B (i , j) の値が 0 ではない場合 (ステップ S A 4 で N O)、カウンター記憶領域 B (i , j) の値が 3 以上であるか判断する。すなわち、書き込み動作開始時におけるカウンター記憶領域 B (i , j) の値は 5 であるから、コントローラ 5 (カウント部 501) は、書き込み動作を開始してから経過したフレーム数が 2 以下 (すなわちカウンター記憶領域 B (i , j) の値が 3 以上) であるか、3 以上 (すなわちカウンター記憶領域 B (i , j) の値が 3 30
未満) であるかをカウントする、ということが出来る。コントローラ 5 (書き込み部 502) は、カウンター記憶領域 B (i , j) の値が 3 未満である場合 (ステップ S A 7 で N O)、処理の流れをステップ S A 5 へ移す。一方、コントローラ 5 (書き込み部 502) は、カウンター記憶領域 B (i , j) の値が 3 以上である場合には (ステップ S A 7 で Y E S)、処理の流れをステップ S A 8 へ移す。

【 0042 】

コントローラ 5 は、ステップ S A 8 で変数 j の値が n であるか判断する。コントローラ 5 は、変数 j の値が n ではない場合、変数 j をインクリメントし、処理の流れをステップ S A 3 へ移す。またコントローラ 5 は、変数 j の値が n である場合、ステップ S A 9 で変数 i の値が m であるか判断する。コントローラ 5 は、変数 i の値が m ではない場合、変数 i をインクリメントし、処理の流れをステップ S A 2 へ移す。また、コントローラ 5 は、変数 i の値が m である場合、図 7 の処理を終了する。 40

【 0043 】

図 11 に示したように、3 フレーム目の開始前に制御部 2 によってバッファ A (1 , 1) の画素データが 5 から 0 に書き換えられると、この時点では、バッファ A (1 , 1) の値 (0) が、予定画像記憶領域 E (1 , 1) の値 (5) と違っているため (ステップ S A 3 で N O)、コントローラ 5 は、カウンター記憶領域 B (1 , 1) の値が 0 であるか判断する。ここで、図 11 に示したように 3 フレーム目開始前の時点でカウンター記憶領域 B (1 , 1) が 0 であると (ステップ S A 4 で Y E S)、コントローラ 5 は、画素 P (1 , 1) の階調を 0 (黒) に変化させるのに必要な電圧印加回数をカウンター記憶領 50

域 B (1 , 1) に書き込む (ステップ S A 5) 。またコントローラ 5 は、予定画像記憶領域 E (1 , 1) の内容をバッファ A (1 , 1) の内容で上書きして 0 にする (ステップ S A 6) 。

【 0 0 4 4 】

コントローラ 5 は、図 7 の処理が終了した後にフレーム期間になると、走査線駆動回路 1 3 0 とデータ線駆動回路 1 4 0 を駆動する (書き込みステップ) 。コントローラ 5 は、データ線駆動回路 1 4 0 を駆動する際に図 8 ~ 1 0 の処理を行う。まずコントローラ 5 は、変数 i と変数 j を初期化して 1 にする (ステップ S B 1 , S B 2) 。次にコントローラ 5 は、予定画像記憶領域 E (i , j) の値が 0 であるか判断する。コントローラ 5 は、予定画像記憶領域 E (i , j) の値が 0 (黒) であると (ステップ S B 3 で Y E S) 、ステップ S B 4 で図 9 に示した処理を行う。

10

【 0 0 4 5 】

まず、コントローラ 5 は、カウンター記憶領域 B (i , j) の値が 0 であるか判断する。コントローラ 5 (カウント部 5 0 1) は、カウンター記憶領域 B (i , j) の値が 0 ではない場合 (ステップ S C 1 で N O) 、カウンター記憶領域 B (i , j) の値をデクリメントする (ステップ S C 2) 。またコントローラ 5 は、j 列目のデータ線 1 1 4 を電圧 V c o m に対して + 1 5 V にし (ステップ S C 3) 、処理の流れをステップ S B 6 へ移す。また、コントローラ 5 は、カウンター記憶領域 B (i , j) の値が 0 である場合 (ステップ S C 1 で Y E S) 、j 列目のデータ線 1 1 4 を電圧 V c o m に対して 0 V にし (ステップ S C 4) 、処理の流れをステップ S B 6 へ移す。

20

【 0 0 4 6 】

図 8 に戻り、コントローラ 5 は、予定画像記憶領域 E (i , j) の値が 5 (白) である場合 (ステップ S B 3 で N O) 、ステップ S B 5 で図 1 0 の処理を行う。まず、コントローラ 5 は、カウンター記憶領域 B (i , j) の値が 0 であるか判断する。コントローラ 5 (カウント部 5 0 1) は、カウンター記憶領域 B (i , j) の値が 0 ではない場合 (ステップ S D 1 で N O) 、カウンター記憶領域 B (i , j) の値をデクリメントする (ステップ S D 2) 。またコントローラ 5 は、j 列目のデータ線 1 1 4 を電圧 V c o m に対して - 1 5 V にし (ステップ S D 3) 、処理の流れをステップ S B 6 へ移す。また、コントローラ 5 は、カウンター記憶領域 B (i , j) の値が 0 である場合 (ステップ S D 1 で Y E S) 、j 列目のデータ線 1 1 4 を電圧 V c o m に対して 0 V にし (ステップ S D 4) 、処理の流れをステップ S B 6 へ移す。

30

【 0 0 4 7 】

図 8 に戻り、コントローラ 5 は、ステップ S B 6 で変数 j の値が n であるか判断する。コントローラ 5 は、変数 j の値が n ではない場合、変数 j をインクリメントし、処理の流れをステップ S B 3 へ移す。またコントローラ 5 は、変数 j の値が n である場合、i 行目の走査線を駆動する (ステップ S B 7) 。次にコントローラ 5 は、ステップ S B 8 で変数 i の値が m であるか判断する。コントローラ 5 は、変数 i の値が m ではない場合、変数 i をインクリメントし、処理の流れをステップ S B 2 へ移す。またコントローラ 5 は、変数 i の値が m である場合、図 8 の処理を終了する。

40

【 0 0 4 8 】

図 1 1 において、3 フレーム目の開始時点においては、コントローラ 5 は、予定画像記憶領域 E (1 , 1) の値が 0 であり (ステップ S B 3 で Y E S) 、カウンター記憶領域 B (1 , 1) の値が 5 であるため (ステップ S C 1 で N O) 、カウンター記憶領域 B (1 , 1) の値をデクリメントして 4 にし (ステップ S C 2) 、1 列目のデータ線 1 1 4 を電圧 V c o m に対して + 1 5 V にする (ステップ S C 3) 。この後、1 行目の走査線 1 1 2 が駆動されると (ステップ S B 7) 、1 行 1 列目の画素の画素電極 1 0 1 d には、電圧 V c o m に対して + 1 5 V の電圧が印加され、黒の電気泳動粒子が共通電極層 1 0 3 b 側に移動する。

【 0 0 4 9 】

この後、4 フレーム目の開始前に V R A M 3 の内容が書き換えられ、バッファ A (1

50

、1)の画素データの値が5にされた場合、コントローラ5は、ステップSA3においてNOと判断する。次に、コントローラ5(書き込み部502)は、ここでカウンタ記憶領域B(1,1)の内容が4であるため、ステップSA4でNO、ステップSA7でYESと判断し、処理の流れをステップSA8へ移す。つまり、ここでは、バッファA(1,1)と予定画像記憶領域E(1,1)の内容が異なるものの、書き込み動作を開始してから経過したフレーム数が2以下であると判断され、予定画像領域E(1,1)の内容をバッファA(1,1)の内容で上書きしないこととなる。

この後、フレーム期間になると、コントローラ5は、予定画像記憶領域E(1,1)の内容が0であるため、ステップSB3でYESと判断する。次に、この時点ではカウンタ記憶領域B(1,1)の内容が4であるため、コントローラ5は、ステップSC1でNOと判断する。すると、カウンタ記憶領域B(1,1)の値がデクリメントされ(ステップSC2)、1行1列目の画素の画素電極101dには、電圧Vcomに対して+15Vの電圧が印加され、黒の電気泳動粒子が共通電極層103b側に移動することになる。

【0050】

この後、コントローラ5は、5フレーム目においては、4フレーム目と同様の処理を行う。次に5フレーム目が終了した後においては、コントローラ5の動作は以下の通りとなる。

まず、コントローラ5は、6フレーム目の開始前においては、この時点でバッファA(1,1)の値が5であり、予定画像記憶領域E(1,1)の値が0であるため、ステップSA3でNOと判断する。次にコントローラ5(書き込み部502)は、ここでカウンタ記憶領域B(1,1)の内容が2であるため、ステップSA4でNO、ステップSA7でNOと判断し、処理の流れをステップSA5へ移す。コントローラ5は、処理の流れをステップSA5へ移すと、画素P(1,1)の階調を5(白)に変化させるのに必要な電圧印加回数(ここでは5)をカウンタ記憶領域B(1,1)に書き込む(ステップSA5)。またコントローラ5は、予定画像記憶領域E(1,1)の内容をバッファA(1,1)の内容で上書きして5にする(ステップSA6)。すなわち、ステップSA7において、書き込み動作を開始してから経過したフレーム数が3以上であると判断されたため、画素P(1,1)の階調を5(白)に変化させるための書き込み動作が開始される。

【0051】

この後にフレーム期間となると、コントローラ5は、ステップSB3でNOと判断し、この時点ではカウンタ記憶領域B(1,1)の値が5であるため(ステップSD1でNO)、カウンタ記憶領域B(1,1)の値をデクリメントして4にし(ステップSD2)、1列目のデータ線114を電圧Vcomに対して-15Vにする(ステップSD3)。この後、1行目の走査線112が駆動されると(ステップSB7)、1行1列目の画素の画素電極101dには、電圧Vcomに対して-15Vの電圧が印加され、白の電気泳動粒子が共通電極層103b側に移動する。

【0052】

次に、7フレーム目の開始前にVRAM3の内容が書き換えられ、バッファA(1,1)の画素データの値が0にされた場合、コントローラ5は、ステップSA3においてNOと判断する。次に、コントローラ5(書き込み部502)は、ここでカウンタ記憶領域B(1,1)の内容が4であるため、ステップSA4でNO、ステップSA7でYESと判断し、処理の流れをステップSA8へ移す。つまり、ここでは、バッファA(1,1)と予定画像記憶領域E(1,1)の内容が異なるものの、書き込み動作を開始してから経過したフレーム数が2以下であると判断され、予定画像領域E(1,1)の内容をバッファA(1,1)の内容で上書きしないこととなる。この後、フレーム期間になると、コントローラ5は、予定画像記憶領域E(1,1)の内容が5であるため、ステップSB3でNOと判断する。次に、この時点ではカウンタ記憶領域B(1,1)の内容が4であるため、コントローラ5は、ステップSD1でNOと判断する。すると、カ

10

20

30

40

50

ウンター記憶領域 B (1 , 1) の値がデクリメントされ (ステップ S D 2) 、 1 行 1 列目の画素の画素電極 1 0 1 d には、電圧 V c o m に対して - 1 5 V の電圧が印加され、白の電気泳動粒子が共通電極層 1 0 3 b 側に移動することになる。

【 0 0 5 3 】

この後、コントローラ 5 は、 8 フレーム目においては、 7 フレーム目と同様の処理を行う。次に 8 フレーム目が終了した後においては、コントローラ 5 の動作は以下の通りとなる。

まず、コントローラ 5 は、 9 フレーム目の開始前においては、この時点でバッファ A (1 , 1) の値が 0 であり、予定画像記憶領域 E (1 , 1) の値が 5 であるため、ステップ S A 3 で N O と判断する。次にコントローラ 5 (書き込み部 5 0 2) は、ここでカウンタ記憶領域 B (1 , 1) の内容が 2 であるため、ステップ S A 4 で N O 、ステップ S A 7 で N O と判断し、処理の流れをステップ S A 5 へ移す。コントローラ 5 は、処理の流れをステップ S A 5 へ移すと、画素 P (1 , 1) の階調を 0 (黒) に変化させるのに必要な電圧印加回数 (ここでは 5) をカウンタ記憶領域 B (1 , 1) に書き込む (ステップ S A 5) 。またコントローラ 5 は、予定画像記憶領域 E (1 , 1) の内容をバッファ A (1 , 1) の内容で上書きして 0 にする (ステップ S A 6) 。すなわち、ステップ S A 7 において、書き込み動作を開始してから経過したフレーム数が 3 以上であると判断されたため、画素 P (1 , 1) の階調を 0 (黒) に変化させるための書き込み動作が開始される。

【 0 0 5 4 】

この後にフレーム期間となると、コントローラ 5 は、ステップ S B 3 で Y E S と判断し、この時点ではカウンタ記憶領域 B (1 , 1) の値が 5 であるため (ステップ S C 1 で N O) 、カウンタ記憶領域 B (1 , 1) の値をデクリメントして 4 にし (ステップ S C 2) 、 1 列目のデータ線 1 1 4 を電圧 V c o m に対して + 1 5 V にする (ステップ S C 3) 。この後、 1 行目の走査線 1 1 2 が駆動されると (ステップ S B 7) 、 1 行 1 列目の画素の画素電極 1 0 1 d には、電圧 V c o m に対して + 1 5 V の電圧が印加され、黒の電気泳動粒子が共通電極層 1 0 3 b 側に移動する。

【 0 0 5 5 】

この後にバッファ A (1 , 1) の内容が書き換えられなかった場合、コントローラ 5 は、 1 0 フレーム目 ~ 1 3 フレーム目においては、ステップ S B 4 の処理を行う。これにより、 1 行 1 列目の画素の画素電極 1 0 1 d には、電圧 V c o m に対して + 1 5 V の電圧が印加され、黒の電気泳動粒子が共通電極層 1 0 3 b 側に移動する。なお、 1 4 フレーム目の開始前においては、カウンタ記憶領域 B (1 , 1) の値が 0 であるため、 1 行 1 列目の画素の画素電極 1 0 1 d の電圧と、電圧 V c o m との電位差は 0 V にされ、 1 行 1 列目の画素においては、白及び黒の電気泳動粒子は移動しないこととなる。

【 0 0 5 6 】

(第 1 実施形態の第 2 の動作例)

次に、バッファ A (1 , 1) の内容が 0 (黒) 5 (白) 0 (黒) と変化した場合の動作について、図 1 2 を用いて説明する。

図 1 2 に示したように、 3 フレーム目の開始前に制御部 2 によってバッファ A (1 , 1) の画素データが 0 から 5 に書き換えられると、この時点では、バッファ A (1 , 1) の値 (5) が、予定画像記憶領域 E (1 , 1) の値 (0) と違っているため (ステップ S A 3 で N O) 、コントローラ 5 は、カウンタ記憶領域 B (1 , 1) の値が 0 であるか判断する。ここで、図 1 2 に示したように 3 フレーム目開始前の時点でカウンタ記憶領域 B (1 , 1) が 0 であると (ステップ S A 4 で Y E S) 、コントローラ 5 は、画素 P (1 , 1) の階調を 5 (白) に変化させるのに必要な電圧印加回数をカウンタ記憶領域 B (1 , 1) に書き込む (ステップ S A 5) 。またコントローラ 5 は、予定画像記憶領域 E (1 , 1) の内容をバッファ A (1 , 1) の内容で上書きして 5 にする (ステップ S A 6) 。次に、フレーム期間になると、 3 フレーム目の開始時点においては、コントローラ 5 は、予定画像記憶領域 E (1 , 1) の値が 5 であり (ステップ S B 3 で N O)

10

20

30

40

50

、カウンター記憶領域 B (1 , 1) の値が 5 であるため (ステップ S D 1 で N O) 、カウンター記憶領域 B (1 , 1) の値をデクリメントして 4 にし (ステップ S D 2) 、 1 列目のデータ線 1 1 4 を電圧 V c o m に対して - 1 5 V にする (ステップ S D 3) 。この後、 1 行目の走査線 1 1 2 が駆動されると (ステップ S B 7) 、 1 行 1 列目の画素の画素電極 1 0 1 d には、電圧 V c o m に対して - 1 5 V の電圧が印加され、白の電気泳動粒子が共通電極層 1 0 3 b 側に移動する。

【 0 0 5 7 】

この後、 4 フレーム目の開始前に V R A M 3 の内容が書き換えられ、バッファ A (1 , 1) の画素データの値が 0 にされた場合、コントローラ 5 は、ステップ S A 3 において N O と判断する。次に、コントローラ 5 (書き込み部 5 0 2) は、ここでカウンター記憶領域 B (1 , 1) の内容が 4 であるため、ステップ S A 4 で N O 、ステップ S A 7 で Y E S と判断し、処理の流れをステップ S A 8 へ移す。つまり、ここでは、バッファ A (1 , 1) と予定画像記憶領域 E (1 , 1) の内容が異なるものの、書き込み動作を開始してから経過したフレーム数が 2 以下であると判断され、予定画像領域 E (1 , 1) の内容をバッファ A (1 , 1) の内容で上書きしないこととなる。この後、フレーム期間になると、コントローラ 5 は、予定画像記憶領域 E (1 , 1) の内容が 5 であるため、ステップ S B 3 で N O と判断する。次に、この時点ではカウンター記憶領域 B (1 , 1) の内容が 4 であるため、コントローラ 5 は、ステップ S D 1 で N O と判断する。すると、カウンター記憶領域 B (1 , 1) の値がデクリメントされ (ステップ S D 2) 、 1 行 1 列目の画素の画素電極 1 0 1 d には、電圧 V c o m に対して - 1 5 V の電圧が印加され、白の電気泳動粒子が共通電極層 1 0 3 b 側に移動することになる。

10

20

【 0 0 5 8 】

この後、コントローラ 5 は、 5 フレーム目においては、 4 フレーム目と同様の処理を行う。次に 5 フレーム目が終了した後においては、コントローラ 5 の動作は以下の通りとなる。まず、コントローラ 5 は、 6 フレーム目の開始前においては、この時点でバッファ A (1 , 1) の値が 0 であり、予定画像記憶領域 E (1 , 1) の値が 5 であるため、ステップ S A 3 で N O と判断する。次にコントローラ 5 (書き込み部 5 0 2) は、ここでカウンター記憶領域 B (1 , 1) の内容が 2 であるため、ステップ S A 4 で N O 、ステップ S A 7 で N O と判断し、処理の流れをステップ S A 5 へ移す。コントローラ 5 は、処理の流れをステップ S A 5 へ移すと、画素 P (1 , 1) の階調を 0 (黒) に変化させるのに必要な電圧印加回数 (ここでは 5) をカウンター記憶領域 B (1 , 1) に書き込む (ステップ S A 5) 。またコントローラ 5 は、予定画像記憶領域 E (1 , 1) の内容をバッファ A (1 , 1) の内容で上書きして 0 にする (ステップ S A 6) 。すなわち、ステップ S A 7 において、書き込み動作を開始してから経過したフレーム数が 3 以上であると判断されたため、画素 P (1 , 1) の階調を 0 (黒) に変化させるための書き込み動作が開始される。

30

【 0 0 5 9 】

この後にフレーム期間となると、コントローラ 5 は、ステップ S B 3 で Y E S と判断し、この時点ではカウンター記憶領域 B (1 , 1) の値が 5 であるため (ステップ S C 1 で N O) 、カウンター記憶領域 B (1 , 1) の値をデクリメントして 4 にし (ステップ S C 2) 、 1 列目のデータ線 1 1 4 を電圧 V c o m に対して + 1 5 V にする (ステップ S C 3) 。この後、 1 行目の走査線 1 1 2 が駆動されると (ステップ S B 7) 、 1 行 1 列目の画素の画素電極 1 0 1 d には、電圧 V c o m に対して + 1 5 V の電圧が印加され、黒の電気泳動粒子が共通電極層 1 0 3 b 側に移動する。

40

【 0 0 6 0 】

次に、 7 フレーム目の開始前に V R A M 3 の内容が書き換えられ、バッファ A (1 , 1) の画素データの値が 5 にされた場合、コントローラ 5 は、ステップ S A 3 において N O と判断する。次に、コントローラ 5 (書き込み部 5 0 2) は、ここでカウンター記憶領域 B (1 , 1) の内容が 4 であるため、ステップ S A 4 で N O 、ステップ S A 7 で Y E S と判断し、処理の流れをステップ S A 8 へ移す。つまり、ここでは、バッファ A (

50

1, 1)と予定画像記憶領域E(1, 1)の内容が異なるものの、書き込み動作を開始してから経過したフレーム数が2以下であると判断され、予定画像領域E(1, 1)の内容をバッファA(1, 1)の内容で上書きしないこととなる。この後、フレーム期間になると、コントローラ5は、予定画像記憶領域E(1, 1)の内容が0であるため、ステップSB3でYESと判断する。次に、この時点ではカウンタ記憶領域B(1, 1)の内容が4であるため、コントローラ5は、ステップSC1でNOと判断する。すると、カウンタ記憶領域B(1, 1)の値がデクリメントされ(ステップSC2)、1行1列目の画素の画素電極101dには、電圧Vcomに対して+15Vの電圧が印加され、黒の電気泳動粒子が共通電極層103b側に移動することになる。

【0061】

この後、コントローラ5は、8フレーム目においては、7フレーム目と同様の処理を行う。次に8フレーム目が終了した後においては、コントローラ5の動作は以下の通りとなる。まず、コントローラ5は、9フレーム目の開始前においては、この時点でバッファA(1, 1)の値が5であり、予定画像記憶領域E(1, 1)の値が0であるため、ステップSA3でNOと判断する。次にコントローラ5(書き込み部502)は、ここでカウンタ記憶領域B(1, 1)の内容が2であるため、ステップSA4でNO、ステップSA7でNOと判断し、処理の流れをステップSA5へ移す。コントローラ5は、処理の流れをステップSA5へ移すと、画素P(1, 1)の階調を5(白)に変化させるのに必要な電圧印加回数(ここでは5)をカウンタ記憶領域B(1, 1)に書き込む(ステップSA5)。またコントローラ5は、予定画像記憶領域E(1, 1)の内容をバッファA(1, 1)の内容で上書きして5にする(ステップSA6)。すなわち、ステップSA7において、書き込み動作を開始してから経過したフレーム数が3以上であると判断されたため、画素P(1, 1)の階調を5(白)に変化させるための書き込み動作が開始される。

【0062】

この後にフレーム期間となると、コントローラ5は、ステップSB3でNOと判断し、この時点ではカウンタ記憶領域B(1, 1)の値が5であるため(ステップSD1でNO)、カウンタ記憶領域B(1, 1)の値をデクリメントして4にし(ステップSD2)、1列目のデータ線114を電圧Vcomに対して-15Vにする(ステップSD3)。この後、1行目の走査線112が駆動されると(ステップSB7)、1行1列目の画素の画素電極101dには、電圧Vcomに対して-15Vの電圧が印加され、白の電気泳動粒子が共通電極層103b側に移動する。

【0063】

この後にバッファA(1, 1)の内容が書き換えられなかった場合、コントローラ5は、10フレーム目~13フレーム目においては、ステップSB5の処理を行う。これにより、1行1列目の画素の画素電極101dには、電圧Vcomに対して-15Vの電圧が印加され、白の電気泳動粒子が共通電極層103b側に移動する。なお、14フレーム目の開始前においては、カウンタ記憶領域B(1, 1)の値が0であるため、1行1列目の画素の画素電極101dの電圧と、電圧Vcomとの電位差は0Vにされ、1行1列目の画素においては、白及び黒の電気泳動粒子は移動しないこととなる。

【0064】

[第2実施形態]

次に、本発明の第2実施形態について説明する。本発明の第2実施形態は、図13に示したように第2カウンタ記憶領域Cを備えている点が第1実施形態と異なる。また、カウンタ部501と書き込み部502の構成、及びコントローラ5が行う処理の流れが第1実施形態と異なる。他の構成は、第1実施形態と同じであるため、以下、相違点について説明する。

【0065】

図14は、第2カウンタ記憶領域Cにおいて、図4の(a)に示した画素の各々に対応した記憶領域を示した図である。例えば、第カウンタ記憶領域C(i, j)は画素P

10

20

30

40

50

(i, j) に対応した記憶領域である。第 2 カウンター記憶領域 $C(i, j)$ には、予定画像記憶領域 $E(i, j)$ が書き換え可能になるまでのフレーム数を示す値が格納される。

【0066】

次に、本実施形態に係るカウント部 501 は、画素の階調を前記第 1 階調又は前記第 2 階調へ変化させる書き込み動作を開始してから経過したフレーム数を第 2 カウンター記憶領域 C を用いてカウントする。

カウント部 501 は、一フレーム期間が経過する毎に第 2 カウンター記憶領域 $C(i, j)$ の値をデクリメントする。書き込み動作の開始時点においては、予め定められた値が第 2 カウンター記憶領域 $C(i, j)$ に格納され、一フレームが経過する度に第 2 カウンター記憶領域 $C(i, j)$ の値がデクリメントされるため、第 2 カウンター記憶領域 $C(i, j)$ の値を参照することで、書き込み動作を開始してから経過したフレーム数を特定できる。つまり、カウント部 501 は、第 2 カウンター記憶領域 $C(i, j)$ にアクセスすることにより、書き込み動作を開始してから経過したフレーム数をカウントしているといえることができる。

【0067】

また、本実施形態に係る書き込み部 502 は、書き込み動作が完了していない場合、第 2 カウンター記憶領域 $C(i, j)$ を用いてカウントされたフレーム数が予め定められたフレーム数になるまでは、画素について当該書き込み動作によって得られる階調と異なる階調への書き込み動作の開始を禁止し、予め定められたフレーム数がカウントされた後、当該書き込み動作によって得られる階調と異なる階調への書き込み動作を開始する。

【0068】

次に本実施形態の処理の流れについて説明する。図 15 ~ 図 16 は、コントローラ 5 が行う処理の流れを示したフローチャートである。また、図 17 は、時間の経過と共に変化する各記憶領域の内容を示した図であり、一の画素 $P(1, 1)$ に対応したバッファ $A(1, 1)$ 、カウンター記憶領域 $B(1, 1)$ 、第 2 カウンター記憶領域 $C(1, 1)$ 、及び予定画像記憶領域 $E(1, 1)$ の内容について示している。なお、各記憶領域の内容はフレーム期間が終了した後の値となっている。なお、図 17 においては、1 フレーム期間において画素電極 101d に印加した電圧の共通電極層 103b に対する極性と、画素 $P(1, 1)$ の階調も示している。

【0069】

第 2 実施形態においては、図 15 に示したように図 7 の処理と比較して $VRAM$ の内容を書き換える処理が異なる。具体的には、ステップ SA3 で NO と判断した場合、第 2 カウンター記憶領域 $C(i, j)$ の値が 0 であるか判断する。ここで、第 2 カウンター記憶領域 $C(i, j)$ の値が 0 でない場合 (ステップ SA10 で NO)、処理の流れをステップ SA6 に移す。一方、第 2 カウンター記憶領域 $C(i, j)$ の値が 0 である場合 (ステップ SA10 で YES)、第 1 実施形態と同じステップ SA5 とステップ SA6 の処理を行い、第 2 カウンター記憶領域 $C(i, j)$ に予定画像記憶領域 $E(i, j)$ が書き換え可能になるまでのフレーム数を示す値 (ここでは 3) を格納する (ステップ SA11)。

【0070】

また、第 2 実施形態においては、図 16 に示したように図 8 の処理と比較してフレーム期間における処理が異なる。具体的には、ステップ SB4 又はステップ SB5 の処理が終了した後、第 2 カウンター記憶領域 $C(i, j)$ の内容が 0 であるか判断する。ここで、第 2 カウンター記憶領域 $C(i, j)$ の内容が 0 である場合 (ステップ SB9 で YES)、ステップ SB6 に処理の流れを移す。一方、第 2 カウンター記憶領域 $C(i, j)$ の内容が 0 でない場合 (ステップ SB9 で NO)、第 2 カウンター記憶領域 $C(i, j)$ の内容をデクリメントする (ステップ SB10)。

【0071】

(第 2 実施形態の第 1 の動作例)

次に、第 2 実施形態において、バッファ $A(1, 1)$ の内容が 5 (白) 0 (黒)

5（白）と変化した場合の動作について、図17を用いて説明する。図17に示したように、3フレーム目の開始前に制御部2によってバッファA(1,1)の画素データが5から0に書き換えられると、この時点では、バッファA(1,1)の値(0)が、予定画像記憶領域E(1,1)の値(5)と違っているため(ステップSA3でNO)、コントローラ5は、第2カウンター記憶領域C(1,1)の値が0であるか判断する。ここで、図17に示したように3フレーム目開始前の時点で第2カウンター記憶領域C(1,1)が0であると(ステップSA10でYES)、コントローラ5は、画素P(1,1)の階調を0(黒)に変化させるのに必要な電圧印加回数をカウンター記憶領域B(1,1)に書き込み(ステップSA5)、予定画像記憶領域E(1,1)の内容をバッファA(1,1)の内容で上書きして0にする(ステップSA6)。また、コントローラ5は、予定画像記憶領域E(1,1)が書き換え可能になるまでのフレーム数(本実施形態では3)を第2カウンター記憶領域C(1,1)に格納する(ステップSA11)。

10

【0072】

次に、フレーム期間になると、3フレーム目の開始時点においては、コントローラ5は、予定画像記憶領域E(1,1)の値が0であるため、ステップSB4の処理(図9の処理)を行う。次に、コントローラ5は、ここで第2カウンター記憶領域C(1,1)の内容が3であるため、ステップSB9でNOと判断し、第2カウンター記憶領域C(1,1)の値をデクリメントする。この後、1行目の走査線112が駆動されると(ステップSB7)、1行1列目の画素の画素電極101dには、電圧Vcomに対して+15Vの電圧が印加され、黒の電気泳動粒子が共通電極層103b側に移動する。

20

【0073】

この後、4フレーム目の開始前にVRAM3の内容が書き換えられ、バッファA(1,1)の画素データの値が5にされた場合、コントローラ5は、ステップSA3においてNOと判断する。次に、コントローラ5は、ここで第2カウンター記憶領域C(1,1)の内容が2であるため、ステップSA10でNOと判断し、処理の流れをステップSA8へ移す。つまり、ここでは、バッファA(1,1)と予定画像記憶領域E(1,1)の内容が異なるものの、書き込み動作を開始してから経過したフレーム数が3(ステップSA11で第2カウンター記憶領域C(i,j)に格納された値)に達していないため、予定画像領域E(1,1)の内容をバッファA(1,1)の内容で上書きしないこととなる。この後、フレーム期間になると、コントローラ5は、予定画像記憶領域E(1,1)の内容が0であるため、ステップSB3でYESと判断し、ステップSB4の処理を行う。次に、コントローラ5は、ここで第2カウンター記憶領域C(1,1)の内容が2であるため、ステップSB9でNOと判断し、第2カウンター記憶領域C(1,1)の値をデクリメントする。この後、1行目の走査線112が駆動されると(ステップSB7)、1行1列目の画素の画素電極101dには、電圧Vcomに対して+15Vの電圧が印加され、黒の電気泳動粒子が共通電極層103b側に移動する。

30

【0074】

この後、コントローラ5は、5フレーム目においては、4フレーム目と同様の処理を行う。次に5フレーム目が終了した後においては、コントローラ5の動作は以下の通りとなる。まず、コントローラ5は、6フレーム目の開始前においては、この時点でバッファA(1,1)の値が5であり、予定画像記憶領域E(1,1)の値が0であるため、ステップSA3でNOと判断する。次にコントローラ5は、ここで第2カウンター記憶領域B(1,1)の内容が0であるため、ステップSA10でYESと判断し、画素P(1,1)の階調を5(白)に変化させるのに必要な電圧印加回数(ここでは5)をカウンター記憶領域B(1,1)に書き込み(ステップSA5)、予定画像記憶領域E(1,1)の内容をバッファA(1,1)の内容で上書きして5にする(ステップSA6)。また、コントローラ5は、予定画像記憶領域E(1,1)が書き換え可能になるまでのフレーム数(本実施形態では3)を第2カウンター記憶領域C(1,1)に格納する(ステップSA11)。すなわち、第2カウンター記憶領域B(1,1)の内容が0であることに基づいて、ステップSA10において、書き込み動作を開始してから経過したフレ

40

50

ム数が3以上であると判断されたため、画素P(1,1)の階調を5(白)に変化させるための書き込み動作が開始される。

【0075】

この後にフレーム期間となると、コントローラ5は、ステップSB3でNOと判断し、ステップSB5の処理を行う。次に、コントローラ5は、ここで第2カウンター記憶領域C(1,1)の内容が3であるため、ステップSB9でNOと判断し、第2カウンター記憶領域C(1,1)の値をデクリメントする。この後、1行目の走査線112が駆動されると(ステップSB7)、1行1列目の画素の画素電極101dには、電圧Vcomに対して-15Vの電圧が印加され、白の電気泳動粒子が共通電極層103b側に移動する。

10

【0076】

次に、7フレーム目の開始前にVRAM3の内容が書き換えられ、バッファA(1,1)の画素データの値が0にされた場合、コントローラ5は、ステップSA3においてNOと判断する。次に、コントローラ5は、ここで第2カウンター記憶領域C(1,1)の内容が2であるため、ステップSA10でNOと判断し、処理の流れをステップSA8へ移す。つまり、ここでは、バッファA(1,1)と予定画像記憶領域E(1,1)の内容が異なるものの、書き込み動作を開始してから経過したフレーム数が3(ステップSA11で第2カウンター記憶領域C(i,j)に格納された値)に達していないため、予定画像領域E(1,1)の内容をバッファA(1,1)の内容で上書きしないこととなる。この後、フレーム期間になると、コントローラ5は、予定画像記憶領域E(1,1)の内容が5であるため、ステップSB3でNOと判断し、ステップSB5の処理を行う。次に、コントローラ5は、ここで第2カウンター記憶領域C(1,1)の内容が2であるため、ステップSB10で第2カウンター記憶領域C(1,1)の値をデクリメントする。この後、1行目の走査線112が駆動されると(ステップSB7)、1行1列目の画素の画素電極101dには、電圧Vcomに対して-15Vの電圧が印加され、白の電気泳動粒子が共通電極層103b側に移動することになる。

20

【0077】

この後、コントローラ5は、8フレーム目においては、7フレーム目と同様の処理を行う。次に8フレーム目が終了した後においては、コントローラ5の動作は以下の通りとなる。まず、コントローラ5は、9フレーム目の開始前においては、この時点でバッファA(1,1)の値が0であり、予定画像記憶領域E(1,1)の値が5であるため、ステップSA3でNOと判断する。次にコントローラ5は、ここで第2カウンター記憶領域C(1,1)の内容が0であるため、ステップSA10でNOと判断し、画素P(1,1)の階調を0(黒)に変化させるのに必要な電圧印加回数(ここでは5)をカウンター記憶領域B(1,1)に書き込み(ステップSA5)、予定画像記憶領域E(1,1)の内容をバッファA(1,1)の内容で上書きして0にする(ステップSA6)。また、コントローラ5は、予定画像記憶領域E(1,1)が書き換え可能になるまでのフレーム数(本実施形態では3)を第2カウンター記憶領域C(1,1)に格納する(ステップSA11)。すなわち、第2カウンター記憶領域B(1,1)の内容が0であることに基いて、ステップSA10において、書き込み動作を開始してから経過したフレーム数が3以上であると判断されたため、画素P(1,1)の階調を0(黒)に変化させるための書き込み動作が開始される。

30

40

【0078】

この後にフレーム期間となると、コントローラ5は、ステップSB3でYESと判断し、ステップSB4の処理を行う。次に、コントローラ5は、ここで第2カウンター記憶領域C(1,1)の内容が3であるため、ステップSB9でNOと判断し、第2カウンター記憶領域C(1,1)の値をデクリメントする。この後、1行目の走査線112が駆動されると(ステップSB7)、1行1列目の画素の画素電極101dには、電圧Vcomに対して+15Vの電圧が印加され、黒の電気泳動粒子が共通電極層103b側に移動する。

50

【 0 0 7 9 】

この後にバッファ A (1 , 1) の内容が書き換えられなかった場合、コントローラ 5 は、10 フレーム目 ~ 13 フレーム目においては、ステップ S B 4 の処理を行う。これにより、1 行 1 列目の画素の画素電極 1 0 1 d には、電圧 V c o m に対して + 1 5 V の電圧が印加され、黒の電気泳動粒子が共通電極層 1 0 3 b 側に移動する。なお、14 フレーム目の開始前においては、カウンター記憶領域 B (1 , 1) の値が 0 であるため、1 行 1 列目の画素の画素電極 1 0 1 d の電圧と、電圧 V c o m との電位差は 0 V にされ、1 行 1 列目の画素においては、白及び黒の電気泳動粒子は移動しないこととなる。

【 0 0 8 0 】

(第 2 実施形態の第 2 の動作例)

10

次に、第 2 実施形態において、バッファ A (1 , 1) の内容が 0 (黒) 5 (白) 0 (黒) と変化した場合の動作について、図 1 8 を用いて説明する。

図 1 8 に示したように、3 フレーム目の開始前に制御部 2 によってバッファ A (1 , 1) の画素データが 0 から 5 に書き換えられると、この時点では、バッファ A (1 , 1) の値 (5) が、予定画像記憶領域 E (1 , 1) の値 (0) と違っているため (ステップ S A 3 で N O)、コントローラ 5 は、第 2 カウンター記憶領域 C (1 , 1) の値が 0 であるか判断する。ここで、図 1 8 に示したように 3 フレーム目開始前の時点で第 2 カウンター記憶領域 C (1 , 1) が 0 であると (ステップ S A 1 0 で Y E S)、コントローラ 5 は、画素 P (1 , 1) の階調を 5 (白) に変化させるのに必要な電圧印加回数をカウンター記憶領域 B (1 , 1) に書き込み (ステップ S A 5)、予定画像記憶領域 E (1 , 1) の内容をバッファ A (1 , 1) の内容で上書きして 5 にする (ステップ S A 6)。また、コントローラ 5 は、予定画像記憶領域 E (1 , 1) が書き換え可能になるまでのフレーム数 (本実施形態では 3) を第 2 カウンター記憶領域 C (1 , 1) に格納する (ステップ S A 1 1)。

20

【 0 0 8 1 】

次に、フレーム期間になると、3 フレーム目の開始時点においては、コントローラ 5 は、予定画像記憶領域 E (1 , 1) の値が 5 であるため、ステップ S B 5 の処理 (図 1 0 の処理) を行う。次に、コントローラ 5 は、ここで第 2 カウンター記憶領域 C (1 , 1) の内容が 3 であるため、ステップ S B 9 で N O と判断し、第 2 カウンター記憶領域 C (1 , 1) の値をデクリメントする。その後、1 行目の走査線 1 1 2 が駆動されると (ステップ S B 7)、1 行 1 列目の画素の画素電極 1 0 1 d には、電圧 V c o m に対して - 1 5 V の電圧が印加され、白の電気泳動粒子が共通電極層 1 0 3 b 側に移動する。

30

【 0 0 8 2 】

この後、4 フレーム目の開始前に V R A M 3 の内容が書き換えられ、バッファ A (1 , 1) の画素データの値が 0 にされた場合、コントローラ 5 は、ステップ S A 3 において N O と判断する。次に、コントローラ 5 は、ここで第 2 カウンター記憶領域 C (1 , 1) の内容が 2 であるため、ステップ S A 1 0 で N O と判断し、処理の流れをステップ S A 8 へ移す。つまり、ここでは、バッファ A (1 , 1) と予定画像記憶領域 E (1 , 1) の内容が異なるものの、書き込み動作を開始してから経過したフレーム数が 3 (ステップ S A 1 1 で第 2 カウンター記憶領域 C (i , j) に格納された値) に達していないため、予定画像領域 E (1 , 1) の内容をバッファ A (1 , 1) の内容で上書きしないこととなる。この後、フレーム期間になると、コントローラ 5 は、予定画像記憶領域 E (1 , 1) の内容が 5 であるため、ステップ S B 3 で N O と判断し、ステップ S B 5 の処理を行う。次に、コントローラ 5 は、ここで第 2 カウンター記憶領域 C (1 , 1) の内容が 2 であるため、ステップ S B 9 で N O と判断し、第 2 カウンター記憶領域 C (1 , 1) の値をデクリメントする。その後、1 行目の走査線 1 1 2 が駆動されると (ステップ S B 7)、1 行 1 列目の画素の画素電極 1 0 1 d には、電圧 V c o m に対して - 1 5 V の電圧が印加され、白の電気泳動粒子が共通電極層 1 0 3 b 側に移動する。

40

【 0 0 8 3 】

この後、コントローラ 5 は、5 フレーム目においては、4 フレーム目と同様の処理を

50

行う。次に5フレーム目が終了した後においては、コントローラ5の動作は以下の通りとなる。まず、コントローラ5は、6フレーム目の開始前においては、この時点でバッファA(1,1)の値が0であり、予定画像記憶領域E(1,1)の値が5であるため、ステップSA3でNOと判断する。次にコントローラ5は、ここで第2カウンター記憶領域B(1,1)の内容が0であるため、ステップSA10でYESと判断し、画素P(1,1)の階調を0(黒)に変化させるのに必要な電圧印加回数(ここでは5)をカウンター記憶領域B(1,1)に書き込み(ステップSA5)、予定画像記憶領域E(1,1)の内容をバッファA(1,1)の内容で上書きして0にする(ステップSA6)。また、コントローラ5は、予定画像記憶領域E(1,1)が書き換え可能になるまでのフレーム数(本実施形態では3)を第2カウンター記憶領域C(1,1)に格納する(ステップSA11)。すなわち、第2カウンター記憶領域B(1,1)の内容が0であることに基づいて、ステップSA10において、書き込み動作を開始してから経過したフレーム数が3以上であると判断されたため、画素P(1,1)の階調を0(黒)に変化させるための書き込み動作が開始される。

【0084】

この後にフレーム期間となると、コントローラ5は、ステップSB3でYESと判断し、ステップSB4の処理を行う。次に、コントローラ5は、ここで第2カウンター記憶領域C(1,1)の内容が3であるため、ステップSB9でNOと判断し、第2カウンター記憶領域C(1,1)の値をデクリメントする。この後、1行目の走査線112が駆動されると(ステップSB7)、1行1列目の画素の画素電極101dには、電圧Vcomに対して+15Vの電圧が印加され、黒の電気泳動粒子が共通電極層103b側に移動する。

【0085】

次に、7フレーム目の開始前にVRAM3の内容が書き換えられ、バッファA(1,1)の画素データの値が5にされた場合、コントローラ5は、ステップSA3においてNOと判断する。次に、コントローラ5は、ここで第2カウンター記憶領域C(1,1)の内容が2であるため、ステップSA10でNOと判断し、処理の流れをステップSA8へ移す。つまり、ここでは、バッファA(1,1)と予定画像記憶領域E(1,1)の内容が異なるものの、書き込み動作を開始してから経過したフレーム数が3(ステップSA11で第2カウンター記憶領域C(i,j)に格納された値)に達していないため、予定画像領域E(1,1)の内容をバッファA(1,1)の内容で上書きしないこととなる。この後、フレーム期間になると、コントローラ5は、予定画像記憶領域E(1,1)の内容が0であるため、ステップSB3でYESと判断し、ステップSB4の処理を行う。次に、コントローラ5は、ここで第2カウンター記憶領域C(1,1)の内容が2であるため、ステップSB10で第2カウンター記憶領域C(1,1)の値をデクリメントする。この後、1行目の走査線112が駆動されると(ステップSB7)、1行1列目の画素の画素電極101dには、電圧Vcomに対して+15Vの電圧が印加され、黒の電気泳動粒子が共通電極層103b側に移動することになる。

【0086】

この後、コントローラ5は、8フレーム目においては、7フレーム目と同様の処理を行う。次に8フレーム目が終了した後においては、コントローラ5の動作は以下の通りとなる。まず、コントローラ5は、9フレーム目の開始前においては、この時点でバッファA(1,1)の値が5であり、予定画像記憶領域E(1,1)の値が0であるため、ステップSA3でNOと判断する。次にコントローラ5は、ここで第2カウンター記憶領域C(1,1)の内容が0であるため、ステップSA10でNOと判断し、画素P(1,1)の階調を5(白)に変化させるのに必要な電圧印加回数(ここでは5)をカウンター記憶領域B(1,1)に書き込み(ステップSA5)、予定画像記憶領域E(1,1)の内容をバッファA(1,1)の内容で上書きして5にする(ステップSA6)。また、コントローラ5は、予定画像記憶領域E(1,1)が書き換え可能になるまでのフレーム数(本実施形態では3)を第2カウンター記憶領域C(1,1)に格納する(ステ

10

20

30

40

50

ップ S A 1 1)。すなわち、第 2 カウンター記憶領域 B (1 , 1) の内容が 0 であることに基づいて、ステップ S A 1 0 において、書き込み動作を開始してから経過したフレーム数が 3 以上であると判断されたため、画素 P (1 , 1) の階調を 5 (白) に変化させるための書き込み動作が開始される。

【 0 0 8 7 】

この後にフレーム期間となると、コントローラ 5 は、ステップ S B 3 で N O と判断し、ステップ S B 5 の処理を行う。次に、コントローラ 5 は、ここで第 2 カウンター記憶領域 C (1 , 1) の内容が 3 であるため、ステップ S B 9 で N O と判断し、第 2 カウンター記憶領域 C (1 , 1) の値をデクリメントする。この後、1 行目の走査線 1 1 2 が駆動されると (ステップ S B 7)、1 行 1 列目の画素の画素電極 1 0 1 d には、電圧 V c o m に対して - 1 5 V の電圧が印加され、白の電気泳動粒子が共通電極層 1 0 3 b 側に移動する。

10

【 0 0 8 8 】

この後にバッファ A (1 , 1) の内容が書き換えられなかった場合、コントローラ 5 は、1 0 フレーム目 ~ 1 3 フレーム目においては、ステップ S B 5 の処理を行う。これにより、1 行 1 列目の画素の画素電極 1 0 1 d には、電圧 V c o m に対して - 1 5 V の電圧が印加され、白の電気泳動粒子が共通電極層 1 0 3 b 側に移動する。なお、1 4 フレーム目の開始前においては、カウンター記憶領域 B (1 , 1) の値が 0 であるため、1 行 1 列目の画素の画素電極 1 0 1 d の電圧と、電圧 V c o m との電位差は 0 V にされ、1 行 1 列目の画素においては、白及び黒の電気泳動粒子は移動しないこととなる。

20

【 0 0 8 9 】

以上のように、第 1、第 2 実施形態の各動作例においては、カウント部 5 0 1 でカウントされたフレーム数が予め定められたフレーム数 (3 フレーム) になるまでは、その画素について書き込み動作が開始されず、予め定められたフレーム数がカウントされた後に、書き込み動作が開始される。これにより、画素の階調変更の途中で新たに階調変更の動作を開始する場合であっても、階調の変化を認識できるような表示とすることができる。

【 0 0 9 0 】

[電子機器]

次に、上述した実施形態に係る表示装置 1 0 0 0 を適用した電子機器の例について説明する。図 1 9 は、上述した実施形態に係る表示装置 1 0 0 0 を用いた電子ブックリーダーの外観を示した図である。電子ブックリーダー 2 0 0 0 は、板状のフレーム 2 0 0 1 と、ボタン 9 A ~ 9 F と、上述した実施形態に係る電気光学装置 1、制御部 2、V R A M 3、及び R A M 4 を備えている。電子ブックリーダー 2 0 0 0 においては表示領域 1 0 0 が露出している。電子ブックリーダー 2 0 0 0 においては、電子書籍の内容が表示領域 1 0 0 に表示され、ボタン 9 A ~ 9 F を操作することにより電子書籍のページがめくられる。なお、このほかにも、上述した実施形態に係る電気光学装置 1 が適用可能な電子機器としては、時計や、電子ペーパー、電子手帳、電卓、携帯電話機等などが挙げられる。

30

【 0 0 9 1 】

[変形例]

以上、本発明の実施形態について説明したが、本発明は上述した実施形態に限定されることなく、他の様々な形態で実施可能である。例えば、上述の実施形態を以下のように変形して本発明を実施してもよい。なお、上述した実施形態及び以下の変形例は、各々を組み合わせてもよい。

40

【 0 0 9 2 】

本発明においては、電気泳動粒子の素材により、例えば、黒から白への電圧印加回数が 5 であり、白から黒への電圧印加回数が 7 というように、黒から白への電圧印加回数と白から黒への電圧印加回数が異なる場合も生じ得る。この場合、ステップ S A 5 においては、カウンター記憶領域 B (i , j) に書きこむ値をバッファ A (i , j) の内容に応じて異ならせるようにしてもよい。

また、上述した実施形態においては、予定画像記憶領域 E (i , j) の内容を書き換え

50

てから一定のフレーム数の期間は、予定画像記憶領域 $E(i, j)$ の値を書き換えない構成となっているが、白から黒へ変更する場合と黒から白へ変更する場合とで、この期間を異ならせるようにしてもよい。

例えば、第1実施形態においては、ステップ SA4 で NO と判断した後、予定画像記憶領域 $E(i, j)$ の値が 0 の場合、カウンター記憶領域 $B(i, j)$ の値が 3 未満であるとステップ SA5 へ処理の流れを移し、予定画像記憶領域 $E(i, j)$ の値が 5 の場合、カウンター記憶領域 $B(i, j)$ の値が 4 未満であるとステップ SA5 へ処理の流れを移すようにしてもよい。

また、例えば、第2実施形態においては、ステップ SA11 において、予定画像記憶領域 $E(i, j)$ の値が 0 の場合と 5 の場合とで、第2カウンター記憶領域 $C(i, j)$ の値を異ならせるようにしてもよい。

10

【0093】

上述した実施形態においては、電気光学装置として電気泳動層 102 を有するものを例に説明したが、これに限定する趣旨ではない。電気光学装置は、画素の表示状態を第1表示状態から第2表示状態へ変化させるための書き込みが、電圧を複数回印加する書き込み動作によって行われるものであればどのようなものであってもよく、例えば電子粉流体を用いた電気光学装置であってもよい。

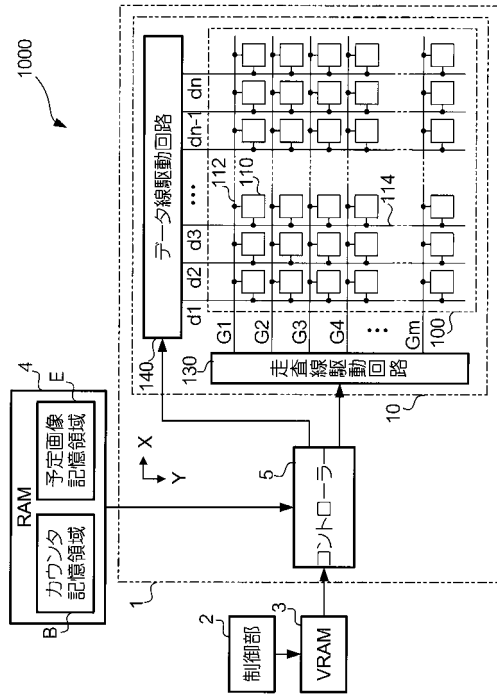
【符号の説明】

【0094】

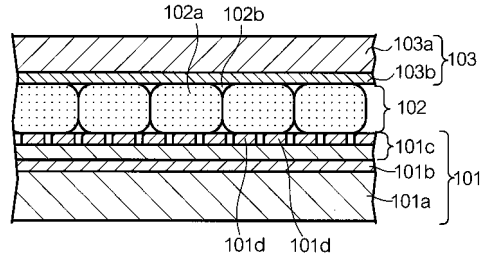
1 ... 電気光学装置、2 ... 制御部、3 ... VRAM、4 ... RAM、5 ... コントローラー、9A ~ 9F ... ボタン、10 ... 表示部、100 ... 表示領域、101 ... 第1基板、101a ... 基板、101b ... 接着層、101c ... 回路層、101d ... 画素電極、102 ... 電気泳動層、102a ... マイクロカプセル、102b ... バインダー、103 ... 第2基板、103a ... フィルム、103b ... 共通電極層、110 ... 画素、110a ... TFT、110b ... 表示素子、110c ... 補助容量、112 ... 走査線、114 ... データ線、501 ... カウント部、502 ... 書き込み部、2000 ... 電子ブックリーダー、2001 ... フレーム、 $A(i, j)$... バッファー、 $B, B(i, j)$... カウンター記憶領域、 $C, C(i, j)$... 第2カウンター記憶領域、 $E, E(i, j)$... 予定画像記憶領域

20

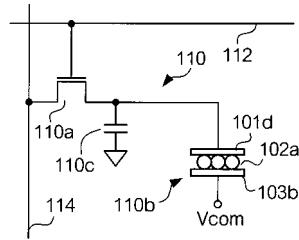
【 図 1 】



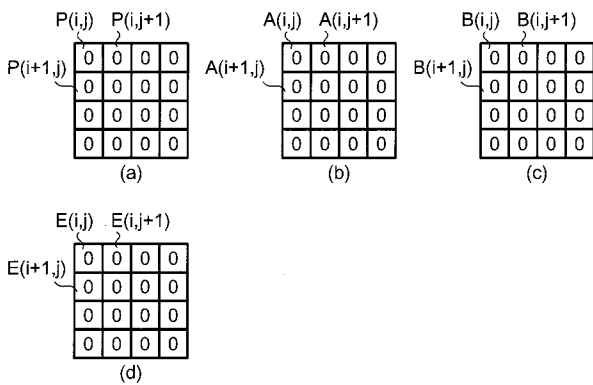
【 図 2 】



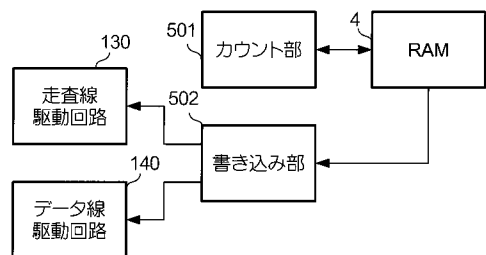
【 図 3 】



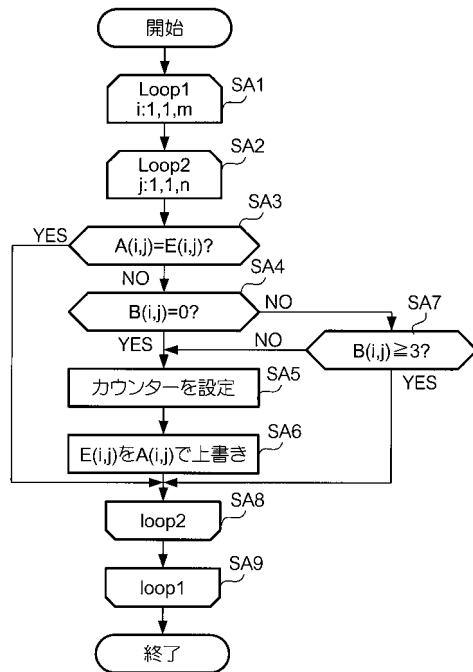
【 図 4 】



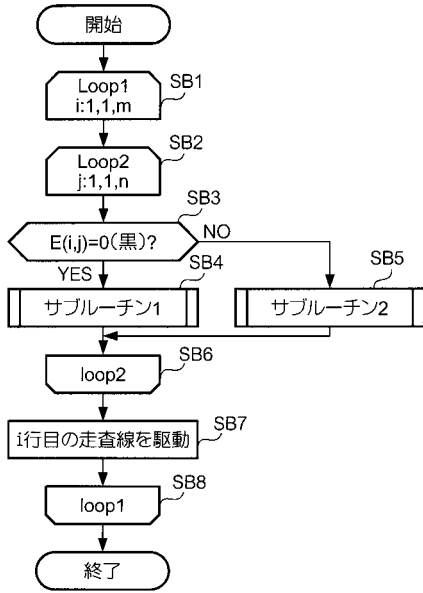
【 図 5 】



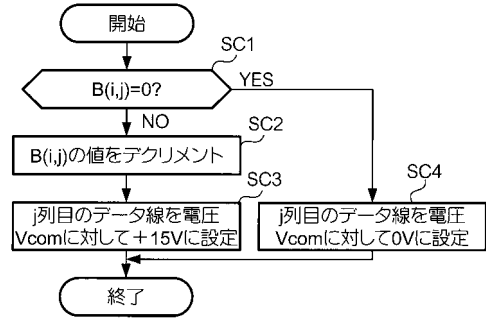
【 図 7 】



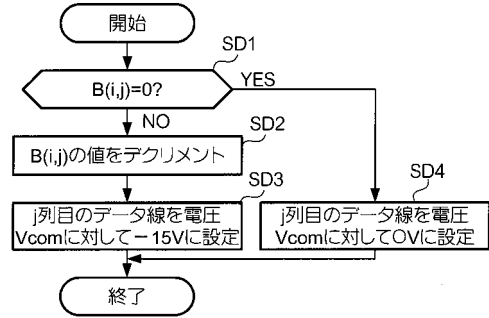
【 図 8 】



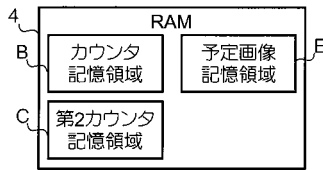
【 図 9 】



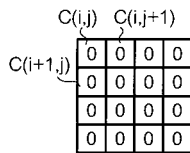
【 図 10 】



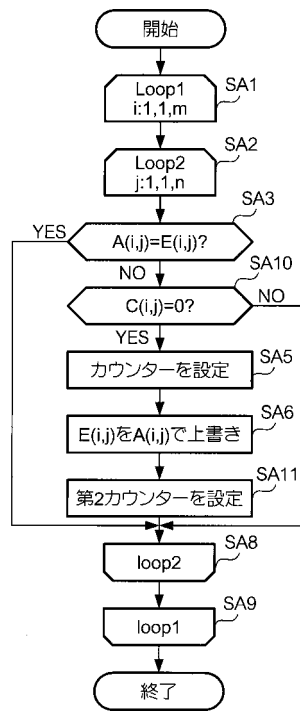
【 図 13 】



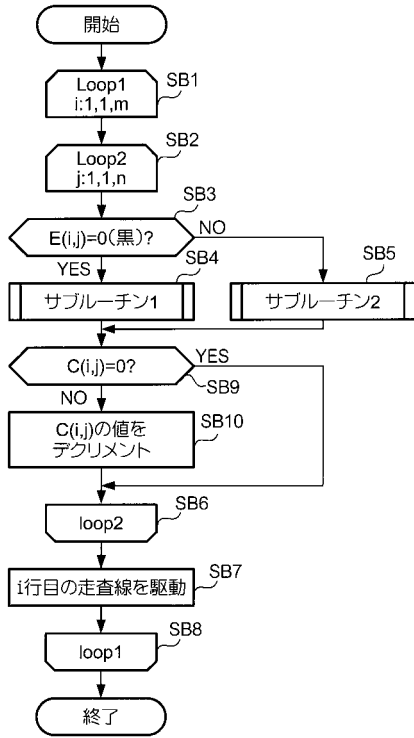
【 図 14 】



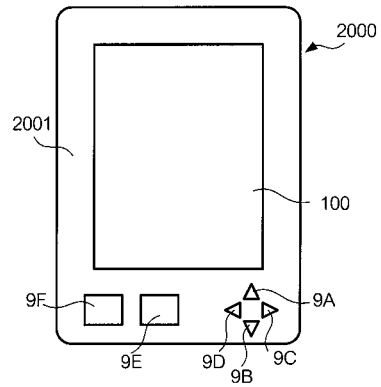
【 図 15 】



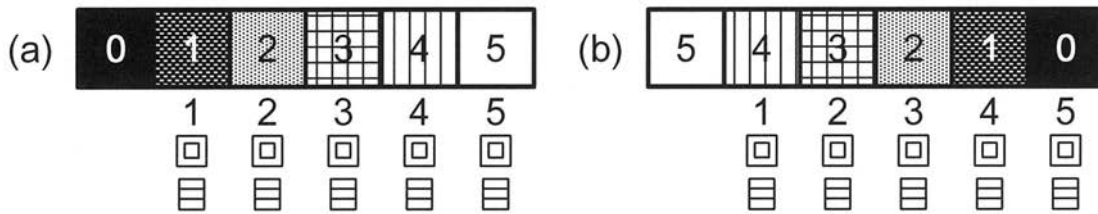
【 図 1 6 】



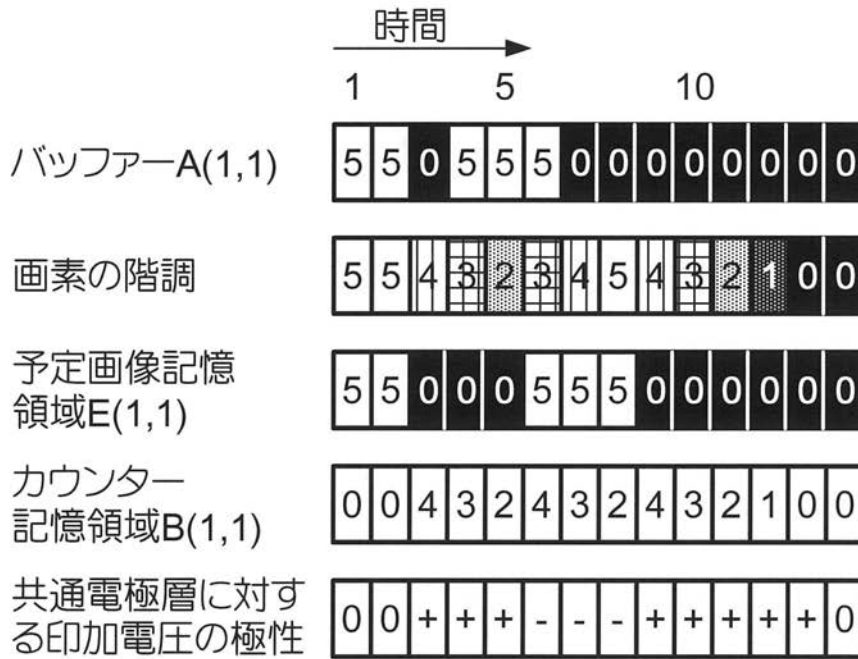
【 図 1 9 】



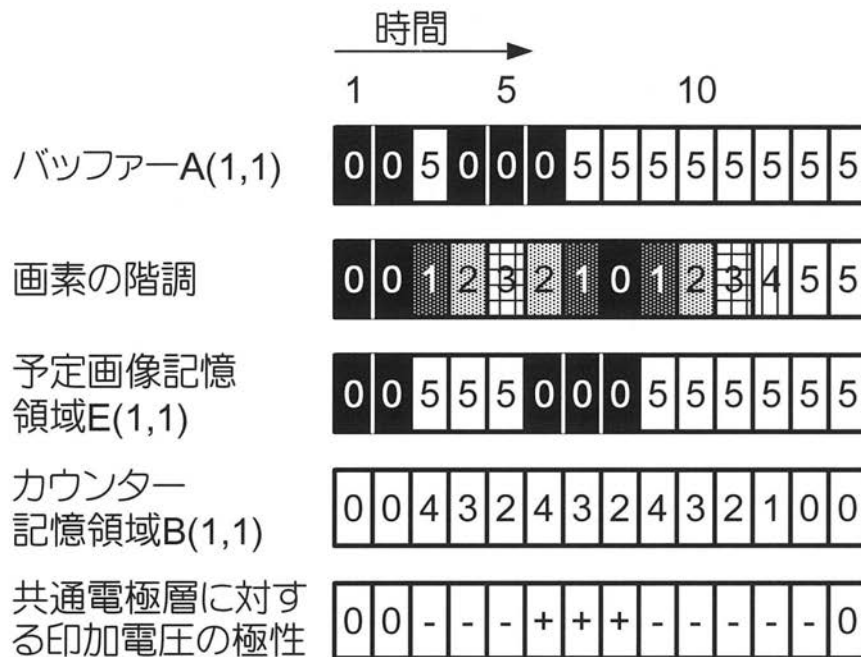
【 図 6 】



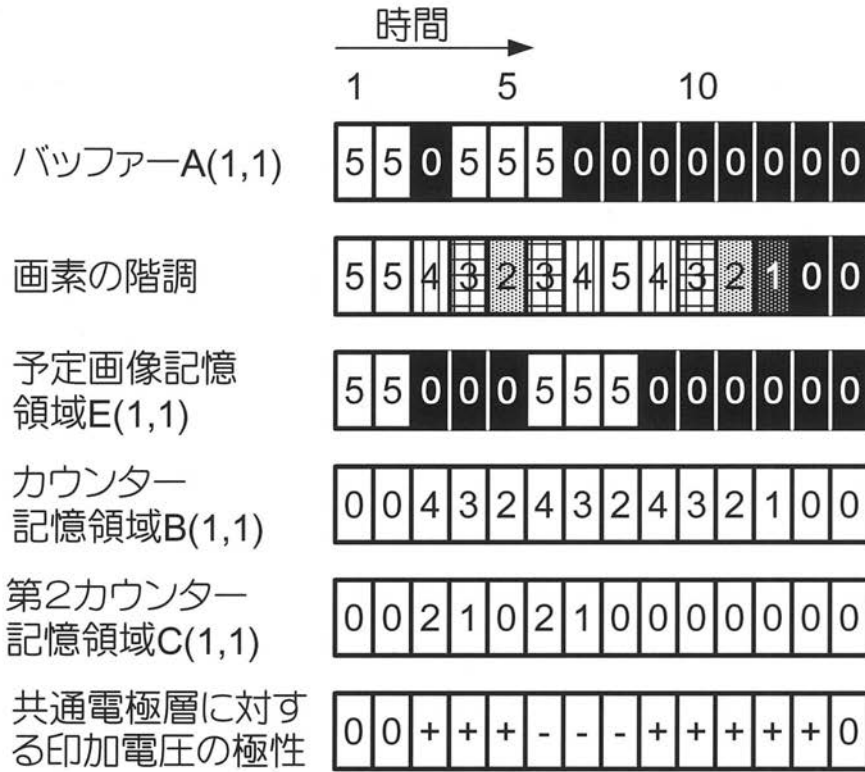
【 図 1 1 】



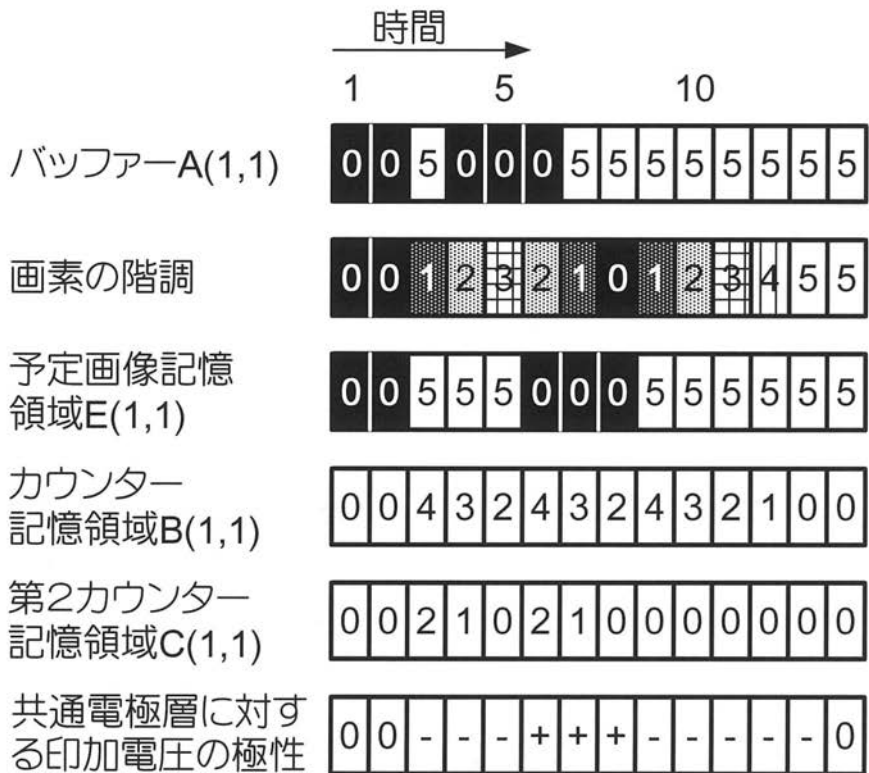
【 図 1 2 】



【 図 1 7 】



【 図 1 8 】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 9 G 3/20 6 2 3 D

G 0 9 G 3/20 6 5 0 H