(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2020 년 3 월 19 일 (19.03.2020)

WIPO | PCT

(10) 국제공개번호
WO 2020/055143 A1

(51) 국제특허분류:
H01L 33/08 (2010.01) *H01L 33/00* (2010.01)
H01L 33/24 (2010.01) *H01L 33/62* (2010.01)
H01L 33/38 (2010.01) *H01L 33/58* (2010.01)

(21) 국제출원번호: PCT/KR2019/011795

(22) 국제출원일: 2019 년 9 월 11 일 (11.09.2019)

(25) 출원언어: 한국어

(26) 공개언어: 한국어

(30) 우선권정보:
62/731,206 2018 년 9 월 14 일 (14.09.2018) US
16/561,256 2019 년 9 월 5 일 (05.09.2019) US

(71) 출원인: 서울바이오시스주식회사 (**SEOUL VIOSYS CO., LTD.**) [KR/KR]; 15429 경기도 안산시 단원구 산단로 163번길 65-16, Gyeonggi-do (KR).

(72) 발명자: 장종민 (**JANG, Jong Min**); 15429 경기도 안산시 단원구 산단로 163번길 65-16, Gyeonggi-do (KR). 김창연 (**KIM, Chang Yeon**); 15429 경기도 안산시 단원구 산단로 163번길 65-16, Gyeonggi-do (KR).

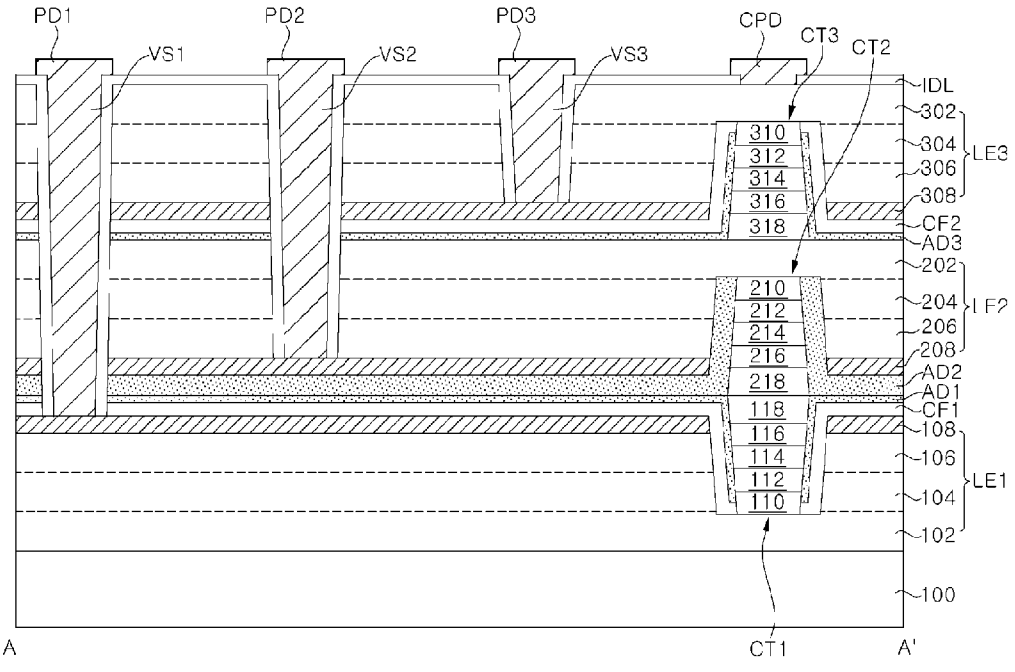
(74) 대리인: 특허법인에이아이피 (**AIP PATENT & LAW FIRM**); 06239 서울시 강남구 테헤란로 14길 30-1, Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD,

WO 2020/055143 A1

(54) **Title:** LIGHT-EMITTING ELEMENT

(54) **발명의 명칭:** 발광 소자



(57) **Abstract:** A light-emitting element is provided. The light-emitting element comprises: a first light-emitting unit comprising a first n-type semiconductor layer, a first active layer, and a first p-type semiconductor layer; a second light-emitting unit arranged on one surface of the first light-emitting unit and comprising a second n-type semiconductor layer, a second active layer, and a second p-type semiconductor layer; a third light-emitting unit arranged on one surface of the second light-emitting unit and comprising a third n-type semiconductor layer, a third active layer, and a third p-type semiconductor layer; a first contact structure contacting one surface of the second n-type semiconductor layer; and a second contact structure contacting the other surface of the second n-type semiconductor layer.

[다음 쪽 계속]

SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) **지정국** (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제21조(3))

(57) 요약서: 발광 소자를 제공한다. 발광 소자는 제1 n형 반도체층, 제1 활성층, 및 제1 p형 반도체층을 포함하는 제1 발광부, 제1 발광부 일 면 상에서, 제2 n 형 반도체층, 제2 활성층, 및 제2 p 형 반도체층을 포함하는 제2 발광부, 제2 발광부의 일 면 상에서, 제3 n 형 반도체층, 제3 활성층, 및 제3 p 형 반도체층을 포함하는 제3 발광부, 제2 n 형 반도체층의 일 면에 접하는 제1 콘택 구조물, 및 제2 n형 반도체층의 타 면에 접하는 제2 콘택 구조물을 포함한다.

명세서

발명의 명칭: 발광 소자

기술분야

[1] 본 발명은 발광 소자에 관한 것으로, 보다 상세하게는 복수의 발광층들이 적층된 발광 소자에 관한 것이다.

배경기술

[2] 발광 다이오드는 무기 광원으로서, 디스플레이 장치, 차량용 램프, 일반 조명과 같은 여러 분야에 다양하게 이용되고 있다. 발광 다이오드는 수명이 길고, 소비 전력이 낮으며, 응답속도가 빠른 장점이 있어 기존 광원을 빠르게 대체하고 있다.

[3] 특히, 디스플레이 장치는 일반적으로 청색, 녹색 및 적색의 혼합색을 이용하여 다양한 색상을 구현한다. 디스플레이 장치의 각 픽셀은 청색, 녹색 및 적색의 서브 픽셀을 구비하며, 이들 서브 픽셀들의 색상을 통해 특정 픽셀의 색상이 정해지고, 이들 픽셀들의 조합에 의해 이미지가 구현된다.

[4] 발광 다이오드는 디스플레이 장치에서 백라이트 광원으로 주로 사용되어 왔다. 그러나 최근 발광 다이오드를 이용하여 직접 이미지를 구현하는 차세대 디스플레이로서 마이크로 LED(micro LED)가 개발되고 있다.

발명의 상세한 설명

기술적 과제

[5] 본원 발명이 해결하고자 하는 과제는 광재현성이 우수한 발광 소자를 제공하는데 있다.

[6] 본 발명이 해결하고자 하는 과제는 이상에서 언급한 과제에 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제 해결 수단

[7] 해결하고자 하는 일 과제를 달성하기 위하여 본 발명의 실시예들에 따른 발광 소자는,

[8] 실시예들에 따르면, 제1 n형 반도체층, 제1 활성층, 및 제1 p형 반도체층을 포함하는 제1 발광부, 상기 제1 발광부 일 면 상에서, 제2 n형 반도체층, 제2 활성층, 및 제2 p형 반도체층을 포함하는 제2 발광부, 상기 제2 발광부의 일 면 상에서, 제3 n형 반도체층, 제3 활성층, 및 제3 p형 반도체층을 포함하는 제3 발광부, 상기 제2 n형 반도체층의 일 면에 접하는 제1 콘택 구조물, 및 상기 제2 n형 반도체층의 타 면에 접하는 제2 콘택 구조물을 포함한다.

[9] 실시예들에 따르면, 상기 제1 콘택 구조물은 상기 제1 발광부 내부로 연장하여 상기 제1 n형 반도체층과 전기적으로 접하며, 상기 제2 콘택 구조물은 상기 제2 발광부 내부로 연장하여 상기 제3 n형 반도체층과 전기적으로 접할 수 있다.

[10] 실시예들에 따르면, 상기 발광 소자는 상기 제3 발광부 내부로 연장하며 상기 제3 n형 반도체층과 전기적으로 접하는 제3 콘택 구조물을 더 포함할 수 있다.

[11] 실시예들에 따르면, 상기 발광 소자는, 상기 발광 소자의 제1 모서리에 배치되며, 상기 제1 내지 제3 콘택 구조물들에 의해 서로 전기적으로 연결된 상기 제1 내지 제3 n형 반도체층들과 전기적으로 연결되는 공통 패드, 상기 발광 소자의 제2 모서리에 배치되고, 상기 제1 p형 반도체층과 전기적으로 연결되는 제1 패드, 상기 발광 소자의 제3 모서리에 배치되고, 상기 제2 p형 반도체층과 전기적으로 연결되는 제2 패드, 상기 발광 소자의 제4 모서리에 배치되고, 상기 제3 p형 반도체층과 전기적으로 연결되는 제3 패드를 더 포함할 수 있다.

[12] 실시예들에 따르면, 상기 제2 발광부는 상기 제2 모서리 부분이 제거된 메사 구조를 가지며, 상기 제3 발광부는 상기 제2 및 제3 모서리 부분들이 제거된 메사 구조를 가질 수 있다.

[13] 실시예들에 따르면, 상기 발광 소자는, 상기 제1 콘택 구조물의 외측벽을 감싸며 상기 제1 p형 반도체층 상부로 연장하는 제1 접착층, 상기 제1 접착층의 외측벽을 감싸며 상기 제1 p형 반도체층 상부로 연장하는 제1 컬러 필터, 상기 제2 콘택 구조물의 외측벽을 감싸며 상기 제2 p형 반도체층 상부로 연장하는 제2 접착층, 및 상기 제2 접착층의 외측벽을 감싸며 상기 제2 p형 반도체층 상부로 연장하는 제2 컬러필터를 더 포함할 수 있다.

[14] 실시예들에 따르면, 상기 제1 콘택 구조물은 상기 제2 발광부 내부로 연장하고, 상기 제2 콘택 구조물은 상기 제3 발광부 내부로 연장하여 상기 제3 n형 반도체층과 전기적으로 연결될 수 있다.

[15] 실시예들에 따르면, 상기 제1 콘택 구조물의 일 면은 상기 제2 n형 반도체층과 전기적으로 접하며, 상기 제1 콘택 구조물의 타 면은 상기 제1 n형 반도체층과 전기적으로 접할 수 있다.

[16] 실시예들에 따르면, 상기 발광 소자는, 상기 발광 소자의 제1 모서리에 배치되며, 상기 제1 및 제2 콘택 구조물들에 의해 서로 전기적으로 연결된 상기 제1 내지 제3 n형 반도체층들과 전기적으로 연결되는 공통 패드, 상기 발광 소자의 제2 모서리에 배치되고, 상기 제1 p형 반도체층과 전기적으로 연결되는 제1 패드, 상기 발광 소자의 제3 모서리에 배치되고, 상기 제2 p형 반도체층과 전기적으로 연결되는 제2 패드, 상기 발광 소자의 제4 모서리에 배치되고, 상기 제3 p형 반도체층과 전기적으로 연결되는 제3 패드를 더 포함할 수 있다.

[17] 실시예들에 따르면, 상기 제1 발광부는 상기 제2 모서리 부분에서 제1 n형 반도체층, 제2 활성층이 제거된 메사 구조를 가지며, 상기 제2 발광부는 상기 제2 및 제3 모서리 부분들이 제거된 메사 구조를 가지며, 상기 제3 발광부는 상기 제4 모서리 부분이 제거된 메사 구조를 가질 수 있다.

[18] 실시예들에 따르면, 상기 발광 소자는, 상기 제1 콘택 구조물의 외측벽을 감싸며 상기 제2 p형 반도체층 상부로 연장하는 제1 접착층, 상기 제1 접착층의 외측벽을 감싸며 상기 제1 접착층 상부로 연장하는 제1 컬러 필터, 상기 제2 콘택

구조물의 외측벽을 감싸며 상기 제3 p형 반도체층 상부로 연장하는 제2 접측층, 및 상기 제2 접측층의 외측벽을 감싸며 상기 제2 접착층 상부로 연장하는 제2 컬러 필터을 더 포함할 수 있다.

[19] 실시예들에 따르면, 상기 발광 소자는, 상기 제1 발광부 내부로 연장하며 상기 제1 n형 반도체층과 전기적으로 접하는 제3 콘택 구조물을 더 포함할 수 있다.

[20] 실시예들에 따르면, 상기 제1 콘택 구조물과 상기 제3 콘택 구조물은 서로 전기적으로 접할 수 있다.

[21] 실시예들에 따르면, 상기 제1 내지 제3 콘택 구조물들 각각은 오믹층, 제1 도전층, 베리어층, 제2 도전층, 및 본딩층을 포함하되, 상기 제1 콘택 구조물의 본딩층과 상기 제3 콘택 구조물의 본딩층이 서로 접할 수 있다.

[22] 실시예들에 따르면, 상기 발광 소자는, 상기 발광 소자의 제1 모서리에 배치되며, 상기 제1 내지 제3 콘택 구조물들에 의해 서로 전기적으로 연결된 상기 제1 내지 제3 n형 반도체층들과 전기적으로 연결되는 공통 패드, 상기 발광 소자의 제2 모서리에 배치되고, 상기 제1 p형 반도체층과 전기적으로 연결되는 제1 패드, 상기 발광 소자의 제3 모서리에 배치되고, 상기 제2 p형 반도체층과 전기적으로 연결되는 제2 패드, 상기 발광 소자의 제4 모서리에 배치되고, 상기 제3 p형 반도체층과 전기적으로 연결되는 제3 패드를 더 포함할 수 있다.

[23] 실시예들에 따르면, 상기 제2 발광부는 상기 제2 및 제3 모서리 부분들이 제거된 메사 구조를 가지며, 상기 제3 발광부는 상기 제4 모서리 부분이 제거된 메사 구조를 가질 수 있다.

[24] 실시예들에 따르면, 상기 제3 콘택 구조물의 외측벽을 감싸며 상기 제1 p형 반도체층 상부로 연장하는 제1 접착층, 상기 제1 접착층의 외측벽을 감싸며 상기 제1 p형 반도체층 상부로 연장하는 제1 컬러 필터, 상기 제2 콘택 구조물의 외측벽을 감싸며 상기 제3 p형 반도체층 하부로 연장하는 제2 컬러 필터, 및 상기 제2 접착층의 외측벽을 감싸며 상기 제3 p형 반도체층 하부로 연장하는 제2 컬러 필터을 더 포함할 수 있다.

[25] 실시예들에 따르면, 상기 발광 소자는, 상기 제1 발광부의 타 면에 배치되는 기판을 더 포함할 수 있다.

[26] 실시예들에 따르면, 상기 발광 소자는, 상기 제3 발광부 상에 배치되며, 상기 제1 내지 제3 n형 반도체층들을 전기적으로 연결하는 공통 패드, 상기 제3 발광부 상에 배치되며, 상기 제1 p형 반도체층과 전기적으로 연결되는 제1 패드, 상기 제3 발광부 상에 배치되며, 상기 제2 p형 반도체층과 전기적으로 연결되는 제2 패드, 및 상기 제3 발광부 상에 배치되며, 상기 제3 p형 반도체층과 전기적으로 연결되는 제3 패드를 더 포함할 수 있다.

[27] 실시예들에 따르면, 상기 발광 소자는, 상기 제3 발광부 상에서 상기 공통 패드, 상기 제1 내지 제3 패드들과 각각 전기적으로 연결되는 관통 전극들을 포함하는 지지 기판을 더 포함할 수 있다.

[28] 기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

발명의 효과

[29] 본 발명의 실시예들에 따른 발광 소자에 따르면, 제1 n형 반도체층, 제2 n형 반도체층, 및 제3 n형 반도체층이 공통 패드에 공통으로 전기적으로 연결됨으로써, 제1 p형 반도체층, 제2 p형 반도체층, 및 제3 p형 반도체층을 공통으로 연결하는 것보다 안정적으로 전류를 공급받을 수 있다.

도면의 간단한 설명

[30] 도 1a는 본 발명의 일 실시예에 따른 발광 소자의 평면도이다.

[31] 도 1b, 도 1c 및 도 1d는 도 1a의 발광 소자를 A-A'으로 절단한 단면도들이다.

[32] 도 2a는 본 발명의 다른 실시예에 따른 발광 소자의 평면도이다.

[33] 도 2b는 도 2a의 발광 소자를 A-A'으로 절단한 단면도이다.

[34] 도 3은 본 발명의 또 다른 실시예에 따른 발광 소자를 설명하기 위한 단면도이다.

[35] 도 4는 본 발명의 또 다른 실시예에 따른 발광 소자를 설명하기 위한 단면도이다.

[36] 도 5 내지 도 17은 본 발명의 일 실시예에 따른 발광 소자의 제조 방법을 설명하기 위한 단면도들이다.

발명의 실시를 위한 최선의 형태

[37] 본 발명의 구성 및 효과를 충분히 이해하기 위하여, 첨부한 도면을 참조하여 본 발명의 바람직한 실시 예들을 설명한다. 그러나 본 발명은, 이하에서 개시되는 실시예들에 한정되는 것이 아니라, 여러 가지 형태로 구현될 수 있고 다양한 변경을 가할 수 있다.

[38] 또한, 본 발명의 실시예들에서 사용되는 용어들은 다르게 정의되지 않는 한, 해당 기술 분야에서 통상의 지식을 가진 자에게 통상적으로 알려진 의미로 해석될 수 있다.

[39] 이하, 도면들을 참조하여 본 발명의 실시예들에 따른 발광 소자에 대하여 상세하게 설명한다.

[40] 도 1a은 본 발명의 실시예들에 따른 발광 소자를 설명하기 위한 평면도이고, 도 1b 및 도 1c는 도 1a의 발광 소자를 A-A'으로 절단한 단면도들이다.

[41] 도 1a 내지 도 1c를 참조하면, 발광 소자는 기판(100) 상에 수직 적층된 제1 발광부(LE1), 제2 발광부(LE2), 및 제3 발광부(LE3)를 포함할 수 있다.

[42] 기판(100)은 질화갈륨계 반도체층을 성장시킬 수 있는 기판으로, 사파이어(Al2O3), 실리콘 카바이드(SiC), 질화갈륨(GaN), 질화인듐갈륨(InGaN), 질화알루미늄갈륨(AlGaN), 질화알루미늄(AlN), 갈륨 산화물(Ga2O3), 또는 실리콘을 포함할 수 있다. 또한, 기판(100)은 패터닝된 사파이어 기판일 수 있다.

[43] 기판(100)의 일 면은 제1 발광부(LE1)와 접하며, 일 면에 대향하는 타 면은 발광 소자의 광 추출면일 수 있다. 선택적으로, 기판(100)이 제거될 수 있다. 이 경우, 기판(100)과 마주하는 제1 발광부(LE1)의 일 면이 발광 소자의 광 추출면일 수

있다. 광 추출면이 기판(100)의 타 면 또는 제1 발광부(LE1)의 일 면일 경우, 제1 발광부(LE1)의 파장이 가장 짧고, 제2 발광부(LE2)의 파장은 제1 발광부(LE1)의 파장보다 길고 제3 발광부(LE3)의 파장보다 짧으며, 제3 발광부(LE3)의 파장이 가장 길 수 있다. 예컨대, 제1 발광부(LE1)는 청색광을 발광시키며, 제2 발광부(LE2)는 녹색광을 발광시키며, 제3 발광부(LE3)는 적색광을 발광시킬 수 있다.

[44] 제1 발광부(LE1)는 제1 n형 반도체층(102), 제1 활성층(104), 제1 p형 반도체층(106), 및 제1 투명 전극(108)을 포함할 수 있다. 제2 발광부(LE2)는 제2 n형 반도체층(202), 제2 활성층(204), 제2 p형 반도체층(206), 및 제2 투명 전극(208)을 포함할 수 있다. 제3 발광부(LE3)는 제3 n형 반도체층(302), 제3 활성층(304), 제3 p형 반도체층(306), 및 제3 투명 전극(308)을 포함할 수 있다.

[45] 제1 n형 반도체층(102), 제2 n형 반도체층(202), 및 제3 n형 반도체층(302) 각각은 Si이 도핑된 질화갈륨계 반도체층일 수 있다. 제1 p형 반도체층(106), 제2 p형 반도체층(206), 및 제3 p형 반도체층(306) 각각은 Mg가 도핑된 질화갈륨계 반도체층일 수 있다. 제1 활성층(104), 제2 활성층(204), 및 제3 활성층(304) 각각은 다중양자우물구조(Multi Quantum Well: MQW)을 포함할 수 있고, 원하는 피크 파장의 광을 방출하도록 그 조성비가 결정될 수 있다. 제1 투명 전극(108), 제2 투명 전극(208), 및 제3 투명 전극(308) 각각은 ZnO(Zinc Oxide), ITO(Indium Tin Oxide), ZITO(Zinc-doped Indium Tin Oxide), ZIO(Zinc Indium Oxide), GIO(Gallium Indium Oxide), ZTO(Zinc Tin Oxide), FTO(Fluorine-doped Tin Oxide), GZO(Gallium-doped Zinc Oxide), AZO(Aluminum-doped Zinc Oxide) 등과 같은 투명 산화물층(Transparent Conductive Oxide: TCO)이 사용될 수 있다.

[46] 발광 소자는 제1 발광부(LE1)의 내부 일부로 연장되는 제1 콘택 구조물(CT1), 제2 발광부(LE2)의 내부 일부로 연장되는 제2 콘택 구조물(CT2), 및 제3 발광부(LE3)의 내부 일부로 연장되는 제3 콘택 구조물(CT3)을 더 포함할 수 있다.

[47] 제1 콘택 구조물(CT1), 제2 콘택 구조물(CT2), 및 제3 콘택 구조물(CT3) 각각은 오믹층(ohmic layer, 110, 210, 310), 제1 도전층(112, 212, 312), 베리어층(barrier layer, 114, 214, 314), 제2 도전층(116, 216, 316), 및 본딩층(bonding layer, 118, 218, 318)을 포함할 수 있다. 오믹층(110, 210, 310)은 Cr를 포함하고, 제1 도전층(112, 212, 312)은 Al을 포함하고, 베리어층(114, 214, 314)은 복수로 적층된 Ti 및 Ni을 포함하고, 제2 도전층(116, 216, 316)은 Au을 포함하고, 본딩층(118, 218, 318)은 In 또는 Sn을 포함할 수 있다.

[48] 일 실시예에 따르면, 제1 콘택 구조물(CT1), 제2 콘택 구조물(CT2), 및 제3 콘택 구조물(CT3)은 서로 오버랩되어 배치될 수 있다. 발광 소자가 평면적 관점에서 사각형 구조를 가질 경우, 발광 소자의 제1 모서리(CN1)에 제1 콘택 구조물(CT1), 제2 콘택 구조물(CT2), 및 제3 콘택 구조물(CT3)이 서로 오버랩되어 순차적으로 배치될 수 있다.

[49] 발광 소자는 제1 발광부(LE1) 및 제2 발광부(LE2) 사이에 배치되는 제1 컬러 필터(CF1), 제1 접착층(AD1), 제2 접착층(AD2)과, 제2 발광부(LE2) 및 제3 발광부(LE3) 사이에 배치되는 제2 컬러 필터(CF2) 및 제3 접착층(AD3)을 더 포함할 수 있다.

[50] 제1 컬러 필터(CF1) 및 제2 컬러 필터(CF2) 각각은 TiO2 및 SiO2가 교번 적층된 구조를 갖는 DBR(Distributed Bragg Reflector)를 포함할 수 있다. TiO2 및 SiO2 이외에, SiNx, Al2O3, Ta2O5 등의 절연물질이 DBR에 사용될 수도 있다. 일 예로, 제1 컬러 필터(CF1) 및 제2 컬러 필터(CF2)는 TiO2 및 SiO2의 성분비 및 교번 적층되는 순서 및 수량이 서로 상이할 수 있다. 일 실시예에 따르면, 제1 컬러 필터(CF1)는 제2 발광부(LE2)로부터 발생된 광 및 제3 발광부(LE3)로부터 발생된 광을 선택적으로 통과시키며, 제1 발광부(LE1)로부터 발생된 광을 반사시킬 수 있다. 제2 컬러 필터(CF2)는 제3 발광부(LE3)로부터 발생된 광을 선택적으로 통과시키며, 제1 발광부(LE1)로부터 발생된 광과 제2 발광부(LE2)로부터 발생된 광을 반사시킬 수 있다. 제1 컬러 필터(CF1) 및 제2 컬러 필터(CF2)는 또한 절연층의 역할을 수행할 수도 있다.

[51] 제1 접착층(AD1), 제2 접착층(AD2) 및 제3 접착층(AD3)은 접착 특성을 가지며 투과율이 높은 에컨대, SOG(Silicon On Glass), 에폭시, 폴리이미드, SU8, 또는 BCB(benzo cyclo butene) 등과 같은 물질을 포함할 수 있다.

[52] 제1 발광부(LE1)는 제1 n형 반도체층(102), 제1 활성층(104), 제1 p형 반도체층(106), 및 제1 투명 전극(108)이 순차적으로 적층되고, 제1 투명 전극(108), 제1 p형 반도체층(106), 제1 활성층(104)을 관통하는 제1 홀(H1, 도 6 참조)을 가질 수 있다. 제1 홀(H1)은 상부로부터 하부로 갈수록 점진적으로 작아지는 폭을 가지거나, 일정한 폭을 질 수 있다. 따라서, 제1 투명 전극(108)이 제1 p형 반도체층(106)보다, 제1 p형 반도체층(106)이 제1 활성층(104)보다 작은 면적을 가지거나 같은 면적을 가질 수 있다.

[53] 제1 홀(H1)은 제1 n형 반도체층(102)을 부분적으로 노출시킬 수 있다. 제1 콘택 구조물(CT1)은 제1 홀(H1) 내부에 배치되며, 제1 투명 전극(108)보다 돌출된 구조를 가질 수 있다. 즉, 제1 콘택 구조물(CT1)의 상부면이 제1 투명 전극(108)의 상부면보다 높은 레벨일 수 있다. 일 실시예에 따르면, 제1 콘택 구조물(CT1)은 오믹층(110), 제1 도전층(112), 베리어층(114), 제2 도전층(116), 및 본딩층(118)이 순차적으로 적층될 수 있다.

[54] 제1 접착층(AD1)은 제1 홀(H1) 내에서 제1 콘택 구조물(CT1)의 외측벽을 감싸며 제1 투명 전극(108) 상부로 연장하는 구조를 가질 수 있다. 제1 컬러 필터(CF1)는 제1 홀(H1) 내에서 제1 접착층(AD1)의 외측벽을 감싸며 제1 투명 전극(108) 상부로 연장하는 구조를 가지되, 제1 투명 전극(108) 및 제1 접착층(AD1) 사이에 배치될 수 있다.

[55] 제2 발광부(LE2)는 제2 투명 전극(208), 제2 p형 반도체층(206), 제2 활성층(204), 및 제2 n형 반도체층(202)이 순차적으로 적층되고, 제2 투명

전극(208), 제2 p형 반도체층(206), 및 제2 활성층(204)을 관통하는 제2 홀(H2, 도 11 참조)을 가질 수 있다. 제2 홀(H2)은 상부로부터 하부로 갈수록 같거나 점진적으로 커지는 폭을 가질 수 있다. 따라서, 제2 활성층(204)이 제2 p형 반도체층(206)보다, 제2 p형 반도체층(206)이 제2 투명 전극(208)보다 같거나 큰 폭을 가질 수 있다.

[56] 제2 홀(H2)은 제2 n형 반도체층(202)을 부분적으로 노출시킬 수 있다. 제2 콘택 구조물(CT2)은 제2 홀(H2) 내부에 배치되며, 제2 투명 전극(208)보다 돌출된 구조를 가질 수 있다. 즉, 제2 콘택 구조물(CT2)의 저면이 제2 투명 전극(208)의 표면보다 낮은 레벨일 수 있다. 제2 콘택 구조물(CT2)은 본딩층(218), 제2 도전층(216), 베리어층(214), 제1 도전층(212), 및 오믹층(210)이 순차적으로 적층될 수 있다.

[57] 제2 접착층(AD2)은 제2 콘택 구조물(CT2)의 외측벽을 감싸며, 제2 투명 전극(208) 하부로 연장하는 구조를 가질 수 있다.

[58] 본 실시예에서는 제1 컬러 필터(CF1)가 제1 투명 전극(108)과 제1 접착층(AD1) 사이에 배치되는 것으로 도시하고 있으나, 제1 컬러 필터(CF1)는 제2 투명 전극(208) 및 제2 접착층(AD2) 사이에 배치될 수 있다.

[59] 일 실시예에 따르면, 제1 콘택 구조물(CT1) 및 제2 콘택 구조물(CT2)이 서로 전기적으로 접촉하면서, 제1 n형 반도체층(102) 및 제2 n형 반도체층(202)이 전기적으로 연결될 수 있다. 제1 콘택 구조물(CT1)의 본딩층(118)과 제2 콘택 구조물(CT2)의 본딩층(218)이 서로 접착될 수 있다. 제1 콘택 구조물(CT1) 및 제2 콘택 구조물(CT2)의 접착면 관점에서, 제1 콘택 구조물(CT1) 및 제2 콘택 구조물(CT2)은 대칭적인 구조를 가질 수 있다. 즉, 제1 콘택 구조물(CT1)은 접착면으로부터 본딩층(118), 제2 도전층(116), 베리어층(114), 제1 도전층(112), 및 오믹층(110)이 배치되고, 제2 콘택 구조물(CT2)도 접착면으로부터 본딩층(218), 제2 도전층(216), 베리어층(214), 제1 도전층(212), 및 오믹층(210)이 배치될 수 있다. 따라서, 제2 발광부(LE2)로 인가된 전류와 제1 발광부(LE1)로 인가되는 전류가 균일할 수 있다.

[60] 제1 접착층(AD1) 및 제2 접착층(AD2)이 접착하여 제1 발광부(LE1) 및 제2 발광부(LE2)를 물리적으로 접착시킬 수 있다.

[61] 제3 발광부(LE3)는 제3 투명 전극(308), 제3 p형 반도체층(306), 제3 활성층(304), 및 제3 n형 반도체층(302)이 순차적으로 적층되고, 제3 투명 전극(308), 제3 p형 반도체층(306), 및 제3 활성층(304)을 관통하는 제3 홀(H3, 도 14 참조)을 가질 수 있다. 제3 홀(H3)은 상부로부터 하부로 갈수록 점진적으로 커지는 폭을 가질 수 있다. 따라서, 제3 활성층(304)이 제3 p형 반도체층(306)보다, 제3 p형 반도체층(306)이 제3 투명 전극(308)보다 큰 폭을 가질 수 있다.

[62] 제3 홀(H3)은 제3 n형 반도체층(302)을 부분적으로 노출시킬 수 있다. 제3 콘택 구조물(CT3)은 제3 홀(H3) 내부에 배치되며, 제3 투명 전극(308)보다 돌출된

구조를 가질 수 있다. 즉, 제3 콘택 구조물(CT3)의 저면이 제3 투명 전극(308)의 표면보다 낮은 레벨일 수 있다. 제3 콘택 구조물(CT3)은 본딩층(318), 제2 도전층(316), 베리어층(314), 제1 도전층(312), 및 오믹층(310)이 순차적으로 적층될 수 있다. 일 실시예에 따르면, 제1 콘택 구조물(CT1), 제2 콘택 구조물(CT2), 및 제3 콘택 구조물(CT3)들 각각이 동일한 구조를 갖기 때문에 제1 n형 반도체층(102), 제2 n형 반도체층(202), 및 제3 n형 반도체층(302)으로 전달되는 전류가 균일할 수 있다.

[63] 또한, 제3 접착층(AD3)은 제3 홀(H3)에서 제3 콘택 구조물(CT3)의 외측벽을 감싸며 제3 투명 전극(308) 하부로 연장되는 구조를 가질 수 있다. 제2 컬러 필터(CF2)는 제3 홀(H3)에서 제3 접착층(AD3)의 외측벽을 감싸며 제3 투명 전극(308) 하부로 연장하는 구조를 가지되, 제3 투명 전극(308) 및 제3 접착층(AD3) 사이에 배치될 수 있다.

[64] 일 실시예에 따르면, 제1 콘택 구조물(CT1) 및 제2 콘택 구조물(CT2)이 서로 전기적으로 접촉하면서, 제1 n형 반도체층(102) 및 제2 n형 반도체층(202)이 전기적으로 연결될 수 있다. 제1 콘택 구조물(CT1)의 본딩층과 제2 콘택 구조물(CT2)의 본딩층이 서로 접착될 수 있다. 또한, 제1 접착층(AD1) 및 제2 접착층(AD2)이 접착하여 제1 발광부(LE1) 및 제2 발광부(LE2)를 물리적으로 접착시킬 수 있다.

[65] 일 실시예에 따르면, 도 1d에 도시한 바와 같이, 제2 콘택 구조물(CT2) 및 제3 콘택 구조물(CT3)이 서로 전기적으로 접촉하면서, 제2 n형 반도체층(202) 및 제3 n형 반도체층(302)이 전기적으로 연결될 수 있다. 제2 콘택 구조물(CT2)의 본딩층과 제3 콘택 구조물(CT3)의 본딩층이 서로 접착될 수 있다. 또한, 제2 접착층(AD2) 및 제3 접착층(AD3)이 접착하여 제2 발광부(LE2) 및 제3 발광부(LE3)를 물리적으로 접착시킬 수 있다.

[66] 발광 소자는 제1 n형 반도체층(102), 제2 n형 반도체층(202), 및 제3 n형 반도체층(302)을 전기적으로 연결하는 공통 패드(CPD), 제1 투명 전극(108)과 전기적으로 연결되는 제1 패드(PD1), 제2 투명 전극(208)과 전기적으로 연결되는 제2 패드(PD2), 및 제3 투명 전극(308)과 전기적으로 연결되는 제3 패드(PD3)를 더 포함할 수 있다. 공통 패드(CPD), 제1 패드(PD1), 제2 패드(PD2), 및 제3 패드(PD3) 각각은 각각은 Ag, Ni, Al, Rh, Pd, Ir, Ru, Mg, Zn, Pt, Au, Hf, Cr, Ti, 및 Cu으로 이루어진 군으로부터 선택된 적어도 하나를 포함할 수 있다. 또한, 발과 소자는 공통 패드(CPD), 제1 패드(PD1), 제2 패드(PD2), 및 제3 패드(PD3)와 제3 n형 반도체층(302) 사이를 전기적으로 절연하기 위한 절연막(IDL)을 더 포함할 수 있다. 절연막(IDL)은 실리콘 산화물 또는 실리콘 질화물을 포함할 수 있다.

[67] 발광 소자가 평면적 관점에서 사각형 구조를 가질 경우, 공통 패드(CPD)는 제1 모서리(CN1)에 배치되고, 제1 패드(PD1)는 제2 모서리(CN2)에 배치되며, 제2 패드(PD2)는 제3 모서리(CN3)에 배치되고, 제3 패드(PD3)는 제4 모서리(CN4)에 배치될 수 있다.

[68] 공통 패드(CPD)는 제1 n형 반도체층(102), 제2 n형 반도체층(202), 및 제3 n형 반도체층(302)과 제1 콘택 구조물(CT1), 제2 콘택 구조물(CT2), 및 제3 콘택 구조물(CT3)에 의해 공통으로 전기적으로 연결될 수 있다. 공통 패드(CPD)가 제1 n형 반도체층(102), 제2 n형 반도체층(202), 및 제3 n형 반도체층(302)와 공통으로 연결됨으로써, 전기적으로 안정적으로 전류를 공급할 수 있다. 전술한 바와 같이, 제1 p형 반도체층(106), 제2 p형 반도체층(206), 및 제3 p형 반도체층(306) 각각은 Mg가 도핑된 질화갈륨계 반도체층을 포함하되, Mg의 도핑 농도가 낮아 제1 p형 반도체층(106), 제2 p형 반도체층(206), 및 제3 p형 반도체층(306) 각각은 접촉 저항이 크다. 따라서, 공통 패드(CPD)가 제1 p형 반도체층(106), 제2 p형 반도체층(206), 및 제3 p형 반도체층(306)을 공통으로 전기적으로 연결하는 것보다 제1 n형 반도체층(102), 제2 n형 반도체층(202), 및 제3 n형 반도체층(302)을 공통으로 전기적으로 연결하여 전기적으로 안정적으로 전류를 공급할 수 있다.

[69] 도 1a 내지 도 1c를 참조하면, 제1 패드(PD1)는 절연막(IDL) 상에서, 제3 발광부(LE3), 제2 컬러 필터(CF2), 제3 접착층(AD3), 제2 발광부(LE2), 제1 접착층(AD1), 제2 접착층(AD2), 및 제1 컬러 필터(CF1)를 관통하여 제1 투명 전극(108)으로 연장하는 제1 비아 구조물(VS1)을 통해 제1 투명 전극(108)과 전기적으로 연결될 수 있다. 절연막(IDL)은 제3 n형 반도체층(302) 상부에서 연장되어 제1 비아 구조물(VS1)의 외측벽을 감싸는 구조를 가질 수 있다. 일 예로, 제1 패드(PD1) 및 제1 비아 구조물(VS1)은 일체형일 수 있다.

[70] 제2 패드(PD2)는 절연막(IDL) 상에서, 제3 발광부(LE3), 제2 컬러 필터(CF2), 제3 접착층(AD3), 제2 n형 반도체층(202), 제2 활성층(204), 및 제2 p형 반도체층(206)을 관통하여 제2 투명 전극(208)으로 연장하는 제2 비아 구조물(VS2)을 통해 제2 투명 전극(208)과 전기적으로 연결될 수 있다. 절연막(IDL)은 제3 n형 반도체층(302) 상부에서 연장되어 제2 비아 구조물(VS2)의 외측벽을 감싸는 구조를 가질 수 있다. 일 예로, 제2 패드(PD2) 및 제2 비아 구조물(VS2)은 일체형일 수 있다.

[71] 제3 패드(PD3)는 절연막(IDL) 상에서, 제3 n형 반도체층(302), 제3 활성층(304), 및 제3 p형 반도체층(306)을 관통하여 제3 투명 전극(308)으로 연장하는 제3 비아 구조물(VS3)을 통해 제3 투명 전극(308)과 전기적으로 연결될 수 있다. 일 예로, 제3 패드(PD3) 및 제3 비아 구조물(VS3)은 일체형일 수 있다.

[72] 도 1c를 참조하면, 선택적으로 기판(100)은 제거될 수 있다. 기판(100)이 제거된 발광 소자는 제3 발광부(LE3) 상에 지지 기판(SUB)을 더 제공할 수 있다. 지지 기판(SUB)은 기판(100)이 제거된 발광 소자가 휘는 현상을 억제할 수 있다. 지지 기판(SUB)은 Si을 포함할 수 있다.

[73] 이 경우, 발광 소자는 제1 비아 구조물(VS1)과 전기적으로 연결되는 제7 비아 구조물(VS7), 제2 비아 구조물(VS2)과 전기적으로 연결되는 제6 비아 구조물(VS6), 제3 비아 구조물(VS3)과 전기적으로 연결되는 제5 비아

구조물(VS5), 및 공통 패드(CPD)와 전기적으로 연결되는 제4 비아 구조물(VS4)을 더 포함할 수 있다.

[74] 도 2a는 본 발명의 다른 실시예에 따른 발광 소자를 설명하기 위한 평면도이고, 도 2b는 도 2a의 발광 소자를 A-A'으로 절단된 단면도이다.

[75] 도 2a 및 도 2b를 참조하면, 발광 소자는 제1 발광부(LE1), 제1 컬러 필터(CF1), 제1 접착층(AD1), 제2 접착층(AD2), 제2 발광부(LE2), 제3 접착층(AD3), 제2 컬러 필터(CF2) 및 제3 발광부(LE3)를 포함할 수 있다.

[76] 제1 발광부(LE1)는 제1 n형 반도체층(102), 제1 활성층(104), 제1 p형 반도체층(106), 및 제1 투명 전극(108)이 순차적으로 적층될 수 있다. 제2 발광부(LE2)는 제2 투명 전극(208), 제2 p형 반도체층(206), 제2 활성층(204), 및 제2 n형 반도체층(202)이 순차적으로 적층될 수 있다. 제3 발광부(LE3)는 제3 투명 전극(308), 제3 p형 반도체층(306), 제3 활성층(304), 및 제3 n형 반도체층(302)이 순차적으로 적층될 수 있다.

[77] 발광 소자는 제1 발광부(LE1) 및 제2 발광부(LE2) 사이에 배치되는 제1 컬러 필터(CF1), 제1 접착층(AD1) 및 제2 접착층(AD2)을 포함하고, 제2 발광부(LE2) 및 제3 발광부(LE3) 사이에 배치되는 제2 컬러 필터(CF2) 및 제3 접착층(AD3)을 포함할 수 있다. 발광 소자는 제1 n형 반도체층(102), 제2 n형 반도체층(202), 및 제3 n형 반도체층(302)과 전기적으로 연결되는 공통 패드(CPD), 제1 p형 반도체층(106)과 전기적으로 연결되는 제1 패드(PD1), 제2 p형 반도체층(206)과 전기적으로 연결되는 제2 패드(PD2), 및 제3 p형 반도체층(306)과 전기적으로 연결되는 제3 패드(PD3)를 더 포함할 수 있다.

[78] 본 실시예에 따르면, 제2 발광부(LE2) 및 제3 발광부(LE3)는 메사 구조를 가질 수 있다.

[79] 발광 소자는 평면적 관점에서 사각형 구조를 가지며, 각 모서리를 제1 모서리(CN1), 제2 모서리(CN2), 제3 모서리(CN3), 및 제4 모서리(CN4)라 한다. 제2 발광부(LE2)는 제2 모서리(CN2) 및 제3 모서리(CN3)가 제거된 메사 구조를 가지며 제3 발광부(LE3)는 제2 모서리(CN2), 제3 모서리(CN3), 및 제4 모서리(CN4)가 제거된 메사 구조를 가질 수 있다.

[80] 상세하게 설명하면, 제2 발광부(LE2)는 제2 모서리(CN2)에 배치된 제2 n형 반도체층(202), 제2 활성층(204), 제2 p형 반도체층(206), 및 제2 투명 전극(208)이 식각되고, 제3 모서리(CN3)에 배치된 제2 p형 반도체층(206), 제2 활성층(204), 및 제2 n형 반도체층(202)이 식각된 구조를 가질 수 있다. 제2 모서리(CN2)에서, 제2 모서리(CN2)에 배치된 제2 접착층(AD2), 제1 컬러 필터(CF1), 및 제1 접착층(AD1)이 식각되어 제1 발광부(LE1)의 제1 투명 전극(108)이 노출될 수 있다. 제3 모서리(CN3)에서 제2 발광부(LE2)의 제2 투명 전극(208)이 노출될 수 있다.

[81] 제3 발광부(LE3)는 제2 모서리(CN2) 및 제3 모서리(CN3)에 배치된 제3 n형 반도체층(302), 제3 활성층(304), 제3 p형 반도체층(306), 제3 투명 전극(308)이

식각되고, 제4 모서리(CN4)에 배치된 제3 n형 반도체층(302), 제3 활성층(304), 및 제3 p형 반도체층(306)이 식각된 구조를 가질 수 있다. 제2 모서리(CN2)에서, 제2 모서리(CN2)에 배치된 제3 n형 반도체층(302), 제3 활성층(304), 제3 p형 반도체층(306), 제3 투명 전극(308), 제2 컬러 필터(CF2), 제3 접착층(AD3), 제2 n형 반도체층(202), 제2 활성층(204), 제2 p형 반도체층(206), 제2 투명 전극(208), 제2 접착층(AD2), 제1 컬러 필터(CF1), 제1 접착층(AD1)이 식각되어 제1 발광부(LE1)의 제1 투명 전극(108)이 노출될 수 있다. 제3 모서리(CN3)에서, 제3 모서리(CN3)에 배치된 제3 n형 반도체층(302), 제3 활성층(304), 제3 p형 반도체층(306), 제3 투명 전극(308), 제2 컬러 필터(CF2), 제3 접착층(AD3), 제2 n형 반도체층(202), 제2 활성층(204), 및 제2 p형 반도체층(206)이 식각되어 제2 발광부(LE2)의 제2 투명 전극(208)이 노출될 수 있다. 제4 모서리(CN4)에서, 제3 n형 반도체층(302), 제3 활성층(304), 및 제3 p형 반도체층(306)이 식각되어 제3 발광부(LE3)의 제3 투명 전극(308)이 노출될 수 있다.

[82] 발광 소자는, 메사 구조를 갖는 제2 발광부(LE2) 및 제3 발광부(LE3) 상에서, 메사 구조에 의해 식각된 부분들을 매립하는 패시베이션막(PAL)을 더 포함하며, 제1 비아 구조물(VS1), 제2 비아 구조물(VS2), 및 제3 비아 구조물(VS3) 각각은 패시베이션막(PAL)을 관통하여 제1 투명 전극(108), 제2 투명 전극(208), 및 제3 투명 전극(308)과 전기적으로 연결될 수 있다.

[83] 본 실시예의 제1 발광부(LE1), 제2 발광부(LE2), 제3 발광부(LE3), 제1 접착층(AD1), 제2 접착층(AD2), 제3 접착층(AD3), 제1 컬러 필터(CF1), 제2 컬러 필터(CF2), 공통 패드(CPD), 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 제1 비아 구조물(VS1), 제2 비아 구조물(VS2), 및 제3 비아 구조물(VS3)은 도 1a 내지 도 1c에서 설명된 구성요소와 동일한 도면 부호를 가지며, 그 설명이 동일하여 상세한 설명을 생략하기로 한다.

[84] 도 3은 본 발명의 또 다른 실시예에 따른 발광 소자를 설명하기 위한 단면도이다.

[85] 도 3을 참조하면, 발광 소자는, 기판(100) 상에 적층된 제1 발광부(LE1), 제2 발광부(LE2), 및 제3 발광부(LE3)를 포함할 수 있다.

[86] 제1 발광부(LE1)는 순차적으로 적층된 제1 n형 반도체층(102), 제1 활성층(104), 제1 p형 반도체층(106), 및 제1 투명 전극(108)을 포함하고, 제2 발광부(LE2)는 순차적으로 적층된 제2 n형 반도체층(202), 제2 활성층(204), 제2 p형 반도체층(206), 및 제2 투명 전극(208)을 포함하고, 제3 발광부(LE3)는 순차적으로 적층된 제3 n형 반도체층(302), 제3 활성층(304), 제3 p형 반도체층(306), 및 제3 투명 전극(308)을 포함할 수 있다.

[87] 발광 소자는 제1 n형 반도체층(102), 제2 n형 반도체층(202), 및 제3 n형 반도체층(302)과 전기적으로 연결되는 공통 패드(CPD), 제1 p형 반도체층(106)과 전기적으로 연결되는 제1 패드(PD1), 제2 p형 반도체층(206)과 전기적으로 연결되는 제2 패드(PD2), 및 제3 p형 반도체층(306)과 전기적으로 연결되는 제3

패드(PD3)를 더 포함할 수 있다.

[88] 또한, 제1 발광부(LE1)의 내부 일부로 연장되는 제1 콘택 구조물(CT1), 제2 발광부(LE2)의 내부 일부로 연장되는 제2 콘택 구조물(CT2), 및 제3 발광부(LE3)의 내부 일부로 연장되는 제3 콘택 구조물(CT3)을 더 포함할 수 있다. 제1 콘택 구조물(CT1)의 일 면은 제1 n형 반도체층(102)과 전기적으로 접촉하고, 제1 콘택 구조물(CT1)의 일 면에 대향하는 타 면 및 제2 콘택 구조물(CT2) 사이에 제2 n형 반도체층(202)이 배치되어 제1 콘택 구조물(CT1) 및 제2 콘택 구조물(CT2)과 전기적으로 접촉하며, 제2 콘택 구조물(CT2) 및 제3 콘택 구조물(CT3) 사이에 제3 n형 반도체층(302) 배치되어 제2 콘택 구조물(CT2) 및 제3 콘택 구조물(CT3)과 전기적으로 접촉할 수 있다.

[89] 제1 콘택 구조물(CT1), 제2 콘택 구조물(CT2), 및 제3 콘택 구조물(CT3) 각각은 오믹층(110, 210, 310), 제1 도전층(112, 212, 312), 베리어층(114, 214, 314), 제2 도전층(116, 216, 316), 및 본딩층(118, 218, 318)이 순차적으로 적층될 수 있다. 제1 콘택 구조물(CT1), 제2 콘택 구조물(CT2), 및 제3 콘택 구조물(CT3) 각각은 아래로 갈수록 점진적으로 작아지는 폭을 가질 수 있다.

[90] 발광 소자는 제1 콘택 구조물(CT1)의 외측벽을 감싸며 제1 투명 전극(108) 상부로 연장하며 제1 발광부(LE1) 및 제2 발광부(LE2)를 접착시키는 제1 접착층(AD1)와, 제1 접착층(AD1)의 외측벽을 감싸며 제1 투명 전극(108) 상부로 연장하는 제1 컬러 필터(CF1)를 더 포함할 수 있다.

[91] 발광 소자는 제2 콘택 구조물(CT2)의 외측벽을 감싸며 제2 투명 전극(208) 상부로 연장하며 제2 발광부(LE2) 및 제3 발광부(LE3)를 접착시키는 제2 접착층(AD2)와, 제2 접착층(AD2)의 외측벽을 감싸며 제2 투명 전극(208) 상부로 연장하는제2 컬러 필터(CF2)을 더 포함할 수 있다.

[92] 발광 소자는 제3 콘택 구조물(CT3)의 외측벽을 감싸며 제3 투명 전극(308) 상부로 연장하는 절연막(IDL)을 더 포함할 수 있다. 절연막(IDL)은 실리콘 산화물 또는 실리콘 질화물을 포함할 수 있다.

[93] 본 실시예의 제1 발광부(LE1), 제2 발광부(LE2), 제3 발광부(LE3), 제1 접착층(AD1), 제2 접착층(AD2), 제3 접착층(AD3), 제1 컬러 필터(CF1), 제2 컬러 필터(CF2), 절연막(IDL), 공통 패드(CPD), 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 제1 비아 구조물(VS1), 및 제2 비아 구조물(VS2)은 도 1a 내지 도 1c, 도 2a 및 도 2b에서 설명된 구성요소와 동일한 도면 부호를 가지며, 그 설명이 동일하여 상세한 설명을 생략하기로 한다.

[94] 도 4는 본 발명의 또 다른 실시예에 따른 발광 소자를 설명하기 위한 단면도이다.

[95] 도 4를 참조하면, 발광 소자는, 기판(100) 상에 적층된 제1 발광부(LE1), 제2 발광부(LE2), 및 제3 발광부(LE3)를 포함할 수 있다.

[96] 제1 발광부(LE1)는 순차적으로 적층된 제1 투명 전극(108), 제1 p형 반도체층(106), 제1 활성층(104), 및 제1 n형 반도체층(102)을 포함하고, 제2

발광부(LE2)는 순차적으로 적층된 제2 투명 전극(208), 제2 p형 반도체층(206), 제2 활성층(204), 및 제2 n형 반도체층(202)을 포함하고, 제3 발광부(LE3)는 순차적으로 적층된 제3 투명 전극(308), 제3 p형 반도체층(306), 제3 활성층(304), 및 제3 n형 반도체층(302)을 포함할 수 있다.

[97] 발광 소자는 제1 n형 반도체층(102), 제2 n형 반도체층(202), 및 제3 n형 반도체층(302)과 전기적으로 연결되는 공통 패드(CPD), 제1 p형 반도체층(106)과 전기적으로 연결되는 제1 패드(PD1), 제2 p형 반도체층(206)과 전기적으로 연결되는 제2 패드(PD2), 및 제3 p형 반도체층(306)과 전기적으로 연결되는 제3 패드(PD3)를 더 포함할 수 있다.

[98] 또한, 제2 발광부(LE2)의 내부 일부로 연장되는 제2 콘택 구조물(CT2) 및 제3 발광부(LE3) 내부 일부로 연장되는 제3 콘택 구조물(CT3)을 더 포함할 수 있다. 제2 콘택 구조물(CT2)의 일 면은 제1 n형 반도체층(102)과 전기적으로 접촉하고, 제2 콘택 구조물(CT2)의 일 면에 대향하는 타 면은 제2 n형 반도체층(202)과 전기적으로 접촉할 수 있다. 제3 콘택 구조물(CT3)의 일 면은 제2 n형 반도체층(202)과 전기적으로 접촉하고 제3 콘택 구조물(CT3)의 타 면은 제3 n형 반도체층(302)과 전기적으로 접촉할 수 있다. 제2 콘택 구조물(CT2) 및 제3 콘택 구조물(CT3) 사이에 제2 n형 반도체층(202)이 배치될 수 있다.

[99] 제2 콘택 구조물(CT2), 및 제3 콘택 구조물(CT3) 각각은 본딩층, 제2 도전층, 베리어층, 제1 도전층, 및 오믹층이 순차적으로 적층될 수 있다. 제2 콘택 구조물(CT2), 및 제3 콘택 구조물(CT3) 각각은 아래로 갈수록 점진적으로 커지는 폭을 가질 수 있다.

[100] 발광 소자는 제2 콘택 구조물(CT2)의 외측벽을 감싸며 제2 투명 전극(208) 상부로 연장하며 제1 발광부(LE1) 및 제2 발광부(LE2)를 접착시키는 제1 접착층(AD1)와, 제1 접착층(AD1)의 외측벽을 감싸며 제1 접착층(AD1) 상부로 연장하는 제1 컬러 필터(CF1)을 더 포함할 수 있다.

[101] 발광 소자는 제3 콘택 구조물(CT3)의 외측벽을 감싸며 제3 투명 전극(308) 하부로 연장하며 제2 발광부(LE2) 및 제3 발광부(LE3)를 접착시키는 제3 접착층(AD3)와, 제3 접착층(AD3)의 외측벽을 감싸며 제3 접착층(AD3) 상부로 연장하는 제2 컬러 필터(CF2)를 더 포함할 수 있다.

[102] 본 실시예의 제1 발광부(LE1), 제2 발광부(LE2), 제3 발광부(LE3), 제1 접착층(AD1), 제3 접착층(AD3), 제1 컬러 필터(CF1), 제2 컬러 필터(CF2), 절연막(IDL), 공통 패드(CPD), 제1 패드(PD1), 제2 패드(PD2), 제3 패드(PD3), 제1 비아 구조물(VS1), 제2 비아 구조물(VS2), 및 제3 비아 구조물(VS3)은 도 1a 내지 도 1c, 도 2a 및 도 2b에서 설명된 구성요소와 동일한 도면 부호를 가지며, 그 설명이 동일하여 상세한 설명을 생략하기로 한다.

[103] 이하, 도 1a 및 도 1b에서 설명된 발광 소자를 제조하는 방법을 상세하게 설명하도록 한다.

[104] 도 5 내지 도 17은 본 발명의 일 실시예에 따른 발광 소자의 제조 방법을

설명하기 위한 단면도들이다.

[105] 도 5를 참조하면, 제1 기판(100) 상에 제1 n형 반도체층(102), 제1 활성층(104), 제1 p형 반도체층(106), 및 제1 투명 전극(108)을 형성하여 제1 발광부(LE1)를 형성할 수 있다.

[106] 기판(100) 상에 제1 n형 반도체층(102), 제1 활성층(104), 및 제1 p형 반도체층(106)을 금속유기화학기상증착법(Metal Organic Chemical Vapor Deposition: MOCVD) 또는 분자선 증착법(Molecular Beam Epitaxy: MBE) 등의 공정을 통해 차례로 성장시킬 수 있다. 이어서, 제1 p형 반도체층(106) 상에 제1 투명 전극(108)을 화학기상증착(Chemical Vapor Deposition: CVD) 공정 또는 물리적 증착법(Physical Vapour Deposition: PVD)을 이용하여 형성할 수 있다.

[107] 도 6을 참조하면, 제1 n형 반도체층(102)이 노출되도록 제1 발광부(LE1)를 식각하여, 제1 투명 전극(108), 제1 p형 반도체층(106), 및 제1 활성층(104) 을 관통하는 제1 홀(H1)을 형성할 수 있다.

[108] 일 예로, 제1 발광부(LE1)가 평면적 관점에서 사각형 구조를 가지며, 제1 콘택 홀(CH1)은 제1 모서리(CN1)에 배치될 수 있다. 또한, 제1 홀(H1)은 아래로 갈수록 점진적으로 감소하는 폭을 가질 수 있다. 그래서, 제1 활성층(104)이 제1 p형 반도체층(106)보다, 제1 p형 반도체층(106)이 제1 투명 전극(108)보다 큰 폭을 가질 수 있다.

[109] 도 7을 참조하면, 제1 컬러 필터(CF1)를 제1 홀(H1)을 매립하지 않도록 제1 발광부(LE1)의 표면을 따라 연속적으로 형성할 수 있다. 제1 컬러 필터(CF1)는 TiO2 및 SiO2가 교번 적층된 구조를 갖는 DBR을 포함할 수 있다.

[110] 도 8을 참조하면, 제1 컬러 필터(CF1)이 형성된 제1 발광부(LE1) 상에 제1 홀(H1)을 매립하는 제1 접착층(AD1)을 형성할 수 있다. 제1 접착층(AD1)은 SOG(silicon on glass)을 포함할 수 있다.

[111] 도 9를 참조하면, 제1 홀(H1)을 매립한 제1 접착층(AD1) 및 제1 컬러 필터(CF1)를 식각하여 제1 n형 반도체층(102)을 노출시키는 제1 콘택 홀(CH1)을 형성할 수 있다. 일 예로, 제1 콘택 홀(CH1)은 아래로 갈수록 점진적으로 감소하는 폭을 가질 수 있다.

[112] 도 10을 참조하면, 제1 콘택 홀(CH1) 내부를 채우는 제1 콘택 구조물(CT1)을 형성할 수 있다. 제1 콘택 구조물(CT1)은 오믹층(110), 제1 도전층(112), 베리어층(114), 제2 도전층(116), 및 본딩층(118)이 순차적으로 적층될 수 있다. 오믹층(110)은 Cr를 포함하고, 제1 도전층(112)은 Al을 포함하고, 베리어층(114)은 복수로 적층된 Ti 및 Ni을 포함하고, 제2 도전층(116)은 Au을 포함하고, 본딩층(118)은 In 또는 Sn을 포함할 수 있다.

[113] 도 11을 참조하면, 제2 기판(200) 상에 제2 n형 반도체층(202), 제2 활성층(204), 제2 p형 반도체층(206), 및 제2 투명 전극(208)을 포함하는 제2 발광부(LE2)를 형성하고, 제2 n형 반도체층(202)을 노출시키는 제2 홀(H2)을 형성하고, 제2 홀(H2) 내부를 채우는 제2 접착층(AD2)을 형성할 수 있다.

[114] 도 12를 참조하면, 제2 홀(H2)을 채우는 제2 접착층(AD2)을 식각하여 제2 n형 반도체층(202)을 노출시키는 제2 콘택 홀(CH2)을 형성한 후, 제2 콘택 홀(CH2)을 매립하는 제2 콘택 구조물(CT2)을 형성할 수 있다. 제 2 콘택 구조물(CT2)은 오믹층(210), 제1 도전층(212), 베리어층(214), 제2 도전층(216), 및 본딩층(218)이 순차적으로 적층될 수 있다.

[115] 도 13을 참조하면, 제2 콘택 구조물(CT2)의 본딩층(218)이 제1 콘택 구조물(CT1)의 본딩층(118)과 접착하도록 제2 발광부(LE2)를 뒤집어 제1 발광부(LE1)에 접착시킬 수 있다.

[116] 이어서, 제2 기판(200)을 레이저 리프트 오프 공정으로 제거할 수 있다.

[117] 도 14를 참조하면, 제3 기판(300) 상에 제3 n형 반도체층(302), 제3 활성층(304), 제3 p형 반도체층(306), 및 제3 투명 전극(308)을 포함하는 제3 발광부(LE3)를 형성하고, 제3 n형 반도체층(302)을 노출시키는 제3 홀(H3)을 형성하고, 제3 홀(H3) 내부를 채우는 제3 접착층(AD3)을 형성할 수 있다.

[118] 이어서, 제3 홀(H3)을 채우는 제3 접착층(AD3)을 식각하여 제3 n형 반도체층(302)을 노출시키는 제3 콘택 홀(CH3)을 형성한 후, 제3 콘택 홀(CH3)을 매립하지 않고 제3 발광부(LE3) 표면을 따라 연속적으로 형성되는 제2 컬러 필터(CF2)와, 제2 컬러 필터(CF2) 상에 제3 콘택 홀(CH3)을 매립하는 제3 콘택 구조물(CT3)을 형성할 수 있다. 제2 컬러 필터(CF2)는 TiO2 및 SiO2가 교번 적층된 구조를 갖는 DBR을 포함할 수 있다. 또한, 제2 컬러 필터(CF2)는 TiO2 및 SiO2의 성분비 및 교번 적층되는 순서 및 수량이 제1 컬러 필터(CF1)와 상이할 수 있다. 제3 콘택 구조물(CT3)은 오믹층(310), 제1 도전층(312), 베리어층(314), 제2 도전층(316), 및 본딩층(318)이 순차적으로 적층될 수 있다.

[119] 도 15를 참조하면, 제2 n형 반도체층(202) 상에 제3 콘택 구조물(CT3)의 본딩층(318)이 마주하도록 제3 발광부(LE3)를 뒤집어 제2 발광부(LE2) 상에 접착시킬 수 있다. 따라서, 제1 발광부(LE1)와 접착하고 있는 제2 발광부(LE2)와 제3 발광부(LE3)를 접착시킬 수 있다.

[120] 이어서, 제3 기판(300)을 레이저 리프트 오프 공정으로 제거할 수 있다.

[121] 도 16을 참조하면, 제1 투명 전극(108)을 노출시키는 제1 비아 홀(VIA1), 제2 투명 전극(208)을 노출시키는 제2 비아 홀(VIA2), 및 제3 투명 전극(308)을 노출시키는 제3 비아 홀(VIA3)을 형성할 수 있다.

[122] 제1 비아 홀(VIA1)은 제3 발광부(LE3), 제2 컬러 필터(CF2), 제3 접착층(AD3), 제2 발광부(LE2), 제2 접착층(AD2), 제1 접착층(AD1), 및 제1 컬러 필터(CF1)를 관통하여, 제1 투명 전극(108)을 노출시킬 수 있다.

[123] 제2 비아 홀(VIA2)은 제3 발광부(LE3), 제2 컬러 필터(CF2), 제3 접착층(AD3), 제2 n형 반도체층(202), 제2 활성층(204), 및 제2 p형 반도체층(206)을 관통하여, 제2 투명 전극(208)을 노출시킬 수 있다.

[124] 제3 비아 홀(VIA3)은 제3 n형 반도체층(302), 제3 활성층(304), 및 제3 p형 반도체층(306)을 관통하여, 제3 투명 전극(308)을 노출시킬 수 있다.

[125] 일 실시예에 따르면, 제1 발광부(LE1), 제2 발광부(LE2), 및 제3 발광부(LE3) 각각은 평면적 관점에서, 사각형 구조를 가지며, 제1 발광부(LE1) 상에 제2 발광부(LE2)가 뒤집어 배치되고, 제2 발광부(LE2) 상에 제3 발광부(LE3)가 뒤집어 배치될 수 있다.

[126] 제1 비아 홀(VIA1)은 제2 모서리(CN2)에 배치되고, 제2 비아 홀(VIA2)은 제3 모서리(CN3)에 배치되고, 제3 비아 홀(VIA3)은 제4 모서리(CN4)에 배치될 수 있다.

[127] 도 17을 참조하면, 제1 비아 홀(VIA1), 제2 비아 홀(VIA2), 및 제3 비아 홀(VIA3)이 형성된 제3 발광부(LE3), 제2 컬러 필터(CF2), 제3 접착층(AD3), 제2 발광부(LE2), 제2 접착층(AD2), 제1 컬러 필터(CF1), 및 제1 접착층(AD1) 상에 제1 비아 홀(VIA1), 제2 비아 홀(VIA2), 및 제3 비아 홀(VIA3)을 매립하지 않도록 제3 발광부(LE3), 제2 컬러 필터(CF2), 제3 접착층(AD3), 제2 발광부(LE2), 제2 접착층(AD2), 제1 컬러 필터(CF1), 및 제1 접착층(AD1)의 표면을 따라 연속적으로 절연막(IDL)을 형성할 수 있다. 절연막(IDL)은 실리콘 산화물 또는 실리콘 질화물을 포함할 수 있다.

[128] 이어서, 절연막(IDL)을 식각하여 제1 비아 홀(VIA1)의 저면을 식각하여 제1 투명 전극(108)을 노출시키고, 제2 비아 홀(VIA2)의 저면을 식각하여 제2 투명 전극(208)을 노출시키고, 제3 비아 홀(VIA3)의 저면을 식각하여 제3 투명 전극(308)을 노출시키고, 제3 n형 반도체층(302)의 일부를 노출시킬 수 있다.

[129] 다시 도 1b를 참조하면, 제1 비아 홀(VIA1)을 매립하며 제1 투명 전극(108)과 전기적으로 연결하는 제1 비아 구조물(VS1), 제2 비아 홀(VIA2)을 매립하며 제2 투명 전극(208)과 전기적으로 연결하는 제2 비아 구조물(VS2), 및 제3 비아 홀(VIA3)을 매립하며 제3 투명 전극(308)과 전기적으로 연결하는 제3 비아 구조물(VS3)을 각각 형성할 수 있다.

[130] 제1 비아 구조물(VS1) 상부에 전기적으로 연결되는 제1 패드(PD1), 제2 비아 구조물(VS2) 상부에 전기적으로 연결되는 제2 패드(PD2), 제3 비아 구조물(VS3) 상부에 전기적으로 연결되는 제3 패드(PD3), 및 제3 n형 반도체층(302)과 전기적으로 연결되는 공통 패드(CPD)를 더 형성할 수 있다.

[131] 일 실시예에 따르면, 제1 패드(PD1), 제2 패드(PD2), 및 제3 패드(PD3) 각각은 제1 비아 구조물(VS1), 제2 비아 구조물(VS2), 및 제3 비아 구조물(VS3)과 각각 일체형일 수 있다.

[132] 이상, 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예에는 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

청구범위

[청구항 1] 제1 n형 반도체층, 제1 활성층, 및 제1 p형 반도체층을 포함하는 제1 발광부;
상기 제1 발광부 일 면 상에서, 제2 n형 반도체층, 제2 활성층, 및 제2 p형 반도체층을 포함하는 제2 발광부;
상기 제2 발광부의 일 면 상에서, 제3 n형 반도체층, 제3 활성층, 및 제3 p형 반도체층을 포함하는 제3 발광부;
상기 제2 n형 반도체층의 일 면에 접하는 제1 콘택 구조물; 및
상기 제2 n형 반도체층의 타 면에 접하는 제2 콘택 구조물을 포함하는 발광 소자.

[청구항 2] 제1항에 있어서,
상기 제1 콘택 구조물은 상기 제1 발광부 내부로 연장하여 상기 제1 n형 반도체층과 전기적으로 접하며,
상기 제2 콘택 구조물은 상기 제2 발광부 내부로 연장하여 상기 제3 n형 반도체층과 전기적으로 접하는 발광 소자.

[청구항 3] 제2항에 있어서,
상기 제3 발광부 내부로 연장하며 상기 제3 n형 반도체층과 전기적으로 접하는 제3 콘택 구조물을 더 포함하는 발광 소자.

[청구항 4] 제3항에 있어서,
상기 발광 소자의 제1 모서리에 배치되며, 상기 제1 내지 제3 콘택 구조물들에 의해 서로 전기적으로 연결된 상기 제1 내지 제3 n형 반도체층들과 전기적으로 연결되는 공통 패드;
상기 발광 소자의 제2 모서리에 배치되고, 상기 제1 p형 반도체층과 전기적으로 연결되는 제1 패드;
상기 발광 소자의 제3 모서리에 배치되고, 상기 제2 p형 반도체층과 전기적으로 연결되는 제2 패드;
상기 발광 소자의 제4 모서리에 배치되고, 상기 제3 p형 반도체층과 전기적으로 연결되는 제3 패드를 더 포함하는 발광 소자.

[청구항 5] 제4항에 있어서,
상기 제2 발광부는 상기 제2 모서리 부분이 제거된 메사 구조를 가지며,
상기 제3 발광부는 상기 제2 및 제3 모서리 부분들이 제거된 메사 구조를 갖는 발광 소자.

[청구항 6] 제2항에 있어서,
상기 제1 콘택 구조물의 외측벽을 감싸며 상기 제1 p형 반도체층 상부로 연장하는 제1 접착층;
상기 제1 접착층의 외측벽을 감싸며 상기 제1 p형 반도체층 상부로 연장하는 제1 컬러 필터;

상기 제2 콘택 구조물의 외측벽을 감싸며 상기 제2 p형 반도체층 상부로 연장하는 제2 접착층; 및

상기 제2 접착층의 외측벽을 감싸며 상기 제2 p형 반도체층 상부로 연장하는 제2 컬러 필터를 더 포함하는 발광 소자.

[청구항 7] 제1항에 있어서,

상기 제1 콘택 구조물은 상기 제2 발광부 내부로 연장하고,

상기 제2 콘택 구조물은 상기 제3 발광부 내부로 연장하여 상기 제3 n형 반도체층과 전기적으로 연결되는 발광 소자.

[청구항 8] 제7항에 있어서,

상기 제1 콘택 구조물의 일 면은 상기 제2 n형 반도체층과 전기적으로 접하며,

상기 제1 콘택 구조물의 타 면은 상기 제1 n형 반도체층과 전기적으로 접하는 발광 소자.

[청구항 9] 제7항에 있어서,

상기 발광 소자의 제1 모서리에 배치되며, 상기 제1 및 제2 콘택 구조물들에 의해 서로 전기적으로 연결된 상기 제1 내지 제3 n형 반도체층들과 전기적으로 연결되는 공통 패드;

상기 발광 소자의 제2 모서리에 배치되고, 상기 제1 p형 반도체층과 전기적으로 연결되는 제1 패드;

상기 발광 소자의 제3 모서리에 배치되고, 상기 제2 p형 반도체층과 전기적으로 연결되는 제2 패드;

상기 발광 소자의 제4 모서리에 배치되고, 상기 제3 p형 반도체층과 전기적으로 연결되는 제3 패드를 더 포함하는 발광 소자.

[청구항 10] 제9항에 있어서,

상기 제1 발광부는 상기 제2 모서리 부분에서 제1 n형 반도체층, 제2 활성층이 제거된 메사 구조를 가지며,

상기 제2 발광부는 상기 제2 및 제3 모서리 부분들이 제거된 메사 구조를 가지며,

상기 제3 발광부는 상기 제4 모서리 부분이 제거된 메사 구조를 갖는 발광 소자.

[청구항 11] 제7항에 있어서,

상기 제1 콘택 구조물의 외측벽을 감싸며 상기 제2 p형 반도체층 상부로 연장하는 제1 접착층;

상기 제1 접착층의 외측벽을 감싸며 상기 제1 접착층 상부로 연장하는 제1 컬러 필터;

상기 제2 콘택 구조물의 외측벽을 감싸며 상기 제3 p형 반도체층 상부로 연장하는 제2 접착층; 및

상기 제2 접착층의 외측벽을 감싸며 상기 제2 접착층 상부로 연장하는

제2 컬러 필터를 더 포함하는 발광 소자.

[청구항 12] 제7항에 있어서,
상기 제1 발광부 내부로 연장하며 상기 제1 n형 반도체층과 전기적으로 접하는 제3 콘택 구조물을 더 포함하는 발광 소자.

[청구항 13] 제12항에 있어서,
상기 제1 콘택 구조물과 상기 제3 콘택 구조물은 서로 전기적으로 접하는 발광 소자.

[청구항 14] 제13항에 있어서,
상기 제1 내지 제3 콘택 구조물들 각각은 오믹층, 제1 도전층, 베리어층, 제2 도전층, 및 본딩층을 포함하되,
상기 제1 콘택 구조물의 본딩층과 상기 제3 콘택 구조물의 본딩층이 서로 접하는 발광 소자.

[청구항 15] 제13항에 있어서,
상기 발광 소자의 제1 모서리에 배치되며, 상기 제1 내지 제3 콘택 구조물들에 의해 서로 전기적으로 연결된 상기 제1 내지 제3 n형 반도체층들과 전기적으로 연결되는 공통 패드;
상기 발광 소자의 제2 모서리에 배치되고, 상기 제1 p형 반도체층과 전기적으로 연결되는 제1 패드;
상기 발광 소자의 제3 모서리에 배치되고, 상기 제2 p형 반도체층과 전기적으로 연결되는 제2 패드;
상기 발광 소자의 제4 모서리에 배치되고, 상기 제3 p형 반도체층과 전기적으로 연결되는 제3 패드를 더 포함하는 발광 소자.

[청구항 16] 제15항에 있어서,
상기 제2 발광부는 상기 제2 및 제3 모서리 부분들이 제거된 메사 구조를 가지며,
상기 제3 발광부는 상기 제4 모서리 부분이 제거된 메사 구조를 갖는 발광 소자.

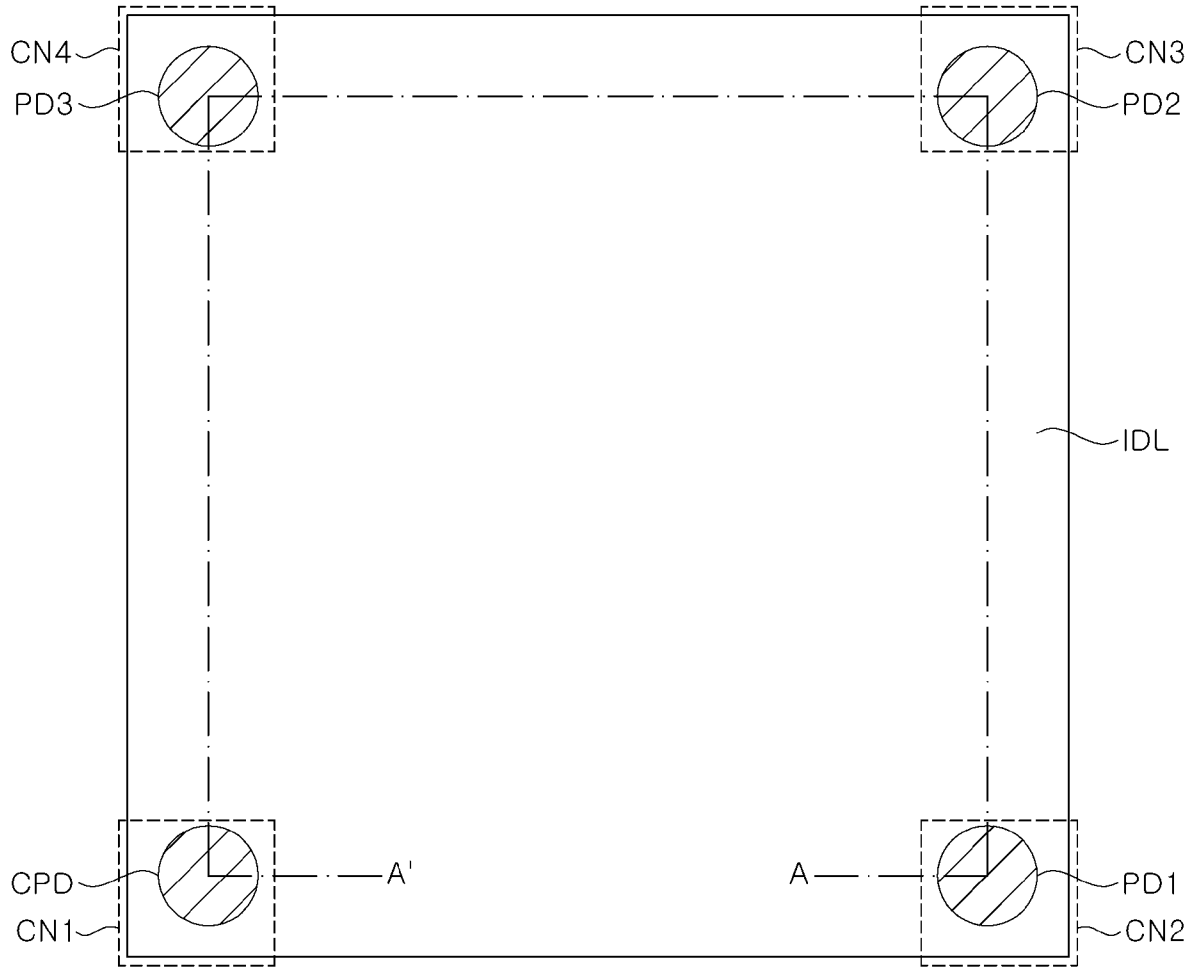
[청구항 17] 제13항에 있어서,
상기 제3 콘택 구조물의 외측벽을 감싸며 상기 제1 p형 반도체층 상부로 연장하는 제1 접착층;
상기 제1 접착층의 외측벽을 감싸며 상기 제1 p형 반도체층 상부로 연장하는 제1 컬러 필터;
상기 제2 콘택 구조물의 외측벽을 감싸며 상기 제3 p형 반도체층 하부로 연장하는 제2 접착층; 및
상기 제2 접착층의 외측벽을 감싸며 상기 제3 p형 반도체 하부로 연장하는 제2 컬러 필터를 더 포함하는 발광 소자.

[청구항 18] 제1항에 있어서,
상기 제1 발광부의 타 면에 배치되는 기판을 더 포함하는 발광 소자.

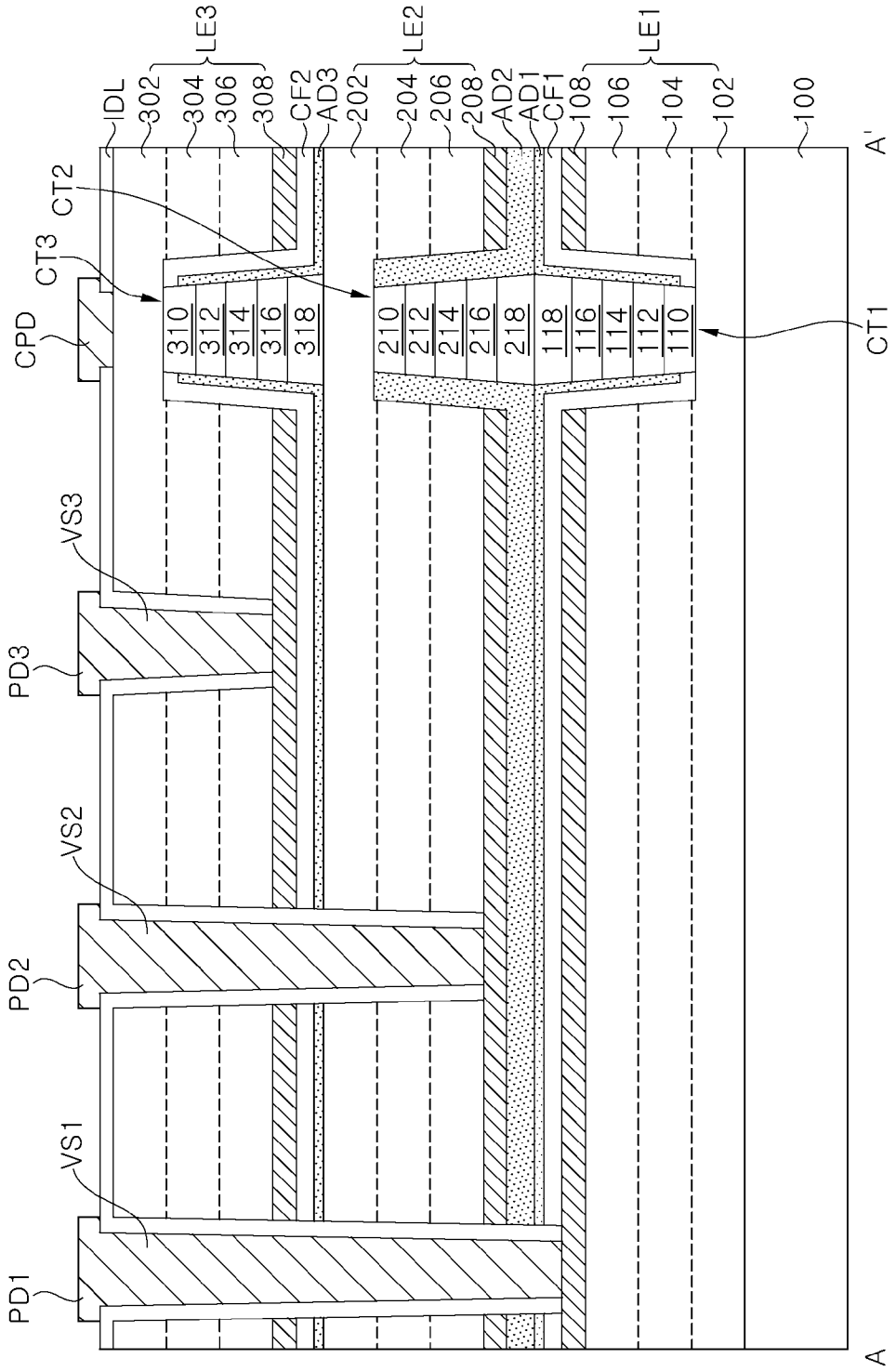
[청구항 19] 제1항에 있어서,
상기 제3 발광부 상에 배치되며, 상기 제1 내지 제3 n형 반도체층들을 전기적으로 연결하는 공통 패드;
상기 제3 발광부 상에 배치되며, 상기 제1 p형 반도체층과 전기적으로 연결되는 제1 패드;
상기 제3 발광부 상에 배치되며, 상기 제2 p형 반도체층과 전기적으로 연결되는 제2 패드; 및
상기 제3 발광부 상에 배치되며, 상기 제3 p형 반도체층과 전기적으로 연결되는 제3 패드를 더 포함하는 발광 소자.

[청구항 20] 제19항에 있어서,
상기 제3 발광부 상에서 상기 공통 패드, 상기 제1 내지 제3 패드들과 각각 전기적으로 연결되는 관통 전극들을 포함하는 지지 기판을 더 포함하는 발광 소자.

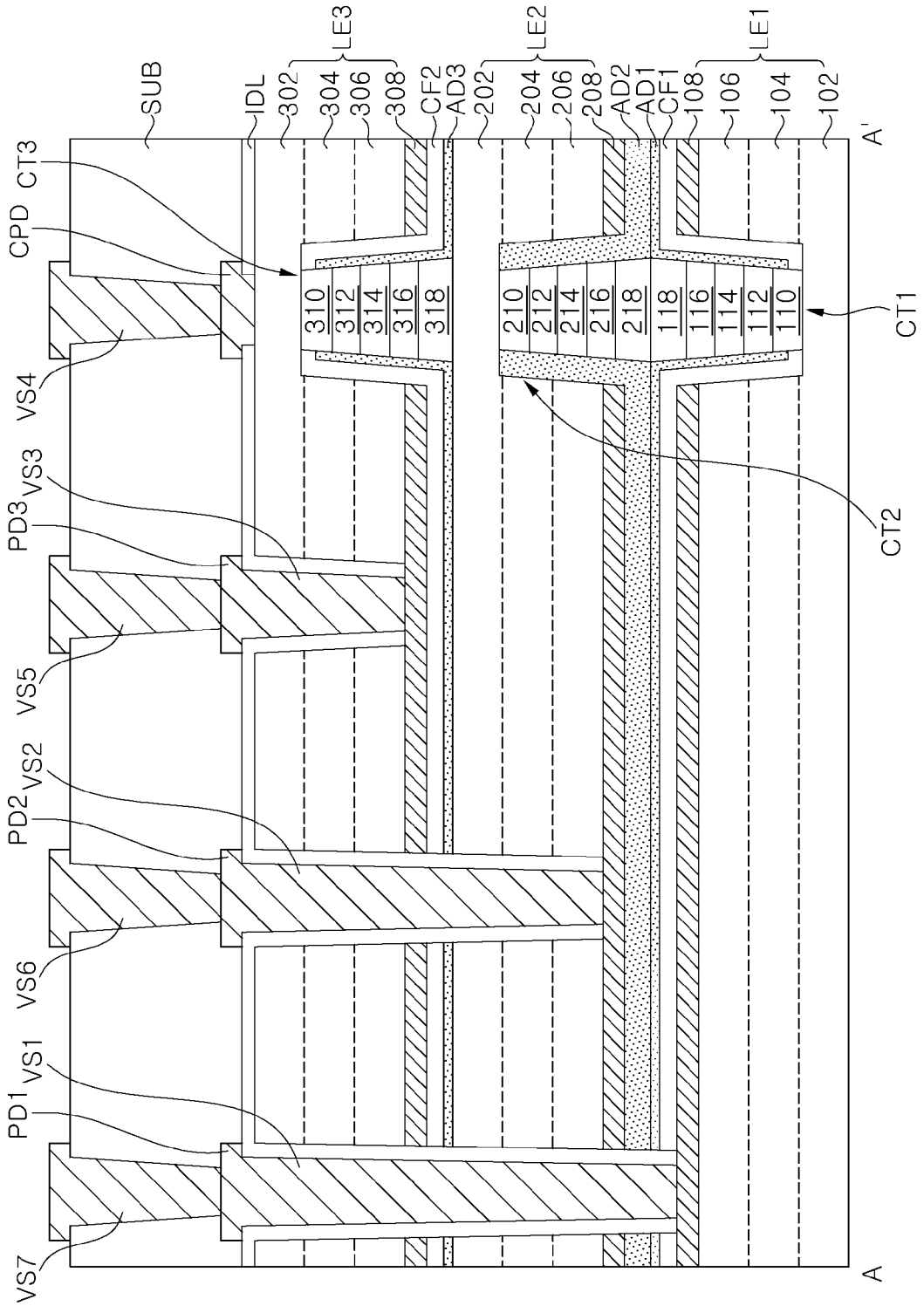
[도1a]



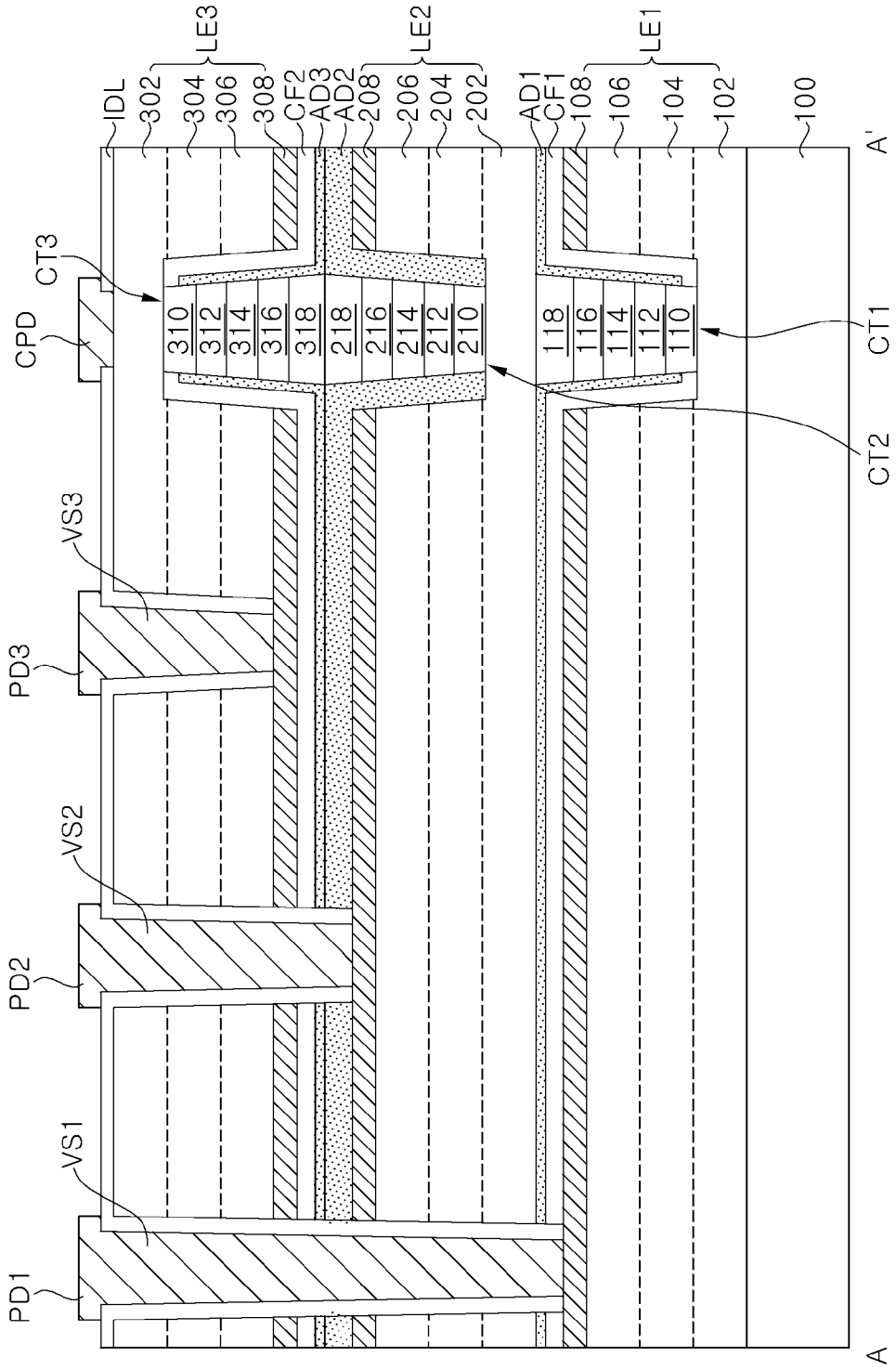
[도1b]


IDL
302
LE3
304
306
308
CF2
AD3
202
LE2
204
206
208
AD2
AD1
CF1
108
LE1
106
104
102
100
A'
CT2
CT3
CPD
310
312
314
316
318
210
212
214
216
218
118
116
114
112
110
CT1
VS3
PD3
VS2
PD2
VS1
PD1
A

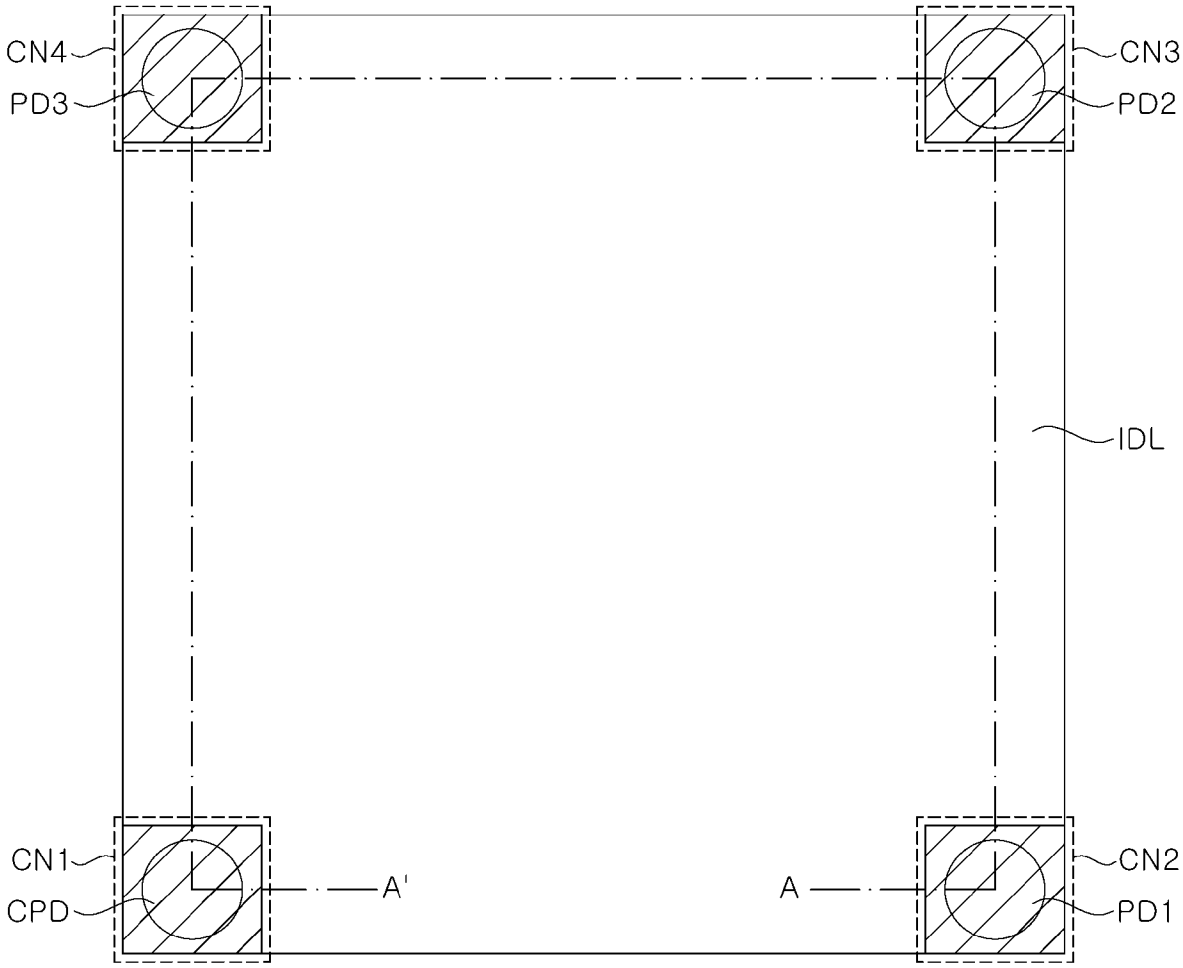
[도1c]


SUB
IDL
302
304
306
308
CF2
AD3
202
204
206
208
AD2
AD1
CF1
108
106
104
102
LE3
LE2
LE1
A'
A
CT3
CPD
VS4
PD3
VS3
VS5
PD2
VS2
VS6
PD1
VS1
VS7
310
312
314
316
318
210
212
214
216
218
118
116
114
112
110
CT1
CT2

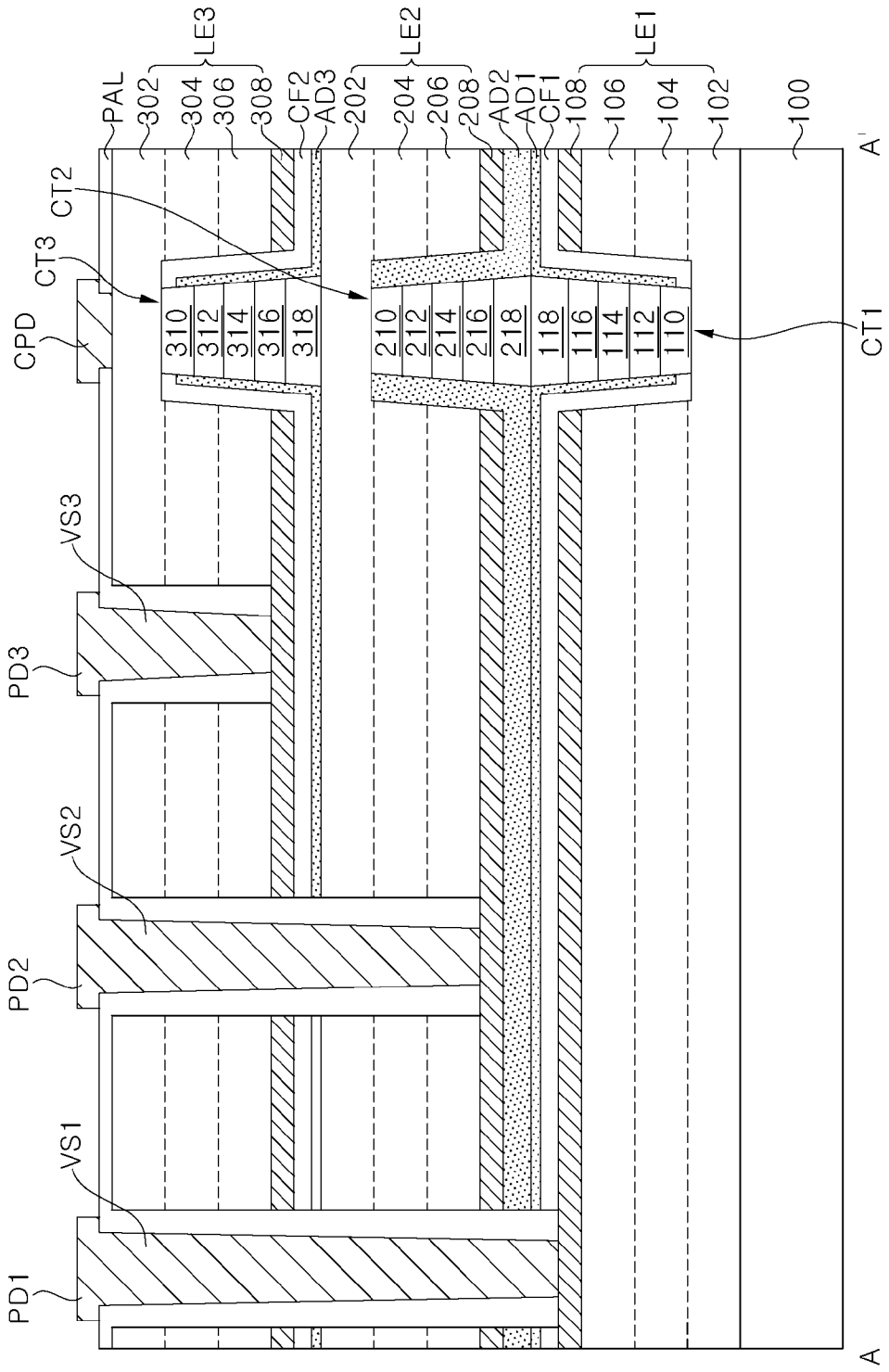
[도1d]


LE3
LE2
LE1
IDL
302
304
306
308
CF2
AD3
AD2
208
206
204
202
AD1
CF1
108
106
104
102
100
A'
CT3
CPD
310
312
314
316
318
218
216
214
212
210
118
116
114
112
110
CT1
CT2
VS3
PD3
VS2
PD2
VS1
PD1
A

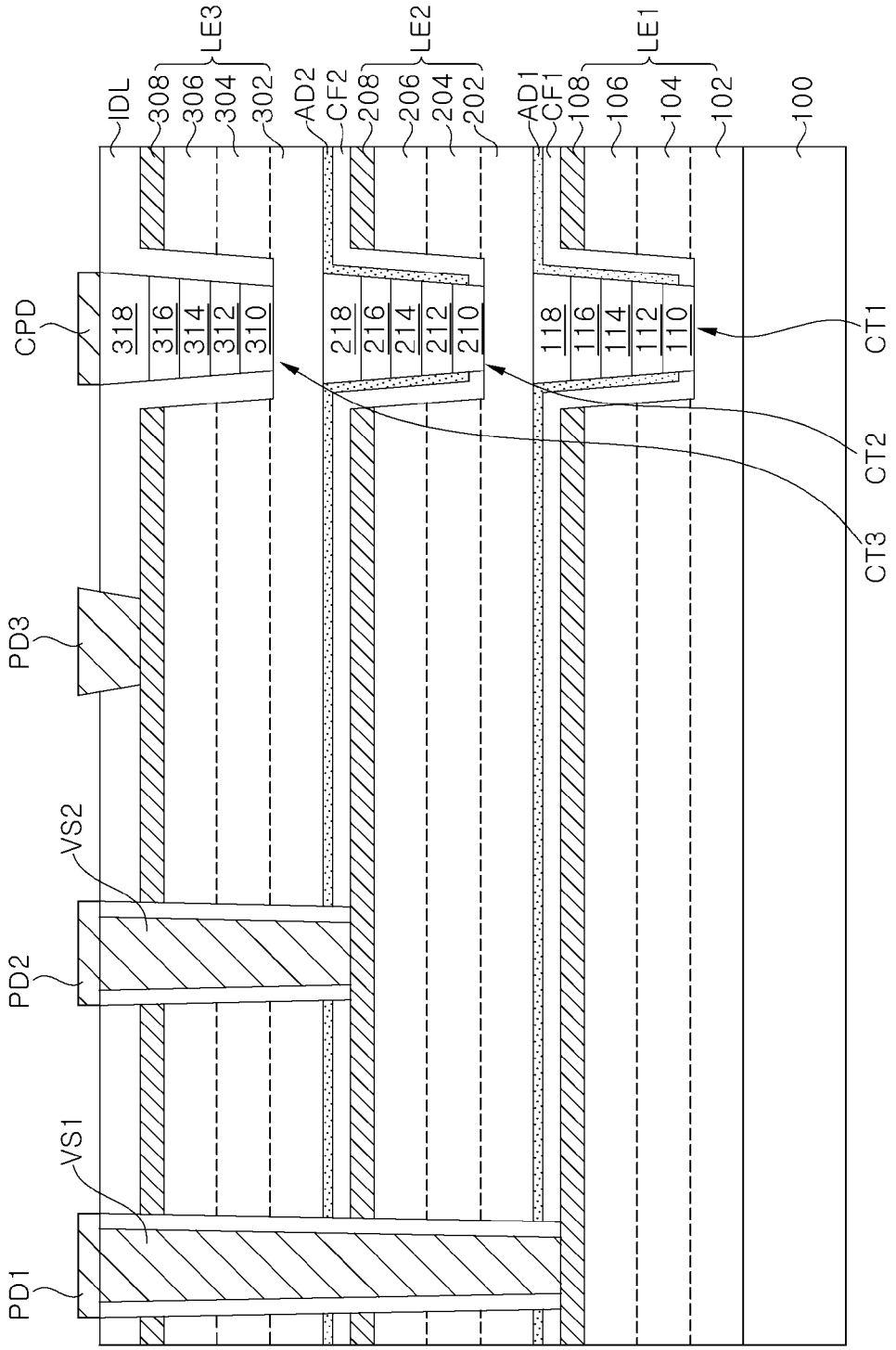
[도2a]



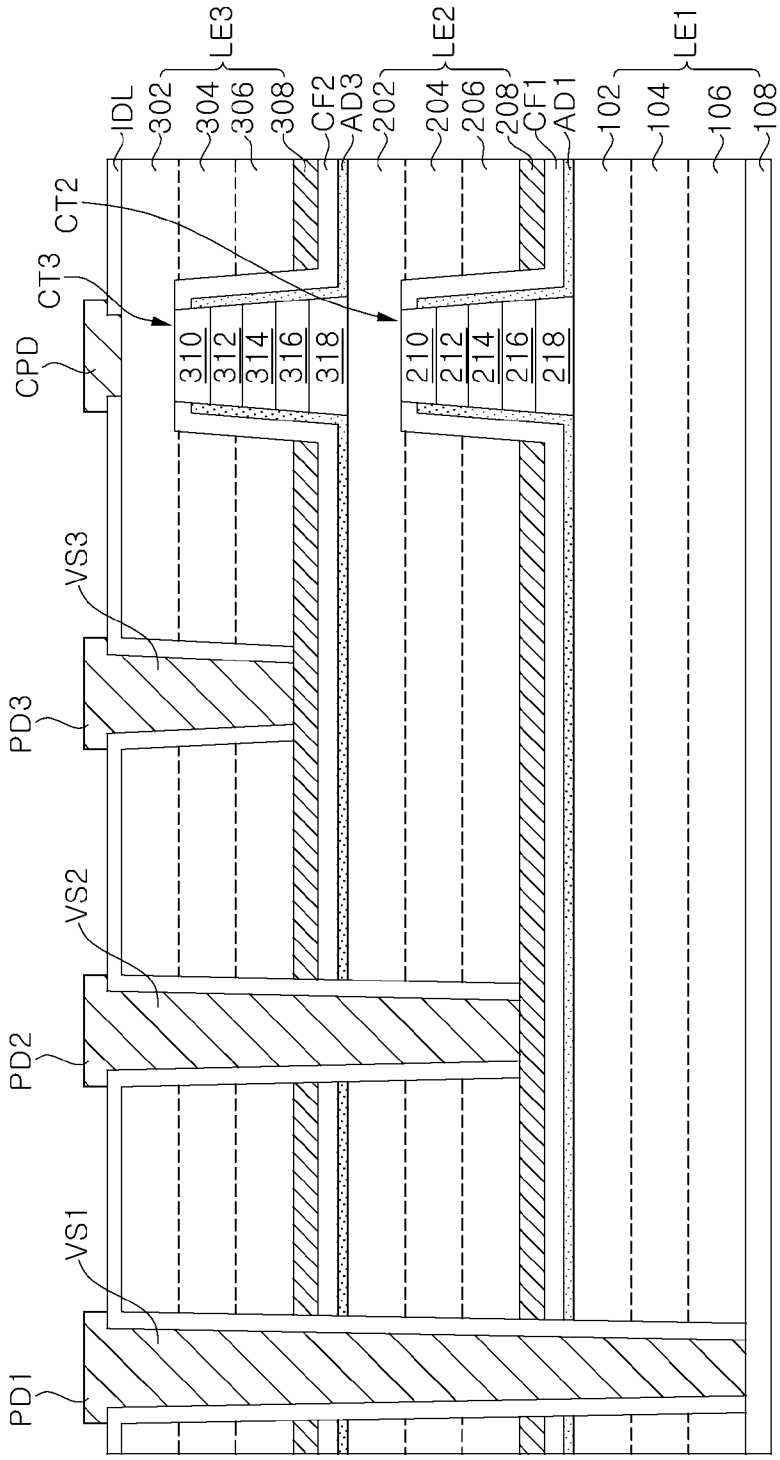
[도2b]


PAL
302
LE3
304
306
308
CF2
AD3
202
LE2
204
206
208
AD2
AD1
CF1
108
LE1
106
104
102
100
A'
CT2
CT3
CPD
310
312
314
316
318
210
212
214
216
218
118
116
114
112
110
CT1
VS3
PD3
VS2
PD2
VS1
PD1
A

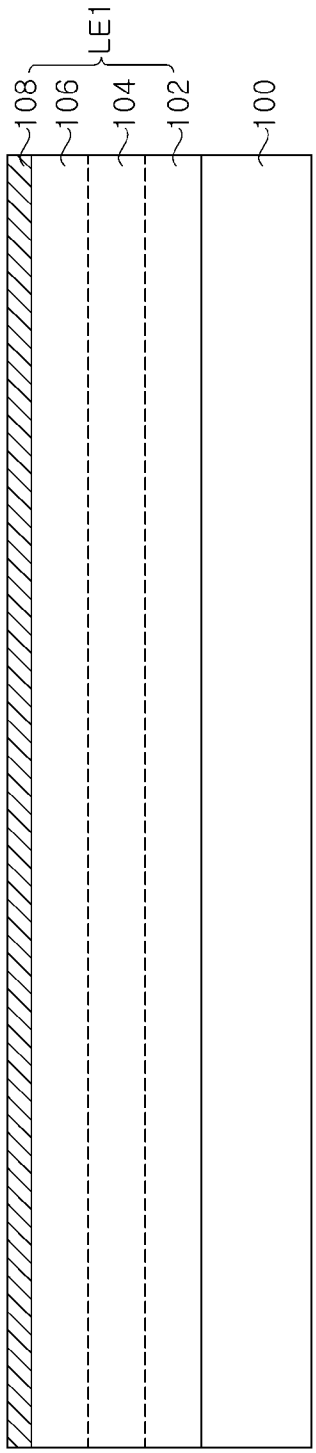
[도3]


LE3
LE2
LE1
IDL
308
306
304
302
AD2
CF2
208
206
204
202
AD1
CF1
108
106
104
102
100
CPD
318
316
314
312
310
218
216
214
212
210
118
116
114
112
110
CT1
CT2
CT3
PD3
VS2
PD2
VS1
PD1

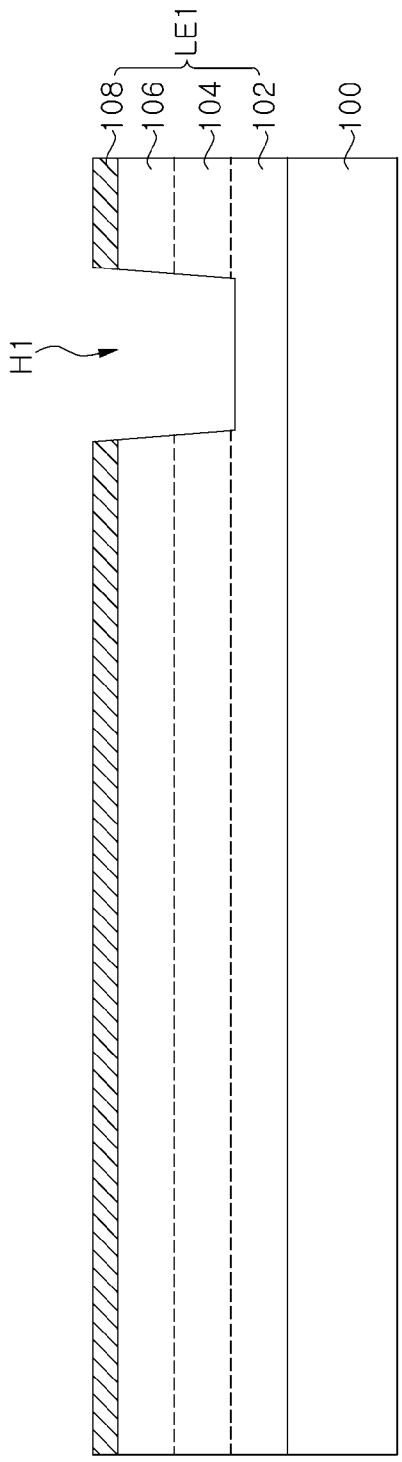
[도4]


IDL
302
LE3
304
306
308
CF2
AD3
202
LE2
204
206
208
CF1
AD1
102
LE1
104
106
108
CT2
CT3
CPD
310
312
314
316
318
210
212
214
216
218
VS3
PD3
VS2
PD2
VS1
PD1

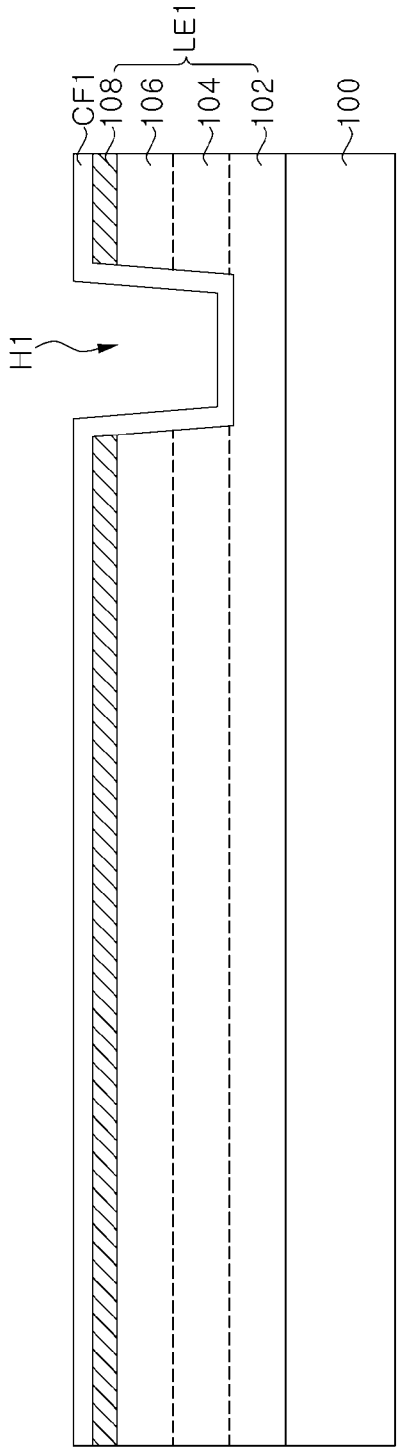
[도5]



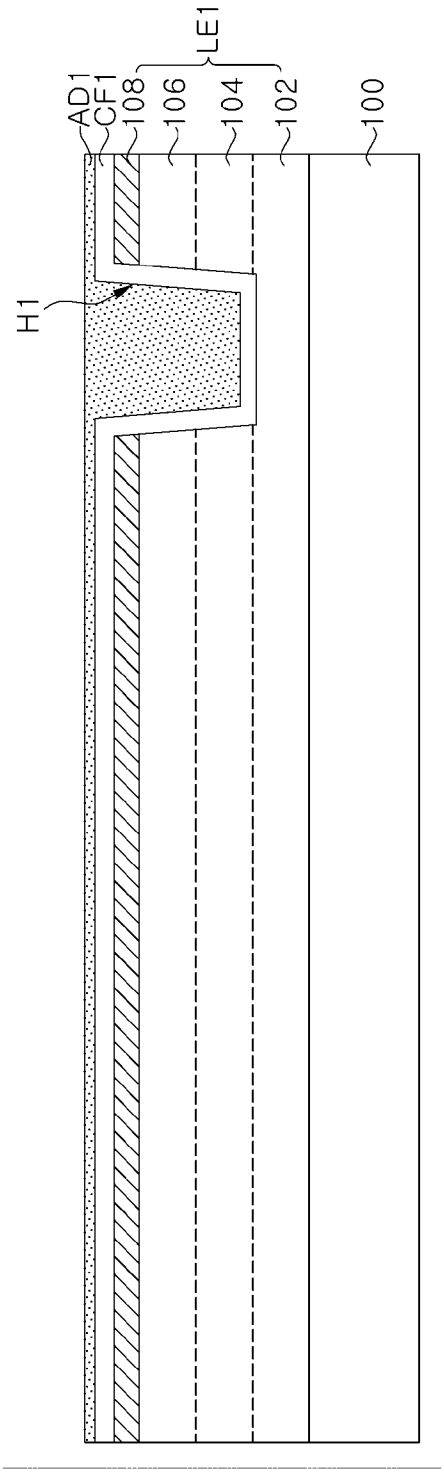
[도6]



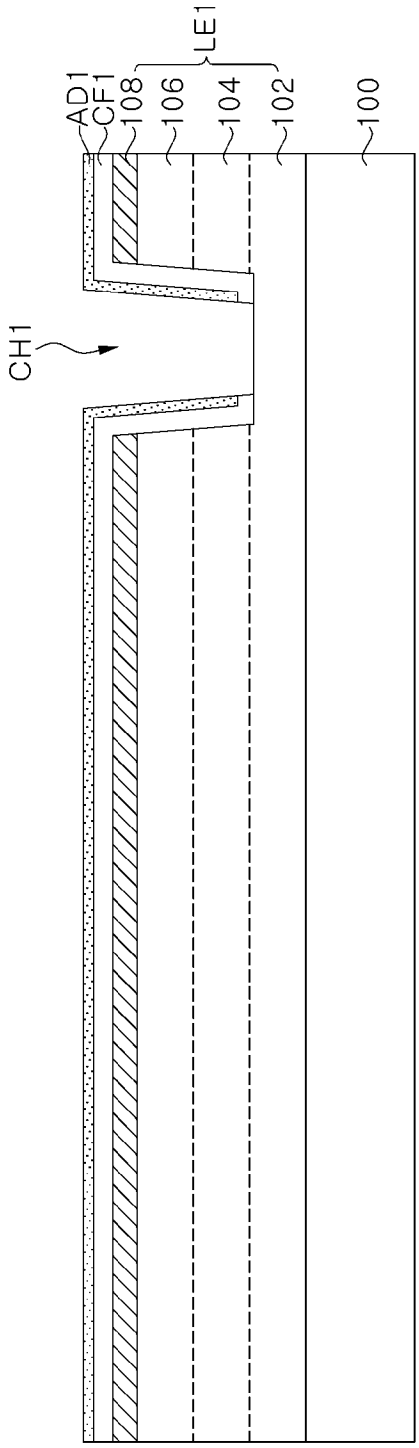
[도7]



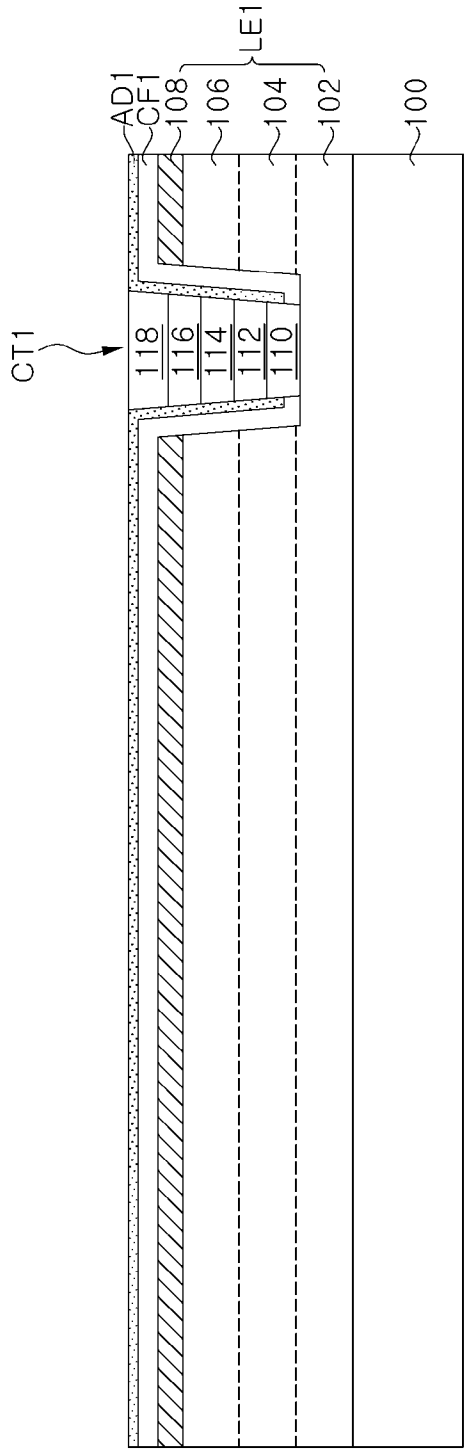
[도8]



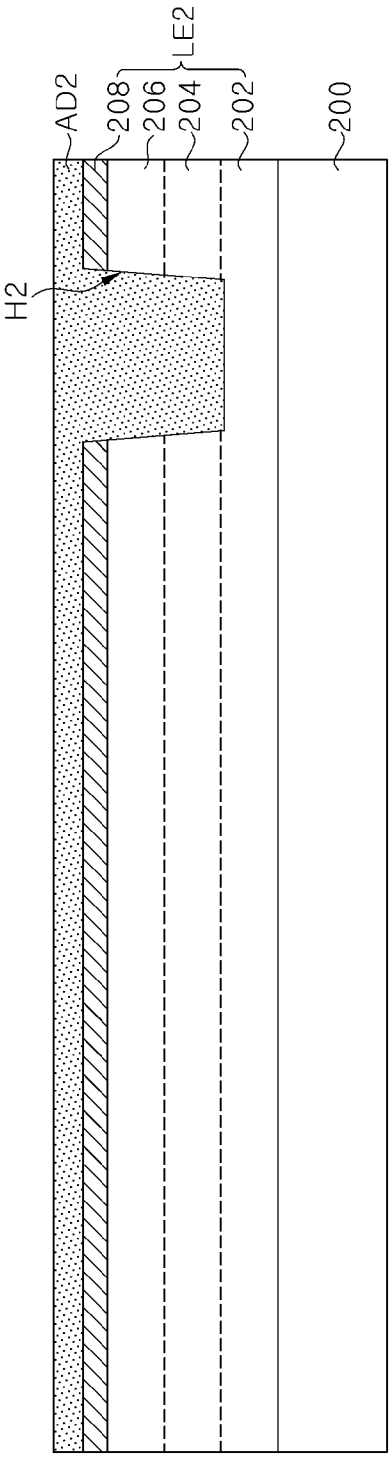
[도9]



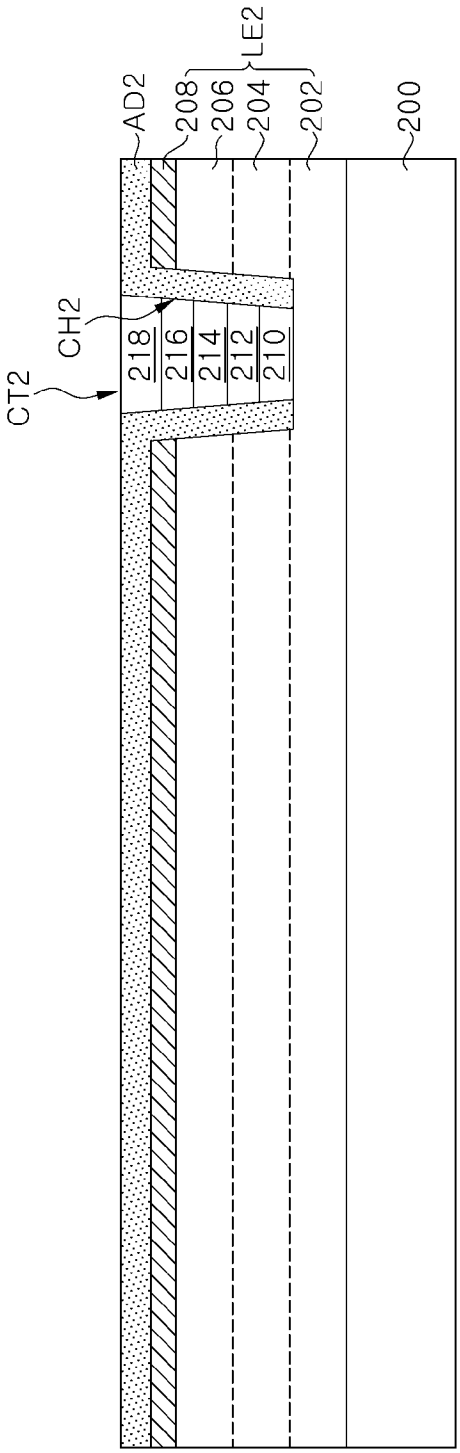
[도10]



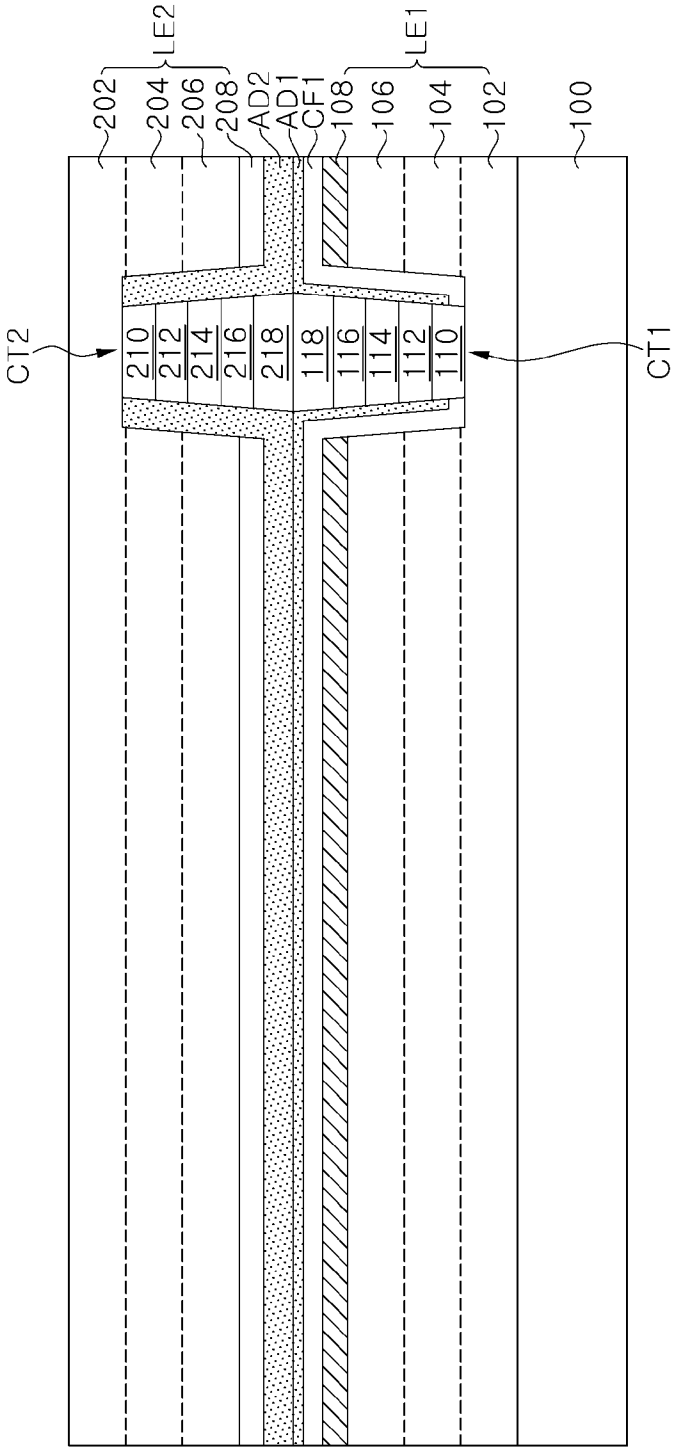
[도11]



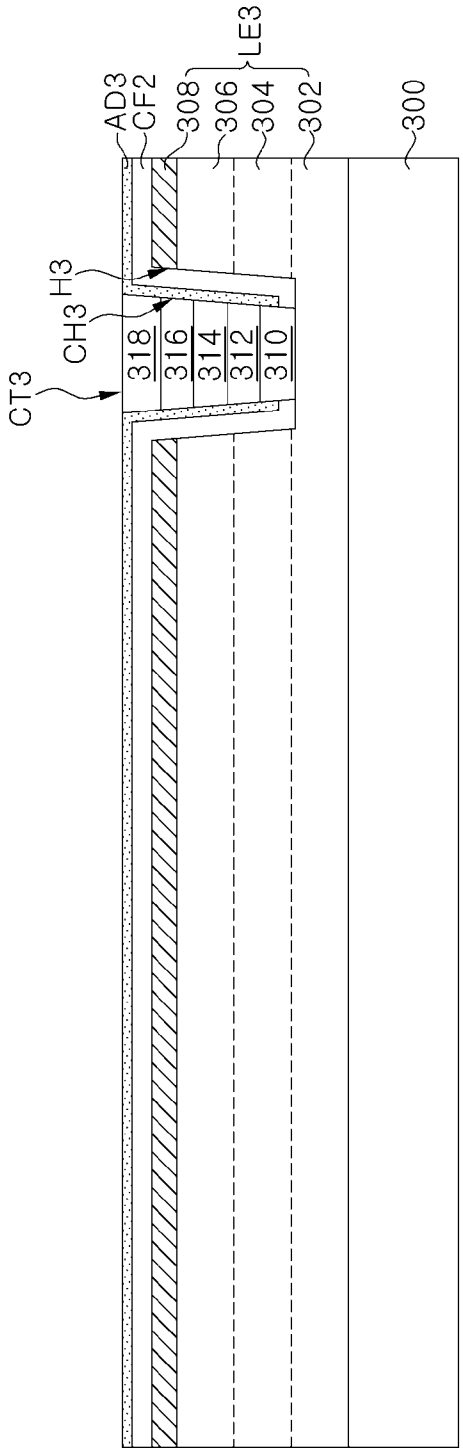
[도12]



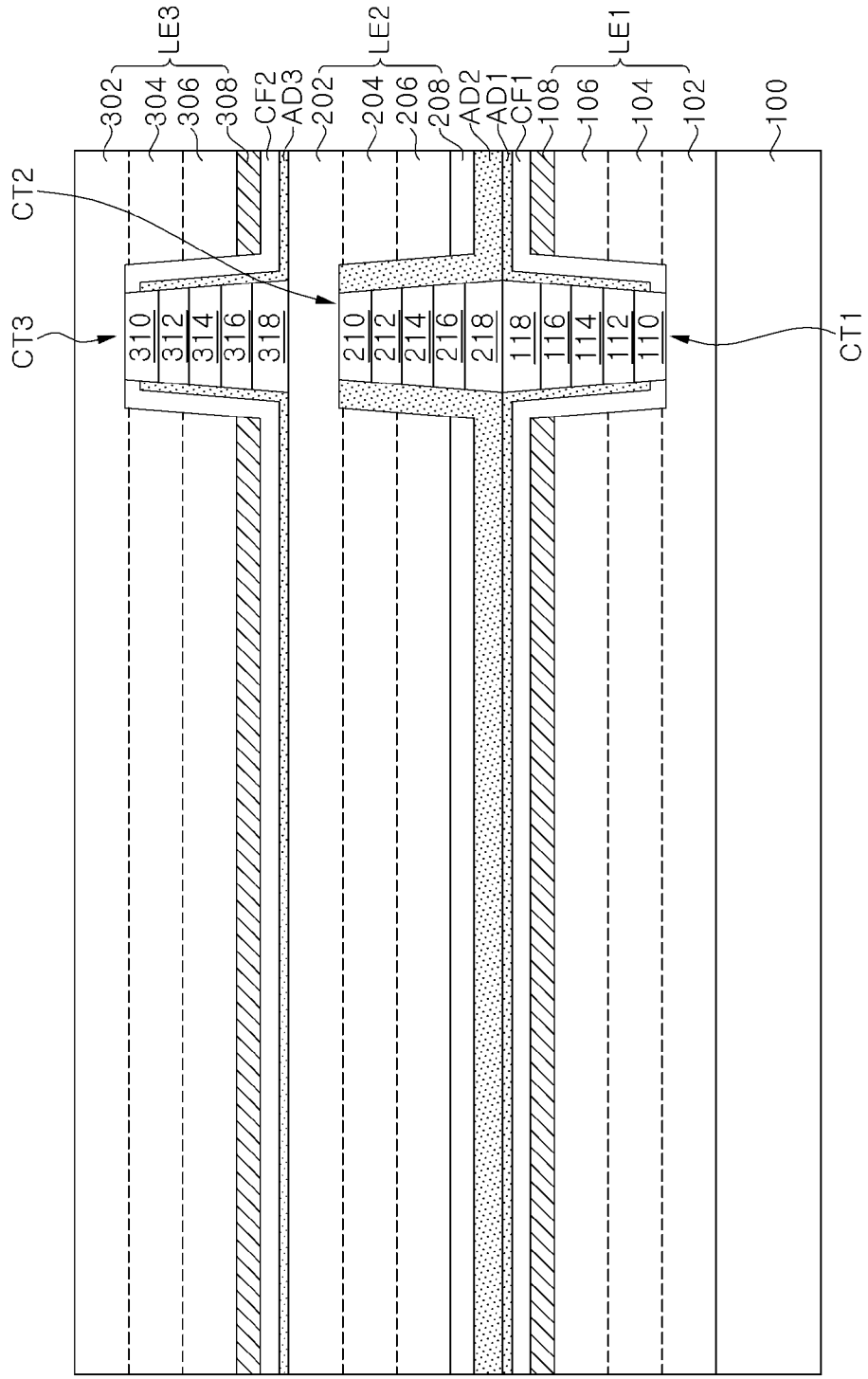
[도13]


LE2
LE1
202
204
206
208
AD2
AD1
CF1
108
106
104
102
100
CT2
CT1
210
212
214
216
218
118
116
114
112
110

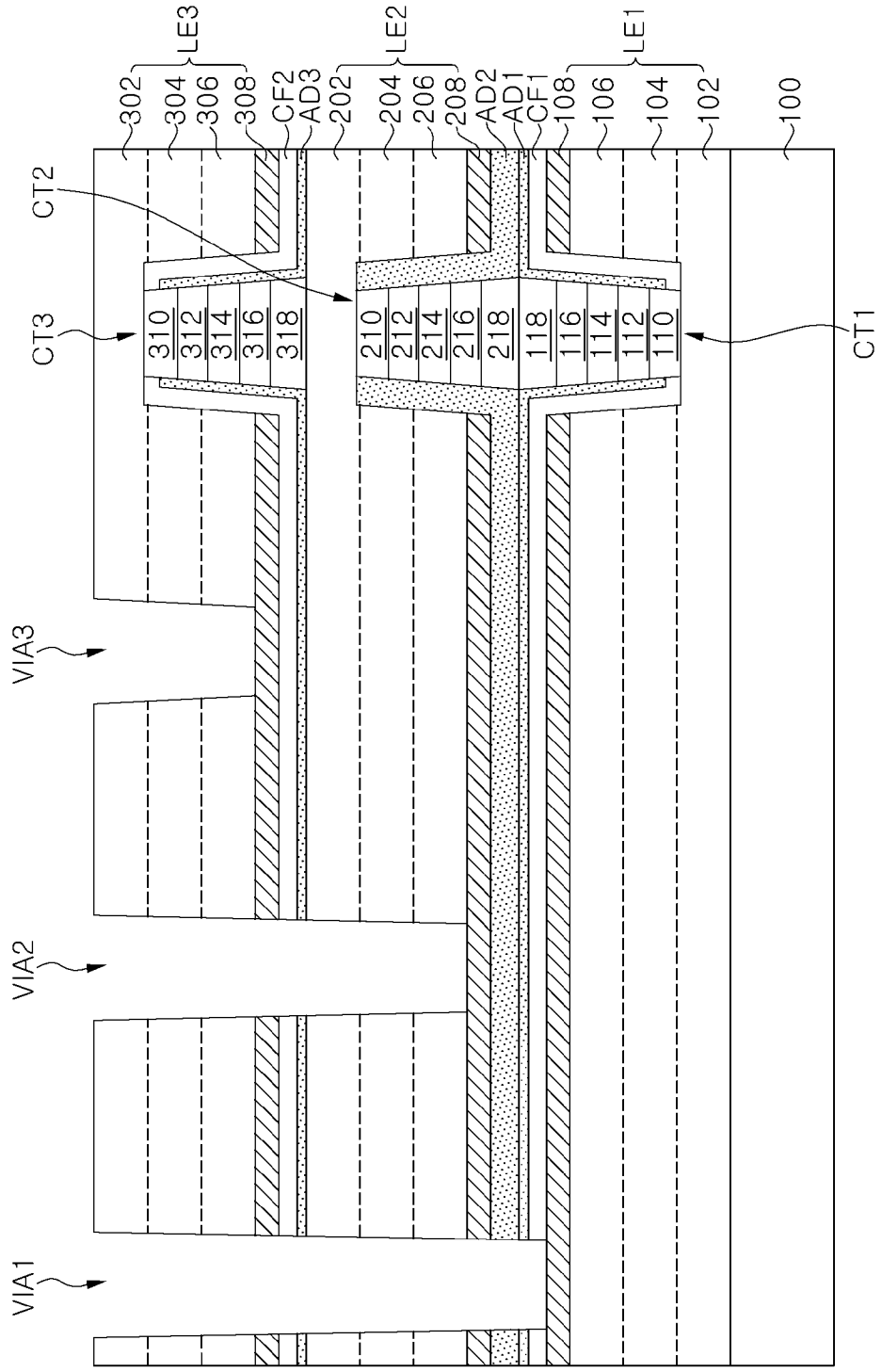
[도14]



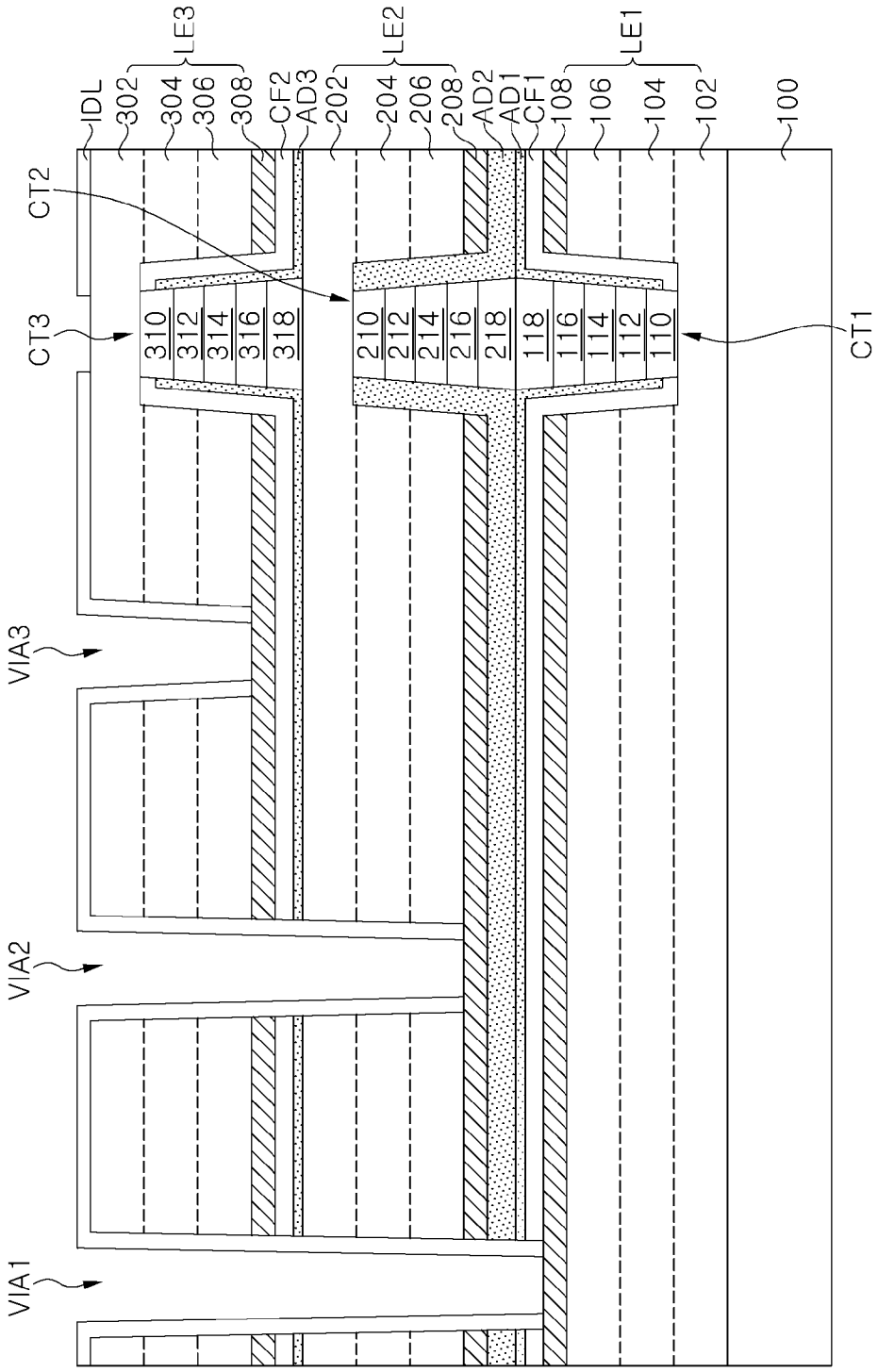
[도15]


LE3
LE2
LE1
302
304
306
308
CF2
AD3
202
204
206
208
AD2
AD1
CF1
108
106
104
102
100
CT2
CT3
CT1
310
312
314
316
318
210
212
214
216
218
118
116
114
112
110

[도16]


LE3
LE2
LE1
302
304
306
308
CF2
AD3
202
204
206
208
AD2
AD1
CF1
108
106
104
102
100
CT2
CT3
CT1
310
312
314
316
318
210
212
214
216
218
118
116
114
112
110
VIA3
VIA2
VIA1

[도17]


LE3
LE2
LE1
IDL
302
304
306
308
CF2
AD3
202
204
206
208
AD2
AD1
CF1
108
106
104
102
100
CT2
CT3
310
312
314
316
318
210
212
214
216
218
118
116
114
112
110
CT1
VIA3
VIA2
VIA1

INTERNATIONAL SEARCH REPORT

International application No.
PCT/KR2019/011795

A. CLASSIFICATION OF SUBJECT MATTER

H01L 33/08(2010.01)i, H01L 33/24(2010.01)i, H01L 33/38(2010.01)i, H01L 33/00(2010.01)i, H01L 33/62(2010.01)i, H01L 33/58(2010.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 33/08; G09G 3/20; G09G 3/30; G09G 3/32; H01L 33/00; H01L 33/14; H01L 33/48; H01L 51/50; H01L 33/24; H01L 33/38; H01L 33/62; H01L 33/58

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Korean utility models and applications for utility models: IPC as above
Japanese utility models and applications for utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: light emitting device, contact, common, pad, micro, stack

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 10-2018-0060704 A (GWANGJU INSTITUTE OF SCIENCE AND TECHNOLOGY) 07 June 2018 See paragraphs [22]-[53], claims 1-13, figures 1-4.	1-20
A	KR 10-2017-0042426 A (SAMSUNG DISPLAY CO., LTD.) 19 April 2017 See paragraphs [142]-[153], claims 1-27, figures 4a-4c.	1-20
A	JP 2007-057667 A (VICTOR COMPANY OF JAPAN, LIMITED) 08 March 2007 See the entire document.	1-20
A	WO 2018-102311 A1 (OSTENDO TECHNOLOGIES, INC.) 07 June 2018 See the entire document.	1-20
A	KR 10-2018-0079814 A (LUMENS CO., LTD.) 11 July 2018 See the entire document.	1-20

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
03 JANUARY 2020 (03.01.2020)	**03 JANUARY 2020 (03.01.2020)**

Name and mailing address of the ISA/KR
Korean Intellectual Property Office
Government Complex Daejeon Building 4, 189, Cheongsa-ro, Seo-gu, Daejeon, 35208, Republic of Korea
Facsimile No. +82-42-481-8578

Authorized officer

Telephone No.

Form PCT/ISA/210 (second sheet) (January 2015)

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/KR2019/011795

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2018-0060704 A	07/06/2018	US 10084020 B2	25/09/2018
		US 2018-0151632 A1	31/05/2018
KR 10-2017-0042426 A	19/04/2017	CN 106571429 A	19/04/2017
		EP 3154089 A1	12/04/2017
		US 2017-0104035 A1	13/04/2017
		US 9923032 B2	20/03/2018
JP 2007-057667 A	08/03/2007	JP 4869661 B2	08/02/2012
WO 2018-102311 A1	07/06/2018	CN 109997240 A	09/07/2019
		EP 3549185 A1	09/10/2019
		KR 10-2019-0086696 A	23/07/2019
		TW 201833889 A	16/09/2018
		US 2018-0156965 A1	07/06/2018
		US 2019-0257999 A1	22/08/2019
		US 2019-0258000 A1	22/08/2019
KR 10-2018-0079814 A	11/07/2018	CN 109314105 A	05/02/2019
		EP 3564996 A1	06/11/2019
		JP 2018-109736 A	12/07/2018
		JP 2018-112745 A	19/07/2018
		JP 2019-053328 A	04/04/2019
		JP 6289718 B1	16/02/2018
		JP 6461389 B2	30/01/2019
		KR 10-2018-0095183 A	27/08/2018
		KR 10-2018-0105834 A	01/10/2018
		US 10210795 B2	19/02/2019
		US 2018-0190184 A1	05/07/2018
		US 2019-0156734 A1	23/05/2019
		WO 2018-124424 A1	05/07/2018

국 제 조 사 보 고 서

국제출원번호
PCT/KR2019/011795

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H01L 33/08(2010.01)i, H01L 33/24(2010.01)i, H01L 33/38(2010.01)i, H01L 33/00(2010.01)i, H01L 33/62(2010.01)i, H01L 33/58(2010.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)
H01L 33/08; G09G 3/20; G09G 3/30; G09G 3/32; H01L 33/00; H01L 33/14; H01L 33/48; H01L 51/50; H01L 33/24; H01L 33/38; H01L 33/62; H01L 33/58

조사된 기술분야에 속하는 최소문헌 이외의 문헌
한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC
일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))
eKOMPASS(특허청 내부 검색시스템) & 키워드:발광 소자(light emitting device), 콘택(contact), 공통(common), 패드(pad), 마이크로(micro), 적층(stack)

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
A	KR 10-2018-0060704 A (광주과학기술원) 2018.06.07 단락 22-53, 청구항 1-13, 도면 1-4 참조.	1-20
A	KR 10-2017-0042426 A (삼성디스플레이 주식회사) 2017.04.19 단락 142-153, 청구항 1-27, 도면 4a-4c 참조.	1-20
A	JP 2007-057667 A (VICTOR COMPANY OF JAPAN, LIMITED) 2007.03.08 전체 문헌 참조.	1-20
A	WO 2018-102311 A1 (OSTENDO TECHNOLOGIES, INC) 2018.06.07 전체 문헌 참조.	1-20
A	KR 10-2018-0079814 A (주식회사 루멘스) 2018.07.11 전체 문헌 참조.	1-20

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

"A" 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

"D" 본 국제출원에서 출원인이 인용한 문헌

"E" 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

"L" 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

"O" 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

"P" 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

"T" 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

"X" 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

"Y" 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

"&" 동일한 대응특허문헌에 속하는 문헌

국제조사의 실제 완료일	국제조사보고서 발송일
2020년 01월 03일 (03.01.2020)	2020년 01월 03일 (03.01.2020)

ISA/KR의 명칭 및 우편주소
대한민국 특허청
(35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사)
팩스 번호 +82-42-481-8578

심사관
장기정
전화번호 +82-42-481-8364

국제조사보고서
대응특허에 관한 정보

국제출원번호
PCT/KR2019/011795

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2018-0060704 A	2018/06/07	US 10084020 B2	2018/09/25
		US 2018-0151632 A1	2018/05/31
KR 10-2017-0042426 A	2017/04/19	CN 106571429 A	2017/04/19
		EP 3154089 A1	2017/04/12
		US 2017-0104035 A1	2017/04/13
		US 9923032 B2	2018/03/20
JP 2007-057667 A	2007/03/08	JP 4869661 B2	2012/02/08
WO 2018-102311 A1	2018/06/07	CN 109997240 A	2019/07/09
		EP 3549185 A1	2019/10/09
		KR 10-2019-0086696 A	2019/07/23
		TW 201833889 A	2018/09/16
		US 2018-0156965 A1	2018/06/07
		US 2019-0257999 A1	2019/08/22
		US 2019-0258000 A1	2019/08/22
KR 10-2018-0079814 A	2018/07/11	CN 109314105 A	2019/02/05
		EP 3564996 A1	2019/11/06
		JP 2018-109736 A	2018/07/12
		JP 2018-112745 A	2018/07/19
		JP 2019-053328 A	2019/04/04
		JP 6289718 B1	2018/02/16
		JP 6461389 B2	2019/01/30
		KR 10-2018-0095183 A	2018/08/27
		KR 10-2018-0105834 A	2018/10/01
		US 10210795 B2	2019/02/19
		US 2018-0190184 A1	2018/07/05
		US 2019-0156734 A1	2019/05/23
		WO 2018-124424 A1	2018/07/05