

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
【部門区分】第 7 部門第 3 区分
【発行日】平成 24 年 5 月 17 日 (2012.5.17)

【公開番号】特開 2010-124449 (P2010-124449A)
【公開日】平成 22 年 6 月 3 日 (2010.6.3)
【年通号数】公開・登録公報 2010-022
【出願番号】特願 2009-122421 (P2009-122421)
【国際特許分類】

H 0 3 M 1/36 (2006.01)

【F I】

H 0 3 M 1/36

【手続補正書】

【提出日】平成 24 年 3 月 26 日 (2012.3.26)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 の基準電圧と入力信号を受ける第 1 のプリアンプと、
第 2 の基準電圧と前記入力信号を受ける第 2 のプリアンプと、
前記第 1 のプリアンプに対応して設けられ、前記第 1 のプリアンプの入力オフセットを調整する第 1 のプリアンプキャリブレーション回路と、
前記第 2 のプリアンプに対応して設けられ、前記第 2 のプリアンプの入力オフセットを調整する第 2 のプリアンプキャリブレーション回路と、
前記第 1 のプリアンプの出力端子と前記第 2 のプリアンプの出力端子との間に設けられ、前記第 1 のプリアンプが出力する第 1 の出力信号と前記第 2 のプリアンプが出力する第 2 の出力信号との間の電圧値を有する補間信号を生成する補間回路と、
前記第 1 の出力信号と、前記第 2 の出力信号と、前記補間信号と、のいずれか 1 つが入力され、入力された信号に基づきデジタル値を出力する複数のコンパレータと、
前記複数のコンパレータのうち少なくとも前記補間信号が入力されるコンパレータのそれぞれに対応して設けられ、対応するコンパレータの入力オフセットを調整する複数のコンパレータキャリブレーション回路と、
を有するアナログデジタル変換器。