

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成24年5月17日(2012.5.17)

【公開番号】特開2010-124449(P2010-124449A)

【公開日】平成22年6月3日(2010.6.3)

【年通号数】公開・登録公報2010-022

【出願番号】特願2009-122421(P2009-122421)

【国際特許分類】

H 03M 1/36 (2006.01)

【F I】

H 03M 1/36

【手続補正書】

【提出日】平成24年3月26日(2012.3.26)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1の基準電圧と入力信号を受ける第1のプリアンプと、

第2の基準電圧と前記入力信号を受ける第2のプリアンプと、

前記第1のプリアンプに対応して設けられ、前記第1のプリアンプの入力オフセットを調整する第1のプリアンプキャリブレーション回路と、

前記第2のプリアンプに対応して設けられ、前記第2のプリアンプの入力オフセットを調整する第2のプリアンプキャリブレーション回路と、

前記第1のプリアンプの出力端子と前記第2のプリアンプの出力端子との間に設けられ、前記第1のプリアンプが出力する第1の出力信号と前記第2のプリアンプが出力する第2の出力信号との間の電圧値を有する補間信号を生成する補間回路と、

前記第1の出力信号と、前記第2の出力信号と、前記補間信号と、のいずれか1つが入力され、入力された信号に基づきデジタル値を出力する複数のコンパレータと、

前記複数のコンパレータのうち少なくとも前記補間信号が入力されるコンパレータのそれぞれに対応して設けられ、対応するコンパレータの入力オフセットを調整する複数のコンパレータキャリブレーション回路と、

を有するアナログデジタル変換器。