

公 告 本

申請日期	90 8 8
案 號	90119338
類 別	G11C 5/00

A4
C4

522407

(以上各欄由本局填註)

發 明 專 利 說 明 書		
一、發明 新 型 名 稱	中 文	用以保險絲鏈接之晶片上微調鏈接感測及鎖定電路
	英 文	ON-CHIP TRIM LINK SENSING AND LATCHING CIRCUIT FOR FUSE LINKS
二、發明 創 作 人	姓 名	1馬克 K. 萊雪 MARK K. LESHER 2.道格拉斯 D. 羅帕塔 DOUGLAS D. LOPATA
	國 籍	均美國
	住、居所	1.美國賓州莫斯菲爾市達爾大道14號 2.美國賓州布衣爾城市紅板岩大道84號
三、申請人	姓 名 (名 稱)	美商艾基爾系統管理人公司 AGERE SYSTEMS GUARDIAN CORPORATION
	國 籍	美國
	住、居所 (事務所)	美國佛羅里達州歐蘭多市南約翰青春公園路9333號
	代 表 人 姓 名	理察 J. 布托斯 RICHARD J. BOTOS

(由本局填寫)

承辦人代碼：
大類：
I P C 分類：

A6
B6

本案已向：

國（地區） 申請專利，申請日期： 案號： ，☐有 ☐無主張優先權

美國 2000年08月09日 09/634,790 ☒有 ☐無主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明 (1)

技術範圍

本發明大致關於積體電路，及尤指一種用於保險絲鏈接之晶片上微調鏈接感測及鎖定期。

發明背景

在積體電路上重要電路參數之微調經常係需要利用保險絲鏈接以完成微調。一保險絲鏈接係其係可以類似一保險絲例如藉由驅動通過保險絲鏈接之一大電流加以燒斷，或在產生節拍中脫離，其不係燒斷之一低阻抗金屬。已知如程式設計，保險絲鏈接之產生節拍中之燒斷或脫離通常在積體電路連續於製造加以測試時產生。在測試期間，保險絲鏈接係加以程式化微調參數例如電流、電壓，或頻率以克服處理變化及產生一精確參數做為參考。

金屬保險絲鏈接，其在一未燒斷狀態中係一低阻抗，可以藉由一大到足以消除保險絲鏈接之電流“燒斷”或“斷路”，導致一高阻抗狀態。因此，一其不係加以燒斷之保險絲鏈接代表一第一邏輯狀態及一其係加以燒斷之保險絲鏈接代表一第二，相對，邏輯狀態。燒斷一保險絲鏈接產生該保險絲鏈接阻抗從一相關在十歐姆到五百歐姆之範圍中之低阻抗，到一相關理想在百萬歐姆範圍內之高阻抗。在保險絲鏈接係加以燒斷時，產生之阻抗可以在一大範圍上變化備有一些保險絲鏈接表示一如三到五千歐姆之盡可能低之阻抗。

決定一保險絲鏈接係加以燒斷或沒有通常已經使用一類比感測放大器加以完成。然而，類比感測放大器具有在一

五、發明說明(2)

加以燒斷之保險絲鏈接可以具有之阻抗內之靈敏度之一臨界階段，其中它們不可以感測低於一臨界之阻抗，或最小阻抗之缺點。因此，使用一類比感測放大器以決定是否一保險絲鏈接係加以燒斷或未加以燒斷可以導致在實際上一保險絲鏈接係加以燒斷時，一保險絲鏈接係未加以燒斷之一誤差顯示。此外，感測放大器需要偏壓以正常運作。

其係可理想於具有一種用於感測是否一保險絲鏈接係加以燒斷或未加以燒斷之改進技術，其不具有一加以燒斷之保險絲鏈接可以具有之在阻抗之範圍內之靈敏度之臨界階段之缺點。

發明概述

根據本發明，一種包含產生一預先決定週期之一脈波之一脈波產生器之積體電路。一第一開關，藉由該脈波所控制，在該脈波具有一第一邏輯階段時驅動電流進入一保險絲鏈接。該第一開關防止在該脈波具有一第二邏輯階段時電流進入一保險絲鏈接之流動。一鎖定器係耦合於該保險絲鏈接以感測在該脈波期間所形成之一邏輯階段。該鎖定器係可以藉由該脈波之前端清除。在該保險絲鏈接所形成之邏輯階段因為驅動電流係藉由該脈波之末端鎖定進入鎖定器及係顯示是否該保險絲鏈接燒斷或沒有燒斷。

圖式簡單說明

圖1說明一種根據本發明用於保險絲鏈接之晶片上微調鏈接感測及鎖定電路之積體電路之一部分方塊圖；

圖2說明一種根據本發明用於保險絲鏈接之晶片上微調

五、發明說明 (3)

鏈接感測及鎖定電路之積體電路之一部分簡示圖；

圖3說明藉由單一單穩態多諧振動器驅動一個以上之用於保險絲鏈接之晶片上微調鏈接感測及鎖定電路之積體電路之一部分方塊圖；

圖4說明一種並聯單穩態多諧振動器之積體電路之一部分方塊圖，各單穩態多諧振動器驅動一或更多微調鏈接感測及鎖定電路；及

圖5係其鎖定功能藉由一微弱回授反相器所完成之晶片上微調鏈接感測及鎖定電路之一另外實施例之簡示圖。

詳細說明

一種根據本發明之一說明實施例包含一晶片上微調鏈接感測及鎖定電路12之積體電路10之一部分之一方塊圖係在圖1加以揭示。雖然本發明係不另外加以限制，其從一邏輯高到一邏輯低之轉換之一輸入信號14初始微調鏈接感測及鎖定電路之運作以決定是否一特定保險絲鏈接係加以燒斷或未加以燒斷。輸入信號14清除鎖定器16，例如藉由該前端，及係如一輸入備有於單穩態多諧振動器18。單穩態多諧振動器18包含延遲器20及互斥式(XOR)閘22。單穩態多諧振動器18具有其中可以保持模糊之一個穩定狀態(其中一邏輯低)，及其係藉由輸入信號14所觸發之一準穩定狀態(其中一邏輯高)。單穩態多諧振動器18，有時加以參考如一只有一次之電路，保持於用於等於延遲器20之週期之一預先決定之時脈週期之準穩定狀態中。一旦預先決定之時脈週期終止，單穩態多諧振動器18回到其之穩定狀態

五、發明說明(4)

及保持在那裡，準備另外輸入信號14。單穩態多諧振動器18備有其係一脈波之一輸出22，脈波之寬度係藉由延遲器20之週期所決定。

輸出24驅動第一開關26及第二開關28。在藉由延遲器20所建立之時脈週期終止時，鎖定器16係以CLK輸入加以計時鎖定於節點N1之狀態中。同時單穩態多諧振動器18轉換到其之穩定狀態，改變輸出24從一邏輯高到一邏輯低。

在輸出24係一邏輯低時，微調鏈接感測及鎖定電路12不感測是否保險絲鏈接30係加以燒斷或未加以燒斷。備有輸出24在一邏輯低狀態中，例如在單穩態多諧振動器18之穩定狀態期間，第一開關26係加以斷路從電源／電流源32隔離保險絲鏈接30，及第二開關28係短路以耦合節點N1到參考電壓38，例如不受限於接地。耦合節點N1到參考電壓38防止在節點N1之電壓浮動及可能產生是否保險絲鏈接30係加以燒斷之一誤差顯示。

在輸出24係一邏輯高時，微調鏈接感測及鎖定電路12感測是否保險絲鏈接30係加以燒斷或未加以燒斷。備有輸出24在一邏輯高狀態中，例如在單穩態多諧振動器18之準穩定狀態期間，第一開關26係短路藉此耦合電源／電流源32到保險絲鏈接30，及第二開關28係斷路從參考電壓38隔離節點N1。

保險絲鏈接30係加以燒斷或未加以燒斷。如果保險絲鏈接30係未加以燒斷，在節點N1所形成之電壓因為保險絲鏈接30之低阻抗將變小。如此所形成之小電壓將不上升到足

五、發明說明 (5)

以確認如一邏輯高狀態之一電壓階段。因此在節點N1所形成之電壓將不設置鎖定器16到一邏輯高，及鎖定器輸出34將係一邏輯低顯示保險絲鏈接30未曾加以燒斷。鎖定器16也可以備有一互補鎖定器輸出。

如果保險絲鏈接30燒斷，燒斷之保險絲鏈接30運作如一高阻抗。非常小之電流將從電源／電流源32通過節點N1流動到參考電壓38。在節點N1所形成之電壓將上升到電源／電流源32之電壓階段，低於任何下降通過第一開關26之電壓。在節點N1所形成之電壓將上升到足以確認在輸出到鎖定器16，如其將設置鎖定器16之輸出到一邏輯高之一邏輯高狀態之一電壓階段，顯示保險絲鏈接30已經燒斷。

以這種方法，一單穩態多諧振動器18驅動其係可以加以切換備有到保險絲鏈接30之一電流之一第一開關26。鎖定器16感測通過保險絲鏈接所形成之電壓及偵測是否所形成之電壓沒有超過一邏輯階段臨界及因此係一邏輯低，或是否該電壓有超過一邏輯階段臨界及因此係一邏輯高。在節點N1所形成之電壓之邏輯狀態係加以鎖定進入鎖定器16，及感測電路係關機如單穩態多諧振動器轉換成為其之穩定狀態及在輸出24輸出一邏輯低。

圖2係一晶片上微調鏈接感測及鎖定電路212之一簡示圖，其中元件之功能係類似之類似參考數字已經加以使用。加以簡化之符號係使用於n通道及p通道金屬氧化物半導體場效電晶體。

單穩態多諧振動器218備有同時驅動電晶體M1及M2之一

五、發明說明 (6)

輸出 224。電晶體 M2 係一 n 通道金屬氧化物半導體場效電晶體 (MOSFET)，在輸出 224 係一邏輯低時，其係導通以耦合節點 2N1 到參考電壓 238，在輸出 224 係一邏輯高時，其係切斷以移開節點 2N1 到參考電壓 238 之耦合。電晶體 M1 係一 p 通道金屬氧化物半導體場效電晶體 (MOSFET)，在輸出 224 係一邏輯高時其係加以導通以耦合節點 2N1 到 V_{DD} 供應，在輸出 224 係一邏輯低時其係加以切斷以從 V_{DD} 供應隔離節點 2N1。

由於電晶體 M1 導通，一電流通過電晶體 M1 到節點 2N1 之源極汲極路徑，電流限制電阻器 RL2 及保險絲鏈接 230。電流之強度係根據保險絲鏈接 230 之所取得之阻抗，電流限制電阻器 RL2 及電晶體 M1 之導通路徑阻抗。

由於電晶體 M1 導通，保險絲鏈接 230 係可以感測如未加以燒斷或加以燒斷。在保險絲鏈接 230 係未曾加以燒斷時，在節點 2N1 所形成之電壓係藉由流動通過電晶體 M1 之電流所決定，電流限制電阻器 RL2，及保險絲鏈接 230，形成通過保險絲鏈接 230 之阻抗之一電壓。因為一未燒斷之保險絲鏈接之阻抗係相關低，在節點 2N1 之電壓沒有上升到足以偵測如在鎖定器 216 之 D 輸入之一邏輯高，及反相器 240 之輸入如果出現之一階段。鎖定器 216 之 D 輸入之電壓將因此在鎖定器 216 係計時於延遲器 220 之結束時係在一邏輯低之範圍中。隨後，一邏輯低狀態將鎖定進入鎖定器 216 及出現於 Q 輸出。

反相器 240 具有一高輸入阻抗以便於不負載節點 2N1。在節點 2N1 可以直接驅動鎖定器 216 之 D 輸入時，反相器 240 及

五、發明說明 (7)

242備有鎖定器216之一些緩衝及驅動。在一單一反相器可以備有緩衝及驅動之功能時，備有二個串聯反相器輸入到鎖定器216之D輸入之邏輯狀態，如同鎖定器216之Q輸出之邏輯狀態，係如節點2N1之邏輯狀態之相同邏輯狀態，雖然本發明係不受限於此。

在保險絲鏈接230係加以燒斷時，保險絲鏈接230之阻抗係高及在節點2N1所形成之電壓將上升到 V_{DD} 之電壓，低於任何下降通過電晶體M1之電壓及電流限制電阻器RL2。因此，在節點2N1之電壓將上升到一足以高於地之階段及將藉由反相器240所感測如一邏輯高，其將產生反相器240之其係輸出到反相器242之輸出轉換於一邏輯低。備有在反相器242之輸入之一邏輯低，反相器242之其係耦合於鎖定器216之D輸入之輸出轉換為高。備有在節點2N1及鎖定器216之D輸入之間之一偶數之反相器，到鎖定器16之D輸入係如在節點2N1所感測之邏輯狀態之相同邏輯狀態，雖然本發明係不受限於此。鎖定器16鎖定其之D輸入之狀態及在其之Q輸出備有那個狀態，如同在鎖定器16之互補輸出之互補狀態。

一旦鎖定器216鎖定節點2N1之狀態，單穩態多諧振動器218之輸出224改變狀態，電晶體M1切斷及電晶體M2導通以保持節點2N1於參考電壓238直到後續輸入信號214係施加於微調鏈接感測及鎖定電路212。電晶體M2之存在係理想於保持節點2N1在一已知狀態，在一邏輯低之情形中，如此在節點2N1之電壓沒有浮動及導致一非精確偵測階段。

限流電阻器RL2係出現以在保險絲鏈接230之阻抗及電晶

五、發明說明(8)

體M1之導通路徑阻抗係小時限制電流。限流功能係可以藉由選擇具有適當強度之一有限導通路徑阻抗之一電晶體M1所備有。

該保險絲鏈接是否燒斷之感測係在藉由延遲器220所建立之時脈週期內產生。時脈延遲器220之週期必須係足夠之週期，以確保一邏輯狀態係建立於節點2N1。在十到二十夸秒將足夠時，延遲器通常係設置於一夸秒之範圍中。鎖定器216保持節點2N1之狀態直到微調鏈接感測及鎖定電路係切斷，在那個時脈鎖定器係加以清除。習於此技者可以設計一利用圖2所示之電路之相反極性之電壓之互補電路。

圖3說明單一單穩態多諧振動器驅動係可以利用於驅動一個以上之微調鏈接感測及鎖定電路之一方塊圖，備有每個微調鏈接感測及鎖定電路之獨立而有效之輸出。一單一單穩態多諧振動器318藉由一單一信號輸入314驅動N微調鏈接感測及鎖定電路318a, 318b, ..., 318n所驅動。

一積體電路可以具有從少量到數百個微調鏈接感測及鎖定電路。因為同時在並聯微調鏈接感測及鎖定電路上微調，每個微調鏈接感測及鎖定電路取得一電流，可以產生一非理想之大電流，其係可以理想於使用如圖4中所說明之一狀態裝置依序通過複數單穩態多諧振動器。N-狀態裝置450接收一初始信號452及依序通過N狀態。每個N狀態產生其依序初始一個別單穩態多諧振動器418a, 418b, ..., 418n之一輸入信號414a, 414b, ..., 414n。每個單穩態多諧振動器啟動複數鏈接感測及鎖定電路412-1-1到412-N-M。以這種方法，

五、發明說明(9)

用於感測在一積體電路中保險絲鏈接之狀態之所取得之電流係在需要通過複數單穩態多諧振動器之時脈N-狀態裝置450上加以配置。隨後，取得之電流係在時脈上加以配置及最大取得之電流係較小。此外，非所有鏈接感測及鎖定電路需要具有一相同週期之脈波。多種週期之脈波係可以藉由並聯單穩態多諧振動器所容納。

圖5係鎖定功能在一屬於圖2中所說明之電路之互補電路中，藉由一微弱回授反相器所完成之晶片上微調鏈接感測及鎖定電路之一另外實施例之一簡示圖。單穩態多諧振動器518接收其從一邏輯高到一邏輯低之轉換以初始微調鏈接感測及鎖定電路512之運作之一輸入信號514。單穩態多諧振動器518產生一脈波524輸出以產生在反相器560之臨界之上或之下之一適當電壓階段，反相器560係一高阻抗反相器以便於不負載節點5N1。反相器562及564驅動保險絲鏈接530備有如來自單穩態多諧振動器518之輸出之相同邏輯狀態。

在保險絲鏈接530係未加以燒斷時，反相器564之輸出係藉由對地之藉由保險絲鏈接530所備有之低阻撓所拉下及及在節點5N1所形成之電壓保持低於反相器560之臨界。隨後，在節點5N1之電壓係加以感測如一顯示保險絲鏈接530係未加以燒斷之邏輯低狀態。

在保險絲鏈接530燒斷時，反相器562及564驅動保險絲鏈接530備有從單穩態多諧振動器518輸出之邏輯狀態。保險絲鏈接530係一對地之高阻抗，在節點5N1之電壓完全上升到藉由單穩態多諧振動器518，或反相器516之輸出如果出現所

五、發明說明(10)

備有之階段。因此，在節點 5N1 之電壓超過反相器 560 之臨界及係加以感測，如一顯示保險絲鏈接 530 燒斷之邏輯高狀態。

電阻器 RL3 係一限流電阻器及電晶體 566 備有用於通過 RL3 之電流之一到地之路徑。輸入信號 514 可以備有用於鎖定期之清除信號。

在延遲器 520 結束及轉換高，節點 5N1 之邏輯狀態係藉由微調鏈接感測及鎖定期電路 512 之餘數所鎖定及係出現於輸出 534。在來自延遲器 520 輸出轉換高時，電晶體 568 導通及通過來自反相器 560 之輸出到藉由反相器 570 及 572 所組成之一鎖定期。注意在來自反相器 560 之輸出之邏輯階段係節點 5N1 之相對邏輯階段。藉由反相器 570 及 572 所組成之鎖定期係反相類型鎖定期，其中輸出係輸入之一反相之格式。因此在輸出 534 之邏輯狀態係如節點 5N1 之邏輯階段之相同邏輯狀態。在保險絲鏈接 530 未燒斷時，一邏輯低係出現於輸出 534。在保險絲鏈接 530 係加以燒斷時，一邏輯高係出現於輸出 534。

在圖 1 中所說明之本發明之實施例已經如接收其從一邏輯高到一邏輯低之轉換之一輸入信號加以說明，本發明係不受限於此。除 MOSFET 電晶體之外之電晶體係可以在本發明中加以利用。

四、中文發明摘要(發明之名稱：用以保險絲鏈接之晶片上微調鏈接感測及鎖定)
電路

一種包含產生一預先決定週期之一脈波之一脈波產生器之積體電路。一第一開關，藉由該脈波所控制，在該脈波具有一第一邏輯階段時驅動電流進入一保險絲鏈接。該第一開關防止在該脈波具有一第二邏輯階段時電流進入一保險絲鏈接之流動。一鎖定器係耦合於該保險絲鏈接以感測在該脈波期間所形成之一邏輯階段。該鎖定器係可以藉由該脈波之前端清除。在該保險絲鏈接所形成之邏輯階段因為驅動電流係藉由該脈波之末端鎖定進入鎖定器及係顯示是否該保險絲鏈接燒斷或沒有燒斷。

英文發明摘要(發明之名稱：ON-CHIP TRIM LINK SENSING AND
LATCHING CIRCUIT FOR FUSE LINKS)

An integrated circuit includes a pulse generator for generating a pulse of a predetermined duration. A first switch, controlled by the pulse, drives current into a fuse link when the pulse takes on a first logic level. The first switch prevents flow of current into the fuse link when the pulse takes on a second logic level. A latch is coupled to the fuse link to sense a logic level developed during the pulse. The latch may be cleared by the leading edge of the pulse. The logic level developed at the fuse link due to the driven current is latched into the latch by the trailing edge of the pulse and is indicative of whether the fuse link was blown or not blown.

六、申請專利範圍

1. 一種積體電路，包含：

一脈波產生器，用於產生一預先決定週期之一脈波；

一保險絲鏈接；

一第一開關，藉由該脈波所控制，該第一開關在該脈波具有一第一階段時驅動電流進入該保險絲鏈接，該第一開關在該脈波具有一第二邏輯階段時防止電流進入該保險絲鏈接之流動；

一鎖定期，耦合於該保險絲鏈接以感測在該脈波期間所形成之一邏輯階段，該鎖定期藉由該脈波之前端所清除及藉由該脈波之末端鎖定期在該保險絲鏈接所形成之該邏輯階段進入該鎖定期，鎖定期進入該鎖定期之該邏輯階段係顯示是否該保險絲鏈接係燒斷或沒有燒斷。

2. 如申請專利範圍第1項之積體電路，進一步包含一第二開關，該第二開關藉由該脈波所控制，該第二開關在該脈波具有該第二邏輯階段時耦合該保險絲鏈接於一固定之參考點，該第二開關在該脈波具有該第一邏輯階段時從該固定之參考點隔離該保險絲鏈接。

3. 如申請專利範圍第1項之積體電路，進一步包含在包括該第一開關及該保險絲鏈接之一電流路徑中之一電流限制阻抗，該電流限制阻抗限制可以驅動進入該保險絲鏈接之電流之總數。

4. 如申請專利範圍第1項之積體電路，其中該脈波產生器係一單穩態多諧振動器。

5. 如申請專利範圍第1項之積體電路，其中該第一邏輯階

六、申請專利範圍

段係一邏輯高。

6. 如申請專利範圍第1項之積體電路，其中該脈波產生器係一單穩態多諧振動器。

7. 一種積體電路，包含：

一脈波產生器，用於產生一預先決定週期之一脈波；

及

複數個微調鏈接感測及鎖定電路，藉由該脈波所觸發，每個微調鏈接感測及鎖定電路包含

一保險絲鏈接；

一第一開關，藉由該脈波所控制，該第一開關在該脈波具有一第一階段時驅動電流進入該保險絲鏈接，該第一開關在該脈波具有一第二邏輯階段時防止電流進入該保險絲鏈接之流動；及

一鎖定器，耦合於該保險絲鏈接以感測在該脈波期間所形成之一邏輯階段，在該保險絲鏈接所形成之該邏輯階段藉由該脈波加以鎖定進入該鎖定器，鎖定進入該鎖定器之該邏輯階段係顯示是否該保險絲鏈接係燒斷或沒有燒斷。

8. 如申請專利範圍第7項之積體電路，複數微調鏈接感測及鎖定電路各進一步包含一第二開關，該第二開關各藉由該脈波控制，每個該第二開關在該脈波具有該第二邏輯階段時耦合一個別保險絲鏈接於一個別之參考點，該第二開關在該脈波具有該第一邏輯階段時從該個別之參考點隔離該保險絲鏈接。

六、申請專利範圍

9. 一種積體電路，其包含：

複數個脈波產生器，每個該脈波產生器用於產生一個別脈波；

一狀態機械，具有一些相關於在該複數脈波產生器中脈波產生器之數量之狀態，該狀態裝置適用於在每個狀態中依序通過該狀態初始該複數脈波產生器之至少一個脈波產生器，每個脈波產生器產生一個別脈波；及

複數個微調鏈接感測及鎖定電路，至少一該微調鏈接感測及鎖定電路藉由每個脈波產生器觸發，每個該微調鏈接感測及鎖定電路包含

一保險絲鏈接；

一第一開關，藉由該脈波所控制，該第一開關在該脈波具有一第一階段時驅動電流進入該保險絲鏈接，該第一開關在該脈波具有一第二邏輯階段時防止電流進入該保險絲鏈接之流動；及

一鎖定器，耦合於該保險絲鏈接以感測在該脈波期間在該保險絲鏈接之所形成之一邏輯階段，在該保險絲鏈接所形成之該邏輯階段藉由該脈波鎖定進入該鎖定器，鎖定進入該鎖定器之該邏輯階段係顯示是否該保險絲鏈接係燒斷或沒有燒斷。

10. 如申請專利範圍第9項之積體電路，其中在該狀態裝置之該數量之狀態及該數量之脈波產生器之間之關聯性係一對一。

11. 一種用於決定是否該保險絲鏈接係燒斷或沒有燒斷之方

六、申請專利範圍

法，其包含以下步驟：

產生一脈波且具有一第一狀態及一第二狀態；

在該第一狀態期間驅動電流進入該保險絲鏈接；

偵測在如超過一邏輯裝置之該臨界及因此具有一第一邏輯階段或不超過一邏輯裝置之該臨界及因此具有一第二邏輯階段之該第一狀態期間通過該保險絲鏈接所形成之一電壓

儲存該第一邏輯階段及該第二邏輯階段如代表通過該保險絲鏈接所形成之該電壓。

12.如申請專利範圍第11項之方法，其中該第一狀態係一高狀態。

13.如申請專利範圍第11項之方法，其中驅動電流進入該保險絲鏈接係藉由施加該產生之脈波於該保險絲鏈接所完成。

14.如申請專利範圍第11項之方法，進一步包含以下步驟：

重設代表通過該保險絲鏈接如該脈波所形成之該電壓係加以產生之該邏輯階段。

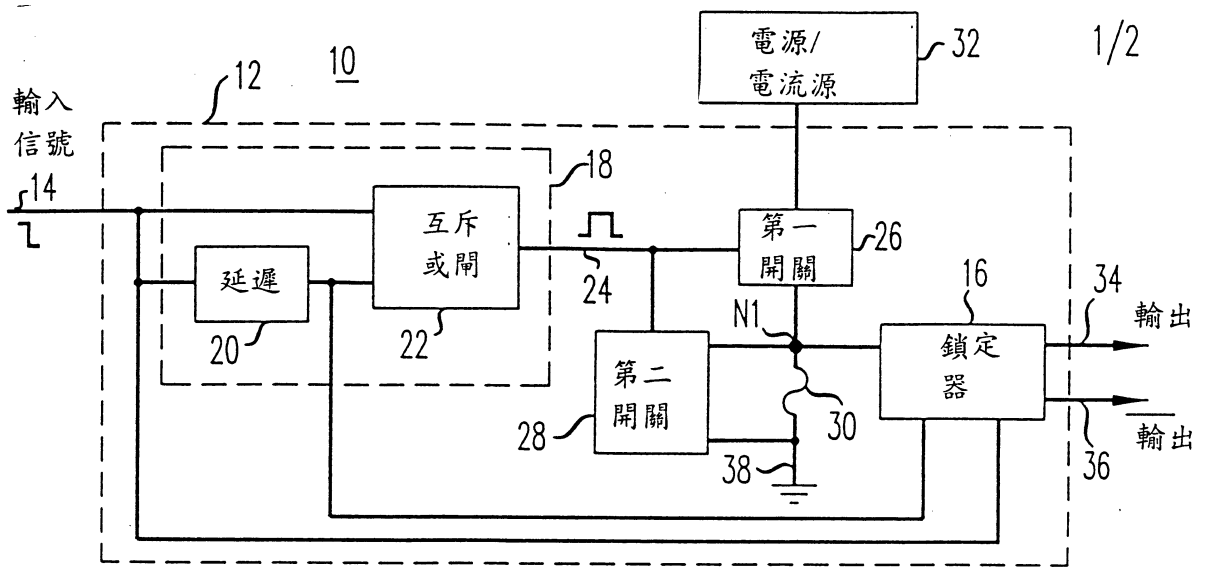


圖 1

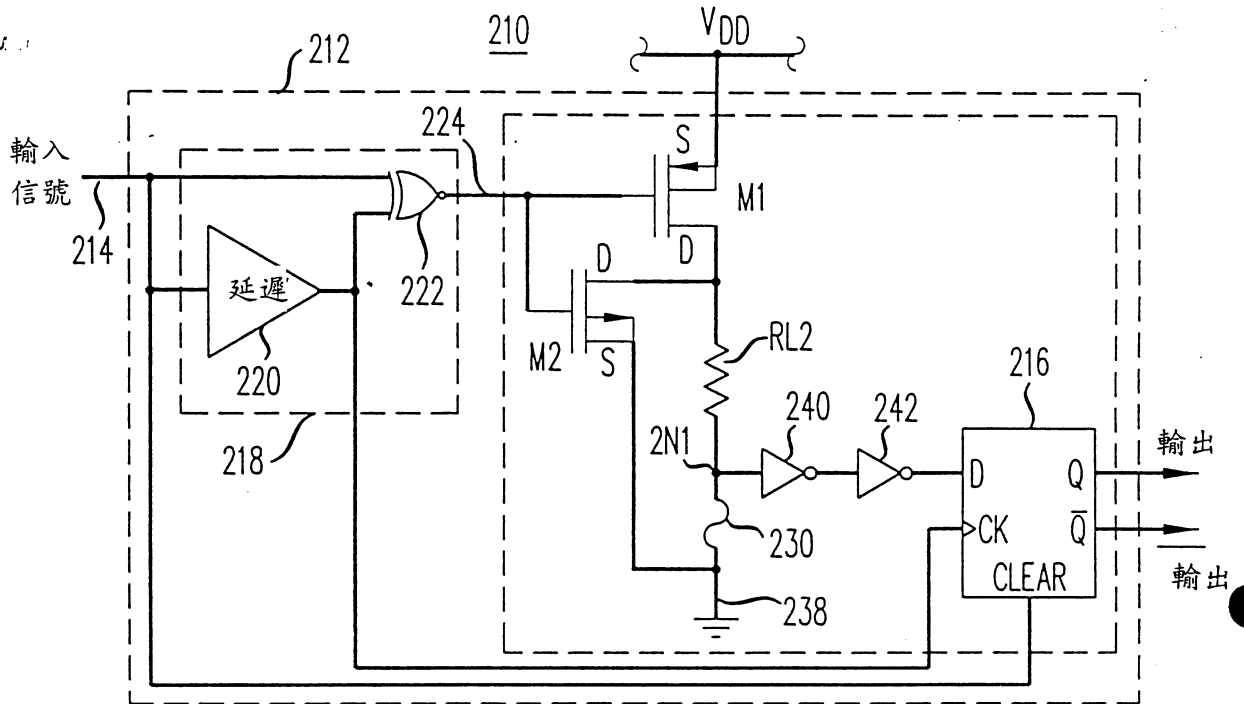


圖 2

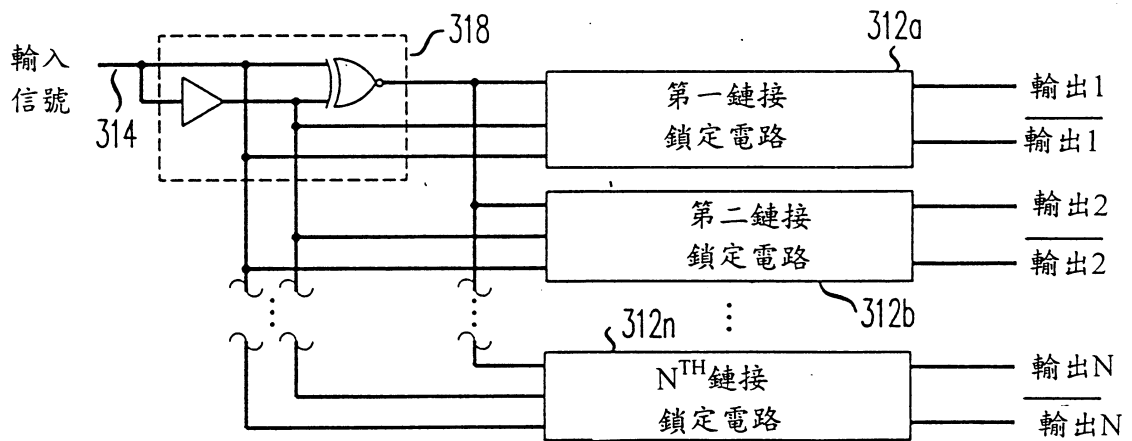


圖 3

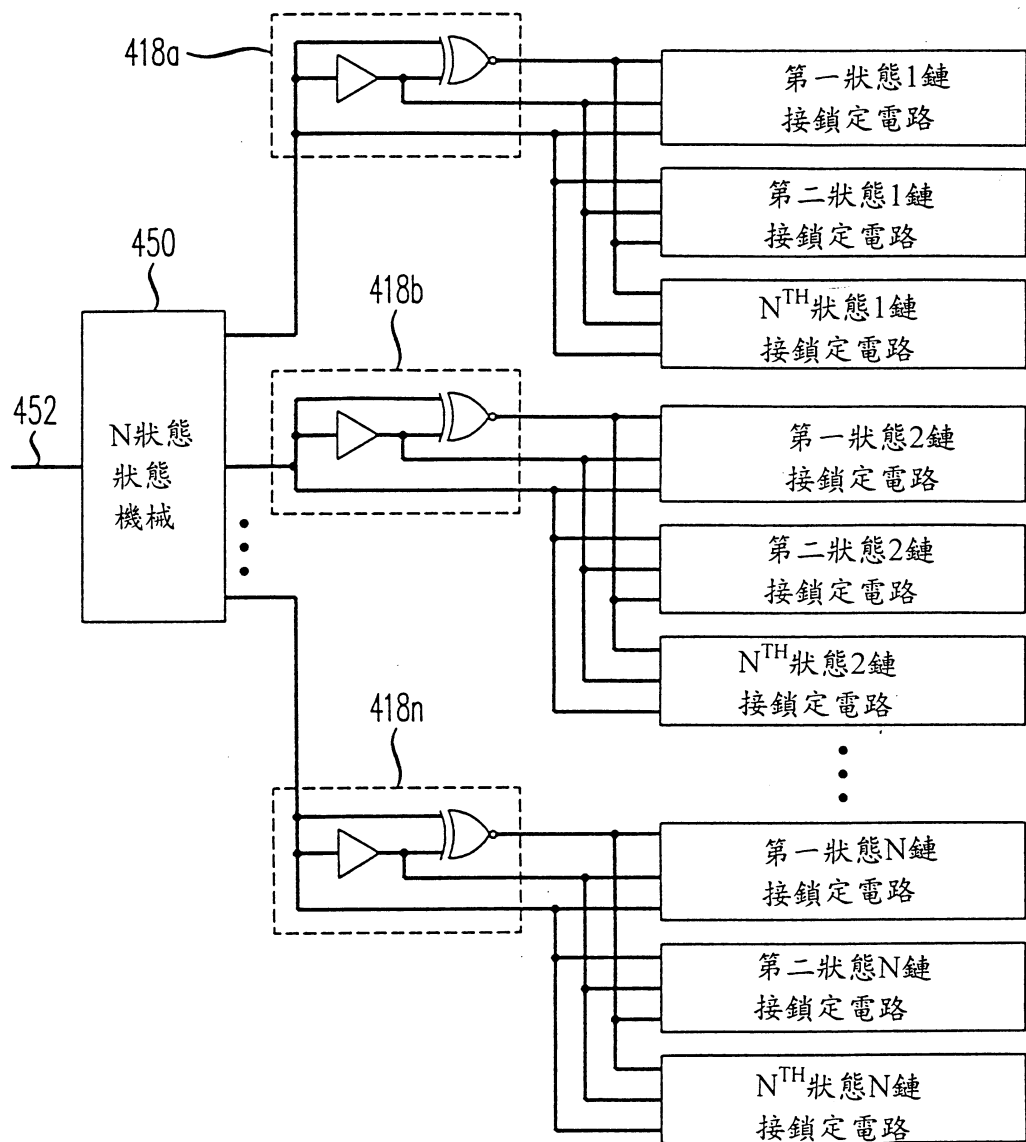


圖 4

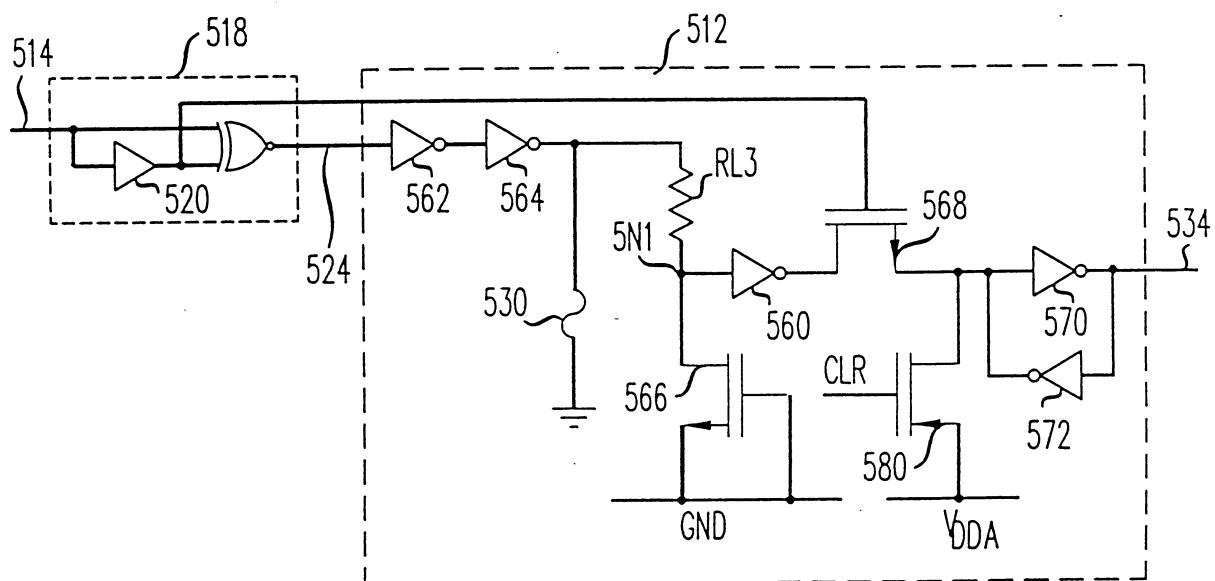


圖 5