I297244

公告本

95年12月27日修(更)正本

發明專利說明書

（本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※ 申請案號：92116911

※ 申請日期：92 年 6 月 20 日 **※IPC 分類：** H03M 13/27

一、發明名稱：（中文/英文）

使用渦輪解碼停止規則之快速H-ARQ認知產生方法 / A Fast H-ARQ Acknowledgement Generation Method Using A Stopping Rule for Turbo Decoding

二、申 請 人：（共 1 人）

姓 名：（中文/英文）

內數位科技公司 / InterDigital Technology Corporation

住居所地址：（中文/英文）

美國德拉威州 19801 威明頓德拉威大道 300 號 527 室 / 300 Delaware Avenue, Suite 527, Wilmington, DE 19801, U.S.A.

國 籍：（中文/英文）

美國 / US

三、發明人：（共 2 人）

1. 姓 名：（中文/英文）頌祐・辛 / Sung-Hyuk Shin

國 籍：（中文/英文）美國 / US

2. 姓 名：（中文/英文）那德・伯勞季 / Nader Bolourchi

國 籍：（中文/英文）美國 / US

四、聲明事項：

□ 主張專利法第二十二條第二項□第一款或□第二款規定之事實，其

I297244

公告本

95年12月27日修(更)正本

發明專利說明書

（本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫）

※ 申請案號：92116911

※ 申請日期：92 年 6 月 20 日 **※IPC 分類：** H03M 13/27

一、發明名稱：（中文/英文）

使用渦輪解碼停止規則之快速H-ARQ認知產生方法 / A Fast H-ARQ Acknowledgement Generation Method Using A Stopping Rule for Turbo Decoding

二、申 請 人：（共 1 人）

姓 名：（中文/英文）

內數位科技公司 / InterDigital Technology Corporation

住居所地址：（中文/英文）

美國德拉威州 19801 威明頓德拉威大道 300 號 527 室 / 300 Delaware Avenue, Suite 527, Wilmington, DE 19801, U.S.A.

國 籍：（中文/英文）

美國 / US

三、發明人：（共 2 人）

1. 姓 名：（中文/英文）頌祐・辛 / Sung-Hyuk Shin

國 籍：（中文/英文）美國 / US

2. 姓 名：（中文/英文）那德・伯勞季 / Nader Bolourchi

國 籍：（中文/英文）美國 / US

四、聲明事項：

□ 主張專利法第二十二條第二項□第一款或□第二款規定之事實，其

事實發生日期為：　年　月　日。

☑ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號　順序註記】

☑ 有主張專利法第二十七條第一項國際優先權：

1. 美國 US；2002/06/28；No. 60/392,200
2. 美國 US；2002/12/30；No. 10/334,490

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號　順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料　【格式請依：寄存機構、日期、號碼　順序註記】

國外生物材料　【格式請依：寄存國家、機構、日期、號碼　順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

發明領域

本發明係有關一種資料通信系統。更特別是，本發明係被貫注於一種資料通信系統中之改良渦輪解碼器。

背景

渦輪編碼係被用於資料通信系統[如無線通信系統中之高速下行鏈路封包存取(HSDPA)中之高速下行鏈路共享通道(HS-DSCH)]作為正向誤差連接(FEC)方案。渦輪解碼自然會迭代。也就是說，各渦輪編碼塊係被解碼若干次。通常，渦輪編碼效能之間可協調平衡，其改善解碼迭化計數量，解碼延遲及計算複雜性。傳統上，解碼迭化計數量係被固定(如4或8迭代)。然而，某些渦輪編碼塊僅需少數解碼迭代即可於接近最後解碼迭代且不必進一步迭代之前成功解碼該編碼塊(也就是收斂)。該例中，若渦輪解碼器停止良好塊之重複解碼迭代時，其可在不降級效能下降低解碼延遲及電源消耗。

為了避免停止規則永不被滿足時所產生之無止盡迴路，解碼器係於最代迭化計數之後停止。渦輪解碼之若干停止規則已被提出於先前技術中。然而，先前技術停止規則係被貫注於解碼迭代收斂之例子(如良好渦輪編碼塊)。

發明概述

本發明不僅實施良好編碼塊停止規則，亦包含即使於最後解碼迭代也不能正確解碼之不良編碼塊停止規則。因為H-ARQ(混合自動重複要求)協定要求不良塊重新傳輸，所以此對如運用該H-ARQ協定之高速下行鏈路封包存取之資料通信系統有助益。特別是具有施加10階之重新傳輸之前要求原始塊錯誤率(BLERs)之H-ARQ之高速下行鏈路共享通道，其導致高速下行鏈路共享通道之不良渦輪編碼塊經常產生。應注意，雖然本發明貫注於高速下行鏈路封包存取作為案例，但依據本發明傳授之其他使用渦輪編碼及H-ARQ技術之資料通信系統亦可被使用。

被用於高速下行鏈路封包存取之H-ARQ協定係傳送各H-ARQ處理之ACK/NACK(認知)給發送器，其認知產生通常被建立於個別H-ARQ處理之循環冗餘檢查(CRC)檢查結果之基礎上。產生循環冗餘檢查結果有些延遲，其需為10微秒階。循環冗餘檢查處理延遲可能使H-ARQ效能降階。作為H-ARQ認知產生之替代，停止規則測試結果可被用來決定被給定H-ARQ處理是否錯誤(NACK產生)或正確(ACK產生)。

此外，高速下行鏈路封包存取運用自適應調變及編碼(AMC)當作鏈適應技術。調變及編碼格式可依據通道情況之變化載無線框基礎及系統限制下被改變。為了更有效以停止規則執行渦輪解碼器，渦輪解碼迭代最大數量可視編碼率及調變類型而被動態選擇給高速下行鏈路共享通道。

本發明提供減少使用者設備(UE)接收器之解碼延遲及計算複雜性的優點。此外，減少解碼延遲可較早獲得節點B處之H-ARQ認知，因而改善高速下行鏈路封包存取效能。

本發明將參考圖示做說明，其中各處同類數字代表同類元件。

較佳實施例之詳細說明

如符號改變率(SCR)之依據本發明之渦輪解碼停止規則係被實施。此規則視良好及不良渦輪編碼塊之$(k-1)^{th}$及k^{th}迭代間渦輪解碼器中之組件解碼器所提供之外來資訊符號改變而定。當迭代收斂且接著終止迭代處理時，傳統符號改變率停止規則係藉由檢查符號改變來決定。此符號改變率停止規則僅被施加於被良好接收之編碼塊。然而，依據本發明，符號改變率停止規則亦可被施加於不良編碼塊。因為H-ARQ協定要求包含渦輪編碼塊之不良H-ARQ處理重新傳輸，所以此對運用H-ARQ協定之高速下行鏈路封包存取系統特別有助益。應注意，雖然本發明貫注於符號改變率為基礎之停止規則作為案例，但依據本發明傳授之其他停止規則亦可被使用。例如，其他已知停止規則包含：(a)循環冗餘檢查，其中各解碼迭代之後，循環冗餘檢查位元係被檢查錯誤，且若無循環冗餘檢查錯誤，則迭代被終止及(b)交叉熵(Cross Entropy)，其中各解碼迭代之後，組件解碼器之對數最大可能比率間之交叉　係被計算，且若被估計之交叉熵小於被給定臨界值時，則迭代被終止。為了看渦輪解碼器中之迭代解碼表現，係以固定迭化計數k

來執行渦輪編碼模擬，其中k為(設定8)。表1顯示以良好渦輪編碼塊各迭代處之符號改變數方式之模擬結果典型樣本，而表2顯示以不良渦輪編碼塊各迭代處之符號改變數方式之模擬結果典型樣本。如表1所觀察者，有了良好編碼塊，(k-1)及k(k>1)間之符號改變數係於最後(8th)迭代之前收斂。此例中，若停止規則被施加，則迭代平均數可被降低至約4。

(k-1)及k迭代間之#符號改變

塊	K=2	K=3	K=4	K=5	K=6	K=7	K=8	迭代終止
1	3	0	0	0	0	0	0	K=3
2	8	3	0	0	0	0	0	K=4
3	16	9	0	0	0	0	0	K=4
4	4	8	7	3	0	0	0	K=6
5	11	2	0	0	0	0	0	K=4
6	18	20	11	10	0	0	0	K=6
7	19	5	0	0	0	0	0	K=4
8	16	9	0	0	0	0	0	K=4
9	4	5	3	0	0	0	0	K=5
10	10	0	0	0	0	0	0	K=3

表1。16QAM，3/4速率，原始塊錯誤率＝10% 時，以符號改變數方式之成功解碼(良好)塊之TC模擬結果典型樣本。

表2中，顯示有了不良編碼塊，符號改變數永不收斂。

(k-1)及k迭代間之#符號改變

塊	K=2	K=3	K=4	K=5	K=6	K=7	K=8	迭代終止
1	30	39	29	37	46	49	31	K=3
2	24	36	39	39	38	34	28	K=3
3	33	27	24	23	24	14	17	K=8
4	11	11	12	20	21	37	34	K=5
5	9	14	9	8	11	9	16	K=3
6	18	10	7	9	17	14	7	K=5
7	3	34	39	38	39	23	25	K=3
8	16	14	34	36	12	22	35	K=4

表2。16QAM，3/4速率，原始塊錯誤率＝10% 時，以符號改變數方式之失敗解碼(不良)塊之TC模擬結果典型樣本。

本發明中，若迭代收斂或迭代發散，則建議迭代解碼處理終止。否則，解碼終止於迭代最大數之後。

參考第一圖，顯示依據本發明之渦輪解碼方法10之流程圖。

方法10係藉由從解調變器接收渦輪編碼塊來進行(步驟14)。用於解碼迭代之計數器係接著被起始化(i＝0)(步驟16)，然後計數器增加(i＝i＋1)(步驟18)。第i解碼迭代係被執行(步驟20)，且決定此是否為第一迭代(步驟22)。若其為第一迭代，則程序10返回步驟18。若否，則方法10決定迭代是否收斂或發散。

若符號改變率被視為停止規則，則迭代收斂及發散被定義如下。若(k-1)th迭代及kth迭代(k＞1)間之符號改變數為0，則迭代被決定為收斂。若(k-1)th迭代及kth迭代(k＞2)間之符號改變數大於(k-2)th迭代及(k-1)th迭代之間者，則迭代被決定為發散。於是步驟26中，決定迭代是否收斂。若是，則迭代處理被終止(步驟28)，而解碼順序被輸出(步驟36)。若否，則決定迭代是否發散(步驟30)。若迭代發散，則迭代處理被終止(步驟32)，而解碼順序被輸出(步驟36)。若迭代不發散，則決定迭代最大數(i＝Nmax)是否已達到(步驟34)。若是，則迭代處理被終止，而解碼位元順序被輸出(步驟36)。若否，則該處理返回步驟18，藉此計數器係被增加(i＝i＋1)，而步驟20-36係被重複。應注意，迭代最大數Nmax可被動態選擇為被施加編碼率及調變類型之函數。例如，編碼率愈高且調變類型之階愈高，則迭代最大數Nmax愈低。

第二圖為依據本發明之渦輪解碼替代方法70之流程圖。此實施例70中，停止規則之結果係被用於H-ARQ認知產生。被顯示於第二圖之方法70之類似步驟係被標示相同於第一圖所示程序10之步

驟之數字，因此不被進一步參考第二圖做說明。

依據本發明之此實施例，決定迭代是否收斂後，H-ARQ之ACK或NACK係被產生。更特別是，參考步驟26，若決定迭代收斂(步驟26)，則ACK被產生(步驟28)假設H-ARQ處理具有單渦輪編碼塊。若所有具有所有編碼塊之迭代均收斂，則當H-ARQ處理中具有多重渦輪編碼塊時，H-ARQ處理之ACK係被產生。此迭代處理接著被終止而解碼位元順序被輸出(步驟36)。若迭代不按照步驟26所決定之收斂，則決定迭代是否發散(步驟30)。若是，則運載解碼塊之H-ARQ處理之NACK被產生(步驟32)，迭代處理被終止，而解碼位元順序被輸出(步驟36)。若任何一個編碼塊被決定為發散(產生NACK)，則當H-ARQ處理中具有多重渦輪編碼塊時，所有具有其他有關編碼塊之迭代亦被終止。若迭代不按照步驟30所決定之發散，則決定迭代是否是否已達到迭代最大數Nmax(步驟34)。若是，則迭代處理被終止，而解碼順序被輸出(步驟36)。若迭代最大數Nmax尚未到達如步驟34所決定者，則計數器係被增加(步驟18)，而步驟20-36係被重複。於是，若迭代處理不收斂或發散，則H-ARQ認知產生將被建立於如先前技術中之循環冗餘檢查結果之基礎上。考慮循環冗餘檢查處理之延遲(10微秒之階)時，促進H-ARQ認知產生之渦輪解碼使用，係可降低接收站處之H-ARQ處理延遲。

第三圖中，包含停止規則決定單元之渦輪解碼器結構100之方塊圖係被顯示。通常，渦輪解碼器100包含(2)兩SISO（軟輸入軟

輸出)模組，SISO1 106及SISO2 108。各SISO均經由渦輪內部交織器/反交織器110，112提供軟值對數最大可能比率(LLR)給其他SISO。各迭代之後，停止規則決定單元114係檢查解碼迭代是收斂或發散，或兩者皆否。若該決定為"收斂"或"發散"，則迭代被終止，而視收斂或發散之"ACK"或"NACK"標示係因H-ARQ處理而被產生。否則，解碼器繼續迭代。

更特別是，渦輪解碼器100可處理傳輸中各渦輪編碼塊中之軟值輸入資料102。對渦輪解碼器之輸入102係經由可分離該輸入為三序列：系統位元順序、配類位元(parity bit)1順序及配類位元2順序之解多工器104來傳輸。系統位元順序及配類位元1順序係首先被傳輸至SISO1解碼器106(軟輸入軟輸出解碼器)，伴隨優先資訊被產生自SISO2解碼器108。SISO1解碼器106可產生資訊位元之對數最大可能比率(也就是外來資訊加上系統資訊)。來自SISO1解碼器106之對數最大可能比率係被渦輪內部交織器110置換並被傳輸至SISO2解碼器108。伴隨著被交織之對數最大可能比率，則配類位元2順序係被饋送進入SISO2解碼器108。SISO2解碼器之外來資訊輸出，係依據渦輪內部反交織器112執行渦輪內部交織器110之反相置換而被反交織。被置換之外來資訊接著被回饋SISO1解碼器106之優先資訊以重複該處理。各迭代後，停止規則決定單元114係決定迭代是收斂，發散，或既非收斂亦非發散。若該決定為"收斂"或"發散"，則迭代被終止，解碼位元順序被輸出於116，

而對應H-ARQ認知係針對H-ARQ處理被提供於114a。

本發明提供降低接收站處之解碼延遲及計算複雜性的優點。此外，解碼延遲之降低可提早獲得H-ARQ認知，而改善H-ARQ效能。

雖然本發明已被詳細說明，但應了解，本發明不受限於此，只要不背離附帶申請專利範圍所界定之本發明範疇及精神，均可做各種改變。

圖式簡單說明

第一及二圖係為有助於說明本發明替代技術之流程圖。

第三圖係為顯示用於執行本發明渦輪解碼技術之裝置之修改方塊圖。

元件符號說明

10 渦輪解碼方法　　14-36 步驟

70 渦輪解碼替代方法　　100 渦輪解碼器

106、108 軟輸入軟輸出解碼器(SISO模組)

104 解多工器　　110 渦輪內部交幟器

112 渦輪內部反交幟器　　114 停止規則決定單元

五、中文發明摘要

一種用於良好及不良編碼塊之渦輪解碼之停止規則係被揭示。若迭代收斂或發散，則解碼被終止。替代實施例中，停止規則測試結果可被用於H-ARQ認知產生：若迭代收斂，則ACK被產生，而若迭代發散，則NACK被產生。可選擇是，解碼迭代最大數可於MCS位準基礎上被動態選擇。

六、英文發明摘要

A stopping rule for Turbo decoding that is applied for both good and bad code blocks is disclosed. If the iteration either converges or diverges, decoding is terminated. In an alternative embodiment, the result of the stopping rule testing may be used for H-ARQ acknowledgement generation: if the iteration converges, an ACK is generated and if the iteration diverges, a NACK is generated. Optionally, the maximum number of decoding iterations may be dynamically selected based on MCS levels.

十、申請專利範圍：

1.一種與渦輪解碼一起被使用來降低迭代數目之方法，其步驟包含：

a)當接收一渦輪編碼塊，起始化一迭代計數；

b)回應步驟(a)之執行而增加該迭代計數；

c)執行一迭代；

d)回應步驟(c)之執行而增加該迭代計數；

e)決定一最後迭代是否收斂，其中當決定該最後迭代收斂時，產生一認知並終止進一步迭代之執行；

f)決定一最後迭代是否發散，其中當決定該最後迭代發散時，產生一認知並終止進一步迭代之執行;以及

g)重覆步驟(c)至步驟(f)，直到該迭代計數等於一預設門檻，之後終止進一步迭代之執行。

2.如申請專利範圍第1項之方法，其中步驟(e)係包含該最後迭代收斂之一認知信號(ACK)。

3.如申請專利範圍第1項之方法，其中當終止進一步迭代之執行時，輸出一解碼順序。

4.如申請專利範圍第1項之方法，其中執行迭代係包含：

c1)根據被輸入編碼資料及一優先資料之一系統位元順序及一配類位元1順序產生對數最大可能比率(LLRs)；

c2)置換該對數最大可能比率；

c3)根據該被置換之該對數最大可能比率及該被編碼輸入資料之一配類2順序產生外來資訊；

c4)反交幟該外來資訊；及

c5)提供步驟c1)該被反交幟之外來資訊作為一優先資料。

5.如申請專利範圍第4項之方法，其中做出一收斂決定係基於被產生於步驟(c1)之該對數最大可能比率及被產生於步驟(c4)之該反交幟外來資訊。

6.如申請專利範圍第4項之方法，其中做出一發散決定係基於被產生於步驟(c1)之該對數最大可能比率及被產生於步驟(c4)之該反交幟外來資訊。

7.如申請專利範圍第5項之方法，其中產生一認知包含根據被產生於步驟(c1)之該對數最大可能比率及被產生於步驟(c4)之該反交幟外來資訊產生一認知。

8.如申請專利範圍第6項之方法，其中產生一認知包含根據被產生於步驟(c1)之該對數最大可能比率及被產生於步驟(c4)之該反交幟外來資訊產生一認知。

9.一種與渦輪解碼一起被使用來降低迭代數目之迭代方法，其步驟包含：

a)根據被輸入編碼資料及優先資料之系統位元順序及一配類位元1順序產生對數最大可能比率；

b)置換該對數最大可能比率

c)根據該被置換之該對數最大可能比率及該被編碼輸入資料之一配類位元2順序產生外來資訊；

d)反交幟該外來資訊；

e)提供步驟(a)該被反交幟外來資訊作為一優先資料，以產生對數最大可能比率；

f)根據該對數最大可能比率及該被反交幟外來資訊做出一收斂決定，並於決定收斂時終止迭代；以及

g)根據該對數最大可能比率及該被反交幟外來資訊做出一發散決定，並於決定發散時終止迭代。

10.一種執行渦輪解碼迭代之設備，包含：

一迭代計數器，其中該迭代計數器於接收一渦輪編碼塊時起始化一迭代計數，並因應該迭代計數起始化之執行而增加該迭代計數，並因應一解碼迭代之執行而增加該迭代計數；

一解碼器，用以執行一解碼迭代；

一停止規則決定單元，用以決定一最後迭代是否收斂，並於收斂未被決定時決定該最後迭代是否發散，並因應該等決定而產生一認知，並因應該認知而終止執行進一步迭代。

11.如申請專利範圍第10項之設備，其中該認知包含標示該最後迭代發散之一認知(NACK)。

12.如申請專利範圍第10項之設備，其中該停止規則決定單元因應該認知而輸出一解碼順序。

13. 如申請專利範圍第10項之設備，其中執行該解碼迭代包含：

產生以被輸入編碼資料及優先資料之一系統位元順序及一配類位元1順序為基礎之對數最大可能比率；

置換該對數最大可能比率；

根據被置換該對數最大可能比率及被編碼輸入資料之配類位元2順序來產生外來資訊；

反交幟該外來資訊；及

提供該被反交幟外來資訊作為一優先資料，以產生最大可能比率。

14. 如申請專利範圍第13項之設備，其中該停止規則決定單元根據被產生之該對數最大可能比率及被產生之該反交幟外來資訊來做出一收斂決定。

15. 如申請專利範圍第13項之設備，其中該停止規則決定單元根據被產生之該對數最大可能比率及被產生之該反交幟外來資訊來做出一發散決定。

16. 如申請專利範圍第14項之設備，其中該停止規則決定單元根據被產生之該對數最大可能比率及被產生之該反交幟外來資訊而產生一認知。

17. 如申請專利範圍第15項之設備，其中該停止規則決定單元根據被產生之該對數最大可能比率及被產生之該反交幟外來資訊而產生一認知。

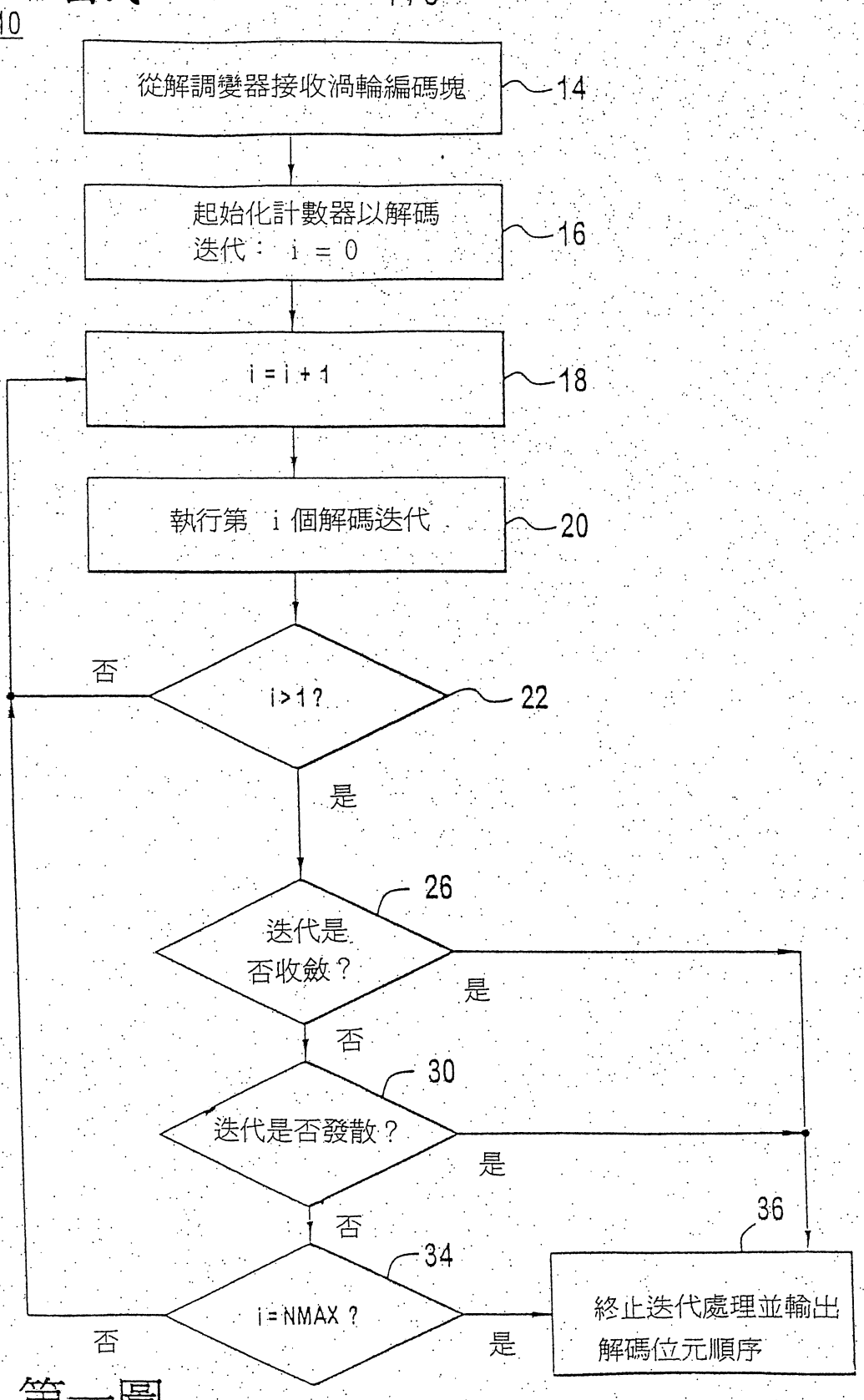
18. 如申請專利範圍第1項之方法，其中做出一收斂決定包含估算迭代之間的符號改變比率。

19. 如申請專利範圍第18項之方法，其中當迭代之間的符號改變比率為零時，該迭代會收斂。

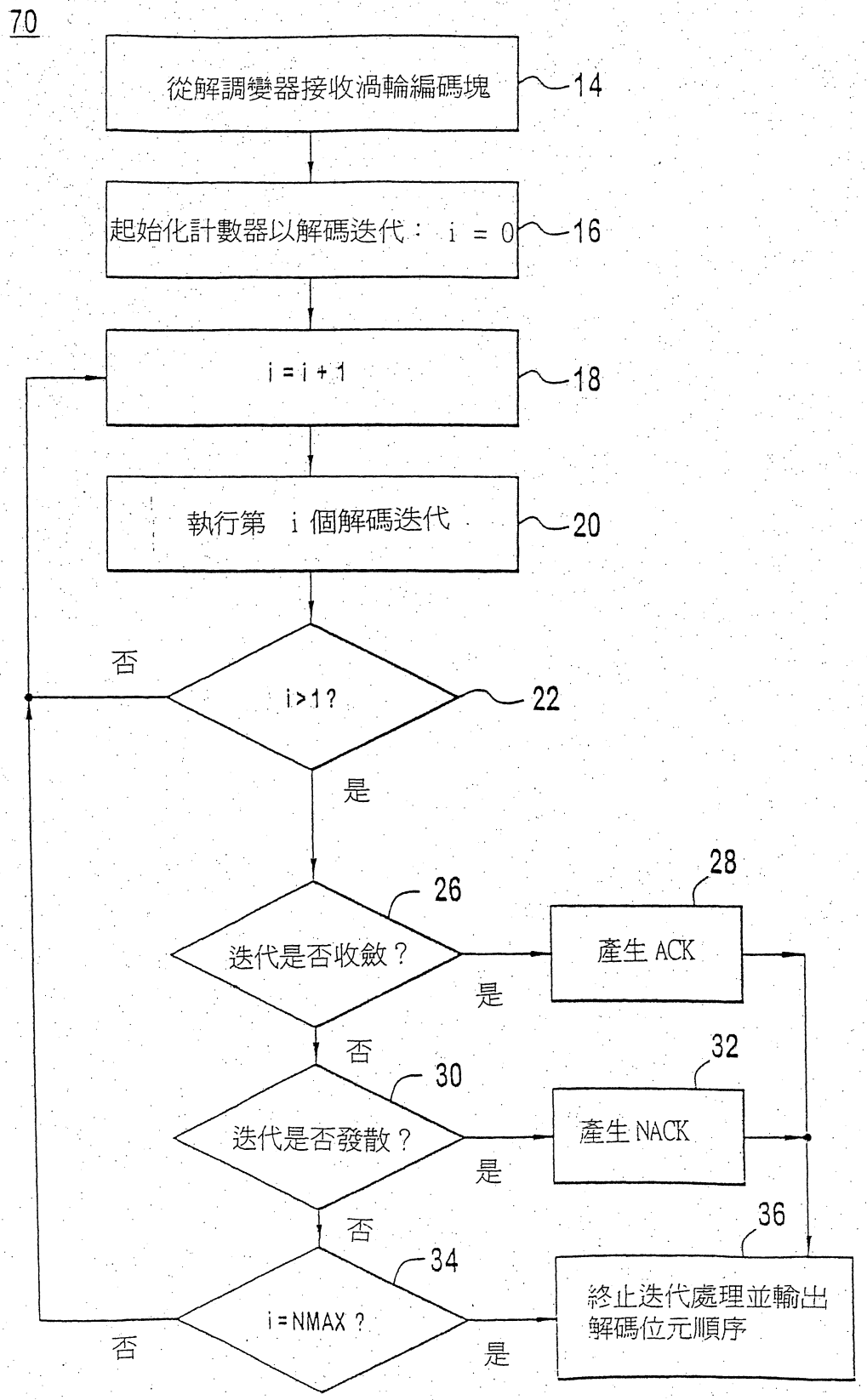
20. 如申請專利範圍第1項之方法，其中做出一發散決定包含估算迭代之間的符號改變比率。

21. 如申請專利範圍第20項之方法，其中當迭代之間的符號改變比率增加時，該迭代會發散。

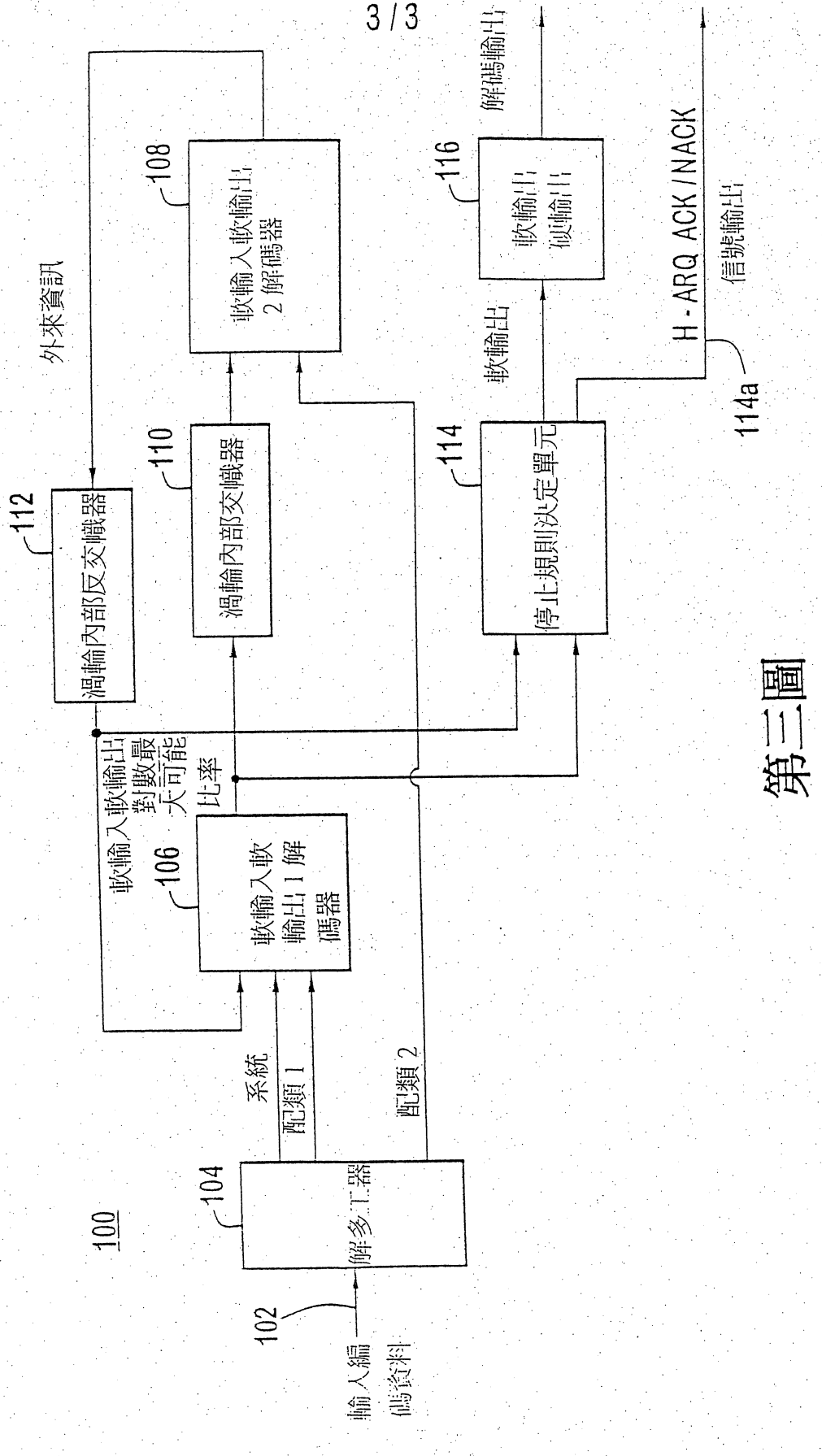
十一、圖式：


10
從解調變器接收渦輪編碼塊
14
起始化計數器以解碼迭代： i = 0
16
i = i + 1
18
執行第 i 個解碼迭代
20
i>1?
22
否
是
迭代是否收斂？
26
是
否
迭代是否發散？
30
是
否
i=NMAX ?
34
否
是
終止迭代處理並輸出解碼位元順序
36

第一圖


70
從解調變器接收渦輪編碼塊
14
起始化計數器以解碼迭代： i = 0
16
i = i + 1
18
執行第 i 個解碼迭代
20
否
i>1?
22
是
26
迭代是否收斂？
28
產生 ACK
是
否
30
迭代是否發散？
32
產生 NACK
是
否
34
i = NMAX ?
36
終止迭代處理並輸出解碼位元順序
否
是

第二圖


100
102
輸入編碼資料
104
解多工器
系統
配類 1
配類 2
106
軟輸入軟輸出 1 解碼器
軟輸入軟輸出對數最大可能比率
108
軟輸入軟輸出 2 解碼器
110
渦輪內部交織器
112
渦輪內部反交織器
外來資訊
114
停止規則決定單元
114a
軟輸出
116
軟輸出
硬輸出
解碼輸出
H-ARQ ACK/NACK
信號輸出

第三圖

七、指定代表圖：

(一)本案指定代表圖為：第（一）圖。

(二)本代表圖之元件符號簡單說明:

14-36　步驟

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：