

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7363928号
(P7363928)

(45)発行日 令和5年10月18日(2023.10.18)

(24)登録日 令和5年10月10日(2023.10.10)

(51)国際特許分類 F I
H 0 1 G 4/30 (2006.01) H 0 1 G 4/30 5 4 1
H 0 1 G 4/33 (2006.01) H 0 1 G 4/33 1 0 2

請求項の数 10 (全24頁)

(21)出願番号	特願2021-572745(P2021-572745)	(73)特許権者	000006231 株式会社村田製作所 京都府長岡京市東神足1丁目10番1号
(86)(22)出願日	令和3年1月19日(2021.1.19)	(74)代理人	110000914 弁理士法人W i s e P l u s
(86)国際出願番号	PCT/JP2021/001714	(72)発明者	香川 武史 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内
(87)国際公開番号	WO2021/149688	(72)発明者	原田 真臣 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内
(87)国際公開日	令和3年7月29日(2021.7.29)	(72)発明者	松原 弘 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内
審査請求日	令和4年7月19日(2022.7.19)	審査官	鈴木 駿平
(31)優先権主張番号	特願2020-6848(P2020-6848)		
(32)優先日	令和2年1月20日(2020.1.20)		
(33)優先権主張国・地域又は機関	日本国(JP)		

最終頁に続く

(54)【発明の名称】 半導体装置及び容量装置

(57)【特許請求の範囲】

【請求項1】

厚み方向に相対する第1主面及び第2主面を有する半導体基板と、
前記半導体基板の前記第1主面上に設けられた回路層と、を備え、
前記回路層は、前記半導体基板側に設けられた第1電極層と、前記第1電極層に対向して設けられた第2電極層と、断面視において前記第1電極層と前記第2電極層との間に設けられた誘電体層と、前記誘電体層が設けられていない第1領域を介して前記第1電極層に電氣的に接続された第1外部電極と、を有し、
前記誘電体層の前記第1領域側の端部は、前記第1電極層側の面で前記第1電極層に接し、
前記誘電体層において、前記端部の前記厚み方向における寸法は、前記第1電極層と前記第2電極層との間に位置する電極間部の前記厚み方向における寸法よりも小さく、
前記第1領域は、前記誘電体層に設けられた開口であり、
前記誘電体層の前記端部は、前記開口を囲む縁部であり、
前記誘電体層の前記端部において、前記開口側の前記厚み方向における寸法は、前記開口とは反対側の前記厚み方向における寸法よりも小さく、
前記誘電体層において、前記端部の前記厚み方向における寸法は、前記開口の中心に向かうにつれて段階的に小さくなり、
前記誘電体層は、少なくとも前記電極間部で多層構造を有し、
前記誘電体層において、前記端部を構成する層数は、前記電極間部を構成する層数よりも

少ない、ことを特徴とする半導体装置。

【請求項 2】

前記誘電体層の前記端部を構成する層数は、1層である、請求項 1 に記載の半導体装置。

【請求項 3】

前記誘電体層の前記多層構造に含まれる複数の層は、同じ材料で構成されている、請求項 1 又は 2 に記載の半導体装置。

【請求項 4】

前記誘電体層の前記多層構造に含まれる複数の層は、異なる材料で構成されている、請求項 1 又は 2 に記載の半導体装置。

【請求項 5】

前記異なる材料は、 SiN 、 SiO_2 、 SiON 、 Al_2O_3 、 HfO_2 、及び、 Ta_2O_5 からなる群より選択される、請求項 4 に記載の半導体装置。

【請求項 6】

前記誘電体層において、前記電極間部の前記第 1 電極層側の層は SiO_2 で構成され、かつ、前記端部の前記第 1 電極層側の層は SiN で構成されている、請求項 5 に記載の半導体装置。

【請求項 7】

前記誘電体層において、前記回路層の外周縁に位置する外周縁部の前記厚み方向における寸法は、前記電極間部の前記厚み方向における寸法よりも小さい、請求項 1 ~ 6 のいずれかに記載の半導体装置。

【請求項 8】

前記誘電体層の前記電極間部の前記厚み方向における寸法は、 $1\ \mu\text{m}$ 以上である、請求項 1 ~ 7 のいずれかに記載の半導体装置。

【請求項 9】

前記誘電体層の前記電極間部の前記厚み方向における寸法は、前記第 1 電極層の前記厚み方向における寸法、又は、前記第 2 電極層の前記厚み方向における寸法と同等以上である、請求項 1 ~ 8 のいずれかに記載の半導体装置。

【請求項 10】

厚み方向に相対する第 1 主面及び第 2 主面を有する基板と、

前記基板の前記第 1 主面上に設けられた回路層と、を備え、

前記回路層は、前記基板側に設けられた第 1 電極層と、前記第 1 電極層に対向して設けられた第 2 電極層と、断面視において前記第 1 電極層と前記第 2 電極層との間に設けられた誘電体層と、前記誘電体層が設けられていない第 1 領域を介して前記第 1 電極層に電気的に接続された第 1 外部電極と、を有し、

前記誘電体層の前記第 1 領域側の端部は、前記第 1 電極層側の面で前記第 1 電極層に接し、

前記誘電体層において、前記端部の前記厚み方向における寸法は、前記第 1 電極層と前記第 2 電極層との間に位置する電極間部の前記厚み方向における寸法よりも小さく、

前記第 1 領域は、前記誘電体層に設けられた開口であり、

前記誘電体層の前記端部は、前記開口を囲む縁部であり、

前記誘電体層の前記端部において、前記開口側の前記厚み方向における寸法は、前記開口とは反対側の前記厚み方向における寸法よりも小さく、

前記誘電体層において、前記端部の前記厚み方向における寸法は、前記開口の中心に向かうにつれて段階的に小さくなり、

前記誘電体層は、少なくとも前記電極間部で多層構造を有し、

前記誘電体層において、前記端部を構成する層数は、前記電極間部を構成する層数よりも少ない、ことを特徴とする容量装置。

【発明の詳細な説明】

【技術分野】

【0001】

10

20

30

40

50

本発明は、半導体装置及び容量装置に関する。

【背景技術】

【0002】

半導体集積回路に用いられる代表的なコンデンサ素子として、例えば、MIM (Metal Insulator Metal) コンデンサ (キャパシタ) が知られている。MIM コンデンサは、誘電体層が下部電極と上部電極とで挟まれた平行平板型の構造を有するコンデンサである。

【0003】

例えば、特許文献1には、基板上に形成された回路素子と、回路素子と接続する電極層と、電極層を覆う保護層と、保護層を貫通するビア導体を介して電極層と接続され、かつ、保護層の上部に設けられた端子電極と、を備え、端子電極の一方端は保護層の側壁面上に位置している、電子部品が開示されている。

10

【先行技術文献】

【特許文献】

【0004】

【文献】特開2011-44613号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

特許文献1に記載の電子部品では、誘電体層の厚みが大きくなる、例えば、 $0.1\mu\text{m}$ 以上になると、誘電体層の内部応力が大きくなる。そのため、誘電体層に設けられた開口近傍において、誘電体層と下部電極との間で剥離が生じることがある。その結果、コンデンサ素子の特性に悪影響が及ぶため、信頼性が低下することがある。また、誘電体層の開口近傍において、誘電体層と下部電極との間で剥離が生じると、下部電極に接続された第1電極と誘電体層との間でも剥離が生じることがある。

20

【0006】

本発明は、上記の問題を解決するためになされたものであり、誘電体層の剥離が防止される半導体装置を提供することを目的とするものである。また、本発明は、誘電体層の剥離が防止される容量装置を提供することを目的とするものである。

【課題を解決するための手段】

30

【0007】

本発明の半導体装置は、厚み方向に相対する第1主面及び第2主面を有する半導体基板と、上記半導体基板の上記第1主面上に設けられた回路層と、を備え、上記回路層は、上記半導体基板側に設けられた第1電極層と、上記第1電極層に対向して設けられた第2電極層と、断面視において上記第1電極層と上記第2電極層との間に設けられた誘電体層と、上記誘電体層が設けられていない第1領域を介して上記第1電極層に電氣的に接続された第1外部電極と、を有し、上記誘電体層の上記第1領域側の端部は、上記第1電極層側の面で上記第1電極層に接し、上記誘電体層において、上記端部の上記厚み方向における寸法は、上記第1電極層と上記第2電極層との間に位置する電極間部の上記厚み方向における寸法よりも小さい、ことを特徴とする。

40

【0008】

本発明の容量装置は、厚み方向に相対する第1主面及び第2主面を有する基板と、上記基板の上記第1主面上に設けられた回路層と、を備え、上記回路層は、上記基板側に設けられた第1電極層と、上記第1電極層に対向して設けられた第2電極層と、断面視において上記第1電極層と上記第2電極層との間に設けられた誘電体層と、上記誘電体層が設けられていない第1領域を介して上記第1電極層に電氣的に接続された第1外部電極と、を有し、上記誘電体層の上記第1領域側の端部は、上記第1電極層側の面で上記第1電極層に接し、上記誘電体層において、上記端部の上記厚み方向における寸法は、上記第1電極層と上記第2電極層との間に位置する電極間部の上記厚み方向における寸法よりも小さい、ことを特徴とする。

50

【発明の効果】**【0009】**

本発明によれば、誘電体層の剥離が防止される半導体装置を提供できる。また、本発明によれば、誘電体層の剥離が防止される容量装置を提供できる。

【図面の簡単な説明】**【0010】**

【図1】本発明の実施形態1の半導体装置を示す平面模式図である。

【図2】図1中の線分A1 - A2に対応する部分を示す断面模式図である。

【図3】図2中の誘電体層の端部の別の形態例を示す断面模式図である。

【図4】図2中の誘電体層の端部の更に別の形態例を示す断面模式図である。

10

【図5】本発明の実施形態1の半導体装置の製造方法の一例を説明するための断面模式図である。

【図6】本発明の実施形態1の半導体装置の製造方法の一例を説明するための断面模式図である。

【図7】本発明の実施形態1の半導体装置の製造方法の一例を説明するための断面模式図である。

【図8】本発明の実施形態1の半導体装置の製造方法の一例を説明するための断面模式図である。

【図9】本発明の実施形態1の半導体装置の製造方法の一例を説明するための断面模式図である。

20

【図10】本発明の実施形態1の半導体装置の製造方法の一例を説明するための断面模式図である。

【図11】本発明の実施形態1の半導体装置の製造方法の一例を説明するための断面模式図である。

【図12】本発明の実施形態2の半導体装置を示す断面模式図である。

【図13】図12中の誘電体層の端部の別の形態例を示す断面模式図である。

【図14】図12中の誘電体層の端部の更に別の形態例を示す断面模式図である。

【図15】本発明の実施形態2の半導体装置の製造方法の一例を説明するための断面模式図である。

【図16】本発明の実施形態2の半導体装置の製造方法の一例を説明するための断面模式図である。

30

【図17】本発明の実施形態2の半導体装置の製造方法の一例を説明するための断面模式図である。

【図18】本発明の実施形態2の半導体装置の製造方法の一例を説明するための断面模式図である。

【図19】本発明の実施形態2の半導体装置の製造方法の一例を説明するための断面模式図である。

【図20】本発明の実施形態2の半導体装置の製造方法の一例を説明するための断面模式図である。

【図21】本発明の実施形態2の半導体装置の製造方法の一例を説明するための断面模式図である。

40

【図22】本発明の実施形態2の半導体装置の製造方法の一例を説明するための断面模式図である。

【図23】本発明の実施形態2の半導体装置の製造方法の一例を説明するための断面模式図である。

【発明を実施するための形態】**【0011】**

以下、本発明の半導体装置と本発明の容量装置とについて説明する。なお、本発明は、以下の構成に限定されるものではなく、本発明の要旨を逸脱しない範囲において適宜変更されてもよい。また、以下において記載する個々の好ましい構成を複数組み合わせたもの

50

もまた本発明である。

【0012】

以下に示す各実施形態は例示であり、異なる実施形態で示す構成の部分的な置換又は組み合わせが可能であることは言うまでもない。実施形態2以降では、実施形態1と共通の事項についての記載は省略し、異なる点を主に説明する。特に、同様の構成による同様の作用効果については、実施形態毎に逐次言及しない。以下の説明において、各実施形態を特に区別しない場合、単に「本発明の半導体装置」及び「本発明の容量装置」と言う。

【0013】

[実施形態1]

本発明の半導体装置は、厚み方向に相対する第1主面及び第2主面を有する半導体基板と、半導体基板の第1主面上に設けられた回路層と、を備え、回路層は、半導体基板側に設けられた第1電極層と、第1電極層に対向して設けられた第2電極層と、断面視において第1電極層と第2電極層との間に設けられた誘電体層と、誘電体層が設けられていない第1領域を介して第1電極層に電氣的に接続された第1外部電極と、を有し、誘電体層の第1領域側の端部は、第1電極層側の面で第1電極層に接し、誘電体層において、端部の厚み方向における寸法は、第1電極層と第2電極層との間に位置する電極間部の厚み方向における寸法よりも小さい、ことを特徴とする。また、本発明の半導体装置では、第1領域は、誘電体層に設けられた開口であってもよく、誘電体層の端部は、開口を囲む縁部であってもよい。また、本発明の半導体装置では、誘電体層の端部において、開口側の厚み方向における寸法は、開口とは反対側の厚み方向における寸法よりも小さくてもよい。更に、本発明の半導体装置では、誘電体層において、端部の厚み方向における寸法は、開口の中心に向かうにつれて連続的に小さくなっていてもよい。このような例を、本発明の実施形態1の半導体装置として以下に説明する。

【0014】

図1は、本発明の実施形態1の半導体装置を示す平面模式図である。図2は、図1中の線分A1 - A2に対応する部分を示す断面模式図である。

【0015】

本明細書中、半導体装置の長さ方向、幅方向、及び、厚み方向を、図1、図2等に示すように、各々、矢印L、矢印W、及び、矢印Tで定められる方向とする。ここで、長さ方向Lと幅方向Wと厚み方向Tとは、互いに直交している。

【0016】

図1及び図2に示すように、半導体装置1は、半導体基板10と、回路層20と、を有している。

【0017】

半導体基板10は、厚み方向Tに相対する第1主面10a及び第2主面10bを有している。第1主面10a及び第2主面10bは、厚み方向Tにおいて互いに対向している。

【0018】

半導体基板10の構成材料としては、例えば、Si(シリコン)、SiGe(シリコンゲルマニウム)等の半導体が挙げられる。

【0019】

半導体基板10の電気抵抗率は、好ましくは 10^{-5} ・cm以上、 10^5 ・cm以下である。

【0020】

半導体基板10の長さ方向Lにおける寸法は、好ましくは200µm以上、600µm以下である。

【0021】

半導体基板10の幅方向Wにおける寸法は、好ましくは100µm以上、300µm以下である。

【0022】

半導体基板10の厚み方向Tにおける寸法は、好ましくは100µm以上、250µm

10

20

30

40

50

以下である。

【0023】

回路層20は、半導体基板10の第1主面10a上に設けられている。回路層20は、絶縁層21と、第1電極層22と、誘電体層23と、第2電極層24と、保護層26と、第1外部電極27と、第2外部電極28と、を有している。

【0024】

回路層20の厚み方向Tにおける寸法は、好ましくは30 μ m以上、70 μ m以下である。回路層20の厚み方向Tにおける寸法は、絶縁層21の半導体基板10側の表面から、第1外部電極27及び第2外部電極28の最表面のうちで最も半導体基板10とは反対側に位置する表面までの寸法で定められる。

10

【0025】

絶縁層21は、半導体基板10の第1主面10aの全面上に設けられている。なお、絶縁層21は、半導体基板10の第1主面10aの一部上に設けられていてもよいが、第1電極層22に重なる領域に設けられる必要がある。例えば、熱酸化法により半導体基板10の第1主面10aを酸化させたり、スパッタリング法又は化学蒸着(CVD)法により成膜したりすることで絶縁層を半導体基板10の第1主面10aの全面上に一旦形成した後、エッチング法によりその絶縁層の一部を除去すると、絶縁層21を半導体基板10の第1主面10aの一部上に設けることができる。

【0026】

絶縁層21の構成材料としては、例えば、SiO、SiO₂(ともに、酸化ケイ素)、SiN(窒化ケイ素)、Al₂O₃(酸化アルミニウム)、HfO₂(酸化ハフニウム)、Ta₂O₅(酸化タンタル)、ZrO₂(酸化ジルコニウム)等が挙げられる。

20

【0027】

絶縁層21は、単層構造であってもよいし、上述した材料からなる複数の層を含む多層構造であってもよい。

【0028】

絶縁層21の厚み方向Tにおける寸法は、好ましくは0.5 μ m以上、3 μ m以下である。

【0029】

第1電極層22は、回路層20の半導体基板10側、ここでは、絶縁層21の半導体基板10とは反対側の表面上に設けられている。

30

【0030】

第1電極層22は、半導体基板10の端部と離隔された位置までに設けられていてもよい。より具体的には、第1電極層22の端部は、半導体基板10の端部よりも内側に位置していてもよい。図1に示すような平面視において、第1電極層22の端部と半導体基板10の端部との距離は、好ましくは5 μ m以上、30 μ m以下である。

【0031】

第1電極層22の構成材料としては、例えば、Al(アルミニウム)、Si(シリコン)、Cu(銅)、Ag(銀)、Au(金)、Ni(ニッケル)、Cr(クロム)、Ti(チタン)等の金属が挙げられる。第1電極層22の構成材料は、上述した金属を少なくとも1種含む合金であってもよく、その具体例としては、AlSi(アルミニウム-シリコン合金)、AlCu(アルミニウム-銅合金)、AlSiCu(アルミニウム-シリコン-銅合金)等が挙げられる。

40

【0032】

第1電極層22は、単層構造であってもよいし、上述した材料からなる複数の導電体層を含む多層構造であってもよい。

【0033】

第1電極層22の厚み方向Tにおける寸法T1は、好ましくは0.3 μ m以上、10 μ m以下であり、より好ましくは0.5 μ m以上、5 μ m以下である。

【0034】

50

誘電体層 23 は、図 2 に示すような断面視において、第 1 電極層 22 と第 2 電極層 24 との間に設けられている。また、誘電体層 23 は、開口 23h を除く部分で第 1 電極層 22 を覆うように設けられ、誘電体層 23 の端部は、第 1 電極層 22 の端部から半導体基板 10 の端部までの絶縁層 21 の表面上にも設けられている。

【0035】

誘電体層 23 の構成材料としては、例えば、SiN (窒化ケイ素)、SiO₂ (酸化ケイ素)、SiON (酸窒化ケイ素)、Al₂O₃ (酸化アルミニウム)、HfO₂ (酸化ハフニウム)、Ta₂O₅ (酸化タンタル) 等が挙げられる。中でも、誘電体層 23 は、SiN (窒化ケイ素) を含むことが好ましい。

【0036】

誘電体層 23 の構造の詳細については、後述する。

【0037】

第 2 電極層 24 は、第 1 電極層 22 に対向して設けられている。より具体的には、第 2 電極層 24 は、誘電体層 23 の半導体基板 10 とは反対側の表面上に設けられ、誘電体層 23 を挟んで第 1 電極層 22 に対向している。

【0038】

第 2 電極層 24 の構成材料としては、例えば、Al (アルミニウム)、Si (シリコン)、Cu (銅)、Ag (銀)、Au (金)、Ni (ニッケル)、Cr (クロム)、Ti (チタン) 等の金属が挙げられる。第 2 電極層 24 の構成材料は、上述した金属を少なくとも 1 種含む合金であってもよく、その具体例としては、AlSi (アルミニウム - シリコン合金)、AlCu (アルミニウム - 銅合金)、AlSiCu (アルミニウム - シリコン - 銅合金) 等が挙げられる。

【0039】

第 2 電極層 24 は、単層構造であってもよいし、上述した材料からなる複数の導電体層を含む多層構造であってもよい。

【0040】

第 2 電極層 24 の厚み方向 T における寸法 T2 は、好ましくは 0.3 μm 以上、10 μm 以下であり、より好ましくは 0.5 μm 以上、5 μm 以下である。

【0041】

半導体装置 1 では、第 1 電極層 22 と誘電体層 23 と第 2 電極層 24 とでコンデンサ素子が構成される。より具体的には、第 1 電極層 22 と誘電体層 23 と第 2 電極層 24 とが重なる領域でコンデンサ素子の容量が形成される。コンデンサ素子は、図 2 に示すようなスタック型であってもよいし、トレンチ型であってもよい。

【0042】

保護層 26 は、誘電体層 23 の半導体基板 10 とは反対側の表面上に設けられ、第 2 電極層 24 の端部を覆うように延在している。また、保護層 26 には、誘電体層 23 の開口 23h (第 1 電極層 22 に重なる開口) に重なる位置と、第 2 電極層 24 に重なる位置との各々に開口が設けられている。保護層 26 が設けられていることにより、コンデンサ素子、特に、誘電体層 23 が水分から十分に保護される。

【0043】

保護層 26 の構成材料としては、例えば、ポリイミド樹脂、ポリベンゾオキサゾール樹脂、ベンゾシクロブテン樹脂、ソルダーレジスト中の樹脂等の樹脂が挙げられる。

【0044】

保護層 26 の厚み方向 T における寸法は、好ましくは 1 μm 以上、20 μm 以下である。

【0045】

第 1 外部電極 27 は、第 1 電極層 22 に電氣的に接続されている。より具体的には、誘電体層 23 及び保護層 26 に各々設けられた開口が厚み方向 T に沿って連通することで伸びており、第 1 外部電極 27 は、その開口を介して第 1 電極層 22 に電氣的に接続されている。また、第 1 外部電極 27 は、長さ方向 L 及び幅方向 W に沿う面において、第 2 電極層 24 と離隔されることにより、第 2 電極層 24 に電氣的に接続されていない。また、第

10

20

30

40

50

1 外部電極 27 は、回路層 20 の半導体基板 10 とは反対側の表面で、第 2 外部電極 28 と離隔された位置に引き出されている。

【0046】

第 1 外部電極 27 は、単層構造であってもよいし、多層構造であってもよい。

【0047】

第 1 外部電極 27 が単層構造である場合、その構成材料としては、例えば、Au (金)、Ag (銀)、Cu (銅)、Pd (パラジウム)、Ni (ニッケル)、Ti (チタン)、Al (アルミニウム)、これらの金属を少なくとも 1 種含む合金等が挙げられる。

【0048】

第 1 外部電極 27 が多層構造である場合、第 1 外部電極 27 は、半導体基板 10 側から順に、シード層と、第 1 めっき層と、第 2 めっき層と、を有していてもよい。

10

【0049】

第 1 外部電極 27 のシード層としては、例えば、Ti (チタン) からなる導電体層と Cu (銅) からなる導電体層との積層体 (Ti/Cu) 等が挙げられる。

【0050】

第 1 外部電極 27 の第 1 めっき層の構成材料としては、例えば、Ni (ニッケル) 等が挙げられる。

【0051】

第 1 外部電極 27 の第 2 めっき層の構成材料としては、例えば、Au (金)、Sn (スズ) 等が挙げられる。

20

【0052】

第 2 外部電極 28 は、第 2 電極層 24 に電氣的に接続されている。より具体的には、保護層 26 に設けられた開口が厚み方向 T に沿って伸びており、第 2 外部電極 28 は、その開口をを介して第 2 電極層 24 に電氣的に接続されている。また、第 2 外部電極 28 は、長さ方向 L 及び厚み方向 T に沿う面において、第 1 電極層 22 と離隔されることにより、第 1 電極層 22 に電氣的に接続されていない。また、第 2 外部電極 28 は、回路層 20 の半導体基板 10 とは反対側の表面で、第 1 外部電極 27 と離隔された位置に引き出されている。

【0053】

第 2 外部電極 28 は、単層構造であってもよいし、多層構造であってもよい。

30

【0054】

第 2 外部電極 28 が単層構造である場合、その構成材料としては、例えば、Au (金)、Ag (銀)、Cu (銅)、Pd (パラジウム)、Ni (ニッケル)、Ti (チタン)、Al (アルミニウム)、これらの金属を少なくとも 1 種含む合金等が挙げられる。

【0055】

第 2 外部電極 28 が多層構造である場合、第 2 外部電極 28 は、半導体基板 10 側から順に、シード層と、第 1 めっき層と、第 2 めっき層と、を有していてもよい。

【0056】

第 2 外部電極 28 のシード層としては、例えば、Ti (チタン) からなる導電体層と Cu (銅) からなる導電体層との積層体 (Ti/Cu) 等が挙げられる。

40

【0057】

第 2 外部電極 28 の第 1 めっき層の構成材料としては、例えば、Ni (ニッケル) 等が挙げられる。

【0058】

第 2 外部電極 28 の第 2 めっき層の構成材料としては、例えば、Au (金)、Sn (スズ) 等が挙げられる。

【0059】

第 1 外部電極 27 の構成材料と第 2 外部電極 28 の構成材料とは、互いに同じであってもよいし、互いに異なってもよい。

【0060】

50

以下では、誘電体層 2 3 の構造の詳細について説明する。

【 0 0 6 1 】

図 1 及び図 2 に示すように、誘電体層 2 3 に設けられた開口 2 3 h は、誘電体層 2 3 が設けられていない第 1 領域であるとも言える。誘電体層 2 3 の開口 2 3 h を囲む縁部（内周縁部）は、図 1 に示すような平面視において環状であり、その一部が、図 2 に示すような断面視において、誘電体層 2 3 の開口 2 3 h 側の端部 2 3 a 及び端部 2 3 b として示されている。

【 0 0 6 2 】

図 2 に示すように、誘電体層 2 3 の開口 2 3 h 側の端部 2 3 a は、第 1 電極層 2 2 側の面で第 1 電極層 2 2 に接している。

10

【 0 0 6 3 】

誘電体層 2 3 において、端部 2 3 a の厚み方向 T における寸法 T a は、第 1 電極層 2 2 と第 2 電極層 2 4 との間に位置する電極間部 2 3 c の厚み方向 T における寸法 T c よりも小さい。言い換えると、誘電体層 2 3 の端部 2 3 a は、図 2 に示すような断面視において、点線 F 1 で示した位置から第 1 外部電極 2 7 側に存在する部分、すなわち、厚み方向 T における寸法 T a が寸法 T c よりも小さい部分を指す。図 2 に示した半導体装置 1 では、誘電体層 2 3 の端部 2 3 a は、開口 2 3 h 内の第 1 外部電極 2 7 に重なっている。

【 0 0 6 4 】

誘電体層 2 3 の端部 2 3 a の厚み方向 T における寸法 T a が、電極間部 2 3 c の厚み方向 T における寸法 T c よりも小さいことにより、剥離し始めるおそれが高い端部 2 3 a の内部応力が小さくなる。そのため、誘電体層 2 3 の開口 2 3 h 近傍において、誘電体層 2 3 の端部 2 3 a と第 1 電極層 2 2 との間の剥離が防止される。同様に、誘電体層 2 3 の端部 2 3 a と第 1 外部電極 2 7 との間の剥離も防止される。以上により、コンデンサ素子の特性が悪化しないため、信頼性の低下が防止される。

20

【 0 0 6 5 】

特に、誘電体層 2 3 の端部 2 3 a において、開口 2 3 h 側の厚み方向 T における寸法は、開口 2 3 h とは反対側の厚み方向 T における寸法よりも小さくなっている。これにより、剥離し始めるおそれがより高い端部 2 3 a の開口 2 3 h 側の先端の内部応力が小さくなる。そのため、誘電体層 2 3 の開口 2 3 h 近傍における剥離がより確実に防止される。

【 0 0 6 6 】

誘電体層 2 3 の開口 2 3 h 側の端部としては、端部 2 3 a 以外に、図 2 に示すような断面視において端部 2 3 a に対向する端部 2 3 b が存在している。

30

【 0 0 6 7 】

図 2 に示すように、誘電体層 2 3 の開口 2 3 h 側の端部 2 3 b は、第 1 電極層 2 2 側の面で第 1 電極層 2 2 に接している。

【 0 0 6 8 】

誘電体層 2 3 において、端部 2 3 b の厚み方向 T における寸法 T b は、電極間部 2 3 c の厚み方向 T における寸法 T c よりも小さい。言い換えると、誘電体層 2 3 の端部 2 3 b は、図 2 に示すような断面視において、点線 F 2 から第 1 外部電極 2 7 側に存在する部分、すなわち、厚み方向 T における寸法 T b が寸法 T c よりも小さい部分を指す。図 2 に示した半導体装置 1 では、誘電体層 2 3 の端部 2 3 b は、開口 2 3 h 内の第 1 外部電極 2 7 に重なっている。

40

【 0 0 6 9 】

誘電体層 2 3 の端部 2 3 b の厚み方向 T における寸法 T b が、電極間部 2 3 c の厚み方向 T における寸法 T c よりも小さいことにより、剥離し始めるおそれが高い端部 2 3 b の内部応力が小さくなる。そのため、誘電体層 2 3 の開口 2 3 h 近傍において、誘電体層 2 3 の端部 2 3 b と第 1 電極層 2 2 との間の剥離が防止される。同様に、誘電体層 2 3 の端部 2 3 b と第 1 外部電極 2 7 との間の剥離も防止される。以上により、コンデンサ素子の特性が悪化しないため、信頼性の低下が防止される。

【 0 0 7 0 】

50

特に、誘電体層 2 3 の端部 2 3 b において、開口 2 3 h 側の厚み方向 T における寸法は、開口 2 3 h とは反対側の厚み方向 T における寸法よりも小さくなっている。これにより、剥離し始めるおそれがより高い端部 2 3 b の開口 2 3 h 側の先端の内部応力が小さくなる。そのため、誘電体層 2 3 の開口 2 3 h 近傍における剥離がより確実に防止される。

【 0 0 7 1 】

図 2 に示した半導体装置 1 では、誘電体層 2 3 において、端部 2 3 a の厚み方向 T における寸法 T a と端部 2 3 b の厚み方向 T における寸法 T b との両方が、電極間部 2 3 c の厚み方向 T における寸法 T c よりも小さいものの、端部 2 3 a の厚み方向 T における寸法 T a と端部 2 3 b の厚み方向 T における寸法 T b との一方が、電極間部 2 3 c の厚み方向 T における寸法 T c よりも小さければよい。誘電体層 2 3 の開口 2 3 h 近傍における剥離を防止する観点からは、端部 2 3 a の厚み方向 T における寸法 T a と端部 2 3 b の厚み方向 T における寸法 T b との両方が、電極間部 2 3 c の厚み方向 T における寸法 T c よりも小さいことが好ましい。

10

【 0 0 7 2 】

まず、誘電体層 2 3 の端部 2 3 a の詳細について説明する。

【 0 0 7 3 】

図 2 に示すように、誘電体層 2 3 において、端部 2 3 a の厚み方向 T における寸法 T a は、開口 2 3 h の中心に向かうにつれて連続的に小さくなっている。より具体的には、誘電体層 2 3 の端部 2 3 a は第 1 電極層 2 2 に接しており、誘電体層 2 3 の端部 2 3 a の断面形状は、テーパ形状、ここでは、いわゆる線形テーパ形状である。

20

【 0 0 7 4 】

誘電体層 2 3 の端部 2 3 a について、テーパ形状の傾斜角度 α は、 30° 以上、 60° 以下であることが好ましい。誘電体層 2 3 の端部 2 3 a におけるテーパ形状の傾斜角度 α は、図 2 に示すような断面視において、第 1 電極層 2 2 に接する辺と第 1 外部電極 2 7 に接する辺とのなす角度を指す。

【 0 0 7 5 】

誘電体層 2 3 の端部 2 3 a について、テーパ形状の厚み方向 T における寸法がゼロになる位置と最大になる位置との、第 2 外部電極 2 8 から第 1 外部電極 2 7 に向かう長さ方向 L における距離 L a は、電極間部 2 3 c の厚み方向 T における寸法 T c の 50% 以上であることが好ましい。また、距離 L a は、電極間部 2 3 c の厚み方向 T における寸法 T c の 200% 以下であることが好ましい。

30

【 0 0 7 6 】

誘電体層 2 3 の端部 2 3 a について、テーパ形状の厚み方向 T における寸法がゼロになる位置と最大になる位置との、第 2 外部電極 2 8 から第 1 外部電極 2 7 に向かう長さ方向 L における距離 L a は、開口 2 3 h の径 D の 1% 以上であることが好ましい。また、距離 L a は、開口 2 3 h の径 D の 50% 以下であることが好ましい。誘電体層 2 3 の開口 2 3 h の径 D は、図 1 及び図 2 に示すように、開口 2 3 h の最大径を指す。

【 0 0 7 7 】

誘電体層 2 3 の端部 2 3 a について、厚み方向 T における寸法 T a が開口 2 3 h の中心に向かうにつれて連続的に小さくなっている形態としては、その断面形状が、図 2 に示すような線形テーパ形状以外に、例えば、下記のようなテーパ形状であってもよい。

40

【 0 0 7 8 】

図 3 は、図 2 中の誘電体層の端部の別の形態例を示す断面模式図である。図 3 では、誘電体層の開口近傍が示されている。図 3 に示すように、誘電体層 2 3 の端部 2 3 a の断面形状は、いわゆる指数関数テーパ形状である。

【 0 0 7 9 】

図 4 は、図 2 中の誘電体層の端部の更に別の形態例を示す断面模式図である。図 4 では、誘電体層の開口近傍が示されている。図 4 に示すように、誘電体層 2 3 の端部 2 3 a の断面形状は、いわゆる放物線テーパ形状である。

【 0 0 8 0 】

50

次に、誘電体層 2 3 の端部 2 3 b の詳細について説明する。

【 0 0 8 1 】

図 2 に示すように、誘電体層 2 3 において、端部 2 3 b の厚み方向 T における寸法 T b は、開口 2 3 h の中心に向かうにつれて連続的に小さくなっている。より具体的には、誘電体層 2 3 の端部 2 3 b は第 1 電極層 2 2 に接しており、誘電体層 2 3 の端部 2 3 b の断面形状は、テーパ形状、ここでは、いわゆる線形テーパ形状である。

【 0 0 8 2 】

誘電体層 2 3 の端部 2 3 b について、テーパ形状の傾斜角度 θ は、 30° 以上、 60° 以下であることが好ましい。誘電体層 2 3 の端部 2 3 b におけるテーパ形状の傾斜角度 θ は、図 2 に示すような断面視において、第 1 電極層 2 2 に接する辺と第 1 外部電極 2 7 に接する辺とのなす角度を指す。

10

【 0 0 8 3 】

誘電体層 2 3 の端部 2 3 b について、テーパ形状の厚み方向 T における寸法がゼロになる位置と最大になる位置との、第 2 外部電極 2 8 から第 1 外部電極 2 7 に向かう長さ方向 L における距離 L b は、電極間部 2 3 c の厚み方向 T における寸法 T c の 50% 以上であることが好ましい。また、距離 L b は、電極間部 2 3 c の厚み方向 T における寸法 T c の 200% 以下であることが好ましい。

【 0 0 8 4 】

誘電体層 2 3 の端部 2 3 b について、テーパ形状の厚み方向 T における寸法がゼロになる位置と最大になる位置との、第 2 外部電極 2 8 から第 1 外部電極 2 7 に向かう長さ方向 L における距離 L b は、開口 2 3 h の径 D の 1% 以上であることが好ましい。また、距離 L b は、開口 2 3 h の径 D の 50% 以下であることが好ましい。

20

【 0 0 8 5 】

誘電体層 2 3 の端部 2 3 b について、厚み方向 T における寸法 T b が開口 2 3 h の中心に向かうにつれて連続的に小さくなっている形態としては、その断面形状が、図 2 に示すような線形テーパ形状以外に、例えば、図 3 に示すような指数関数テーパ形状、図 4 に示すような放物線テーパ形状であってもよい。

【 0 0 8 6 】

第 1 電極層 2 2 と第 1 外部電極 2 7 との接続を確保するため、誘電体層 2 3 において、距離 L a と距離 L b との和 ($L a + L b$) は、開口 2 3 h の径 D よりも小さい。

30

【 0 0 8 7 】

誘電体層 2 3 において、回路層 2 0 の外周縁に位置する外周縁部 2 3 d の厚み方向 T における寸法 T d は、電極間部 2 3 c の厚み方向 T における寸法 T c よりも小さいことが好ましい。回路層 2 0 の外周縁においては、誘電体層 2 3 の外周縁部 2 3 d と絶縁層 2 1 との間で剥離が生じることがある。これに対して、上述したように、誘電体層 2 3 の外周縁部 2 3 d の厚み方向 T における寸法 T d が小さいことにより、誘電体層 2 3 の外周縁部 2 3 d の内部応力が小さくなる。そのため、回路層 2 0 の外周縁において、誘電体層 2 3 の外周縁部 2 3 d と絶縁層 2 1 との間の剥離が防止される。

【 0 0 8 8 】

誘電体層 2 3 の電極間部 2 3 c の厚み方向 T における寸法 T c は、 $1 \mu\text{m}$ 以上であってもよい。従来では、コンデンサ素子の容量を調整するために誘電体層の電極間部の厚み方向における寸法を大きくする、例えば、 $0.1 \mu\text{m}$ 以上にすると、誘電体層の内部応力が大きくなるため、誘電体層の開口近傍における剥離が生じやすくなる。更に、本発明者らの検討によれば、誘電体層の電極間部の厚み方向における寸法を $1 \mu\text{m}$ 以上にすると、誘電体層の開口近傍における剥離が顕著に生じることが分かった。これに対して、半導体装置 1 では、上述したように、誘電体層 2 3 の端部 2 3 a 及び端部 2 3 b の内部応力が小さくなるため、誘電体層 2 3 の電極間部 2 3 c の厚み方向 T における寸法 T c が大きい場合、具体的には、誘電体層 2 3 の電極間部 2 3 c の厚み方向 T における寸法 T c が $1 \mu\text{m}$ 以上であっても、誘電体層 2 3 の開口 2 3 h 近傍における剥離が防止される。

40

【 0 0 8 9 】

50

誘電体層 2 3 の電極間部 2 3 c の厚み方向 T における寸法 T c は、第 1 電極層 2 2 の厚み方向 T における寸法 T 1、又は、第 2 電極層 2 4 の厚み方向 T における寸法 T 2 と同等以上であってもよい。本発明者らの検討によれば、従来では、誘電体層の電極間部の厚み方向における寸法が、第 1 電極層の厚み方向における寸法、又は、第 2 電極層の厚み方向における寸法と同等以上であると、誘電体層の内部応力が顕著に大きくなるため、誘電体層の開口近傍における剥離が顕著に生じることが分かった。これに対して、半導体装置 1 では、上述したように、誘電体層 2 3 の端部 2 3 a 及び端部 2 3 b の内部応力が小さくなるため、誘電体層 2 3 の電極間部 2 3 c の厚み方向 T における寸法 T c が、第 1 電極層 2 2 の厚み方向 T における寸法 T 1、又は、第 2 電極層 2 4 の厚み方向 T における寸法 T 2 と同等以上であっても、誘電体層 2 3 の開口 2 3 h 近傍における剥離が防止される。

10

【 0 0 9 0 】

誘電体層 2 3 の寸法及び角度と、誘電体層 2 3 の開口 2 3 h の径と、第 1 電極層 2 2 の寸法と、第 2 電極層 2 4 の寸法とについては、まず、図 1 に示すような平面視において、誘電体層 2 3 の開口 2 3 h の径 D が最大となる位置を確認した後、その位置で切断することにより得られた図 2 に示すような断面に対して、走査型電子顕微鏡 (SEM)、透過型電子顕微鏡 (TEM) 等で解析することにより測定できる。なお、誘電体層 2 3 の電極間部 2 3 c の厚み方向 T における寸法 T c については、図 2 に示すような断面において、5 箇所の測定値の平均値として定められる。

【 0 0 9 1 】

半導体装置 1 では、誘電体層 2 3 と保護層 2 6 との間、及び、第 2 電極層 2 4 と保護層 2 6 との間に耐湿保護層が設けられていてもよい。より具体的には、誘電体層 2 3 の半導体基板 1 0 とは反対側の表面上から、第 2 電極層 2 4 の端部を覆うように延在する耐湿保護層が設けられていてもよい。この場合、耐湿保護層には、誘電体層 2 3 及び保護層 2 6 の開口 (第 1 電極層 2 2 に重なる開口) に重なる位置と、保護層 2 6 の開口 (第 2 電極層 2 4 に重なる開口) に重なる位置との各々に開口が設けられることになる。耐湿保護層が設けられていることにより、コンデンサ素子、特に、誘電体層 2 3 の耐湿性が高まる。

20

【 0 0 9 2 】

耐湿保護層の構成材料としては、例えば、SiN (窒化ケイ素)、SiO₂ (酸化ケイ素) 等が挙げられる。

【 0 0 9 3 】

半導体装置 1 では、保護層 2 6 の半導体基板 1 0 とは反対側の表面上から、第 1 外部電極 2 7 の端部と第 2 外部電極 2 8 の端部とを覆うように延在する、保護層 2 6 とは別の追加保護層が設けられていてもよい。この場合、追加保護層には、第 1 外部電極 2 7 の一部を露出させる位置と、第 2 外部電極 2 8 の一部を露出させる位置との各々に開口が設けられることになる。追加保護層が設けられていることにより、半導体装置 1 を配線基板に実装する際、追加保護層に設けられた開口を介して、第 1 外部電極 2 7 及び第 2 外部電極 2 8 の各々にはんだを確実に接触させることができる。

30

【 0 0 9 4 】

追加保護層の構成材料としては、例えば、ポリイミド樹脂、ポリベンゾオキサゾール樹脂、ベンゾシクロブテン樹脂、ソルダーレジスト中の樹脂等の樹脂が挙げられる。

40

【 0 0 9 5 】

図 2 に示した半導体装置 1 は、例えば、以下の方法で製造される。図 5、図 6、図 7、図 8、図 9、図 10、及び、図 11 は、本発明の実施形態 1 の半導体装置の製造方法の一例を説明するための断面模式図である。

【 0 0 9 6 】

< 絶縁層の形成 >

図 5 に示すように、絶縁層 2 1 を、例えば、熱酸化法、スパッタリング法、又は、化学蒸着法により、半導体基板 1 0 の第 1 主面 1 0 a 上に形成する。

【 0 0 9 7 】

< 第 1 電極層の形成 >

50

第1電極層22の構成材料からなる導電体層を、例えば、スパッタリング法により、絶縁層21の半導体基板10とは反対側の表面上に形成する。その後、導電体層のパターニングを、フォトリソグラフィ法及びエッチング法を組み合わせることで、図6に示すような第1電極層22を形成する。より具体的には、第1電極層22を、半導体基板10の端部と離隔された位置までに形成する。

【0098】

<誘電体層の形成>

図7に示すように、誘電体層23を、例えば、スパッタリング法又は化学蒸着法により、第1電極層22を覆うように形成する。

【0099】

<第2電極層の形成>

第2電極層24の構成材料からなる導電体層を、例えば、スパッタリング法により、誘電体層23の半導体基板10とは反対側の表面上に形成する。その後、導電体層のパターニングを、例えば、フォトリソグラフィ法及びエッチング法を組み合わせることで、図8に示すような第2電極層24を形成する。より具体的には、誘電体層23を挟んで第1電極層22に対向するように、第2電極層24を形成する。

【0100】

<誘電体層の開口の形成>

誘電体層23に対して、例えば、異方性エッチングを行うことにより、図9に示すように、断面形状がテーパ形状であり、かつ、第1電極層22の一部を露出させる開口23hを形成する。このような異方性エッチングは、例えば、誘電体層23をプラズマエッチングする際に、堆積性ガスの反応物による堆積物を側壁上に形成しながら行うことにより実現される。

【0101】

以上により、誘電体層23の端部23aは、第1電極層22側の面で第1電極層22に接し、かつ、その断面形状がテーパ形状となるため、端部23aの厚み方向における寸法 T_a は、開口23hの中心に向かうにつれて連続的に小さくなる。よって、誘電体層23の端部23aの厚み方向における寸法 T_a は、電極間部23cの厚み方向における寸法 T_c よりも小さくなる。

【0102】

また、誘電体層23の端部23bは、第1電極層22側の面で第1電極層22に接し、かつ、その断面形状がテーパ形状となるため、端部23bの厚み方向における寸法 T_b は、開口23hの中心に向かうにつれて連続的に小さくなる。よって、誘電体層23の端部23bの厚み方向における寸法 T_b は、電極間部23cの厚み方向における寸法 T_c よりも小さくなる。

【0103】

<保護層の形成>

保護層26の構成材料からなる層を、例えば、スピンコート法により、図9に示した構造体の半導体基板10とは反対側の表面上に形成する。その後、この層のパターニングを、例えば、保護層26の構成材料が感光性である場合はフォトリソグラフィ法のみを用い、また、保護層26の構成材料が非感光性である場合はフォトリソグラフィ法及びエッチング法を組み合わせることで、図10に示すような保護層26を形成する。より具体的には、第1電極層22の一部を露出させるための誘電体層23の開口23hに重なる位置と、第2電極層24の一部を露出させる位置との各々に開口が設けられるように、保護層26を形成する。

【0104】

<外部電極の形成>

図11に示すように、第1外部電極27及び第2外部電極28を、例えば、めっき処理及びフォトリソグラフィ法を組み合わせることにより形成する。より具体的には、誘電体層23及び保護層26に各々設けられた開口を介して、第1電極層22に電氣的に接続

10

20

30

40

50

されるように、第1外部電極27を形成する。また、保護層26に設けられた開口を介して、第2電極層24に電氣的に接続されるように、第2外部電極28を形成する。

【0105】

以上により、図11に示すような回路層20を、半導体基板10の第1主面10a上に形成する。第1外部電極27は、回路層20の半導体基板10とは反対側の表面で、第2外部電極28と離隔された位置に引き出されている。また、第2外部電極28は、回路層20の半導体基板10とは反対側の表面で、第1外部電極27と離隔された位置に引き出されている。

【0106】

以上の結果、図2(図11)に示した半導体装置1が製造される。

10

【0107】

以上では、1つの半導体装置1を製造する場合について説明したが、同一の半導体基板10の第1主面10a上に複数の回路層20を形成した後、ダイシング等で半導体基板10を切断して個片化することにより、複数の半導体装置1を同時に製造してもよい。

【0108】

本発明の容量装置は、厚み方向に相対する第1主面及び第2主面を有する基板と、基板の第1主面上に設けられた回路層と、を備え、回路層は、基板側に設けられた第1電極層と、第1電極層に対向して設けられた第2電極層と、断面視において第1電極層と第2電極層との間に設けられた誘電体層と、誘電体層が設けられていない第1領域を介して第1電極層に電氣的に接続された第1外部電極と、を有し、誘電体層の第1領域側の端部は、第1電極層側の面で第1電極層に接し、誘電体層において、端部の厚み方向における寸法は、第1電極層と第2電極層との間に位置する電極間部の厚み方向における寸法よりも小さい、ことを特徴とする。

20

【0109】

本発明の実施形態1の容量装置は、回路層が第1主面上に設けられる基板の種類を半導体基板に限定しないこと以外、本発明の実施形態1の半導体装置と同様である。

【0110】

本発明の実施形態1の容量装置において、基板としては、例えば、Si(シリコン)、SiGe(シリコンゲルマニウム)等の半導体基板以外に、アルミナ等のセラミックス基板、ガラスセラミックス基板、ガラス基板、サファイア、MgO(酸化マグネシウム)、SrTiO(チタン酸ストロンチウム)等の単結晶基板等が挙げられる。

30

【0111】

本発明の実施形態1の容量装置においても、本発明の実施形態1の半導体装置と同様に、誘電体層の開口近傍における剥離が防止される。

【0112】

[実施形態2]

本発明の半導体装置では、誘電体層において、端部の厚み方向における寸法は、開口の中心に向かうにつれて段階的に小さくなっていてもよい。このような例を、本発明の実施形態2の半導体装置として以下に説明する。本発明の実施形態2の半導体装置は、誘電体層の構造以外、本発明の実施形態1の半導体装置と同様である。

40

【0113】

図12は、本発明の実施形態2の半導体装置を示す断面模式図である。

【0114】

図12に示すように、誘電体層23の開口23h側の端部23aは、第1電極層22側の面で第1電極層22に接している。

【0115】

誘電体層23において、端部23aの厚み方向Tにおける寸法Taは、電極間部23cの厚み方向Tにおける寸法Tcよりも小さい。

【0116】

図12に示すように、誘電体層23の開口23h側の端部23bは、第1電極層22側

50

の面で第 1 電極層 2 2 に接している。

【 0 1 1 7 】

誘電体層 2 3 において、端部 2 3 b の厚み方向 T における寸法 T b は、電極間部 2 3 c の厚み方向 T における寸法 T c よりも小さい。

【 0 1 1 8 】

誘電体層 2 3 の端部 2 3 a 及び端部 2 3 b が上述した構造を有していることにより、内部応力が小さくなるため、誘電体層 2 3 の開口 2 3 h 近傍における剥離が防止される。

【 0 1 1 9 】

図 1 2 に示した半導体装置 1 では、誘電体層 2 3 において、端部 2 3 a の厚み方向 T における寸法 T a と端部 2 3 b の厚み方向 T における寸法 T b との両方が、電極間部 2 3 c の厚み方向 T における寸法 T c よりも小さいものの、端部 2 3 a の厚み方向 T における寸法 T a と端部 2 3 b の厚み方向 T における寸法 T b との一方が、電極間部 2 3 c の厚み方向 T における寸法 T c よりも小さければよい。誘電体層 2 3 の開口 2 3 h 近傍における剥離を防止する観点からは、端部 2 3 a の厚み方向 T における寸法 T a と端部 2 3 b の厚み方向 T における寸法 T b との両方が、電極間部 2 3 c の厚み方向 T における寸法 T c よりも小さいことが好ましい。

10

【 0 1 2 0 】

まず、誘電体層 2 3 の端部 2 3 a の詳細について説明する。

【 0 1 2 1 】

図 1 2 に示すように、誘電体層 2 3 において、端部 2 3 a の厚み方向 T における寸法 T a は、開口 2 3 h の中心に向かうにつれて段階的に小さくなっている。より具体的には、誘電体層 2 3 の端部 2 3 a は第 1 電極層 2 2 に接しており、誘電体層 2 3 の端部 2 3 a の断面形状は、階段形状である。図 1 2 に示すような断面視において、誘電体層 2 3 の端部 2 3 a の表面 2 3 a s と第 1 電極層 2 2 の表面との間には段差が存在しており、その段数は 1 段である。

20

【 0 1 2 2 】

図 1 2 に示すような断面視において、誘電体層 2 3 の端部 2 3 a の表面 2 3 a s は、平坦面であることが好ましいが、端部 2 3 a を構成する誘電体層、ここでは、後述する第 2 誘電体層 2 3 B の厚み方向 T における寸法の $\pm 10\%$ 以内の高低差を有する面であってもよい。

30

【 0 1 2 3 】

誘電体層 2 3 は、少なくとも電極間部 2 3 c で多層構造を有し、誘電体層 2 3 において、端部 2 3 a を構成する層数は、電極間部 2 3 c を構成する層数よりも少なくてもよい。図 1 2 に示した半導体装置 1 において、誘電体層 2 3 は、電極間部 2 3 c で、第 1 誘電体層 2 3 A 及び第 2 誘電体層 2 3 B が積層した 2 層構造を有している。また、誘電体層 2 3 において、端部 2 3 a を構成する層数は、第 2 誘電体層 2 3 B の 1 層であり、電極間部 2 3 c を構成する層数である 2 層よりも少なくなっている。誘電体層 2 3 がこのような構造を有していることにより、端部 2 3 a の厚み方向 T における寸法 T a が、開口 2 3 h の中心に向かうにつれて段階的に小さくなる形態が実現されやすくなる。なお、誘電体層 2 3 においては、端部 2 3 a が多層構造を有していてもよい。例えば、誘電体層 2 3 において、端部 2 3 a が 2 層構造を有している場合、電極間部 2 3 c が 3 層以上の多層構造を有していればよい。

40

【 0 1 2 4 】

次に、誘電体層 2 3 の端部 2 3 b の詳細について説明する。

【 0 1 2 5 】

図 1 2 に示すように、誘電体層 2 3 において、端部 2 3 b の厚み方向 T における寸法 T b は、開口 2 3 h の中心に向かうにつれて段階的に小さくなっている。より具体的には、誘電体層 2 3 の端部 2 3 b は第 1 電極層 2 2 に接しており、誘電体層 2 3 の端部 2 3 b の断面形状は、階段形状である。図 1 2 に示すような断面視において、誘電体層 2 3 の端部 2 3 b の表面 2 3 b s と第 1 電極層 2 2 の表面との間には段差が存在しており、その段数

50

は 1 段である。

【 0 1 2 6 】

図 1 2 に示すような断面視において、誘電体層 2 3 の端部 2 3 b の表面 2 3 b s は、平坦面であることが好ましいが、端部 2 3 b を構成する誘電体層、ここでは、後述する第 2 誘電体層 2 3 B の厚み方向 T における寸法の $\pm 1 0 \%$ 以内の高低差を有する面であってもよい。

【 0 1 2 7 】

誘電体層 2 3 は、少なくとも電極間部 2 3 c で多層構造を有し、誘電体層 2 3 において、端部 2 3 b を構成する層数は、電極間部 2 3 c を構成する層数よりも少なくてもよい。図 1 2 に示した半導体装置 1 において、誘電体層 2 3 は、電極間部 2 3 c で、第 1 誘電体層 2 3 A 及び第 2 誘電体層 2 3 B が積層した 2 層構造を有している。また、誘電体層 2 3 において、端部 2 3 b を構成する層数は、第 2 誘電体層 2 3 B の 1 層であり、電極間部 2 3 c を構成する層数である 2 層よりも少なくなっている。誘電体層 2 3 がこのような構造を有していることにより、端部 2 3 b の厚み方向 T における寸法 T b が、開口 2 3 h の中心に向かうにつれて段階的に小さくなる形態が実現されやすくなる。なお、誘電体層 2 3 においては、端部 2 3 b が多層構造を有していてもよい。例えば、誘電体層 2 3 において、端部 2 3 b が 2 層構造を有している場合、電極間部 2 3 c が 3 層以上の多層構造を有していればよい。

10

【 0 1 2 8 】

以下では、誘電体層 2 3 が多層構造を有する場合について説明する。

20

【 0 1 2 9 】

誘電体層 2 3 の多層構造に含まれる複数の層は、同じ材料で構成されていてもよい。図 1 2 に示した半導体装置 1 では、第 1 誘電体層 2 3 A 及び第 2 誘電体層 2 3 B は、同じ材料で構成されていてもよい。このような同じ材料は、SiN (窒化ケイ素)、SiO₂ (酸化ケイ素)、SiON (酸窒化ケイ素)、Al₂O₃ (酸化アルミニウム)、HfO₂ (酸化ハフニウム)、及び、Ta₂O₅ (酸化タンタル) からなる群より選択されることが好ましい。

【 0 1 3 0 】

誘電体層 2 3 の多層構造に含まれる複数の層が同じ材料で構成されている、ここでは、第 1 誘電体層 2 3 A 及び第 2 誘電体層 2 3 B が同じ材料で構成されている場合、図 1 2 に示すような断面を透過型電子顕微鏡 (TEM) で観察すれば、同じ材料で構成されている第 1 誘電体層 2 3 A 及び第 2 誘電体層 2 3 B の界面を確認できる。

30

【 0 1 3 1 】

誘電体層 2 3 の多層構造に含まれる複数の層は、異なる材料で構成されていてもよい。図 1 2 に示した半導体装置 1 では、第 1 誘電体層 2 3 A 及び第 2 誘電体層 2 3 B は、異なる材料で構成されていてもよい。このような異なる材料は、SiN (窒化ケイ素)、SiO₂ (酸化ケイ素)、SiON (酸窒化ケイ素)、Al₂O₃ (酸化アルミニウム)、HfO₂ (酸化ハフニウム)、及び、Ta₂O₅ (酸化タンタル) からなる群より選択されることが好ましい。

【 0 1 3 2 】

誘電体層 2 3 の多層構造に含まれる複数の層が異なる材料で構成されている場合、誘電体層 2 3 において、電極間部 2 3 c の第 1 電極層 2 2 側の層は SiO₂ (酸化ケイ素) で構成され、かつ、端部 2 3 a の第 1 電極層 2 2 側の層は SiN (窒化ケイ素) で構成されていることが好ましい。図 1 2 に示した半導体装置 1 では、誘電体層 2 3 において、電極間部 2 3 c の第 1 電極層 2 2 側の層、すなわち、第 1 誘電体層 2 3 A は SiO₂ (酸化ケイ素) で構成され、かつ、端部 2 3 a の第 1 電極層 2 2 側の層、すなわち、第 2 誘電体層 2 3 B は SiN (窒化ケイ素) で構成されていることが好ましい。

40

【 0 1 3 3 】

また、誘電体層 2 3 の多層構造に含まれる複数の層が異なる材料で構成されている場合、誘電体層 2 3 において、電極間部 2 3 c の第 1 電極層 2 2 側の層は SiO₂ (酸化ケイ

50

素)で構成され、かつ、端部23bの第1電極層22側の層はSiN(窒化ケイ素)で構成されていることが好ましい。図12に示した半導体装置1では、誘電体層23において、電極間部23cの第1電極層22側の層、すなわち、第1誘電体層23AはSiO₂(酸化ケイ素)で構成され、かつ、端部23bの第1電極層22側の層、すなわち、第2誘電体層23BはSiN(窒化ケイ素)で構成されていることが好ましい。

【0134】

誘電体層23の多層構造が上述したような材料で構成されていることにより、誘電体層23の第1電極層22側の部分と第1電極層22との熱膨張係数が近くなりやすいため、誘電体層23と第1電極層22との間の剥離が十分に防止される。

【0135】

誘電体層23の端部23a及び端部23bについて、各々の段数は、図12に示すような1段であってもよく、2段以上であってもよい。

【0136】

誘電体層23の端部23a及び端部23bは、図13又は図14に示すような構造であってもよい。

【0137】

図13は、図12中の誘電体層の端部の別の形態例を示す断面模式図である。図13では、誘電体層の開口近傍が示されている。図13に示した誘電体層23では、第2誘電体層23Bが第1誘電体層23Aの側面まで覆っているため、第2誘電体層23Bを形成する際に、第1誘電体層23Aにダメージが入らない。また、第1誘電体層23A及び第2誘電体層23Bは、各々の構成材料に制約がなく、同じ材料で構成されていてもよいし、異なる材料で構成されていてもよい。図13に示した誘電体層23の端部23a及び端部23bについても、図12に示した誘電体層23の端部23a及び端部23bと同様に、剥離が防止される。

【0138】

図14は、図12中の誘電体層の端部の更に別の形態例を示す断面模式図である。図14では、誘電体層の開口近傍が示されている。図14に示した誘電体層23では、第2誘電体層23Bが第1誘電体層23Aの側面まで覆っていないため、第2誘電体層23Bを形成する際に、第1誘電体層23Aにダメージが入るおそれがある。また、第1誘電体層23A及び第2誘電体層23Bは、各々の構成材料に制約があり、異なる材料で構成される必要がある。図14に示した誘電体層23の端部23a及び端部23bについても、図12に示した誘電体層23の端部23a及び端部23bと同様に、剥離が防止される。

【0139】

図12に示した半導体装置1は、例えば、以下の方法で製造される。図15、図16、図17、図18、図19、図20、図21、図22、及び、図23は、本発明の実施形態2の半導体装置の製造方法の一例を説明するための断面模式図である。

【0140】

<絶縁層の形成>

図15に示すように、絶縁層21を、例えば、熱酸化法、スパッタリング法、又は、化学蒸着法により、半導体基板10の第1主面10a上に形成する。

【0141】

<第1電極層の形成>

第1電極層22の構成材料からなる導電体層を、例えば、スパッタリング法により、絶縁層21の半導体基板10とは反対側の表面上に形成する。その後、導電体層のパターニングを、フォトリソグラフィ法及びエッチング法を組み合わせることで行うことにより、図16に示すような第1電極層22を形成する。より具体的には、第1電極層22を、半導体基板10の端部と離隔された位置までに形成する。

【0142】

<第1誘電体層の形成>

図17に示すように、第1誘電体層23Aを、例えば、スパッタリング法又は化学蒸着

10

20

30

40

50

法により、第 1 電極層 2 2 を覆うように形成する。

【 0 1 4 3 】

< 第 1 誘電体層の開口の形成 >

第 1 誘電体層 2 3 A に対して、例えば、フォトリソグラフィ法及びエッチング法を組み合わせるパターンニングを行う。これにより、図 1 8 に示すような、第 1 電極層 2 2 の一部を露出させる開口を第 1 誘電体層 2 3 A に形成する。

【 0 1 4 4 】

< 第 2 誘電体層の形成 >

図 1 9 に示すように、第 2 誘電体層 2 3 B を、例えば、スパッタリング法又は化学蒸着法により、図 1 8 に示した構造体の半導体基板 1 0 とは反対側の表面上に形成する。

10

【 0 1 4 5 】

< 第 2 電極層の形成 >

第 2 電極層 2 4 の構成材料からなる導電体層を、例えば、スパッタリング法により、第 2 誘電体層 2 3 B の半導体基板 1 0 とは反対側の表面上に形成する。その後、導電体層のパターンニングを、例えば、フォトリソグラフィ法及びエッチング法を組み合わせることににより、図 2 0 に示すような第 2 電極層 2 4 を形成する。より具体的には、第 1 誘電体層 2 3 A 及び第 2 誘電体層 2 3 B を挟んで第 1 電極層 2 2 に対向するように、第 2 電極層 2 4 を形成する。

【 0 1 4 6 】

< 第 2 誘電体層の開口の形成 >

第 2 誘電体層 2 3 B に対して、例えば、フォトリソグラフィ法及びエッチング法を組み合わせるパターンニングを行う。これにより、図 2 1 に示すように、第 1 誘電体層 2 3 A の開口内で第 1 電極層 2 2 の一部を露出させる開口を、第 2 誘電体層 2 3 B に形成する。

20

【 0 1 4 7 】

以上により、誘電体層 2 3 の端部 2 3 a は、第 1 電極層 2 2 側の面で第 1 電極層 2 2 に接し、かつ、その断面形状が階段形状となる。誘電体層 2 3 の端部 2 3 a の厚み方向における寸法 T_a は、電極間部 2 3 c の厚み方向における寸法 T_c よりも小さい。

【 0 1 4 8 】

また、誘電体層 2 3 の端部 2 3 b は、第 1 電極層 2 2 側の面で第 1 電極層 2 2 に接し、かつ、その断面形状が階段形状となる。誘電体層 2 3 の端部 2 3 b の厚み方向における寸法 T_b は、電極間部 2 3 c の厚み方向における寸法 T_c よりも小さい。

30

【 0 1 4 9 】

以上のように、第 1 誘電体層 2 3 A 及び第 2 誘電体層 2 3 B を積層して誘電体層 2 3 を形成する場合、第 1 誘電体層 2 3 A 及び第 2 誘電体層 2 3 B のうち、一方を長さ方向の外側に向かって内部応力が残るように形成し、他方を長さ方向の内側に向かって内部応力が残るように形成することが好ましい。このように第 1 誘電体層 2 3 A 及び第 2 誘電体層 2 3 B を形成することにより、第 1 誘電体層 2 3 A と第 2 誘電体層 2 3 B との間で内部応力が相殺されやすくなるため、誘電体層 2 3 の剥離防止に寄与する。

【 0 1 5 0 】

< 保護層の形成 >

保護層 2 6 の構成材料からなる層を、例えば、スピンコート法により、図 2 1 に示した構造体の半導体基板 1 0 とは反対側の表面上に形成する。その後、この層のパターンニングを、例えば、保護層 2 6 の構成材料が感光性である場合はフォトリソグラフィ法のみを用い、また、保護層 2 6 の構成材料が非感光性である場合はフォトリソグラフィ法及びエッチング法を組み合わせることににより、図 2 2 に示すような保護層 2 6 を形成する。より具体的には、第 1 電極層 2 2 の一部を露出させるための誘電体層 2 3 の開口 2 3 h に重なる位置と、第 2 電極層 2 4 の一部を露出させる位置との各々に開口が設けられるように、保護層 2 6 を形成する。

40

【 0 1 5 1 】

< 外部電極の形成 >

50

図 2 3 に示すように、第 1 外部電極 2 7 及び第 2 外部電極 2 8 を、例えば、めっき処理及びフォトリソグラフィ法を組み合わせることにより形成する。より具体的には、誘電体層 2 3 及び保護層 2 6 に各々設けられた開口を介して、第 1 電極層 2 2 に電氣的に接続されるように、第 1 外部電極 2 7 を形成する。また、保護層 2 6 に設けられた開口を介して、第 2 電極層 2 4 に電氣的に接続されるように、第 2 外部電極 2 8 を形成する。

【 0 1 5 2 】

以上により、図 2 3 に示すような回路層 2 0 を、半導体基板 1 0 の第 1 主面 1 0 a 上に形成する。第 1 外部電極 2 7 は、回路層 2 0 の半導体基板 1 0 とは反対側の表面で、第 2 外部電極 2 8 と隔離された位置に引き出されている。また、第 2 外部電極 2 8 は、回路層 2 0 の半導体基板 1 0 とは反対側の表面で、第 1 外部電極 2 7 と隔離された位置に引き出されている。

10

【 0 1 5 3 】

以上の結果、図 1 2 (図 2 3) に示した半導体装置 1 が製造される。

【 0 1 5 4 】

本発明の実施形態 2 の容量装置は、回路層が第 1 主面上に設けられる基板の種類を半導体基板に限定しないこと以外、本発明の実施形態 2 の半導体装置と同様である。

【 0 1 5 5 】

本発明の実施形態 2 の容量装置における基板としては、本発明の実施形態 1 の容量装置における基板と同様のものが挙げられる。

【 0 1 5 6 】

本発明の実施形態 2 の容量装置においても、本発明の実施形態 2 の半導体装置と同様に、誘電体層の開口近傍における剥離が防止される。

20

【 0 1 5 7 】

本発明の実施形態 1 の半導体装置、本発明の実施形態 1 の容量装置、本発明の実施形態 2 の半導体装置、及び、本発明の実施形態 2 の容量装置では、第 1 外部電極と第 1 電極層とが誘電体層に設けられた開口を介して電氣的に接続されていたが、誘電体層の開口に限らず、誘電体層が設けられていない第 1 領域を介して電氣的に接続されていればよい。例えば、図 2 に示した半導体装置 1 において、誘電体層 2 3 は、少なくとも電極間部 2 3 c に存在していればコンデンサ素子を構成できるため、誘電体層 2 3 は第 1 外部電極 2 7 側まで延在していなくてもよい。この場合、誘電体層 2 3 の端部 2 3 a は、保護層 2 6 により第 1 外部電極 2 7 と隔離されることになり、電極間部 2 3 c に接していてもよい。また、誘電体層 2 3 に開口が設けられていないため、端部 2 3 b は存在しないことになる。

30

【符号の説明】

【 0 1 5 8 】

- 1 半導体装置
- 1 0 半導体基板
- 1 0 a 半導体基板の第 1 主面
- 1 0 b 半導体基板の第 2 主面
- 2 0 回路層
- 2 1 絶縁層
- 2 2 第 1 電極層
- 2 3 誘電体層
- 2 3 a、2 3 b 誘電体層の端部
- 2 3 a s、2 3 b s 誘電体層の端部の表面
- 2 3 c 誘電体層の電極間部
- 2 3 d 誘電体層の外周縁部
- 2 3 h 誘電体層の開口 (第 1 領域)
- 2 3 A 第 1 誘電体層
- 2 3 B 第 2 誘電体層
- 2 4 第 2 電極層

40

50

26 保護層

27 第1外部電極

28 第2外部電極

D 誘電体層の開口の径

F1、F2 点線

L 長さ方向

La、Lb テーパー形状の厚み方向における寸法がゼロになる位置と最大になる位置との、長さ方向における距離

T 厚み方向

Ta、Tb 誘電体層の端部の厚み方向における寸法

10

Tc 誘電体層の電極間部の厚み方向における寸法

Td 誘電体層の外周縁部の厚み方向における寸法

T1 第1電極層の厚み方向における寸法

T2 第2電極層の厚み方向における寸法

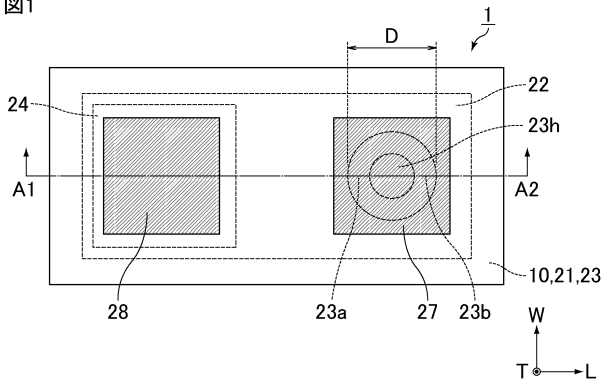
W 幅方向

a、 b テーパー形状の傾斜角度

【図面】

【図1】

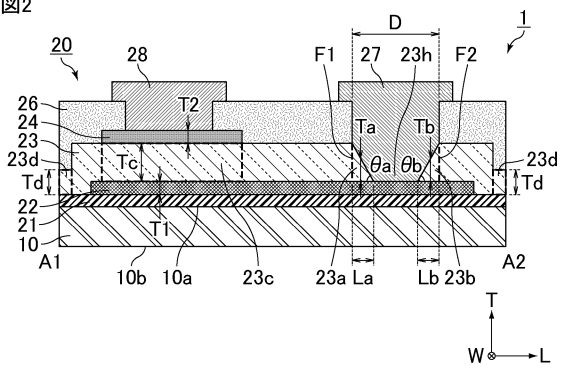
図1



【図2】

図2

20



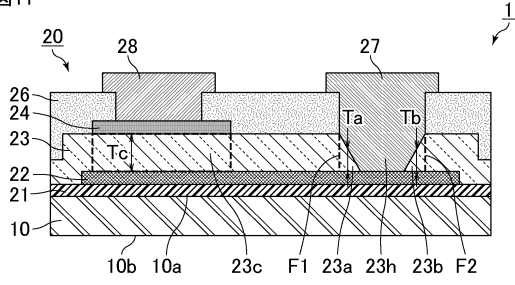
30

40

50

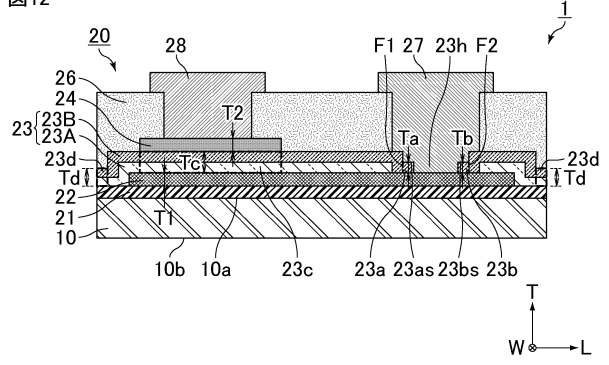
【図 1 1】

図 11



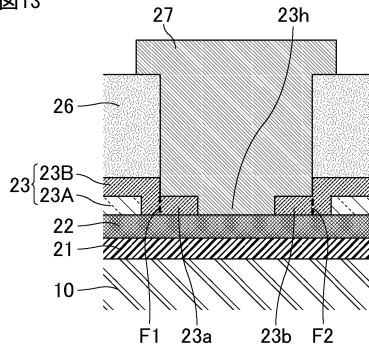
【図 1 2】

図 12



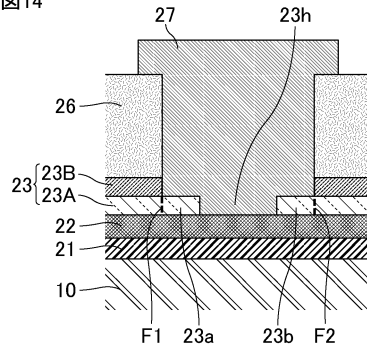
【図 1 3】

図 13



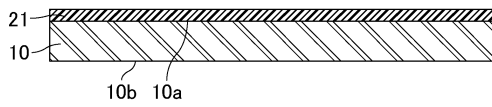
【図 1 4】

図 14



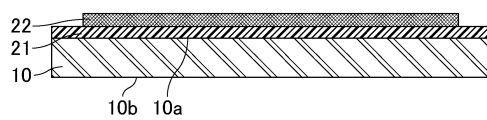
【図 1 5】

図 15



【図 1 6】

図 16



10

20

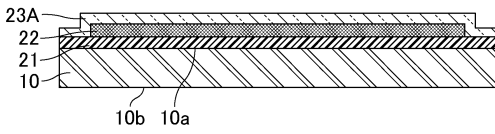
30

40

50

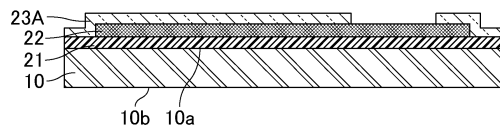
【図 17】

図17



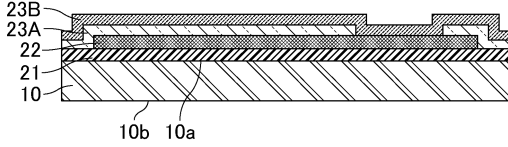
【図 18】

図18



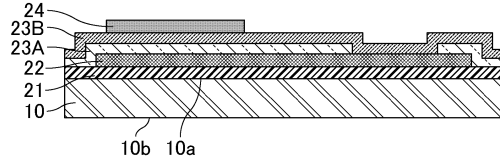
【図 19】

図19



【図 20】

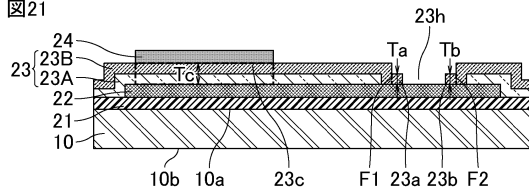
図20



10

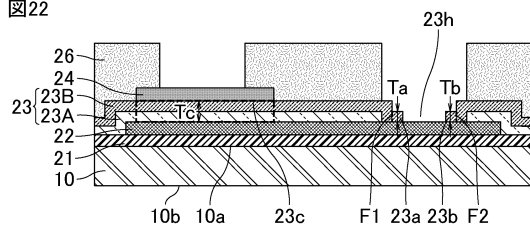
【図 21】

図21



【図 22】

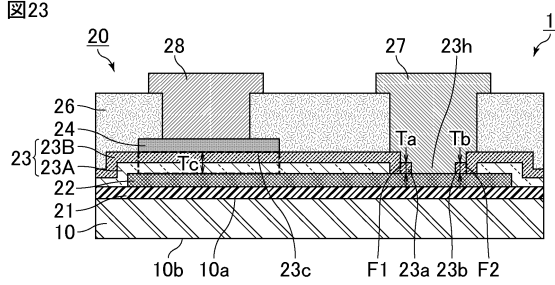
図22



20

【図 23】

図23



30

40

50

フロントページの続き

- (56)参考文献 米国特許第9761655(US, B1)
特開2005-79513(JP, A)
特開2005-191182(JP, A)
国際公開第2019/026771(WO, A1)
特開平5-47586(JP, A)
特開2008-153497(JP, A)
特開2016-219588(JP, A)

(58)調査した分野 (Int.Cl., DB名)

H01G 4/30
H01G 4/33
H01L 21/768
H01L 21/822
H01L 23/532
H01L 27/04