

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY

104876

Patent dodatkowy
do patentu nr _____

Zgłoszono: 18.11.75 (P. 184837)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 06.06.77

Opis patentowy opublikowano: 15.01.1980

Int. Cl.² G05F 1/56

CZYTELNIKA

Urzędu Patentowego
Polska, 61 Rzeczpospolita, 61 Ludowa

Twórca wynalazku: Ireneusz Wiater

Uprawniony z patentu: UNITRA Warszawskie Zakłady Telewizyjne,
Warszawa (Polska)

Układ połączeń zasilacza stabilizowanego dla układów elektronicznych wymagających źródła napięcia o wysokiej jakości

1

Dziedzina techniki. Przedmiotem wynalazku jest układ połączeń zasilacza stabilizowanego dla układów elektronicznych wymagających źródła napięcia o wysokiej jakości. Wynalazek ten przede wszystkim może znaleźć zastosowanie przy produkcji zasilaczy technologią obwodów scalonych.

Stan techniki. Dotychczas do zasilania układów elektronicznych wymagających źródła napięcia o wysokiej jakości są stosowane najczęściej zasilacze stabilizowane w oparciu o wzmacniacze różnicowe. Wzmacniacze te sterują głównym tranzystorem regulującym najczęściej w układzie Darlingtona. Dla zabezpieczenia przed przeciążeniem dołączane są układy ograniczania prądowego.

Ostatnio coraz częściej znajdują zastosowanie proste układy zasilaczy stabilizowanych zbudowane na zasadzie wzmacniaczy porównujących o przeznaczeniu do szerokiego zastosowania, reprezentując sobą znacznie gorsze parametry niż rozwiązania z wykorzystaniem właściwości wzmacniaczy różnicowych.

Przykładem zasilacza zbudowanego w oparciu o właściwości wzmacniająco-porównujące jest układ na trzech tranzystorach typu npn, npn, pnp; który to posiada główny szeregowy tranzystor regulujący typu npn połączony bazą z emiterem tranzystora wstępnie regulującego typu npn. Ten z kolei bazą połączony jest z kolektorem tranzystora regulującego typu pnp. Kolektor tranzystora wstępnie regulującego połączony jest poprzez re-

2

zystor z masą układu. Emiter tranzystora regulującego jest również połączony poprzez rezystor z masą układu. Kolektor głównego tranzystora regulującego stanowi wyjście układu do którego jedną stroną przyłączone jest obciążenie (drugą stroną obciążenia stanowi masa układu). W obwód kolektora głównego tranzystora szeregowego włączony jest regulowany dzielnik napięcia poprzez który łączy się z jednej strony z bazą tranzystora regulującego a z drugiej strony z masą układu. Między emiterem i kolektorem głównego tranzystora szeregowego włączony jest rezystor startowy. Układ posiada także diodę Zenera połączoną anodą do kolektora głównego tranzystora regulującego zaś katodą do katody diody kompensującej, której anoda połączona jest do emitera tranzystora regulującego.

Układ połączeń zasilacza stabilizowanego zbudowanego na tranzystorach typu: npn, pnp, npn — posiada główny tranzystor regulujący typu npn połączony bazą z kolektorem tranzystora wstępnie regulującego typu pnp, którego z kolei baza połączona jest z kolektorem tranzystora regulującego typu npn.

Tranzystor regulujący posiada w obwodzie bazy dzielnik napięcia w którym jeden z rezystorów jest regulowany potencjometrycznie. Pomiedzy bazą tranzystora regulującego i emiterem głównego tranzystora regulującego połączony jest rezystor regulowany w szereg z kondensatorem. Układ po-

siada także diodę Zenera przyłączoną anodą do emitera tranzystora regulującego zaś katodą do katody diody kompensującej, której anoda przyłączona jest do masy układu. Pomiedzy emiterym i kolektorem głównego tranzystora szeregowego przyłączony jest rezystor startowy, połączony w szereg z diodą rozdzielającą. Punkt podłączenia rezystora startowego i diody rozdzielającej połączony jest poprzez rezystor emiterowy z tranzystorem regulującym.

Omówione powyżej dwa przykłady znanych rozwiązań dotyczyły stabilizatorów napięcia ujemnego, pracujących na zasadzie wzmacniająco-porównującej. Po prostym przetransformowaniu układu ze stabilizatora napięcia ujemnego na stabilizator napięcia dodatniego otrzyma się identyczną pracę układu.

Układ według wynalazku posiada na wejściu główny tranzystor regulujący typu npn którego baza jest połączona z emiterym tranzystora wstępnie regulującego typu npn, który to z kolei połączony jest z bazą tranzystora regulującego typu pnp. W obwodzie bazy tranzystora regulującego znajduje się dzielnik napięcia.

Istota wynalazku polega na tym, że dla zapewnienia pewnego startu układu zasilacza — przy różnej wartości napięcia wejściowego, wartości oporności obciążenia i niezmiennionej charakterystyce napięciowo-prądowej — należy zapewnić stałą wartość prądu startowego. W tym celu układ zasilacza zawiera pomiędzy emiterym i kolektorem głównego tranzystora szeregowego rezystor startowy w układzie karrektora, połączony w szereg z diodą rozdzielającą. Ponadto jeden koniec rezystancji dzielnika napięcia przyłączony jest do punktu połączenia rezystancji startowej w układzie karrektora i anody diody rozdzielającej.

Dwójnik w układzie karrektora składa się z dwu tranzystorów typu pnp i npn, przy czym kolektor tranzystora typu npn połączony jest z bazą tranzystora pnp i odwrotnie — kolektor tranzystora pnp połączony jest z bazą tranzystora npn. Dwójnik zawiera w obwodzie emiter-baza obu tranzystorów dołączony w szereg rezystor i dwie diody. Tranzystor typu npn, posiada między emiterym i kolektorem rezystor.

Wejście dwójnika stanowi punkt połączenia rezystora z katodą diody w obwodzie emiter-baza tranzystora npn, zaś wyjście dwójnika stanowi punkt połączenia rezystora z anodą diody w obwodzie emiter — baza tranzystora pnp. Wejście rezystora startowego w układzie karrektora podłączone jest do emitera tranzystora głównego zaś wyjście — z anodą diody rozdzielającej. W celu uzyskania minimalnego napięcia tętnień, między emiterym tranzystora regulującego i bazą głównego tranzystora regulującego przyłączona jest rezystancja o wartości dobieranej, oraz zachowana jest następująca kolejność połączeń poszczególnych podzespołów współpracujących ze stabilizatorem napięcia od strony masy. I tak patrząc od strony źródła napięcia przemiennego w pierwszej kolejności znajduje się układ prostowniczy następnie, główny kondensator filtrujący a potem elementy

stabilizatora napięcia a na końcu — punkt podłączenia obciążenia.

W celu uzyskania elektronicznego zabezpieczenia się układu przed przeciążeniami między kolektorem tranzystora wstępnie regulującego i masą układu podłączony jest rezystor o dobieranej wartości. W celu uniknięcia wzbudzenia się układu na wysokich częstotliwościach między bazą i kolektorem tranzystora regulującego przyłączony jest kondensator przeciw wzbudzeniowy. Aby uzyskać minimalną oporność wewnętrzną stabilizatora napięcia między emiterym i bazą tranzystora wstępnie regulującego włączony jest rezystor.

Odmiana układu zasilacza przy zastosowaniu tranzystorów w połączeniu npn pnp npn, zawiera na wejściu główny tranzystor regulujący typu npn połączony bazą z kolektorem tranzystora wstępnie regulującego typu pnp, który to z kolei połączony jest bazą z kolektorem tranzystora regulującego. W obwodzie pomiędzy emiterym i kolektorem głównego tranzystora regulującego przyłączony jest w szereg rezystor startowy z diodą rozdzielającą typu Zenera, przy czym, anoda diody Zenera połączona jest z rezystorem startowym i rezystorem emiterowym tranzystora regulującego, zaś katoda diody Zenera — z kolektorem głównego tranzystora regulującego.

Istota odmiany wynalazku polega na tym, że dla zapewnienia pewnego startu układu zasilacza przy różnej wartości napięcia wejściowego, wartości oporności obciążenia i niezmiennionej charakterystyce napięciowo-prądowej, należy zapewnić odpowiednią wartość prądu startowego. W tym celu układ zasilacza zawiera w miejscu rezystora startowego, dwójnik w połączeniu karrektora. Dwójnik w układzie karrektora składa się z dwu tranzystorów typu pnp i npn, przy czym, kolektor tranzystora typu npn połączony jest z bazą tranzystora pnp zaś kolektor tranzystora typu npn połączony jest z bazą tranzystora typu npn. Dwójnik zawiera w obwodzie emiter-baza obu tranzystorów połączone w szereg rezystor i dwie diody, przy czym, anoda diody łączy się z bazą tranzystora npn zaś katoda drugiego dwójnika połączona jest z bazą tranzystora pnp.

Pomiedzy emiterym tranzystora npn i bazą tranzystora pnp dołączona jest rezystancja. Wejście dwójnika stanowi punkt połączenia rezystora z katodą diody w obwodzie emiter-baza tranzystora npn, zaś wyjście dwójnika stanowi punkt połączenia rezystora z anodą diody w obwodzie emiter-baza tranzystora pnp. Wejście rezystora startowego w układzie karrektora połączony jest z emiterym głównego tranzystora regulującego, zaś wyjście — z anodą diody rozdzielającej typu Zenera. W celu uzyskania pełnej kompensacji i symetrii napięcia tętnień, dla uzyskania napięcia tętnień bliskich zeru na obciążeniu, zachowana jest odpowiednia kolejność połączenia poszczególnych podzespołów współpracujących ze stabilizatorem napięcia, od strony masy. W tym celu patrząc od strony źródła napięcia przemiennego w pierwszej kolejności znajduje się, układ prostowniczy, następnie dołączony jest główny kondensator filtrujący, a potem elementy stabilizatora napięcia, zaś

na końcu znajduje się, punkt podłączenia obciążenia.

Miedzy wspólny punkt podłączenia rezystora emiterowego tranzystora, wstępnie regulującego oraz anodę diody kompensującej i dzielnik napięcia od strony masy, a masę układu dołączony jest dodatkowy rezystor kompensujący o dobieranej wartości. Natomiast między kolektor głównego tranzystora regulującego a bazę tranzystora regulującego dołączony jest kondensator.

W celu uzyskania elektronicznego zabezpieczenia układu przed przeciążeniem dowolnym poziomem zabezpieczenia się, rezystor emiterowy tranzystora wstępnie regulującego, zastąpiony jest rezystorem o dobieranej wartości oporności. Dla uniknięcia wzbudzenia układu na wysokich częstotliwościach, między bazą i kolektor tranzystora regulującego, dołączony jest kondensator przeciwzbudzeniowy. Przy tym aby uzyskać możliwie minimalną oporność wewnętrzną stabilizatora napięcia, między emiter i bazę tranzystora wstępnie regulującego włączony jest rezystor.

Przedmiot wynalazku uwidoczniiony jest w przykładzie wykonania przedstawionym na rysunku, na którym fig. 1 — przedstawia schemat ideowy struktury stabilizatora ujemnego napięcia zbudowanego na tranzystorach w połączeniu npn, npn, pnp w wykonaniu monolitycznym, fig. 2 — przedstawia schemat ideowy struktury, stabilizatora ujemnego napięcia, zbudowanego na tranzystorach w połączeniu npn, pnp, npn w wykonaniu monolitycznym, fig. 3 — przedstawia układ aplikacyjny zasilacza z wykorzystaniem struktury w połączeniu z fig. 2, i fig. 4 — przedstawia dwójnik elektryczny w układzie karrektora, który zastępuje rezystor startowy w układzie połączeń występujących na fig. 1 i fig. 2, natomiast fig. 5 przedstawia układ aplikacyjny zasilacza z wykorzystaniem struktury w połączeniu z fig. 2.

Zgodnie z wynalazkiem układu zasilacza przedstawiony jest na fig. 1 — posiada główny tranzystor T1 typu npn, który połączony jest bazą z emiterem tranzystora wstępnie regulującego T2 typu npn, który to z kolei połączony jest bazą z kolektorem tranzystora regulującego T3 typu pnp. Baza tranzystora T3 połączona jest z dzielnikiem napięcia na rezystorach R5, R6, R7. Rezystor R7 jedną stroną dołączony jest do bazy tranzystora T3 a drugą stroną przyłączony jest od strony masy w jednym punkcie z rezystorem R4 i dobieranym rezystorem R3. W obwodzie emiter-baza tranzystora T1 przyłączony jest rezystor R1 zaś pomiędzy bazą tranzystora T1 i emiter tranzystora T3, dołączony jest rezystor Rx o dobieranej wartości.

Emiter głównego tranzystora regulującego T1 połączony jest poprzez dwójnik startowy Rst w układzie karrektora wg fig. 4 i diody rozdzielającej D3 typu Zenera z kolektorem. Wejście karrektora (punkt A) podłączone jest do emitera tranzystora T1 zaś wyjście (punkt B) karrektora podłączone jest w jednym punkcie z rezystorem R5 dzielnika napięcia i anody diody Zenera D3. Do kolektora tranzystora T1 przyłączona jest anoda dioda Zenera D1 zaś katodą do katody diody D2.

Anoda diody D2 połączona jest z emiterem tran-

zystora T3. Między emiterem tranzystora T3 a wspólną masą układu dołączony jest rezystor R4. Kolektor tranzystora T2 połączony jest poprzez dobierany rezystor R3 również ze wspólną masą układu.

Do wejścia wspólnej masy układu (punkt 6) podłączony jest główny kondensator filtrujący C₁, zaś do wyjścia wspólnej masy układu (punkt 7) podłączony jest jedną stroną potencjometr R9, kondensator Cz i obciążenie układu Zo wg fig. 3. Między emiterem i bazą tranzystora T2 przyłączony jest rezystor R2 zaś między bazą i kolektorem tranzystora T3, dołączony jest kondensator przeciwzbudzeniowy C1. Wejście omawianego stabilizatora od strony potencjału ujemnego stanowi emiter tranzystora T1 (punkt 1), zaś wyjście — kolektora tegoż tranzystora (punkt 9). Wymagany zakres zmian napięcia wyjściowego ustalany jest przez dzielnik rezystorów R5, R6, R7 zaś regulowany jest przez potencjometr R9, którego środek podłączony jest do rezystora R6 (punkt 8). Zgodnie z wynalazkiem odmiana układu stabilizatora napięcia ujemnego przedstawiona jest na fig. 2. Układ ten posiada główny szeregowy tranzystor regulacyjny T4 typu npn połączony bazą z kolektorem tranzystora wstępnie regulującego T5 typu pnp, który to z kolei połączony jest bazą z kolektorem tranzystora regulującego T6 typu npn. Emiter głównego tranzystora regulującego T4 połączony jest poprzez dwójnik startowy Rst w układzie karrektora wg fig. 4 i diody rozdzielającej D4 typu Zenera z kolektorem. Wyjście karrektora (punkt A) połączone jest do emitera tranzystora T4 zaś wyjście (punkt B) karrektora połączone jest w jednym punkcie z rezystorem emiterowym R13 i anodą diody Zenera D4. Z emiterem tranzystora T6 w jednym punkcie łączy się rezystor R13 i anoda diody Zenera D5. Katoda diody Zenera D5 łączy się z katodą diody D6 a ta z kolei połączona jest w jednym punkcie z dobieranymi rezystorami R14 i R18. Rezystor R14 drugim swym wyprowadzeniem łączy się z emiterem tranzystora T5 i rezystora R15.

Między wspólnym punktem dobieranych rezystorów R14 i R18 oraz diody D6 a wspólną masą układu znajduje się również dobierany rezystor R24. Do wejścia wspólnej masy układu (punkt 6) podłączony jest główny kondensator filtrujący Cf z układem prostowniczym zaś do wyjścia wspólnej masy (punkt 7) podłączony jest jedną stroną potencjometr R22, kondensator Cz i obciążenie układu Zo wg fig. 5. Między emiter-bazą tranzystora T4 włączony jest rezystor R10 zaś pomiędzy emiter-bazą tranzystora T5 włączony jest rezystor R15. Między kolektorem i bazą tranzystora T6 włączony jest kondensator przeciwzaburzeniowy C2. Wejście omawianego stabilizatora od strony potencjału ujemnego stanowi emiter tranzystora T1 (punkt 1) do którego drugą stroną podłączony jest kondensator Cf i układ prostowniczy, zaś do wyjścia układu prostowniczego (kolektor tranzystora T1) (punkt 9) podłączony jest drugą stroną rezystor R22, kondensator Cz i obciążenie Zo.

Wymagany zakres zmian napięcia wyjściowego

ustalony jest przez dzielnik rezystorowy **R16**, **R17**, **R18** podłączony w jednym punkcie z bazą tranzystora **T6** zaś regulowany — przez potencjometr **R22**. Drugi koniec rezystora **R17** połączony jest z kolektorem tranzystora **T4**. Między punktem 10 (wyprowadzenie bazy tranzystora **T6**) a punktem 9 włączony jest kondensator **C5** wg fig. 5.

Przykład wykonania dwójnika startowego w układzie karrektora. Zgodnie z wynalazkiem układ startowy omawianych stabilizatorów napięcia przedstawionych w pierwszym i drugim przykładzie wykonania wg fig. 1 i fig. 2 stanowi dwójnik w połączeniu karrektora. Dwójnik ten posiada tranzystor **T7** typu npn i tranzystor **T8** typu pnp.

Baza tranzystora **T7** połączona jest bezpośrednio z kolektorem tranzystora **T8** zaś baza tranzystora **T8** połączona jest z kolektorem tranzystora **T7**. W obwodzie emiter-baza tranzystora **T7** połączone są w szereg kolejno ze sobą diody **D7**, **D8** i rezystor **R19**. Podobnie jest w obwodzie emiter-baza tranzystora **T8** połączone są kolejno ze sobą w szereg diody **D9**, **D10** i rezystor **R21**, przy czym, rezystor **R19** łączy się z emitern tranzystora **T7** zaś anoda diody **D8** z bazą tegoż tranzystora oraz rezystor **R21** łączy się z emitern tranzystora **T8** zaś katoda diody **D9** z bazą tegoż tranzystora.

Pomiędzy emitern tranzystora **T7** i bazą tranzystora **T8** dołączona jest rezystancja **R20**. Wejście dwójnika stanowi punkt **A** połączony z katodą diody **D7** i rezystora **R19**, natomiast wyjście dwójnika stanowi punkt **B** połączenia anody diody **D10** i rezystora **R21**.

Zastrzeżenia patentowe

1. Układ połączeń zasilacza stabilizowanego dla układów elektronicznych wymagających źródła napięcia o wysokiej jakości, który zbudowany jest w znanym układzie połączeń elektronicznych i zawiera główny tranzystor regulujący typu npn, którego kolektor połączony jest w szereg poprzez diody i rezystancję, z masą układu i posiada układ startowy włączony w szereg pomiędzy emitern i kolektorem głównego tranzystora regulującego, który bazą połączony jest z emitern tranzystora wstępnie regulującego typu npn, który dalej bazą połączony jest z kolektorem tranzystora regulującego typu pnp, połączonego bazą z rezystorowym dzielnikiem napięcia, **znamienny tym**, że układ startowy posiada nieliniowy dwójnik napięcia (karrektor), w którym prąd płynący nie jest zależny od wartości odprowadzonego napięcia, przy czym dwójnik zawiera tranzystor (**T7**) typu npn, bezpośrednio połączony kolektorem z bazą drugiego tranzystora (**T8**) typu pnp, którego kolektor połączony z bazą wspomnianego tranzystora (**T7**), zawierającego w obwodzie baza-emiter diodę (**D8**) dołączoną anodą do bazy tranzystora (**T7**) i włączoną w szereg z drugą diodą (**D7**), przyłączoną katodą poprzez rezystancję (**R19**) do emitern tranzystora (**T7**), który poprzez rezystancję (**R20**), połączony z bazą następnego tranzystora (**T8**), posiadającego między emitern i bazą dołączone odpowiednio w szereg, rezystancję (**R21**) i diody (**D9**, **D10**), przy czym wejście dwójnika stanowi punkt (**A**) połączenia katody diody (**D7**) i

rezystora (**R19**), natomiast wyjście dwójnika stanowi punkt (**B**), połączenia anody diody (**D10**) i rezystancji (**R21**), natomiast dla zachowania odpowiedniej kolejności połączeń poszczególnych podzespołów względem masy układu, współpracujących z elementami stabilizatora napięcia, na wejściu wspólnej masy do strony źródła, układ posiada podłączony układ prostowniczy i główny, kondensator filtrujący (**Cf**), zaś na wyjściu posiada do wspólnej masy podłączone dolne wyprowadzenie rezystancji (**R9**), regulowanej potencjometrycznie, której suwak połączony z bazą wyjściowego tranzystora regulującego (**T3**) poprzez rezystancję (**R6**), ponadto posiada kondensator (**Cz**) podłączony jedną stroną do masy i równolegle do obciążenia (**Zo**), poza tym baza głównego tranzystora regulującego (**T1**) połączona poprzez rezystancję (**Rx**) o dobieranej wartości z emitern tranzystora wyjściowego (**T3**), ponadto między emitern i bazą tranzystora wstępnie regulującego (**T2**) podłączona jest rezystancja (**R2**) zaś między kolektorem tranzystora wstępnie regulującego (**T2**) i wspólną masą układu zasilacza przyłączona jest rezystancja (**R3**) o dobieranej wartości, natomiast tranzystor wyjściowy (**T3**) posiada między kolektorem i bazą dołączoną pojemność (**C1**).

2. Układ połączeń zasilacza stabilizowanego dla układów elektronicznych wymagających źródła napięcia o wysokiej jakości, który zbudowany jest w znanym układzie połączeń elektronicznych i zawiera główny tranzystor regulujący typu npn, posiadający w obwodzie emiterkolektor przyłączony układ startowy poprzez diodę Zenera, przy czym punkt połączenia diody Zenera i układu startowego połączony jest poprzez rezystancję i diody do masy układu, natomiast baza głównego tranzystora regulującego połączona z kolektorem tranzystora wstępnie regulującego typu pnp, który dalej bazą połączony z kolektorem wyjściowego tranzystora regulującego typu npn, zawierającego w obwodzie bazy rezystorowy dzielnik napięcia, **znamienny tym**, że układ startowy posiada nieliniowy dwójnik (karrektor), który wejściem (**A**) dołączony jest do emitern głównego tranzystora regulującego (**T4**), a który zawiera tranzystor (**T7**) typu npn, bezpośrednio połączony kolektorem z bazą drugiego tranzystora (**T8**) typu pnp, który kolektorem połączony jest z bazą wspomnianego tranzystora (**T7**), zawierającego w obwodzie baza-emiter diodę (**D8**) połączoną anodą do bazy tranzystora (**T7**) i podłączoną szeregowo z drugą diodą (**D7**), połączoną katodą poprzez rezystancję (**R19**) z emitern tranzystora (**T7**), który poprzez rezystancję (**R20**) połączony jest z bazą następnego tranzystora (**T8**), posiadającego między emitern i bazą odpowiednio dołączone w szereg, rezystancję (**R21**) i diody (**D9**, **D10**) przy czym wejście dwójnika stanowi punkt (**A**) połączenia katody diody (**D7**) i rezystancji (**R19**) natomiast wyjście dwójnika stanowi punkt (**B**) połączenia anody diody (**D10**) i rezystancji (**R21**), natomiast dla zachowania odpowiedniej kolejności połączeń poszczególnych zespołów zasilacza współpracujących z elementami stabilizatora napięcia od strony masy, układ na wejściu wspólnej masy posiada podłączony

układ prostowniczy i główny kondensator filtrujący (Cf), natomiast na wyjściu układu wspólnej masy posiada podłączone, dolne wyprowadzenie rezystancji (R22), regulowanej potencjometrycznie, której suwak połączony jest poprzez rezystancję (R16) z bazą wyjściowego tranzystora (T6), który posiada pojemność (C2) podłączoną pomiędzy bazą i kolektorem tranzystora wyjściowego (T6), ponadto posiada kondensator (C5) podłączony między kolektorem głównego tranzystora regulującego (T4)

i bazą tranzystora wyjściowego (T6), natomiast między emiterem i bazą tranzystora wstępnie regulującego (T5) przyłączona jest rezystancja (R15), zaś emiter wspomnianego tranzystora (T5), posiada o dobieranej wartości rezystancję (R14), której drugi koniec połączony jest z punktem wspólnym anody diody (D6), jednego końca rezystora (R18) z dzielnika napięcia i rezystancji (R24) o dobieranej wartości, której drugi koniec stanowi wspólną masę stabilizatora napięcia.

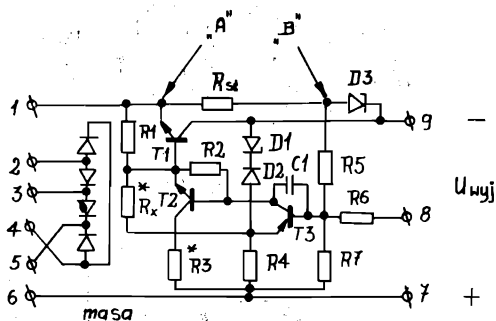


Fig 1

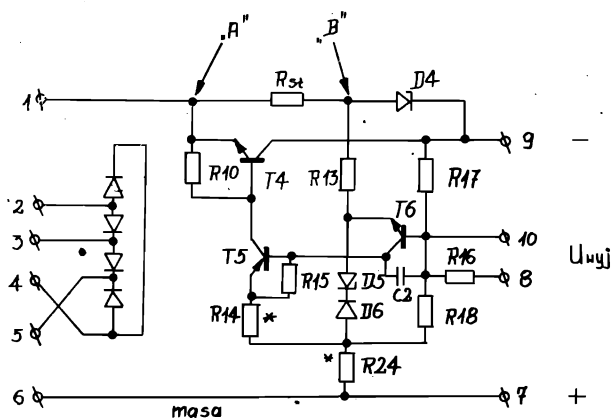


Fig 2

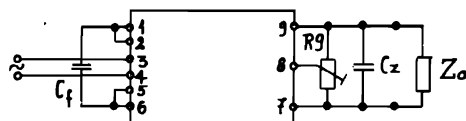


Fig 3

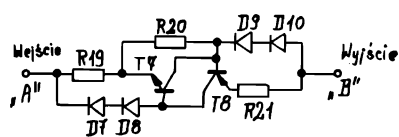


Fig 4

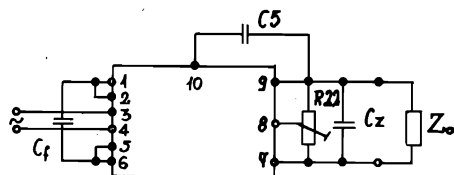


Fig 5