

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2012 年 11 月 8 日 (08.11.2012)



(10) 国际公布号
WO 2012/149706 A1

(51) 国际专利分类号:
H01L 23/552 (2006.01)

(21) 国际申请号: PCT/CN2011/078325

(22) 国际申请日: 2011 年 8 月 12 日 (12.08.2011)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201110112565.5 2011 年 4 月 30 日 (30.04.2011) CN

(71) 申请人 (对除美国外的所有指定国): 中国科学院微电子研究所 (INSTITUTE OF MICROELECTRONICS, CHINESE ACADEMY OF SCIENCES) [CN/CN]; 中国北京市朝阳区北土城西路 3 号, Beijing 100029 (CN)。

(72) 发明人: 及

(75) 发明人/申请人 (仅对美国): 钟汇才 (ZHONG, Huicai) [CN/US]; 美国加利福尼亚州圣荷西市威尔明顿大道 1089 号, California 95129 (US)。梁擎擎 (LI-ANG, Qingqing) [CN/US]; 美国纽约州拉格朗日镇瑞吉路 28 号, New York 12540 (US)。闫江 (YAN, Jiang) [US/US]; 美国纽约州纽堡市蕾蒙娜路 30 号, New York 12550 (US)。赵超 (ZHAO, Chao) [BE/BE]; 比利时凯瑟洛市普拉特洛斯彻特街 276 号, B-3010 (BE)。

(74) 代理人: 北京集佳知识产权代理有限公司 (UNITALEN ATTORNEYS AT LAW); 中国北京市朝阳区建国门外大街 22 号赛特广场 7 层, Beijing 100004 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第 21 条(3))。

(54) Title: SEMICONDUCTOR DEVICE, AND FORMING METHOD AND PACKAGING STRUCTURE THEREOF

(54) 发明名称: 半导体器件及其形成方法、封装结构

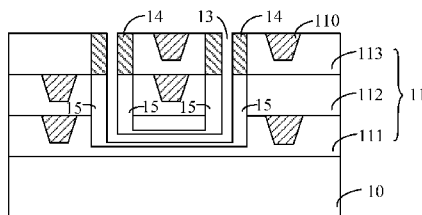


图 7 / Fig. 7

(57) Abstract: A semiconductor device, and a forming method and packaging structure thereof, the semiconductor device comprising: a semiconductor substrate (10), an MOS field effect transistor is formed in the semiconductor substrate (10); a dielectric layer (11), located on the semiconductor substrate and covering the MOS field effect transistor, a plurality of interconnecting structures (110) are formed in the dielectric layer (11); a heat dissipation channel, embedded in the dielectric layer (11) between the interconnecting structures (110) for liquid or gas to flow through therein, the opening of the heat dissipation channel is exposed on the surface of the dielectric layer (11). Heat dissipation efficiency is improved and chip overheating is avoided.

(57) 摘要:

一种半导体器件及其形成方法、封装结构, 所述半导体器件包括: 半导体衬底 (10), 所述半导体衬底 (10) 中形成有 MOS 场效应晶体管; 介质层 (11), 位于所述半导体衬底上并覆盖所述 MOS 场效应晶体管, 所述介质层 (11) 中形成有多个互连结构 (110); 散热通路, 嵌于所述互连结构 (110) 之间的介质层 (11) 中, 以供液体或气体在其中流通, 所述介质层 (11) 的表面暴露所述散热通路的开口。提高散热效率, 避免芯片过热。

WO 2012/149706 A1

—1—

半导体器件及其形成方法、封装结构

本申请要求于 2011 年 4 月 30 日提交中国专利局、申请号为 201110112565.6、发明名称为“半导体器件及其形成方法、封装结构”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

5

技术领域

本发明涉及半导体技术领域，特别涉及一种半导体器件及其形成方法、封装结构。

10 背景技术

随着半导体工艺技术的不断发展，MOS（Metal-Oxide-Semiconductor）晶体管等器件的特征尺寸（CD，Critical Dimension）越来越小，芯片的集成度也越来越高，即集成在单个芯片中的器件也越来越多。对于某些高性能的应用产品，如CPU等，其中集成的器件的数量甚至已经超过10亿。高集成度使得芯片在工作时会产生大量的热量，热量导致的温度上升会影响芯片的性能。

对于高集成度的芯片而言，散热变得非常困难，尤其是在较为高级的工艺节点下，铜互连和低介电常数（low k）材料相结合的技术大量使用，而低介电常数材料的导热性较差，更加剧了芯片的散热问题。

现有技术中常用的散热技术是在芯片封装之后，在其封装外壳上加装散热片、散热风扇等，以促进散热，但是随着芯片集成度的不断上升，上述方法的散热效率较低，芯片长时间使用时，仍然可能导致芯片过热损坏。

发明内容

本发明解决的问题是提供一种半导体器件及其形成方法、封装结构，提高

—2—

散热效率。

为解决上述问题，本发明提供了一种半导体器件，包括：

半导体衬底，所述半导体衬底中形成有 MOS 场效应晶体管；

介质层，位于所述半导体衬底上并覆盖所述 MOS 场效应晶体管，所述介

5 质层中形成有多个互连结构；

散热通路，嵌于所述互连结构之间的介质层中，以供液体或气体在其中流通，所述介质层的表面暴露所述散热通路的开口。

可选地，所述散热通路包括嵌于所述互连结构之间的介质层中的多个相互连通的沟槽。

10 可选地，所述散热通路还包括位于所述沟槽中的散热微管，所述散热微管供液体或气体在其中流通。

可选地，所述散热微管的材料为高分子聚合物、绝缘材料或金属材料纳米管。

可选地，所述散热微管外侧的沟槽中填充有介质材料。

15 可选地，所述沟槽的开口处、散热微管的外侧填充有介质材料，所述沟槽的底部、散热微管的外侧具有空隙。

可选地，所述介质层为叠层结构，其中每一层内都形成有互连结构。

本发明还提供了一种封装结构，包括上述任一项所述的半导体器件和包围所述半导体器件的封装外壳，还包括位于所述封装外壳外侧的循环泵，所述封

20 装外壳具有与所述散热通路相通的第一开口和第二开口，所述循环泵驱动液体

—3—

或气体通过所述第一开口、散热通路和第二开口循环流通。

本发明还提供了一种半导体器件的形成方法，包括：

提供半导体衬底，所述半导体衬底上形成有 MOS 场效应晶体管；

5 在所述半导体衬底上形成介质层，所述介质层覆盖所述 MOS 场效应晶体管，所述介质层中形成有多个互连结构；

对所述互连结构之间的介质层进行刻蚀，形成散热通路，以供液体或气体在其中流通。

可选地，所述对所述互连结构之间的介质层进行刻蚀，形成散热通路包括：
10 对所述互连结构之间的介质层进行各向异性刻蚀及各向同性刻蚀，形成多个相互连通的沟槽。

可选地，形成所述多个相互连通的沟槽后还包括：在所述多个相互连通的沟槽中设置散热微管，所述散热微管供液体或气体在其中流通。

可选地，所述散热微管的材料为高分子聚合物、绝缘材料或金属材料纳米管。

15 可选地，设置所述散热微管后还包括：在所述散热微管外侧的沟槽中填充介质材料。

可选地，设置所述散热微管后还包括：在所述沟槽的开口处、散热微管的外侧填充介质材料，填充后所述沟槽的底部、散热微管的外侧具有空隙。

可选地，所述介质层为叠层结构，其中每一层介质层内都形成有互连结构。
20 与现有技术相比，本发明的实施例有如下优点：

—4—

本发明实施例的半导体器件及其形成方法中，在互连结构之间的介质层中形成散热通路，以供液体或气体在其中流通，流通的液体或气体能够吸收半导体器件运行时其内部产生的热量，有利于改善芯片的散热。

优选地，本实施例中的半导体器件及其形成方法中，所述散热通路包括形成于介质层中的多个相互连通的沟槽和设置于沟槽中的散热微管，液体或气体在所述散热微管中流通，在促进散热的同时，能够进一步避免液体或气体与所述介质层直接接触所导致的对器件性能的影响。

此外，本实施例的封装结构中，封装外壳上具有与所述散热通路相连通的第一开口和第二开口，此外还包括位于封装外壳外侧的循环泵，所述循环泵驱动液体或气体通过所述第一开口、散热通路和第二开口循环流通。由于本封装结构是直接对封装外壳内的半导体器件内部直接进行散热，因而有利于提高散热效率。

附图说明

通过附图所示，本发明的上述及其它目的、特征和优势将更加清晰。在全部附图中相同的附图标记指示相同的部分。并未刻意按实际尺寸等比例缩放绘制附图，重点在于示出本发明的主旨。

图1是本发明实施例的半导体器件的形成方法的流程示意图；

图2至图7是本发明实施例的半导体器件的形成方法的剖面结构和俯视示意图；

图8是本发明实施例的封装结构的剖面结构示意图。

具体实施方式

随着芯片的集成度越来越高，其在运行时产生的热量也越来越大，散热成为急需解决的问题。现有的散热技术往往是在芯片封装之后，在其封装外壳上加装散热片、散热风扇等促进散热，散热过程并不能涉及芯片内部，散热效率较低。

本发明实施例的半导体器件及其形成方法中，在互连结构之间的介质层中形成散热通路，以供液体或气体在其中流通，流通的液体或气体能够吸收半导体器件运行时其内部产生的热量，有利于改善芯片的散热。

优选地，本实施例中的半导体器件及其形成方法中，所述散热通路包括形成于介质层中的多个相互连通的沟槽和设置于沟槽中的散热微管，液体或气体在所述散热微管中流通，在促进散热的同时，能够进一步避免液体或气体与所述介质层直接接触导致的对器件性能的影响。

此外，本实施例的封装结构中，封装外壳上具有与所述散热通路相连通的第一开口和第二开口，此外还包括位于封装外壳外侧的循环泵，所述循环泵驱动液体或气体通过所述第一开口、散热通路和第二开口循环流通。由于本封装结构是直接对封装外壳内的半导体器件内部直接进行散热，因而有利于提高散热效率。

为使本发明的上述目的、特征和优点能够更为明显易懂，下面结合附图对本发明的具体实施方式做详细的说明。

在以下描述中阐述了具体细节以便于充分理解本发明。但是本发明能够以多种不同于在此描述的其它方式来实现，本领域技术人员可以在不违背本发明

内涵的情况下做类似推广。因此本发明不受下面公开的具体实施方式的限制。

图 1 示出了本发明实施例的半导体器件的形成方法的实施例的流程示意图，包括：

步骤 S11，提供半导体衬底，所述半导体衬底上形成有 MOS 场效应晶体
5 管；

步骤 S12，在所述半导体衬底上形成介质层，所述介质层覆盖所述 MOS 场效应晶体管，所述介质层中形成有多个互连结构；

步骤 S13，对所述互连结构之间的介质层进行刻蚀，形成散热通路，以供液体或气体在其中流通。

10 图 2 至图 7 示出了本发明半导体器件的形成方法的实施例中各中间结构的剖面结构以及俯视结构示意图，下面结合图 1 和图 2 至图 7 对该实施例进行详细说明。

结合图 1 和图 2，执行步骤 S11，提供半导体衬底 10，所述半导体衬底上形成有 MOS 场效应晶体管。所述半导体衬底 10 可以是硅衬底、硅锗衬底、
15 III-V 族元素化合物衬底、碳化硅衬底或其叠层结构。所述半导体衬底 10 中可以形成有包含源极、漏极和栅极的 MOS 场效应晶体管等器件（图中未示出）。

结合图 1 和图 3，执行步骤 S12，在所述半导体衬底 10 上形成介质层 11，所述介质层 11 覆盖所述 MOS 场效应晶体管，所述介质层 11 中形成有多个互连结构 110。具体的，本实施例中所述介质层 11 为叠层结构，分别包括第一
20 介质层 111，位于第一介质层 111 之上的第二介质层 112 和位于第二介质层 112

-7-

之上的第三介质层 113，其中每一层中都形成有互连结构 110，各层介质层之间的材料也可以不完全相同。所述互连结构 110 可以为金属互连结构，如铜互连结构、铝互连结构、钨互连结构等，其中第一介质层 111 作为底层互连层，第三介质层 113 作为顶层互连层。当然，在其他具体实施例中，所述介质层 11 还可以是其他数量的介质薄膜形成的叠层结构，如 5 层、6 层、10 层等，其中，位于顶层的介质层中还可以形成有焊垫（pad）。

以铜互连工艺为例，所述介质层 11 及其中的互连结构 110 的形成方法可以包括：使用化学气相沉积（CVD）等方法在所述半导体衬底 10 上形成第一介质层 111；对所述第一介质层 111 进行刻蚀，形成沟槽和/或通孔；在所述沟槽和/或通孔的底部和侧壁依次形成阻挡层、籽晶层，并使用电镀等方法在所述沟槽和/或通孔中填充金属铜；之后对填充的金属铜进行平坦化，形成互连结构 110；之后重复前述步骤，依次形成第二介质层 112 及其中的互连结构 110、第三介质层 113 及其中的互连结构 110。

结合图 1 和图 4 至图 5，执行步骤 S13，对所述互连结构 110 之间的介质层 11 进行刻蚀，形成散热通路，以供液体或气体在其中流通。其中图 5 为俯视结构示意图，图 4 为图 5 沿 A-A'方向的剖面结构示意图。所述刻蚀过程包括各向异性刻蚀和各向同性刻蚀，具体的，首先对所述介质层 11 在竖直方向上进行各向异性刻蚀，如干法刻蚀，在所述互连结构 110 之间的介质层 11 中形成沟槽 121 和 122，刻蚀过程中，需要避开各个互连结构 110，仅对互连结构 110 之间的介质层进行刻蚀；之后对所述竖直沟槽 121 和 122 的底部进行各向同性刻蚀，如湿法刻蚀，在沟槽 121 和沟槽 122 的底部形成横向的连通沟槽

—8—

(图中未标示),使得沟槽 121 和 122 连通。当然,在其他具体实施例中,可以先通过各向异性刻蚀形成沟槽的上半部分,再使用各向同性刻蚀使得沟槽的上半部分相连通,之后再通过各向异性刻蚀形成沟槽的下半部分,也即形成的竖直的沟槽之间是通过中部的连通沟槽相连通。

- 5 相互连通的沟槽 121 和 122 组成了供液体或气体流通的散热通路,通入的液体可以是去离子水等杂质离子含量较低的液体,通入的气体可以是氮气、氦气等非活泼的气体。整个半导体器件在工作时,流通的液体或气体可以带走其内部产生的热量,有利于散热。当然,所述沟槽 121 和沟槽 122 之间也可以不连通,只要液体或气体能够在其中形成散热循环即可。
- 10 参考图 6,作为一个优选的实施例,本实施例还在所述沟槽 121 和 122 中设置散热微管 (micro heat pipe) 13,所述散热微管 13 的材料为高分子聚合物、绝缘材料或金属材料纳米管。本实施例中,所述散热微管 13 的材料为高分子聚合物,其形成方法可以是自组装 (self-assembly)。液体或气体在散热微管 13 中流通,可以避免直接与所述沟槽 121 和 122 侧壁的介质层 11 直接接触,
- 15 从而避免对整个半导体器件的潜在的影响。

- 参考图 7,在所述沟槽的开口处,散热微管 13 的外侧填充介质材料 14,填充后所述沟槽的底部、散热微管 13 的外侧具有空隙 15。所述介质材料 14 可以是氧化硅、掺杂的硅玻璃、低介电常数材料等,所述介质材料 14 的形成方法可以是非共型 (non-conformal) 沉积。所述空隙 15 中填充有空气,其介电常数较小,有利于减小整个半导体器件的电阻电容延迟,所述介质材料 14
- 20 优选为低介电常数材料,有利于进一步减小电阻电容延迟。

在其他具体实施例中，也可以使用共型沉积对所述散热微管 13 外侧的沟槽进行完全填充，即散热微管 13 外侧并不具有空隙。

至此，本实施例形成的半导体器件的结构如图 7 所示，包括：半导体衬底 10；介质层 11，位于所述半导体衬底 10 上，所述介质层 11 中形成有多个互连结构 110；散热通路，嵌于所述互连结构 110 之间的介质层 11 中，供液体或气体在其中流通，所述介质层 11 的表面暴露所述散热通路的开口。作为一个优选的实施例，所述散热通路包括多个相互连通的沟槽和设置于所述沟槽中的散热微管 13，散热微管 13 外侧的沟槽中填充有介质材料 14，介质材料 14 可以仅填充沟槽的开口部分，也可以全部填充。液体或气体在所述散热微管 13 中流通，吸收半导体器件在工作时其内部产生的热量。

图 8 示出了本实施例的封装结构的示意图，在上述半导体器件的外围包裹有封装外壳 20，所述封装外壳 20 具有第一开口 201 和第二开口 202，第一开口 201 和第二开口 202 和散热通路的开口相连，本实施例中具体和所述散热微管 13 的开口相连，在所述封装外壳 20 的外侧具有循环泵 21，所述循环泵 21 驱动液体或气体通过第一开口 201、散热微管 13 以及第二开口 202 循环流通，有利于带走所述半导体器件内部的热量。

所述封装外壳 20 的材料可以是陶瓷、塑料等，在将所述半导体器件封装于封装外壳 20 之后，在封装外壳 20 上打孔，形成第一开口 201 和第二开口 202，使得循环泵 21 能够通过第一开口 201 和第二开口 202 与散热通路相连，促进芯片内部的散热。

本发明虽然已以较佳实施例公开如上，但其并不是用来限定本发明，任何

本领域技术人员在不脱离本发明的精神和范围内,都可以利用上述揭示的方法和技术内容对本发明技术方案做出可能的变动和修改,因此,凡是未脱离本发明技术方案的内容,依据本发明的技术实质对以上实施例所作的任何简单修改、等同变化及修饰,均属于本发明技术方案的保护范围。

权 利 要 求

1. 一种半导体器件，其特征在于，包括：

半导体衬底，所述半导体衬底中形成有 MOS 场效应晶体管；

介质层，位于所述半导体衬底上并覆盖所述 MOS 场效应晶体管，所述介质

5 层中形成有多个互连结构；

散热通路，嵌于所述互连结构之间的介质层中，以供液体或气体在其中流通，所述介质层的表面暴露所述散热通路的开口。

2. 根据权利要求 1 所述的半导体器件，其特征在于，所述散热通路包括嵌于所述互连结构之间的介质层中的多个相互连通的沟槽。

10 3. 根据权利要求 2 所述的半导体器件，其特征在于，所述散热通路还包括位于所述沟槽中的散热微管，所述散热微管供液体或气体在其中流通。

4. 根据权利要求 3 所述的半导体器件，其特征在于，所述散热微管的材料为高分子聚合物、绝缘材料或金属材料纳米管。

5. 根据权利要求 3 所述的半导体器件，其特征在于，所述散热微管外侧的沟
15 槽中填充有介质材料。

6. 根据权利要求 3 所述的半导体器件，其特征在于，所述沟槽的开口处、散热微管的外侧填充有介质材料，所述沟槽的底部、散热微管的外侧具有空隙。

7. 根据权利要求 1 至 6 中任一项所述的半导体器件，其特征在于，所述介质层为叠层结构，其中每一层内都形成有互连结构。

20 8. 一种封装结构，其特征在于，包括权利要求 1 至 7 中任一项所述的半导体器件和包围所述半导体器件的封装外壳，还包括位于所述封装外壳外侧的循环泵，所述封装外壳具有与所述散热通路相通的第一开口和第二开口，所述循环

泵驱动液体或气体通过所述第一开口、散热通路和第二开口循环流通。

9. 一种半导体器件的形成方法，其特征在于，包括：

提供半导体衬底，所述半导体衬底上形成有 MOS 场效应晶体管；

在所述半导体衬底上形成介质层，所述介质层覆盖所述 MOS 场效应晶体

5 管，所述介质层中形成有多个互连结构；

对所述互连结构之间的介质层进行刻蚀，形成散热通路，以供液体或气体在其中流通。

10. 根据权利要求 9 所述的半导体器件的形成方法，其特征在于，对所述互连结构之间的介质层进行刻蚀，形成散热通路的步骤包括：对所述互连结构之间的
10 的介质层进行各向异性刻蚀及各向同性刻蚀，形成多个相互连通的沟槽。

11. 根据权利要求 10 所述的半导体器件的形成方法，其特征在于，形成所述多个相互连通的沟槽后还包括：在所述多个相互连通的沟槽中设置散热微管，所述散热微管供液体或气体在其中流通。

12. 根据权利要求 11 所述的半导体器件的形成方法，其特征在于，所述散热微
15 管的材料为高分子聚合物、绝缘材料或金属材料纳米管。

13. 根据权利要求 11 所述的半导体器件的形成方法，其特征在于，设置所述散热微管后还包括：在所述散热微管外侧的沟槽中填充介质材料。

14. 根据权利要求 11 所述的半导体器件的形成方法，其特征在于，设置所述散热微管后还包括：在所述沟槽的开口处、散热微管的外侧填充介质材料，填充
20 后所述沟槽的底部、散热微管的外侧具有空隙。

15. 根据权利要求 9 至 14 中任一项所述的半导体器件的形成方法，其特征在于，所述介质层为叠层结构，其中每一层介质层内都形成有互连结构。

— 1/3 —

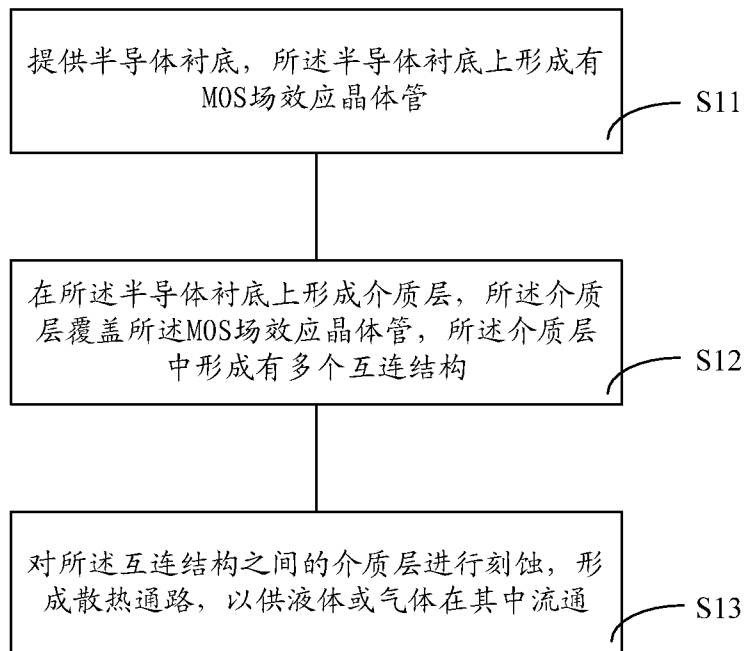


图 1

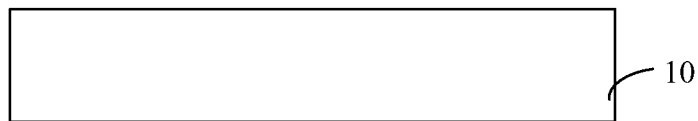


图 2

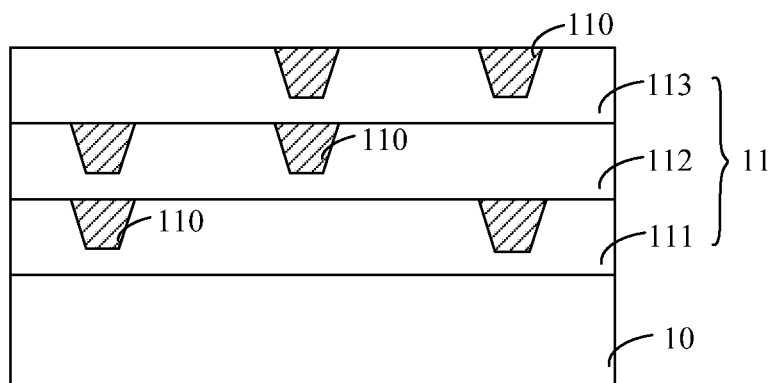


图 3

—2/3—

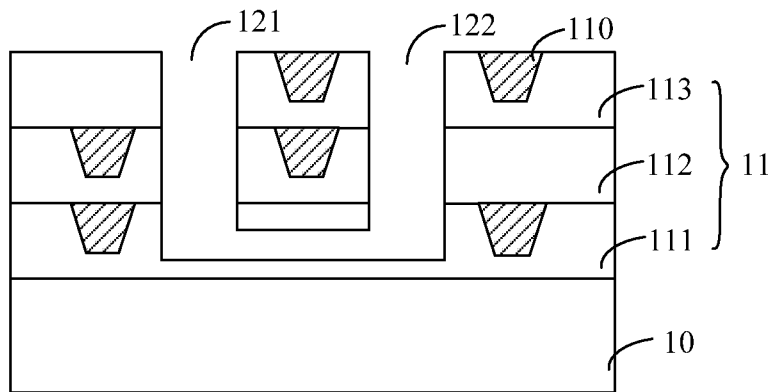


图 4

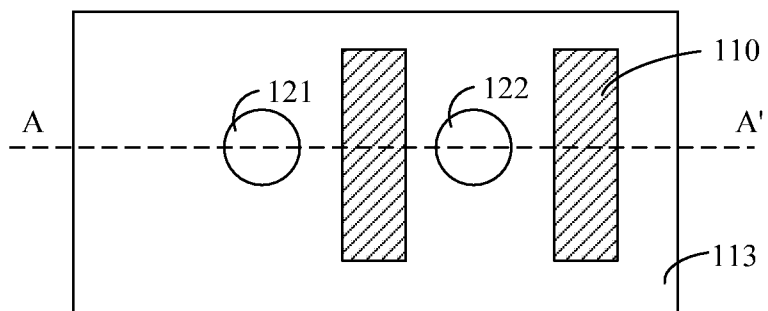


图 5

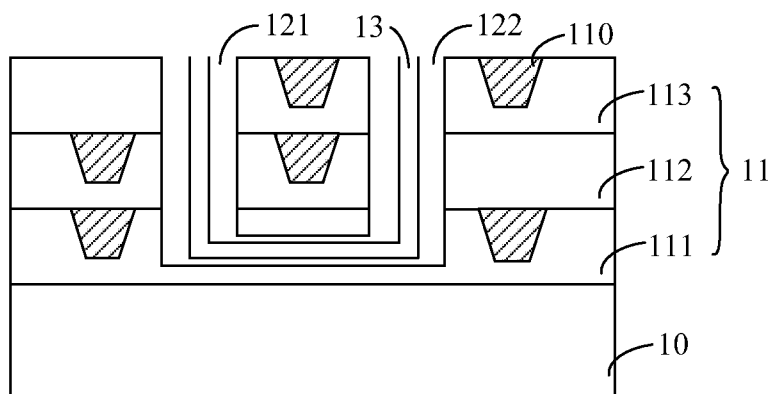


图 6

— 3/3 —

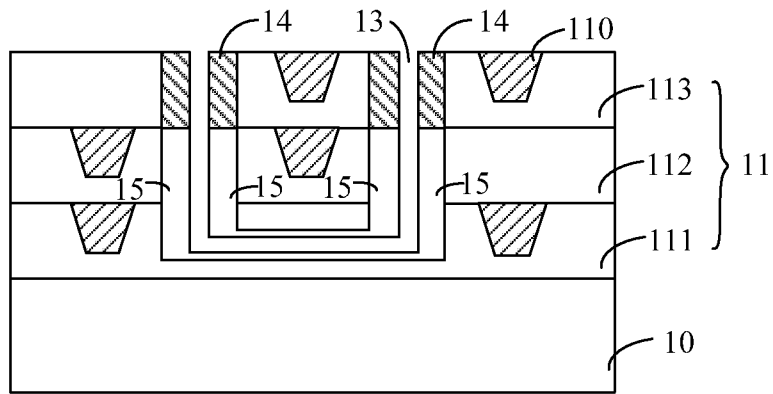


图 7

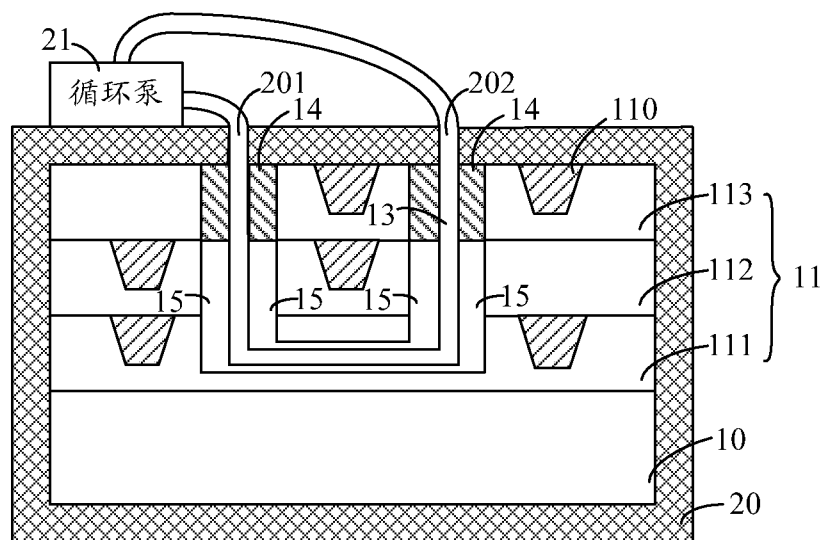


图 8

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2011/078325**A. CLASSIFICATION OF SUBJECT MATTER**

H01L 23/552 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPODOC, CNKI, CPRS: interconnection, medium, radiating, groove, SEMICONDUCTOR, SUBSTRATE, MOS, TRANSISTOR, MICROTUBE, RADIATOR, CHANNEL, ETCH, OPENING

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 7049682 B1 (AMKOR TECHNOLOGY TAIWAN, LTD.), 23 May 2006 (23.05.2006), claims 1-14, description, column 3, line 20 to column 16, line 30, and figures 1-11	1, 9
A	JP 2000294705 A (SEIKO EPSON CORPORATION (JANPAN)), 20 October 2000 (20.10.2000), the whole document	1-15

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 13 September 2011 (13.09.2011)	Date of mailing of the international search report 16 February 2012 (16.02.2012)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer XIE, Shaojun Telephone No.: (86-10) 62411593

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2011/078325

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
US 7049682 B1	23.05.2006	None	
JP 2000294705 A	20.10.2000	None	

国际检索报告

国际申请号

PCT/CN2011/078325

A. 主题的分类

H01L23/552 (2006.01) i

按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

WPI, EPODOC, CNKI, CPRS: 半导体, 衬底, 晶体管, 互连, 介质, 散热, 通路, 开口, 沟槽, 蚀刻, SEMICONDUCTOR, SUBSTRATE, MOS, TRANSISTOR, MICROTUBE, RADIATOR, CHANNEL, ETCH, OPENING

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	US7049682B1 (艾克尔国际科技股份有限公司(台湾)) 23.5 月 2006 (23.05.2006) 权利要求 1-14, 说明书第 3 栏第 20 行-第 16 栏第 30 行, 图 1-11	1,9
A	JP2000294705A (精工爱普生株式会社(日本)) 20.10 月 2000 (20.10.2000) 全文	1-15

☐ 其余文件在 C 栏的续页中列出。

☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

13.9 月 2011 (13.09.2011)

国际检索报告邮寄日期

16.2 月 2012 (16.02.2012)

ISA/CN 的名称和邮寄地址:

中华人民共和国国家知识产权局

中国北京市海淀区蓟门桥西土城路 6 号 100088

传真号: (86-10)62019451

受权官员

谢绍俊

电话号码: (86-10) **62411593**

关于同族专利的信息

PCT/CN2011/078325

PCT/ISA/210 表(同族专利附件) (2009 年 7 月)